

**CONVERTIDOR DC/DC ELEVADOR DUAL INTERCALADO PARA  
APLICACIONES EN SISTEMAS FOTOVOLTAICOS**

**LADY VANESSA VARGAS PARADA  
SERGIO RODRÍGUEZ BECERRA**

**UNIVERSIDAD INDUSTRIAL DE SANTANDER  
FACULTAD DE INGENIERÍAS FÍSICO MECÁNICAS  
ESCUELA DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA Y DE  
TELECOMUNICACIONES  
BUCARAMANGA**

**2017**

**CONVERTIDOR DC/DC ELEVADOR DUAL INTERCALADO PARA  
APLICACIONES EN SISTEMAS FOTOVOLTAICOS**

**LADY VANESSA VARGAS PARADA  
SERGIO RODRÍGUEZ BECERRA**

**Trabajo de grado presentado como requisito para optar por el título de  
INGENIERO(a) ELECTRICISTA**

**Directora:**

**MARÍA ALEJANDRA MANTILLA VILLALOBOS  
Ingeniera Electrónica, MSc, PhD.**

**Co-Director:**

**JOHANN FARITH PETIT SUAREZ  
Ingeniero Electricista, PhD.**

**UNIVERSIDAD INDUSTRIAL DE SANTANDER  
FACULTAD DE INGENIERÍAS FÍSICO MECÁNICAS  
ESCUELA DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA Y DE  
TELECOMUNICACIONES  
BUCARAMANGA**

**2017**

## **AGRADECIMIENTOS**

Principalmente dedico con todo cariño y amor este trabajo de grado a Dios, ya que sin el no hubiera tenido las fuerzas , ni la capacidad necesaria para hacerlo.

De igual forma a mi mama y a mis nonas (porque asi se les llama aquí en santander, no abuela sino nona) por todos sus sacrificios y esfuerzos, por darme una carrera para mi futuro. Aunque hemos pasado momentos dificiles siempre han estado brindandome su comprension, cariño y amor. Gracias a esas mujeres he encontrado mi fuente de motivacion e inspiracion para poder superarme cada dia mas y asi poder brindarles un futuro mejor.

Gracias a la profesora Maria Alejandra Mantilla por creer en nuestra capacidad, por darnos ese apoyo incondicional, por darnos una mano y hasta dos cada vez que lo necesitabamos , por instruirnos de la mejor forma posible y ademas por ser no solo una gran profesional y maestra, sino una gran persona.

Por ultimo agradezco a dos grandes amigos, karina betancur y juan cartajena, quienes sin esperar nada a cambio compartieron su conocimiento y estuvieron apoyandonos para obtener un buen resultado y a guillermo por su colaboracion en la implementacion del proyecto de grado.

LADY VANESSA VARGAS PARADA

A mis padres por su amor, comprensión y apoyo incondicional.

A mi hijo Samuel por ser el motivo principal por el que luchar.

A mis hermanas por su apoyo y confianza.

A Guillermo y Juan Cartajena por la gran ayuda que nos ofrecieron.

A la Profesora Maria Alejandra Mantilla por todo el tiempo dedicado, por creer en nosotros y por brindarnos la oportunidad de desarrollar este proyecto.

Y por ultimo pero no menos importante a todas las personas que de una u otra manera han contribuido con consejo, tiempo, y esfuerzo para culminar esta meta.

SERGIO RODRIGUEZ BECERRA

## CONTENIDO

	Pág.
INTRODUCCIÓN	18
1. SISTEMA FOTOVOLTAICO GENERAL	20
1.1 GENERADOR FOTOVOLTAICO	21
1.1.1 Características Básicas.	21
1.1.2 Máximo punto de potencia (MPP, Maximum Power Point) en un panel fotovoltaico	21
1.1.3 Capacitancia parásita de los paneles fotovoltaicos	22
1.2 INVERSORES DE POTENCIA	24
1.2.1 Inversor Multinivel	25
1.3 CONVERTIDOR DC/DC	27
1.3.1 Convertidor Convencional Elevador	28
1.3.2. Convertidor DC-DC Multinivel	33
2. CONVERTIDOR DC-DC ELEVADOR DUAL INTERCALADO	37
2.1 FUNCIONAMIENTO DE LA TOPOLOGÍA	37
2.2 ALGORITMO DE CONTROL DE LA TOPOLOGÍA	41
3. DESARROLLO DE LA SIMULACIÓN	44
3.1 SIMULACIÓN DEL CONVERTIDOR DC-DC ELEVADOR DUAL INTERCALADO CON CARGA BALANCEADA	45
3.2 SIMULACIÓN DEL CONVERTIDOR DC-DC ELEVADOR DUAL INTERCALADO CON CARGA DESBALANCEADA	54
4. IMPLEMENTACIÓN DEL CONVERTIDOR	61
4.1 CIRCUITO DE ALIMENTACIÓN	62
4.2 CIRCUITO DE CONTROL	64
4.2.1 Etapa de sensado y adecuación de las señales.	64
4.2.2 Etapa de control	67

4.2.3 Etapa de aislamiento y adecuación de las señales de disparo de los IGBT.	69
4.3 CIRCUITO DE POTENCIA	70
5. ANÁLISIS Y COMPARACIÓN DE RESULTADOS	73
5.1 RESULTADOS CON CARGA BALANCEADA	75
5.1.1 Ciclo de Trabajo	81
5.1.2. Rizo en las corrientes de las bobinas	82
5.1.3 Análisis de Potencia	83
5.2 RESULTADOS CON CARGA DESBALANCEADA	86
5.2.1 Ciclo de trabajo	91
5.2.2 Rizo en las corrientes de las bobinas.	92
5.2.3 Análisis De Potencia.	93
5.3 RESULTADOS DE MÁXIMA POTENCIA	96
6. OBSERVACIONES GENERALES	100
7. CONCLUSIONES	101
8. REFERENCIAS BIBLIOGRÁFICAS	103
BIBLIOGRAFÍA	105
ANEXOS	107

## LISTA DE FIGURAS

	Pág.
Figura 1. Sistema Fotovoltaico Típico.....	20
Figura 2. a) Relación $I_{OUT}$ vs $V_{OUT}$ para el seguimiento del punto máximo de potencia (MPP) a diferentes niveles de irradiancia en un panel fotovoltaico, b) Característica Potencia-Tensión a diferentes niveles de irradiancia en un panel fotovoltaico.....	22
Figura 3. Capacitancia parasita existente entre el marco de un panel fotovoltaico y tierra.....	23
Figura 4. Tensión de salida de un inversor multinivel. ....	26
Figura 5. Inversor multinivel con diodos anclados al neutro. ....	27
Figura 6. Modelos de un convertidor elevador, a) Modelo con un capacitor a la salida, b) Modelo con dos capacitores a la salida para conectarlo en la entrada de un inversor, por lo general para una topología multinivel.....	29
Figura 7. Relación entre la tensión de salida y entrada respecto al ciclo de trabajo. [9].....	30
Figura 8. Modos de operación de un convertidor elevador convencional. ....	31
Figura 9. Formas de onda de un convertidor elevador convencional.....	32
Figura 10. Modelo de un convertidor DC-DC elevador de tres niveles. ....	34
Figura 11. Convertidor DC-DC multinivel garantizando el balance de tensiones a la entrada del Inversor NPC. ....	35
Figura 12. Modelo de un convertidor DC-DC elevador dual intercalado. ....	37
Figura 13. Posibles estados de operación de un convertidor dual intercalado. ....	38
Figura 14. Formas de onda de un convertidor dual intercalado. ....	41
Figura 15. Diagrama de bloques del sistema de control propuesto. ....	42
Figura 16. Diagrama de flujo del sistema de control propuesto. ....	43
Figura 17. Circuito del convertidor propuesto con carga balanceada. ....	46
Figura 18. Circuito de control implementado en Psim.....	47
Figura 19. Tensiones de salida del convertidor.....	48

Figura 20. Tensiones de salida del convertidor ampliadas en estado estable. ....	49
Figura 21. Ciclos de trabajo (señal moduladora) de los IGBTs.....	50
Figura 22. Señal moduladora ampliada en estado estable. ....	50
Figura 23. Señales PWM que van a los IGBT.....	51
Figura 24. Corrientes por las bobinas. ....	52
Figura 25. Corriente de las bobinas ampliada en estado estable. ....	52
Figura 26. Corriente en el inductor $L1$ , tensión de salida $V01$ y señal moduladora de $S1$ .....	53
<i>Figura 27. Circuito del convertidor propuesto con carga desbalanceada</i> .....	54
Figura 28. Tensiones de salida del convertidor.....	55
Figura 29. Tensiones de salida del convertidor ampliadas en estado estable. ....	56
Figura 30. Señal moduladora.....	57
Figura 31. Señal moduladora ampliada en estado estable. ....	57
Figura 32. Señales PWM que van a los IGBT.....	58
Figura 33. Corrientes por las bobinas. ....	59
Figura 34: Corriente de las bobinas ampliada en estado estable .....	59
Figura 35. Corriente en el inductor $L1$ , tensión de salida $V01$ y señal moduladora de $S1$ .....	60
Figura 36: Circuito implementado de la topología propuesta.....	62
Figura 37. Circuito de alimentación.....	63
Figura 38. Esquema de adquisición de datos. ....	64
Figura 39. Transductor de tensión LV25P .....	65
Figura 40. Circuito de conexión del transductor de tensión LV25P.....	66
Figura 41. Descripción del sistema de control implementado.....	68
Figura 42. Primer arreglo implementado con dos fuentes de tensión constante....	72
Figura 43. Segundo arreglo implementado con cuatro fuentes de tensión constante, de las cuales 2 están en paralelo para cada entrada del convertidor DC-DC. ....	72
Figura 44. Verificación de los pulsos PWM generados por el PIC18F2550 en la entrada de los drivers. ....	73

Figura 45. Verificación de la salida del driver con referencia en tierra de potencia. .....	74
Figura 46. Verificación de la salida del driver con referencia en la salida del D2...	75
Figura 47. Tensiones medidas con el sensor de corriente en la bobina L1 y L2 a una $V_{IN} = 20V$ y una tensión de referencia de 4 veces aproximadamente la tensión de entrada. ....	77
Figura 48. Tensión de los terminales drenador-surtidor de un IGBT y tensión de la salida PWM generada por un microcontrolador. ....	78
Figura 49. Tensiones en los terminales drenador-surtidor de los IGBTs a una $V_{IN} = 20V$ y a una tensión de referencia de 4 veces aproximadamente la tensión de entrada. ....	79
Figura 50. Tensiones de salida del convertidor DC-DC a una a una $V_{IN} = 20V$ y y a una tensión de referencia de 4 veces aproximadamente la tensión de entrada. ....	80
<i>Figura 51. Tensiones medidas con el sensor de corriente en la bobina L1 y L2 a una <math>V_{IN} = 20V</math> y una tensión de referencia de 4,3 veces aproximadamente la tensión de entrada. ....</i>	<i>87</i>
Figura 52. Tensiones en los terminales drenador-surtidor de los IGBTs a una $V_{IN} = 20V$ y a una tensión de referencia de 4,3 veces aproximadamente la tensión de entrada. ....	89
Figura 53. Tensiones de salida del convertidor DC-DC a una a una $V_{IN} = 20V$ y y a una tensión de referencia de 4,3 veces aproximadamente la tensión de entrada. ....	90
Figura 54. Tensiones de salida del convertidor DC-DC a una a una $V_{IN} = 29V$ y y a una tensión de referencia de 5 veces aproximadamente la tensión de entrada. ....	97
Figura 55. Tensiones en los terminales drenador-surtidor de los IGBTs a una $V_{IN} = 29V$ y a una tensión de referencia de 5 veces aproximadamente la tensión de entrada. ....	98

Figura 56. Tensiones medidas con el sensor de corriente en la bobina $L1$ y $L2$ a una $V_{IN} = 29V$ y una tensión de referencia de 5 veces aproximadamente la tensión de entrada. ....	98
Figura 57. Diagrama del circuito impreso de la etapa de alimentación.....	107
Figura 58. Montaje del circuito impreso de la etapa de alimentación.....	107
Figura 59. Diagrama superior del circuito impreso de la etapa de control .....	109
Figura 60. Diagrama inferior del circuito impreso de la etapa de control .....	109
Figura 61. Montaje del circuito impreso de la etapa de control.....	110
Figura 62. Diagrama del circuito impreso de la etapa de potencia. ....	111
Figura 63. Montaje del circuito impreso de la etapa de potencia junto a las cargas y bobinas.....	111
Figura 64. Vista 3D del sistema completo.....	113
Figura 65. Montaje del sistema completo funcionando. ....	113
Figura 66. Hoja de datos del sensor LV25P .....	114
Figura 67. Hoja de datos del núcleo de ferrita EE65B .....	115

## LISTA DE TABLAS

	Pág.
Tabla 1. Ecuaciones elementos pasivos de un convertidor elevador convencional.....	33
Tabla 2. Valores base del ciclo de trabajo y los elementos pasivos del sistema mínimos requeridos para cumplir con el objetivo.....	45
Tabla 3. Valores de la tensión de entrada, tensión de referencia y frecuencia de conmutación.....	45
Tabla 4. Valores resultantes de la simulación con carga balanceada.....	53
Tabla 5. Valores de la simulación con carga desbalanceada.....	54
Tabla 6. Valores resultantes de la simulación con cargas balanceadas y desbalanceadas.....	60
Tabla 7. Valores de entrada entregados por la fuente de tensión en las diferentes pruebas.....	76
Tabla 8. Valores de tensiones medidas por los sensores de corriente en las bobinas del convertidor DC-DC .....	77
Tabla 9. Valores experimentales del ciclo de trabajo del convertidor DC-DC para cada rama de la topología.....	79
Tabla 10. Tensiones de salida del convertidor DC-DC con carga balanceada.....	80
Tabla 11. Valores teóricos y experimentales del ciclo de trabajo del convertidor DC-DC y error porcentual con carga balanceada .....	82
Tabla 12. Valores de tensiones medidas por los sensores de corriente y el factor de rizo en las corrientes de las bobinas.....	82
Tabla 13. Potencia de entrada total para cada prueba elaborada con carga balanceada.....	83
Tabla 14. Potencia total de salida en el convertidor DC-DC en diferentes pruebas.....	85

Tabla 15. Perdidas de potencia y eficiencia de la topología propuesta en diferentes pruebas realizadas con carga balanceada.....	86
Tabla 16. Valores de entrada entregados por la fuente de tensión en las diferentes pruebas. ....	87
Tabla 17. Valores de tensiones medidas por los sensores de corriente en las bobinas del convertidor DC-DC .....	88
Tabla 18. Valores experimentales del ciclo de trabajo del convertidor DC-DC para cada rama de la topología. ....	89
Tabla 19. Tensiones de salida del convertidor DC-DC con carga balanceada. ....	90
Tabla 20. Valores teóricos y experimentales del ciclo de trabajo del convertidor DC-DC y error porcentual con carga balanceada. ....	92
Tabla 21. Valores de tensiones medidas por los sensores de corriente y el factor de rizo en las corrientes de las bobinas .....	92
Tabla 22. Potencia de entrada total para cada prueba elaborada con carga balanceada. ....	93
Tabla 23. Potencia total de salida en el convertidor DC-DC en diferentes pruebas.....	95
Tabla 24. Perdidas de potencia y eficiencia de la topología propuesta en diferentes pruebas realizadas con carga desbalanceada .....	96

## LISTA DE ANEXOS

	Pág.
ANEXO A. TARJETA IMPRESA DEL CIRCUITO DE ALIMENTACIÓN	107
ANEXO B. TARJETA IMPRESA DEL CIRCUITO DE CONTROL	109
ANEXO C. TARJETA IMPRESA DEL CIRCUITO DE POTENCIA	111
ANEXO D. VISTA EN 3D DEL SISTEMA COMPLETO.	113
ANEXO E. HOJA DE DATOS DEL SENSOR LV25P.	114
ANEXO F. HOJA DE DATOS DEL NÚCLEO DE FERRITA EE65	115

## RESUMEN

**TITULO:** CONVERTIDOR DC/DC ELEVADOR DUAL INTERCALADO PARA APLICACIONES EN SISTEMAS FOTOVOLTAICOS<sup>1</sup>

**AUTORES:**

LADY VANESA VARGAS PARADA  
SERGIO RODRÍGUEZ BECERRA<sup>2</sup>

**PALABRAS CLAVES:**

Electrónica de potencia, convertidores DC-DC, convertidor elevador dual intercalado, inversores multinivel, control, balance de tensiones, sistemas fotovoltaicos.

**DESCRIPCIÓN:**

El presente trabajo de grado muestra el diseño y la implementación de la topología correspondiente a un convertidor DC-DC elevador dual intercalado, controlado mediante un algoritmo de lazo cerrado en conjunto con una técnica de modulación de ancho de pulso para seguir una tensión de referencia. Dicho convertidor permite garantizar el balance de tensión a la salida del convertidor DC-DC (requerimiento de los inversores multinivel) y se plantea como una alternativa de solución para la reducción de corrientes de fuga en sistemas fotovoltaicos conectados a la red.

Se realizó el diseño del convertidor de acuerdo a los niveles de rizado deseados en las señales de tensión de salida y corriente por los inductores, los cuales ayudaron a tener una mejor respuesta en el momento de la simulación en PSIM e implementación del mismo. Los paneles fotovoltaicos se simularon mediante dos fuentes de tensión independientes con unos valores nominales de 32 V a 6<sup>a</sup> y para el caso de las cargas se consideraron resistencias a la salida de los convertidores (tanto para emular el caso balanceado y el caso desbalanceado de carga), verificando su funcionamiento en cuanto a garantizar el balance de las tensiones en la salida de la topología a pesar del desbalance en la carga.

---

<sup>1</sup> Proyecto de grado

<sup>2</sup> Facultad de Ingenierías Físico Mecánicas, Escuela de Ingenierías Eléctrica, Electrónica y Telecomunicaciones.  
Directora: Dra. María Alejandra Mantilla Villalobos.  
Codirector: Dr. Johann Farith Petit Suárez.

## ABSTRACT

**TITLE:** DUAL INTERCALATED ELEVATOR DC/DC CONVERTER FOR APPLICATIONS IN PHOTOVOLTAIC SYSTEMS<sup>3</sup>

**AUTHORS:**

LADY VANESA VARGAS PARADA  
SERGIO RODRÍGUEZ BECERRA<sup>4</sup>

**KEYWORDS:**

Power electronics, dc/dc converters, multilevel, dual intercalated elevator, multilevel inverters, control, voltage balance, photovoltaic systems.

**DESCRIPTION:**

This graduation project shows the design and implementation of the topology of a dual intercalated elevator dc/dc converter, controlled by a closed-loop algorithm in conjunction with a pulse-width modulation technique to follow reference voltage at the output. This converter allows guaranteeing the voltage balance at the output (requirement of multilevel inverters) and it is proposed as an alternative solution for the reduction of leakage currents in grid-tied photovoltaic systems.

The design of the converter was performed according to the desired ripple levels in the output voltages and the current through inductors, which helped to have a better response at the time of the simulation in PSIM and its implementation. The photovoltaic panels were simulated by two independent voltage sources with 32V and 6A nominal values. Regarding the loads, some resistors were considered at the output of the converters (to emulate the balanced load case and the unbalanced load case), verifying their operation in terms of guaranteeing the voltage balance at the output of the topology despite the unbalance in the load.

---

<sup>3</sup> Degree Project

<sup>4</sup> Physics Mechanical Engineering Faculty Electric, Electronic and Telecommunic Engineer School.  
Director: Dr. María Alejandra Mantilla Villalobos, Electronics engineer.

## INTRODUCCIÓN

La generación de energía eléctrica a partir de la energía solar mediante el uso de paneles fotovoltaicos constituye uno de los sistemas renovables de mayor crecimiento en la actualidad debido a que la materia prima para su funcionamiento es una fuente inagotable y renovable de energía. Además, en un mundo con unos límites de emisiones de carbono cada vez más estrictos, las tecnologías de energía solar representan una de las formas de generación de electricidad más limpias. Estudios han demostrado claramente que la huella de carbono durante su ciclo de vida es inferior a la de los combustibles fósiles, contribuyendo con el medio ambiente, tanto por el lado de emisiones de gases como por el lado de impactos negativos en la flora y fauna en donde se instalan.

Los sistemas fotovoltaicos enfrentan varios problemas como son, la necesidad de grandes superficies para su instalación, la disposición final de las baterías que se utiliza, el alto costo en su implementación y la baja eficiencia que presenta. Debido a esto, es necesario aprovechar la mayor irradiancia, así como seguir mejorando técnicas de adecuación de la señal y técnicas del seguimiento del punto de máxima potencia. Además, debido a nuevos estudios de nuevas topologías y/o materiales, mejoras en la electrónica de potencia y demás dispositivos electrónicos, los costos de los sistemas fotovoltaicos han bajado.

Por lo importante que resulta para la industria actual el manejo adecuado de la energía eléctrica, es necesario estudiar o buscar la mejor manera de entregar de forma confiable y eficiente esta energía a las diferentes cargas. Debido a que un equipo conectado a la red eléctrica queda interconectado con otros sistemas, cualquier disturbio presente en la misma afecta de manera directa o indirecta a las demás cargas conectadas. La conversión de energía es necesaria debido a la

gran diversidad de cargas existentes. Esta conversión se realiza a través de convertidores DC-DC e inversores de potencia, los cuales se encargan de entregar de manera apropiada la energía eléctrica a la carga, ya sea en DC o en AC.

Los inversores convencionales presentan la limitante para diferentes aplicaciones de un alto contenido armónico en la tensión de salida, siendo necesario estudiar alternativas de inversores para la aplicación en el área de calidad de la energía.

Una alternativa para esta limitante se encuentra en las topologías multinivel [1] donde su principal característica es la de sintetizar la tensión de salida en escalones de tensión, reduciendo su contenido armónico.

Algunas de las topologías de inversores multinivel, como lo son los inversores con diodos anclados al neutro (*Diode clamped Multilevel Inverters*), presentan en el lado de continua varios elementos almacenadores de energía (condensadores) cuyo balance en las tensiones es de vital importancia para su correcto funcionamiento.

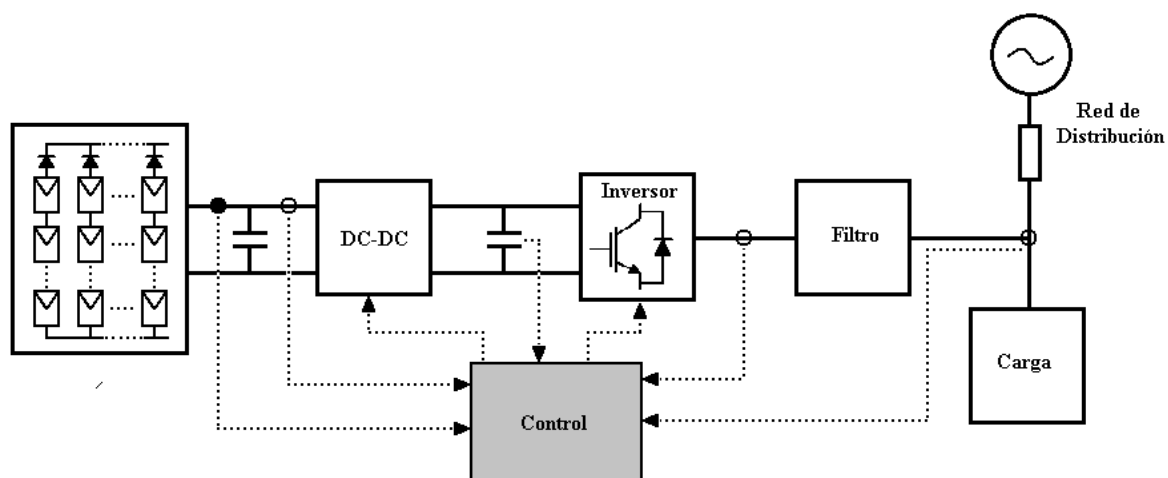
En este sentido, este proyecto de grado se enfoca en el diseño e implementación de la topología “Convertidor DC-DC elevador dual intercalado” la cual busca garantizar el balance de las tensiones de salida, y se plantea a su vez como una alternativa de solución para la reducción de corrientes de fuga (*leakage currents*) para aplicaciones de sistemas fotovoltaicos.

## 1. SISTEMA FOTOVOLTAICO GENERAL

Un sistema fotovoltaico típico conectado a la red [2], como se muestra en la figura 1, consta de un arreglo de paneles solares conectados en serie - paralelo, capacitores para estabilizar la tensión de los lados de continua, opcionalmente baterías, convertidores DC-DC para adaptar la tensión a un nivel que permita entregar la potencia a la red, inversores de potencia, filtros para reducir armónicos a la salida y el sistema de control.

A continuación, se describen algunos de los componentes de un sistema fotovoltaico los cuales son de gran relevancia en este trabajo, con el fin de introducir en el siguiente capítulo la topología trabajada y sus beneficios para los sistemas fotovoltaicos conectados a la red.

Figura 1. Sistema Fotovoltaico Típico



## 1.1 GENERADOR FOTOVOLTAICO

1.1.1 Características Básicas. Una celda fotovoltaica es un dispositivo capaz de generar electricidad a partir de la radiación solar con base en el efecto fotovoltaico. Un generador fotovoltaico puede proporcionar potencias del orden de unas decenas de mW hasta los GW con la conexión serie-paralelo de múltiples celdas o paneles fotovoltaicos. Ejemplo de esto son los paneles fotovoltaicos compuestos de celdas fotovoltaicas individuales conectadas eléctricamente (por lo general en serie) cada una con capacidad de 100 mW a 1 W, que en conjunto permiten obtener potencias de 10 a 300 W conformando lo que se denomina modulo o panel fotovoltaico.

Los fabricantes de productos fotovoltaicos dan los siguientes datos para los módulos referidos a una irradiancia de  $1000 \text{ W/m}^2$  y temperatura de  $25 \text{ }^\circ\text{C}$ :

- Tensión de circuito abierto  $V_{OC}$
- Corriente de Cortocircuito  $I_{SC}$
- Corriente en el punto de máxima potencia  $I_{MPP}$
- Tensión en el punto de máxima potencia  $V_{MPP}$
- Potencia máxima  $P_{MPP}$

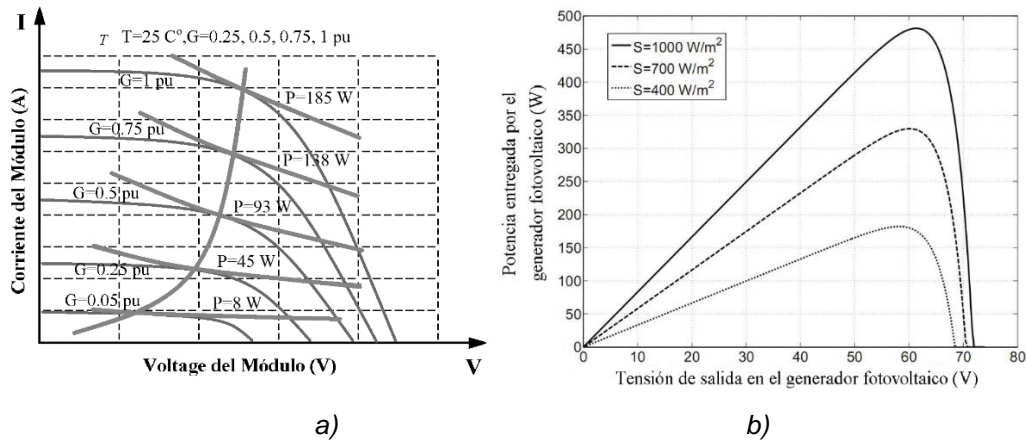
Estas características se ven afectadas por varios factores como la irradiancia y la temperatura del panel.

1.1.2 Máximo punto de potencia (MPP, Maximum Power Point) en un panel fotovoltaico. Los módulos fotovoltaicos generan máxima potencia en un nivel de tensión y corriente para una temperatura e irradiancia específica. Existen dos curvas que son características en un panel fotovoltaico. La curva  $I_{OUT} \text{ vs } V_{OUT}$  [3] que relaciona la tensión y la corriente de salida del panel fotovoltaico, tal como se muestra en la figura 2a), en donde se relaciona el valor  $I_{MPP}$  y  $V_{MPP}$  (punto de máxima potencia MPP) con una curva de potencia que sigue el MPP intersectándose asintóticamente para los diferentes puntos de irradiancia a

temperatura constante; y la curva característica  $P_{OUT}$  vs  $V_{OUT}$  [4], donde básicamente se muestra el comportamiento no lineal entre la potencia generada y la tensión de salida, pudiéndose observar el MPP a diferentes niveles de irradiancia (ver figura 2b) [5].

En el punto MPP es conveniente trabajar porque bajo estas condiciones de tensión, corriente, temperatura e irradiancia se extrae la máxima potencia del módulo.

Figura 2. a) Relación  $I_{OUT}$  vs  $V_{OUT}$  para el seguimiento del punto máximo de potencia (MPP) a diferentes niveles de irradiancia en un panel fotovoltaico, b) Característica Potencia-Tensión a diferentes niveles de irradiancia en un panel fotovoltaico

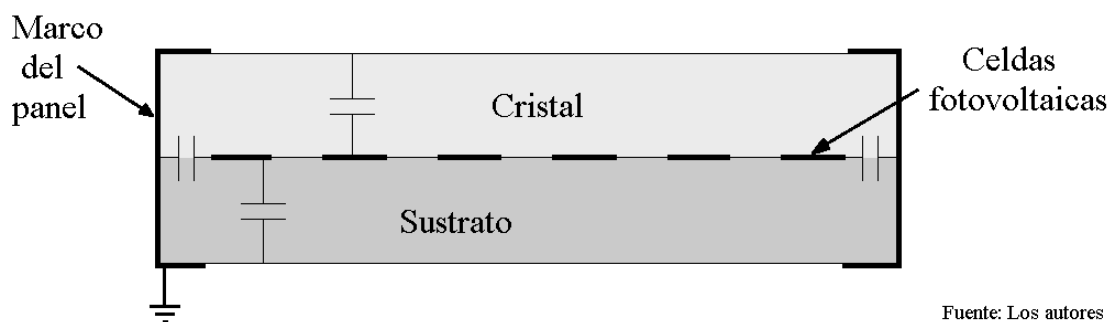


1.1.3 Capacitancia parásita de los paneles fotovoltaicos. Todos los módulos o paneles fotovoltaicos tienen, acorde a una relación física fundamental, cierta capacitancia parásita. La capacitancia parásita entre los paneles fotovoltaicos y tierra es estimada entre 200 nF/kWp pudiendo variar de nF a  $\mu\text{F}$ , y es proporcional a la superficie e inversamente proporcional al grosor de la estructura del panel fotovoltaico [1].

La magnitud de la capacitancia parásita o de tierra también depende de las condiciones climáticas, de las características del material con el que está fabricado el panel y de los parámetros físicos de la estructura del arreglo de los paneles fotovoltaicos. Un electrodo de la capacitancia de tierra es formado por el arreglo de paneles y el otro por el marco conectado a tierra, como se muestra en la figura 3[1].

Se puede generar una significativa corriente de fuga o corriente de modo común (CMC) según la topología del convertidor y que en ausencia de aislamiento galvánico puede presentar un riesgo potencial si esta corriente no es bien manejada, como se muestra en el estándar alemán DIN VDE 0126-1-1, donde se requiere la desconexión del inversor cuando el valor de la corriente de fuga excede 30 mA, ya que pueden crear problemas de compatibilidad electromagnética o degradar o dañar los módulos solares con el paso del tiempo. [6]

Figura 3. Capacitancia parásita existente entre el marco de un panel fotovoltaico y tierra.



## 1.2 INVERSORES DE POTENCIA

La función de un inversor es cambiar una señal de entrada de corriente continua a una señal de salida en corriente alterna, con la magnitud y frecuencia deseada. Este a su vez, dispone de funciones de protección, para garantizar tanto la calidad de la energía entregada a la red como la seguridad propia de la instalación y las personas.

En los inversores ideales, las formas de onda de tensión de salida deberían ser sinusoidales. Sin embargo, en los reales contienen ciertas armónicas.

Su importancia deriva de la amplia utilización de este tipo de inversores, sin embargo, presentan ciertas limitantes debido principalmente a los dispositivos semiconductores y a las técnicas de modulación empleadas en ellos.

Para aplicaciones de alta tensión los interruptores deben manejar altos  $dV/dt$  lo cual significa utilizar componentes robustos y por tanto costosos. Por otro parte, los picos de tensión que se provocan al conmutar los dispositivos semiconductores pueden llegar a un valor considerable siendo necesario sobredimensionar los componentes para evitar su destrucción.

Dentro de los inversores convencionales (medio puente y puente completo) un punto crítico de diseño corresponde a la selección apropiada de los dispositivos semiconductores, debido a que son la limitante principal de la potencia a manejar por el inversor. Asimismo, la frecuencia de conmutación de los dispositivos tiene una gran influencia en las pérdidas por conmutación, esto es, al aumentar la frecuencia de conmutación, las pérdidas también lo hacen [7].

Así, los principales problemas que se identifican en inversores convencionales son los siguientes:

- Altas pérdidas por conmutación.
- Altos  $dV/dt$  en dispositivos y cargas.
- Dispositivos semiconductores robustos.

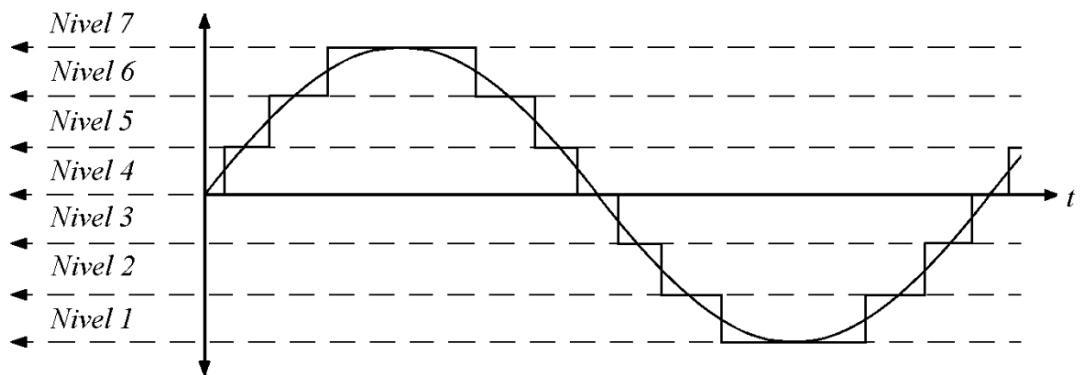
1.2.1 Inversor Multinivel. Actualmente las topologías de inversores multinivel están siendo altamente consideradas para su uso en sistemas fotovoltaicos conectados a la red.

Las principales ventajas al utilizar un inversor multinivel sobre los inversores convencionales son:

- Los  $dV/dt$  presentes en los dispositivos de potencia y en la carga son menores.
- La tensión de salida es más aproximada a la referencia ya que se sintetiza en escalones de tensión.
- El tamaño del filtro de salida es menor.

Cabe mencionar que todas las topologías de inversores multinivel producen una forma de onda de salida similar, la cual está formada por escalones de tensión, proporcionando así una tensión de gran calidad y lo más parecido posible a la forma de onda que se pretende reproducir. La figura 4, presenta una forma de onda de salida típica de un inversor multinivel, en donde se puede observar que está formada por escalones de tensión.

Figura 4. Tensión de salida de un inversor multinivel.



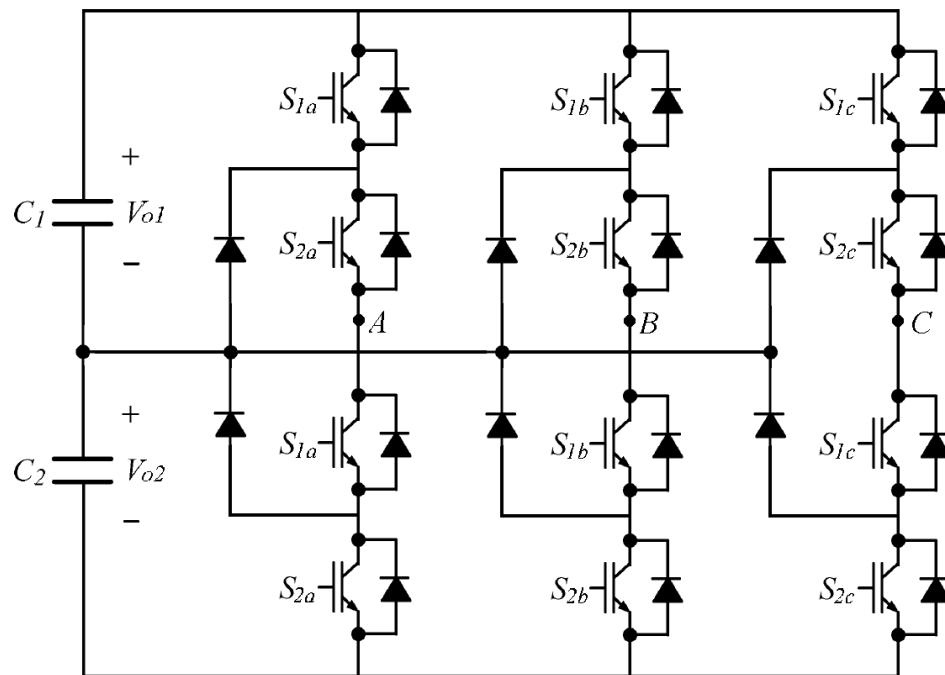
Dependiendo del número de niveles que proporciona el inversor el contenido armónico presente en la tensión de salida disminuye.

Los inversores multinivel son una alternativa para solucionar los problemas que presentan los inversores convencionales, sus características principales son el tener bajas pérdidas por conmutación al operar a bajas frecuencias de conmutación, la distribución de tensiones en los dispositivos y un filtrado más sencillo ya que la salida está formada por niveles de tensión. Entre las ventajas de los inversores multinivel se incluye una caída de tensión de los dispositivos menor que la presente en el bus de DC, ya que se puede controlar según el número de niveles del inversor multinivel, además, se puede trabajar a frecuencias de conmutación bajas. Con lo anterior se tienen menores pérdidas por conmutación en los dispositivos semiconductores, también, debido a que su salida está formada por niveles de tensión, el contenido armónico que resulta es bajo en comparación con los inversores convencionales que utilizan técnicas PWM.

Entre las topologías de inversor multinivel, se destacan los inversores con diodos anclados al neutro (*Diode clamped Multilevel Inverters*), los inversores con condensadores flotantes (*Flying Capacitor Inverters*) y los inversores en puente H en cascada (*Cascade H-Bridge Inverters*). [8]

Para el caso de la topología correspondiente al inversor con diodos anclados al neutro (*Diode clamped Multilevel Inverters*), ver Figura 5, está presente en el lado de continua varios elementos almacenadores de energía (condensadores) cuyo balance en las tensiones es de vital importancia para su correcto funcionamiento.

Figura 5. Inversor multinivel con diodos anclados al neutro.



Fuente: Los autores

### 1.3 CONVERTIDOR DC/DC

En muchas aplicaciones industriales, es necesario regular una tensión continua ya sea procedente de baterías o de alguna fuente de alimentación para obtener en la salida una tensión menor, igual o mayor a la de entrada. Un convertidor DC, convierte directamente una señal de DC a otra de DC. Este convertidor se puede considerar como el equivalente de un transformador de corriente alterna, con una

relación de vueltas que varía en forma continua y al igual que este se puede utilizar como una fuente de DC reductora o elevadora de tensión.

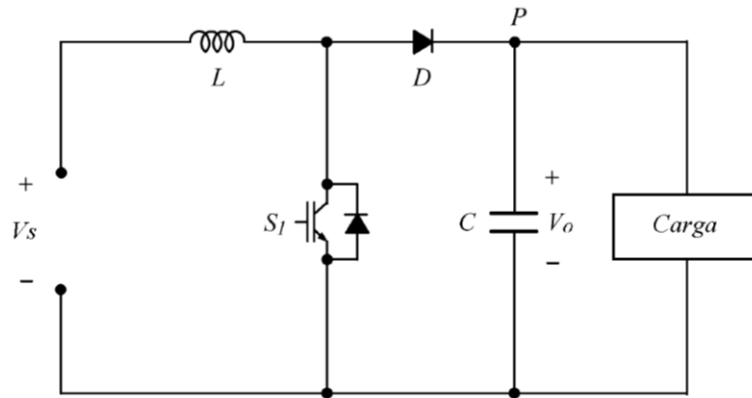
Los convertidores DC-DC se utilizan ampliamente en el control de los motores de tracción de automóviles eléctricos, tranvías eléctricos, grúas marinas, montacargas y elevadores de minas. En sistemas fotovoltaicos, el convertidor DC-DC reduce o eleva la tensión del generador fotovoltaico y adecua la señal de tensión de entrada para los inversores. Muchas veces mediante diversas estrategias de control permiten modificar la carga vista por el panel, forzando a este a trabajar en un punto de operación dado, como por ejemplo en el MPP.

A continuación, se describen algunas topologías de convertidores DC-DC elevadores, los cuales son de importancia para la posterior descripción del convertidor DC-DC considerado en este trabajo de grado.

**1.3.1 Convertidor Convencional Elevador.** El convertidor elevador “*Boost*” (Ver Figura 6) es un convertidor DC a DC que obtiene a su salida una tensión continua mayor que a su entrada. Es un tipo de fuente de alimentación conmutada que contiene al menos dos elementos semiconductores (diodo y un “transistor”), y al menos un elemento para almacenar energía (condensador, bobina o combinación de ambos). Frecuentemente se añaden filtros construidos con inductores y condensadores para mejorar el rendimiento.

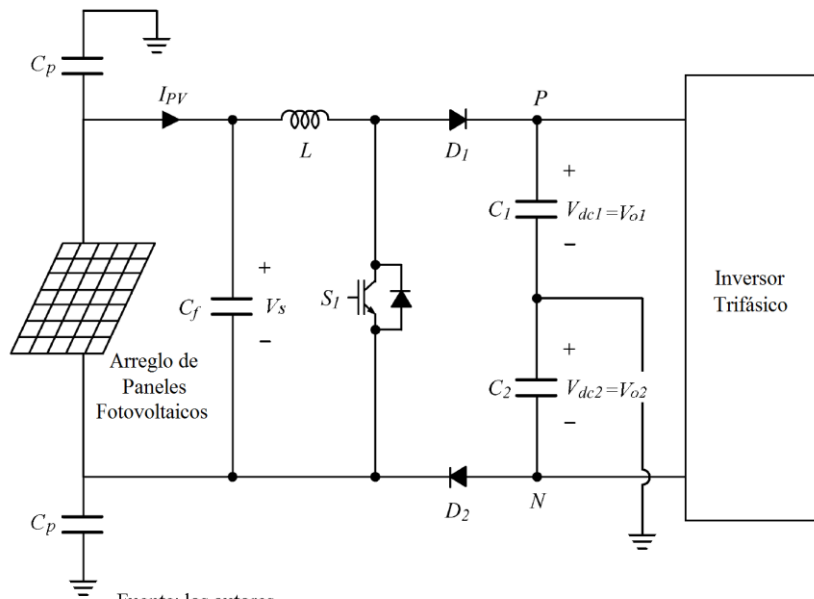
Al analizar el funcionamiento de esta topología, ésta no garantizaría el balance de tensiones a la entrada de un inversor multinivel con dos elementos almacenadores de energía como el mostrado en la Figura 6b, ya que solo emplearía un dispositivo semiconductor IGBT (*Insulated Gate Bipolar Transistor*) para esta tarea; por lo que fácilmente se desbalancearían las tensiones de salida del convertidor convencional.

Figura 6. Modelos de un convertidor elevador, a) Modelo con un capacitor a la salida, b) Modelo con dos capacitores a la salida para conectarlo en la entrada de un inversor, por lo general para una topología multinivel.



Fuente: los autores

a)



Fuente: los autores

b)

La tensión instantánea de salida para el convertidor elevador está dada por

$$V_o = V_s + L \frac{\Delta I}{t_2} = V_s \left[ 1 + \frac{t_1}{t_2} \right] = V_s \frac{1}{1-k} \quad (1)$$

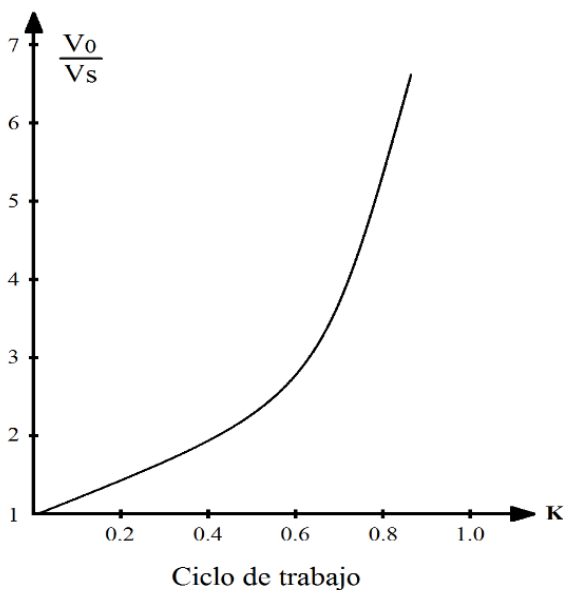
De la ecuación anterior se observa que la tensión a la salida se puede elevar variando el ciclo de trabajo del pulsador  $k$ , donde

$$k = \frac{t_1}{T} \quad (2)$$

Siendo  $T$  el periodo de pulsación y la tensión de salida mínima es  $V_s$  cuando  $k = 0$ . Sin embargo, el pulsador no se puede conectar continuamente de forma que  $k = 1$ , ya que para valores que tiendan a la unidad, la tensión de salida  $V_o$  se hace muy grande y resulta muy sensible a los cambios de  $k$ , tal y como se muestra en la figura 7 [9].

Si se conecta un capacitor  $C$  grande a la salida, como se muestra en la figura 6, el  $V_o$  será continuo y  $V_o$  se convertirá en el valor promedio  $V_a$ .

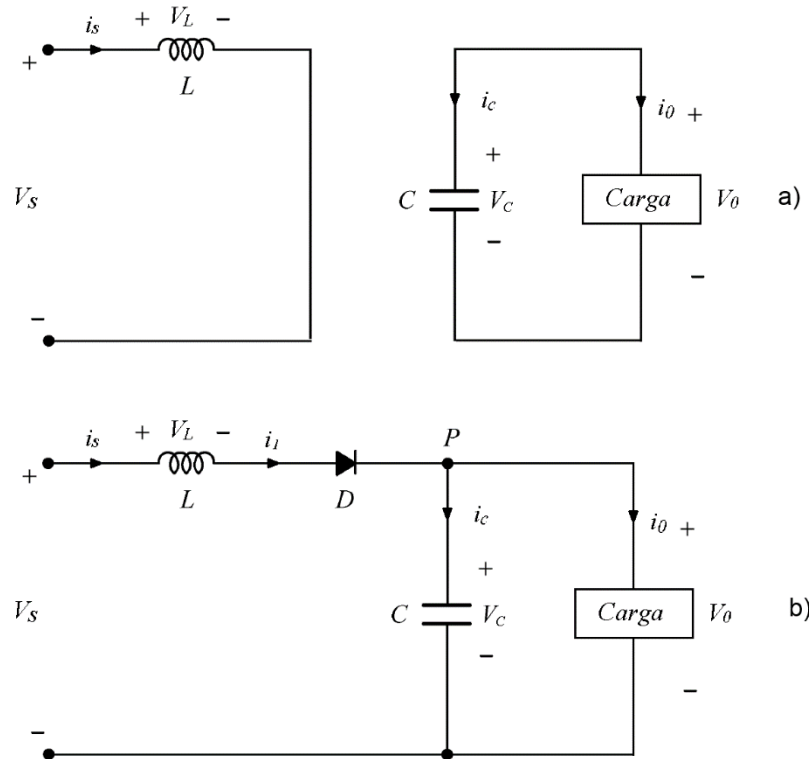
Figura 7. Relación entre la tensión de salida y entrada respecto al ciclo de trabajo. [9]



### 1.3.1.1 Funcionamiento y parámetros del convertidor elevador convencional.

El principio básico de operación de un convertidor puede dividirse en dos modos distintos, dependiendo del estado del interruptor  $S_1$  (Ver figura 6, a) y figura 8).

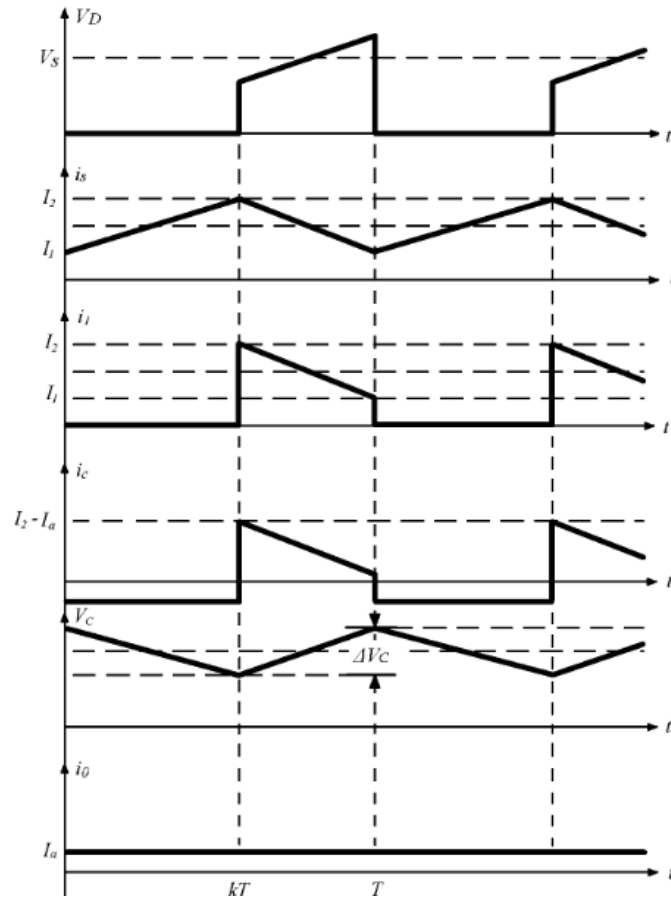
Figura 8. Modos de operación de un convertidor elevador convencional.



- El modo 1 empieza cuando el interruptor  $S_1$  se cierra en el tiempo  $t = 0$ . La corriente de entrada, que se eleva, fluye a través del inductor  $L$  y el interruptor  $S_1$  y a su vez la carga es alimentada por el condensador  $C$ . La energía se transfiere de la fuente a la bobina y del condensador a la carga.
- El modo 2 empieza cuando se desconecta el interruptor  $S_1$  en el tiempo  $t = t_1$ . La corriente que estaba fluyendo a través del interruptor fluirá ahora a través de  $L, C$ , la carga y el diodo  $D$ . La corriente del inductor se abate hasta que se vuelve a activar en el siguiente ciclo el interruptor. La energía se transfiere de

la fuente y de la energía almacenada en la bobina  $L$  al condensador y a la carga. Si suponemos un flujo continuo de corriente, la forma de onda para la corriente del inductor es similar a la mostrada en la figura 9.

**Figura 9. Formas de onda de un convertidor elevador convencional.**



A continuación, en la tabla 1 se resume las ecuaciones para determinar los valores mínimos para los elementos que conforma un convertidor elevador convencional, el cual se tiene de base para la topología propuesta en este trabajo:

Tabla 1. Ecuaciones elementos pasivos de un convertidor elevador convencional

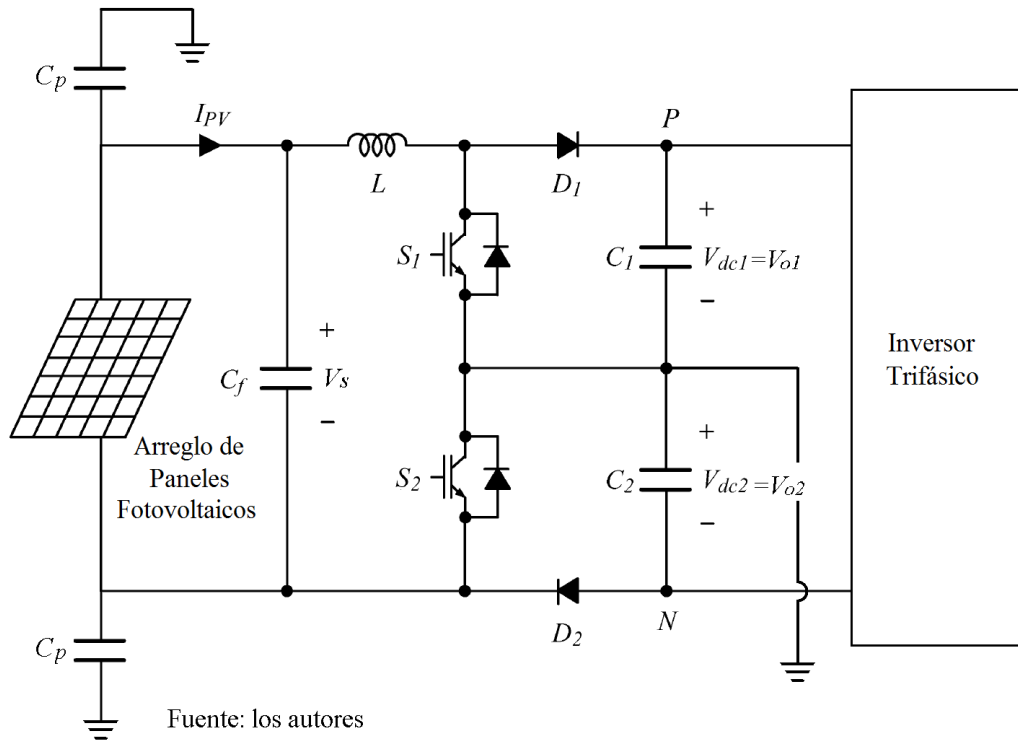
Componentes	Ecuación
$k$	$\frac{V_o - V_s}{V_o}$
$L$	$\frac{V_s * k}{f * \Delta I}$
$C$	$\frac{I_o * k}{f * \Delta V_C}$

\*Los valores se calcularan teniendo en cuenta los valores de:  $f = 10kHz$ ,  
 $\Delta I = 40\%$ ,  $\Delta V_C = 30\%$ .

**1.3.2. Convertidor DC-DC Multinivel.** Los convertidores multinivel, como su nombre lo indica, generan una tensión de salida dividida en varios niveles. Esta característica hace que se reduzcan las pérdidas de conmutación y las pérdidas de recuperación inversa en los diodos, porque la tensión de reversa es menor a la tensión de salida de DC (ver figura 10 para un convertidor de tres niveles). Además, los diodos con media tensión son más rápidos. [4]

Las técnicas de intercalación son utilizadas en convertidores elevadores de tres niveles para reducir el tamaño del filtro de entrada. También emisiones electromagnéticas son bajas porque las acciones del PWM están ocurriendo entre medias tensiones de salida debido a la conmutación intercalada.

Figura 10. Modelo de un convertidor DC-DC elevador de tres niveles.

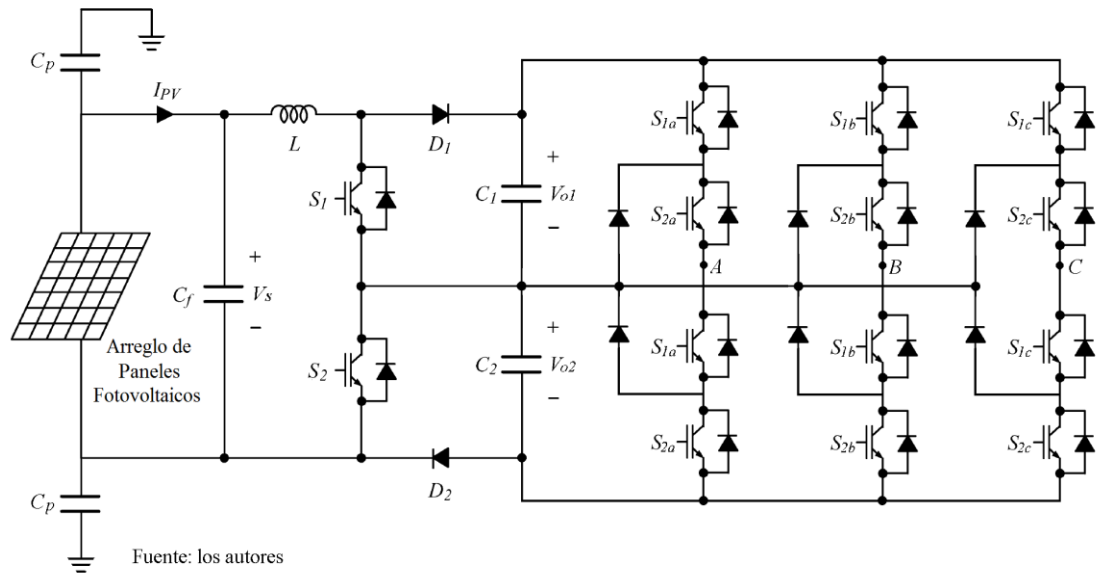


En esta topología los capacitores  $C_1$  y  $C_2$  son alternamente cargados debido a la conmutación intercalada de los elementos semiconductores  $S_1$  y  $S_2$ , por lo tanto, sus tensiones  $V_{dc1}$  y  $V_{dc2}$  son teóricamente balanceadas. Para garantizar las tensiones balanceadas de los dos capacitores  $V_{dc1}$  y  $V_{dc2}$ , un controlador de balance de tensión es esencial.

Entre estas topologías, el inversor multinivel NPC (*Neutral Point Clamped*) presenta en su configuración varios condensadores a la entrada del inversor, cuyo adecuado balance en sus tensiones es fundamental para su correcto funcionamiento, Ver Figura 11. En este sentido, una de las opciones empleadas para garantizar el balance de estas tensiones es el uso de convertidores DC-DC multinivel en la entrada del inversor, el cual es controlado tanto para seguir el punto de máxima potencia de los paneles solares, como para realizar un control

adecuado de las señales de tensión de salida, tal como se muestra en la Figura 11. [4], [10].

Figura 11. Convertidor DC-DC multinivel garantizando el balance de tensiones a la entrada del Inversor NPC.



Uno de los problemas que se pueden presentar en los sistemas fotovoltaicos al considerar este tipo de convertidores multinivel, es la posible presencia de corrientes de fuga que fluyen por un camino alternativo (tierra) debido principalmente a la rápida conmutación del dispositivo  $S_2$  y a la capacitancia parásita existente (ver  $C_p$  en la Figura 11), creada por las condiciones ambientales, la estructura física de los arreglos de los paneles y la distancia entre el arreglo de los paneles y tierra [2].

Corrientes de fuga de un orden considerable (mayores a 30 mA) pueden suponer un riesgo eléctrico e ir en contra de los requerimientos de seguridad y protección del sistema. De esta manera, diferentes estándares de operación de red, como el estándar alemán y el español, sugieren la desconexión del sistema fotovoltaico de

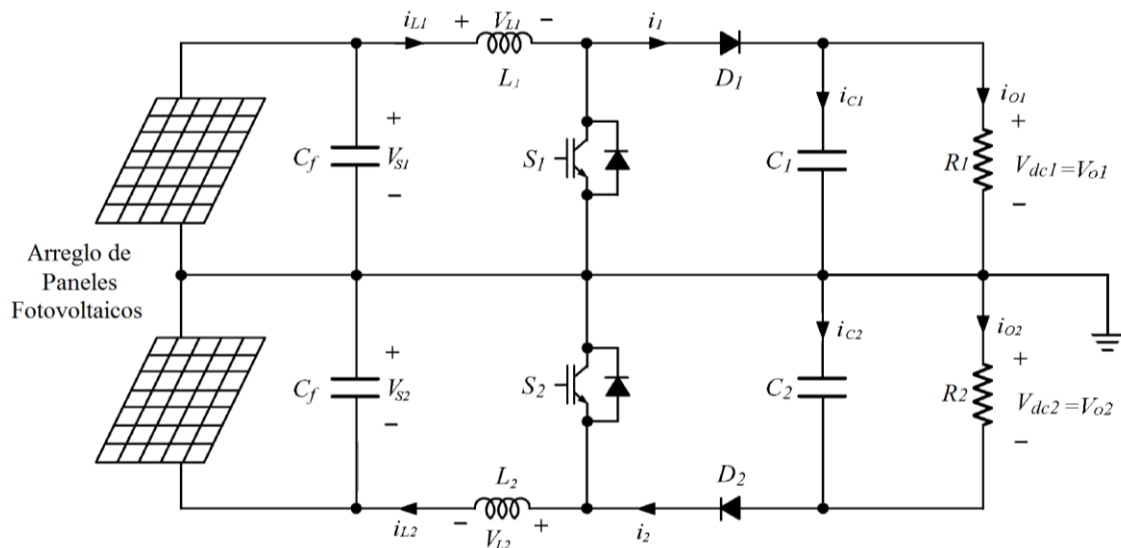
la red eléctrica pública cuando las corrientes de fuga superan un valor límite definido por cada estándar [6].

Para sobrellevar los problemas mencionados anteriormente, este proyecto de grado pretende estudiar el balance de las tensiones a la salida de un nuevo tipo de convertidor DC-DC denominado “convertidor DC-DC elevador dual intercalado”, el cual permite teóricamente balancear las tensiones de salida del convertidor y además reducir las corrientes de fuga generada por la presencia de capacitancias parásitas entre los módulos fotovoltaicos y tierra. De esta manera, el proyecto plantea el diseño, la simulación e implementación de la topología propuesta con el fin de verificar su funcionamiento experimental.

## 2 CONVERTIDOR DC-DC ELEVADOR DUAL INTERCALADO

En este trabajo de grado se considera la topología correspondiente al convertidor DC-DC elevador dual intercalado (ver figura 12), con el fin de garantizar el balance de tensiones en los condensadores de salida y la reducción de las corrientes de fuga, para posteriormente ser utilizado en el seguimiento del punto de máxima potencia en sistemas fotovoltaicos conectados a la red con inversores multinivel de enclavamiento por diodos.

Figura 12. Modelo de un convertidor DC-DC elevador dual intercalado<sup>5</sup>.



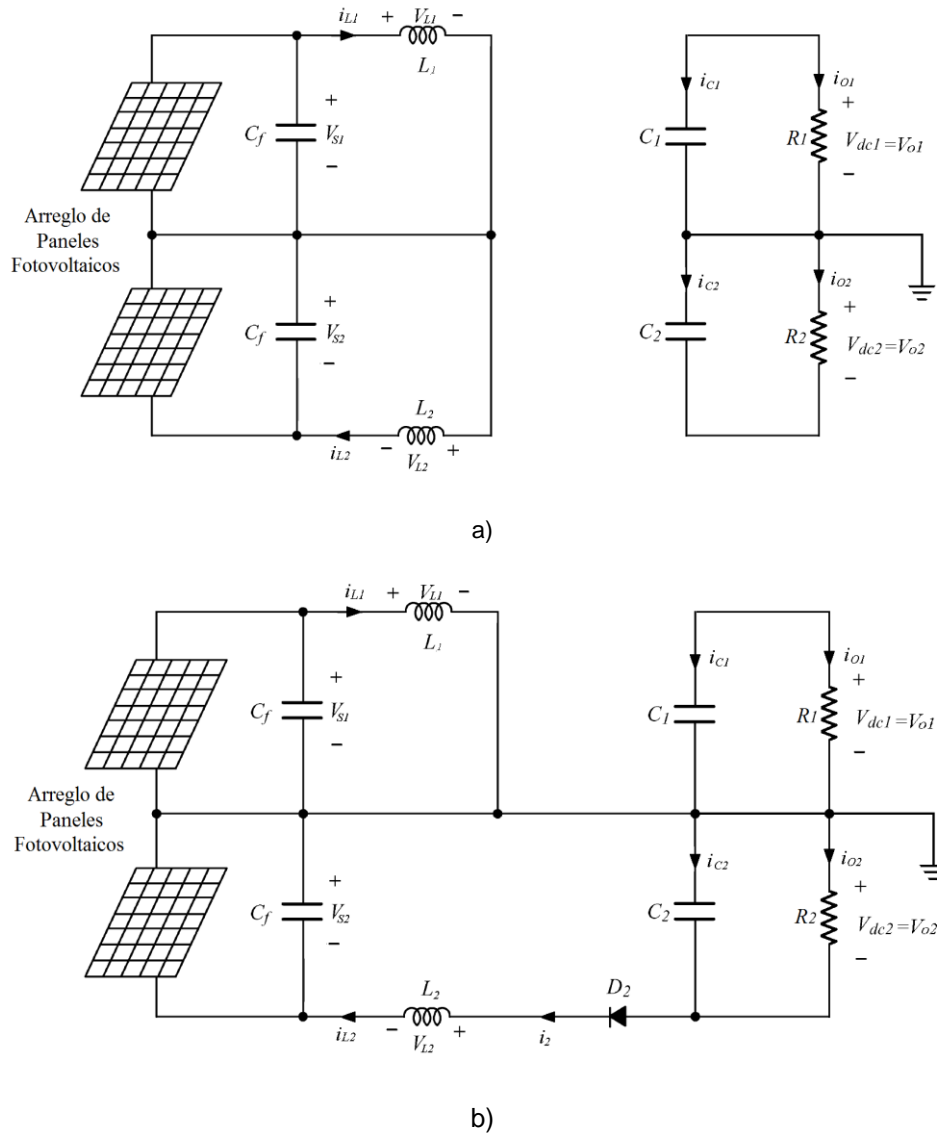
### 2.1 FUNCIONAMIENTO DE LA TOPOLOGÍA

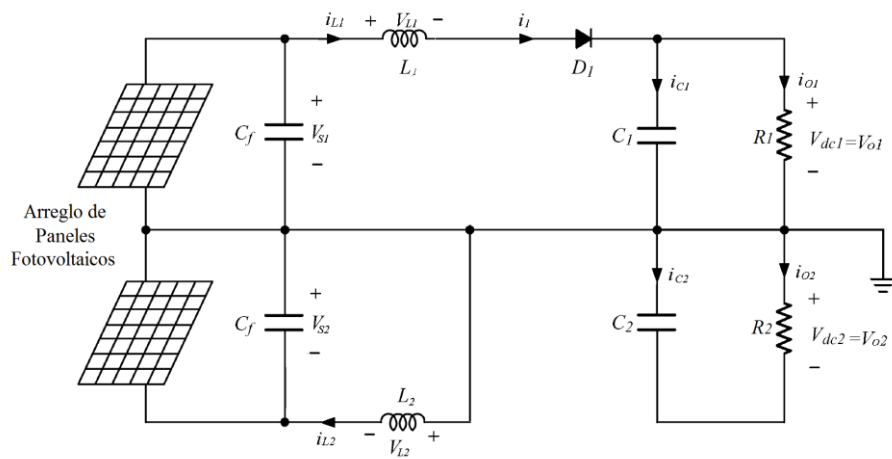
El funcionamiento básico de la topología propuesta es similar a la de dos convertidores DC-DC elevadores tradicionales (Ver figura 13). Esta topología permite realizar un control sobre las tensiones de salida ( $V_{dc1}$  y  $V_{dc2}$ ) de tal manera que se garantice el balance entre estas tensiones. Además, la topología garantiza una tensión constante en las capacitancias parásitas, lo que reduce las corrientes

<sup>5</sup> Modelo propuesto por la profesora María Alejandra Mantilla Villalobos

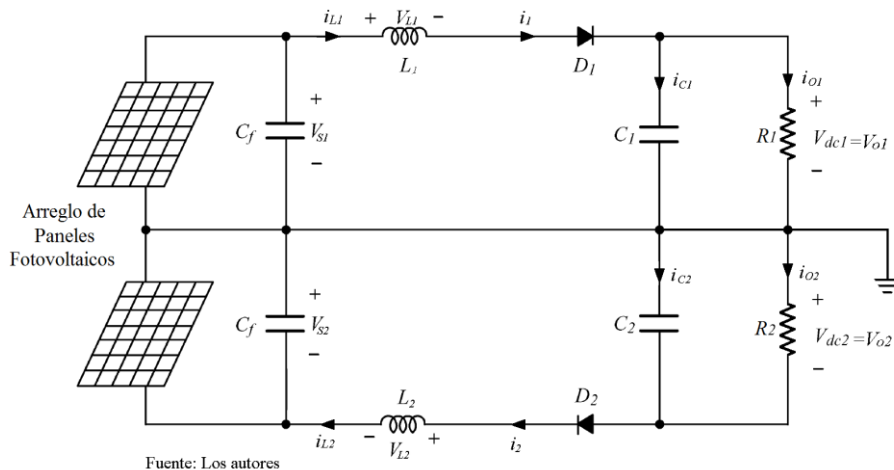
de fuga a un nivel prácticamente nulo. El principio básico de operación de un convertidor puede dividirse dependiendo del estado del interruptor  $S_1$  y  $S_2$  (Ver figura 12 y13).

Figura 13. Posibles estados de operación de un convertidor dual intercalado.





c)



Fuente: Los autores

d)

- El modo 1 (Ver figura 13, a) y Figura 14) empieza cuando el interruptor  $S_1$  y  $S_2$  se cierran en el tiempo  $t = 0$ . Las corrientes de entrada, que se elevan, fluyen a través de los inductores  $L_1$  y  $L_2$  y los interruptores  $S_1$  y  $S_2$  y a su vez la carga es alimentada por los condensadores  $C_1$  y  $C_2$ . La energía se transfiere de la fuente a las bobinas y de los condensadores a la carga.
- El modo 2 (Ver figura 13, b) y Figura 14) empieza cuando se desconecta el interruptor  $S_2$ , dejando cerrado el interruptor  $S_1$  en el tiempo  $t = t_1$ . La corriente que

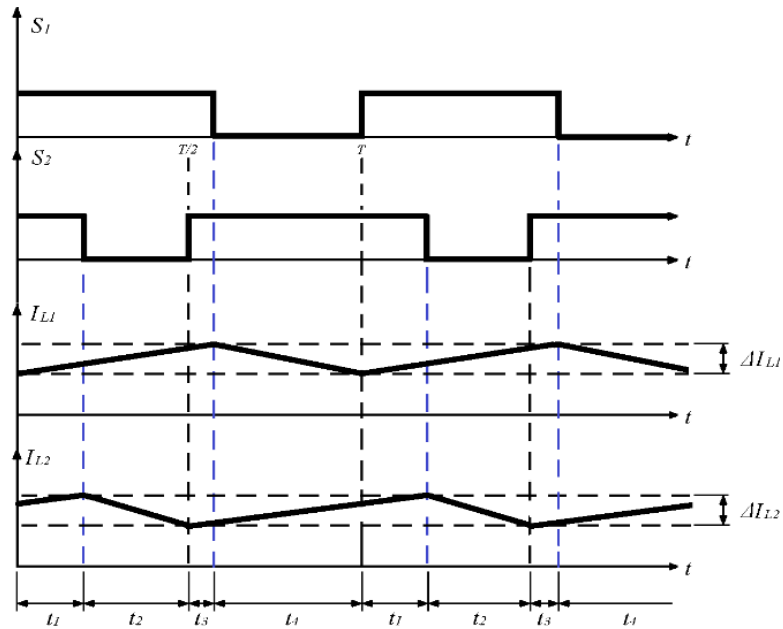
estaba fluyendo a través del interruptor  $S_2$  fluirá ahora a través de  $L_2, C_2$ , la carga y el diodo  $D_2$ . La corriente del inductor  $L_2$  disminuye hasta que se vuelve a activar  $S_2$  en el siguiente modo de operación. La energía se transfiere de la fuente y de la energía almacenada en la bobina  $L_2$  al condensador  $C_2$  y a la carga  $R_2$ .

- El modo 3 (Ver figura 13, a) y Figura 14). A continuación, se cierra el interruptor  $S_2$ , quedando de nuevo  $S_1$  y  $S_2$  cerrados en el tiempo  $t = t_2$  igual a como lo describe el modo de operación 1. Las corrientes de entrada, que se elevan, fluyen a través de los inductores  $L_1$  y  $L_2$  y los interruptores  $S_1$  y  $S_2$  y a su vez la carga es alimentada por los condensadores  $C_1$  y  $C_2$ .
- El modo 4 (Ver figura 13, c) y Figura 14) empieza cuando se desconecta el interruptor  $S_1$ , dejando cerrado el interruptor  $S_2$  en el tiempo  $t = t_3$ . La corriente que estaba fluyendo a través del interruptor  $S_1$  fluirá ahora a través de  $L_1, C_1$ , la carga y el diodo  $D_1$ . La corriente del inductor  $L_1$  se abate hasta que se vuelve a activar  $S_1$  en el siguiente modo de operación. La energía se transfiere de la fuente y de la energía almacenada en la bobina  $L_1$  al condensador  $C_1$  y a la carga  $R_1$ . Si se supone un flujo continuo de corriente, las formas de onda para las corrientes de los inductores son similares a la mostrada en la figura 14.

Siendo:

$$t_1 + t_2 + t_3 + t_4 = T \quad (3)$$

Figura 14. Formas de onda de un convertidor dual intercalado.



## 2.2 ALGORITMO DE CONTROL DE LA TOPOLOGÍA

En este trabajo de grado se busca controlar las tensiones de salida del convertidor DC-DC elevador dual intercalado y mantener a la salida unas tensiones balanceadas como lo requiere la etapa del inversor multinivel que se conectaría a la salida de éste para aplicaciones de sistemas fotovoltaicos conectados a la red.

El correcto funcionamiento del convertidor DC-DC requiere un circuito de control que se encargará de seguir a pequeños intervalos de tiempo la tensión de salida de tal manera que los dos niveles se mantengan balanceados independientemente de posibles desbalances de carga.

Un diagrama de bloques del sistema de control propuesto se presenta en la Figura 15. Tal como se observa, la tensión de referencia a la salida del convertidor ( $V_{ref}$ ), se compara con las tensiones de salida de los dos condensadores ( $V_{o1}$  y  $V_{o2}$ ). Los

errores de tensión son la entrada a dos bloques de control encargados de definir si los ciclos de trabajo ( $k_1$  y  $k_2$ ) de los interruptores del convertidor ( $S_1$  y  $S_2$ ) deben aumentar o disminuir, lógica que se observa en la Figura 16, donde  $c_p$  es la constante de incremento del ciclo de trabajo. Vale la pena mencionar, que el sistema de control es implementado en tiempo discreto, cada 100 ms (baja frecuencia), con el fin de no saturar el controlador.

La salida de los bloques de control corresponde a los ciclos de trabajo de los interruptores  $S_1$  y  $S_2$ , los cuales son limitados entre 0 y 0.96 con el fin de no llevar el funcionamiento del convertidor al límite superior.

Finalmente, los ciclos de trabajo limitados son sintetizados mediante una modulación por ancho de pulso (PWM, *Pulse Width Modulation*), utilizando señales portadoras triangulares desfasadas 180 grados la una de la otra para cada interruptor, a una frecuencia de 10 kHz.

Figura 15. Diagrama de bloques del sistema de control propuesto.

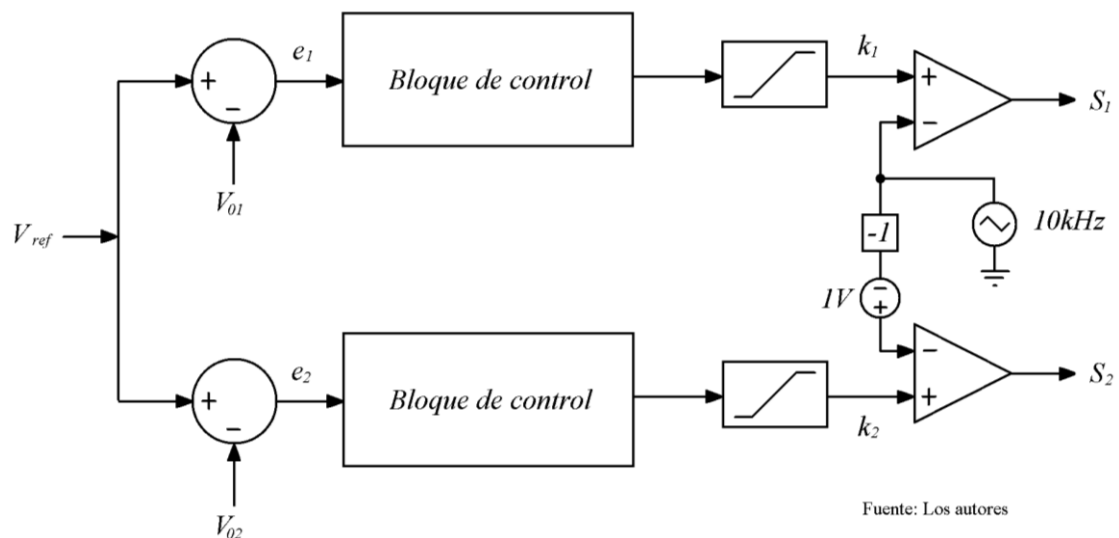
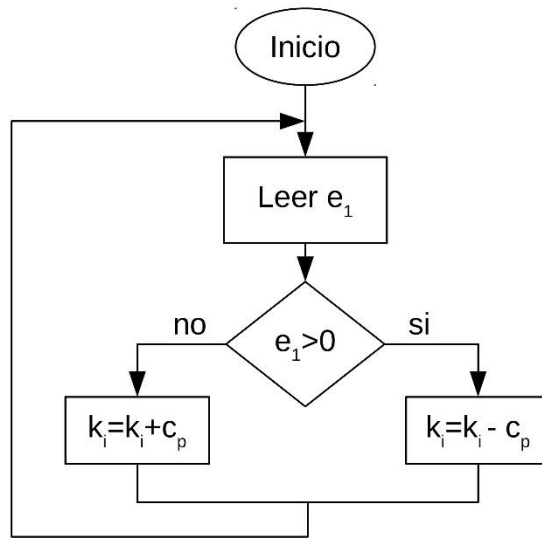


Figura 16. Diagrama de flujo del sistema de control propuesto.



### 3 DESARROLLO DE LA SIMULACIÓN

La simulación del convertidor DC-DC elevador dual intercalado se desarrolló en el software PSIM. Para establecer los valores de los elementos pasivos de la topología se tomó en cuenta las ecuaciones de la *Tabla 1*, considerando un rizo pico a pico máximo de corriente en las bobinas del 40% y un rizo pico a pico máximo del 30% en las tensiones de los condensadores del lado de salida del convertidor (Ver *Tabla 2*). Considerando una carga balanceada de 200  $\Omega$  por cada salida de DC y para suministrar una potencia total de 250 W (125 W por cada salida de DC), se tiene que:

$$P = \frac{V^2}{R} \rightarrow V = \sqrt{P * R} \quad (4)$$

$$V_O = \sqrt{125 * 200} = 158,11 V \quad (5)$$

Con una relación de transformación del convertidor de 3.2 (Ver figura 7):

$$\frac{V_O}{V_S} = 3,2 \rightarrow V_S = \frac{158,11}{3,2} = 49,4 V \quad (6)$$

$$I_O = \frac{V_O}{R} = \frac{158,11}{200} = 790mA \quad (7)$$

Tabla 2. Valores base del ciclo de trabajo y los elementos pasivos del sistema mínimos requeridos para cumplir con el objetivo.

Componentes	Ecuación	Valor teórico mínimo.
$k$	$\frac{V_o - V_s}{V_o}$	68,6%
$L$	$\frac{V_s * k}{f * \Delta I}$	8,5 mH
$C$	$\frac{I_o * k}{f * \Delta V_C}$	180,77uF

Tabla 3. Valores de la tensión de entrada, tensión de referencia y frecuencia de conmutación.

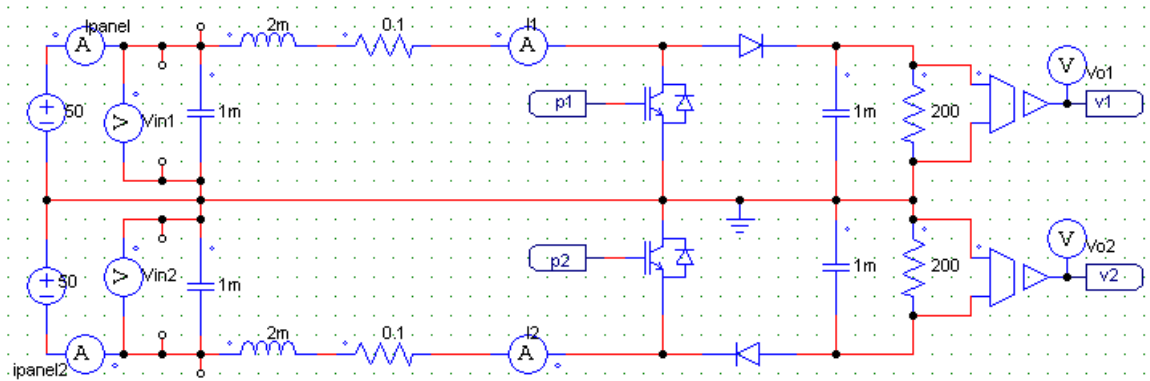
PARÁMETROS	VALORES
$V_s$	50V
$V_{REF}$	160 V
$f$	10kHz

Cabe destacar que el presente proyecto se enfoca en garantizar un balance de tensión en los capacitores de salida para el convertidor elevador dual intercalado y el seguimiento de las tensiones de referencia. Se recomienda en un proyecto a futuro realizar un estudio de las corrientes de fuga (leakege) y seguimiento del MPP.

### 3.1 SIMULACIÓN DEL CONVERTIDOR DC-DC ELEVADOR DUAL INTERCALADO CON CARGA BALANCEADA

La simulación en PSIM se realiza en base a las características relevantes de los elementos que integran la topología y los equipos de medición según se ve en la siguiente imagen:

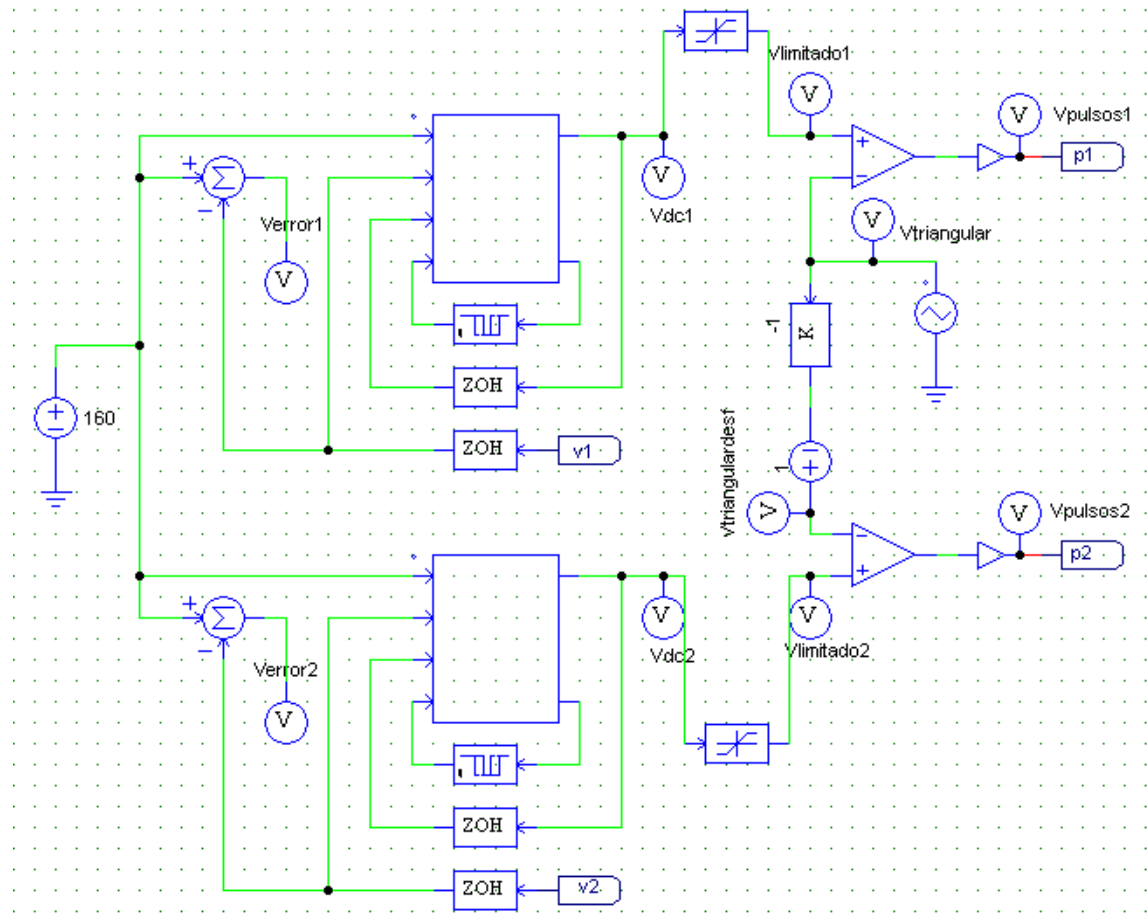
Figura 17. Circuito del convertidor propuesto con carga balanceada.



El sistema de control implementado en PSIM contiene las etapas mostradas en la figura 18. Para el control se ingresa la tensión de referencia por medio de la fuente de tensión independiente de la izquierda (tensión que será la que se intentará alcanzar con el algoritmo de control propuesto).

El bloque de control establece un periodo de muestreo de 100ms y compara las tensiones de salida del circuito de potencia (Figura 19 y 20) con la tensión de referencia para modificar el ciclo de trabajo  $k$  (Figura 21 y 22) de acuerdo a si se requiere aumentar o reducir dicho ciclo de trabajo, según se ve en la Figura 7. Posteriormente la salida del bloque de control (señal moduladora o de ciclo de trabajo) se limita entre 0 y 0,96 V para prevenir que el ciclo de trabajo de los pulsos PWM generados operen en valores muy altos, provocando un cortocircuito de la o las fuentes a través de los transistores IGBT. Por último, esta señal moduladora se compara con la señal triangular de 10kHz para obtener una señal PWM de 0 a 1V (Figura 23), señal que controla la conmutación de los transistores IGBT de la Figura 17.

Figura 18. Circuito de control implementado en Psim.



Al instante de comenzar la simulación, los ciclos de trabajo de las dos señales PWM son inicializados en cero. Acto seguido se incrementan lentamente hasta 0.5, incremento lento con el propósito de prevenir corrientes transitorias con altos valores pico por los inductores, las cuales pueden destruir el convertidor. Una vez se alcanza el valor de 0.5, se corre el sistema de control donde se compara la tensión de salida con la de referencia, y según sea el resultado de esta diferencia, se aumenta o disminuye el ciclo de trabajo (operación descrita gráficamente en la Figura 7) para hacer que la tensión de salida se acerque lo más posible a la tensión de referencia.

El PWM que controla el disparo del IGBT inferior se desfasa respecto del otro PWM 180°. Esto se logra invirtiendo la señal triangular con la que se compara la señal moduladora y se le suma un offset de 1 Volt para tener esta tensión apta para conmutar los IGBT nuevamente.

Los resultados de la simulación se presentan en las figuras 19 a la 26. Como se observa en las figuras 19 y 20, la tensión de salida sigue la tensión de referencia, estabilizándose alrededor de 2,4 s desde el inicio de la simulación y 1,9 s desde el instante en que arranca el algoritmo de control (valores tomados de la Figura 19), con un valor pico a pico calculado

$$\Delta V = V_{max} - V_{min} = 160.75V - 159.25V \cong 1,5V \quad (8)$$

Para lo que

$$V_0 \cong 160 \pm 0,75V. \quad (9)$$

Figura 19. Tensiones de salida del convertidor.

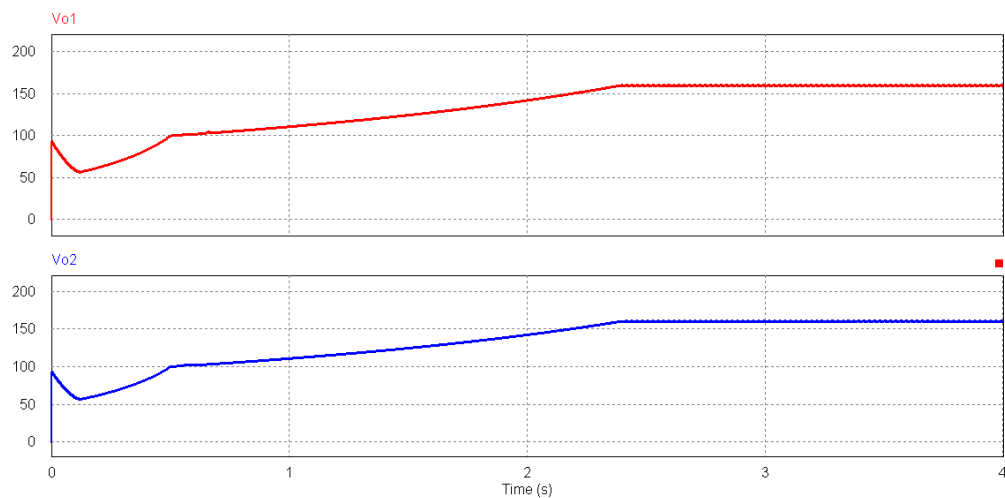
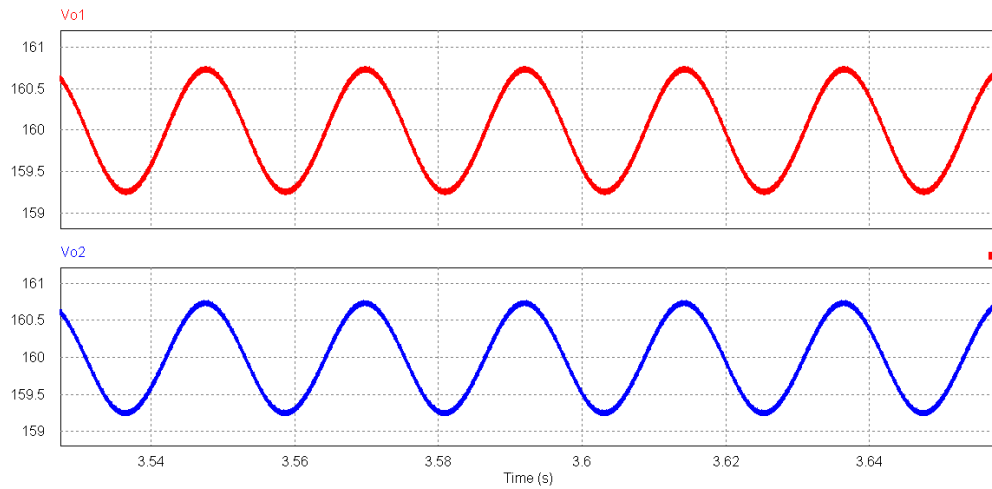


Figura 20. Tensiones de salida del convertidor ampliadas en estado estable.



El crecimiento de la señal moduladora (Figura 21) es dictado por la configuración realizada en el bloque de programación en C en PSIM. Es importante resaltar que ambas señales moduladoras tienen igual tasa de crecimiento dado que tienen una configuración idéntica hasta alcanzar la tensión de referencia en cada una de las salidas de la topología propuesta. Para el momento en que las tensiones de salida alcanzan la tensión de referencia, ambas señales moduladoras se estabilizan en un valor de 68,9% aproximadamente (Valor tomado de la Figura 22) con un

$$\Delta k = k_{max} - k_{min} \cong 0,6897 - 0,6886 = 0,11\% \quad (10)$$

Este valor que permite mantener la tensión de salida fluctuando alrededor de la tensión de referencia como se ve en la figura 20.

Figura 21. Ciclos de trabajo (señal moduladora) de los IGBTs.

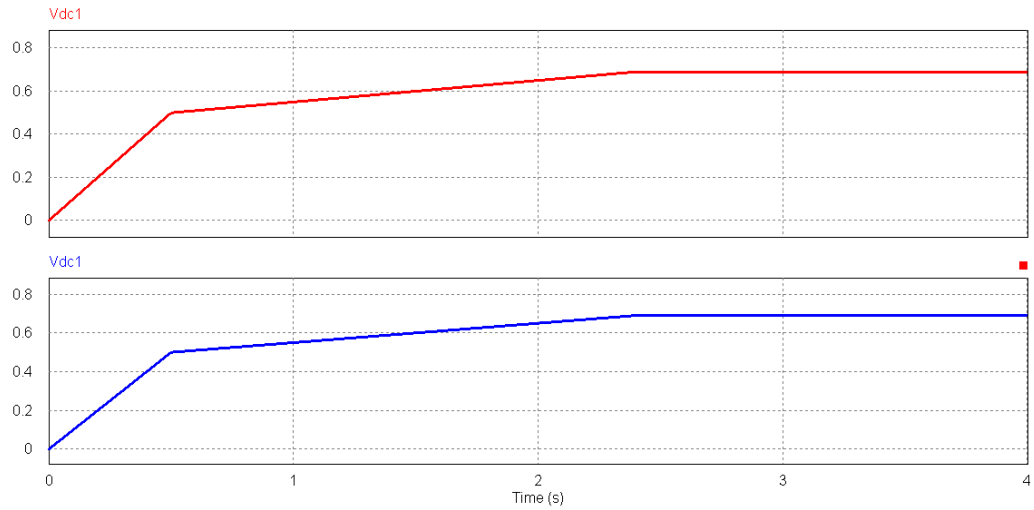
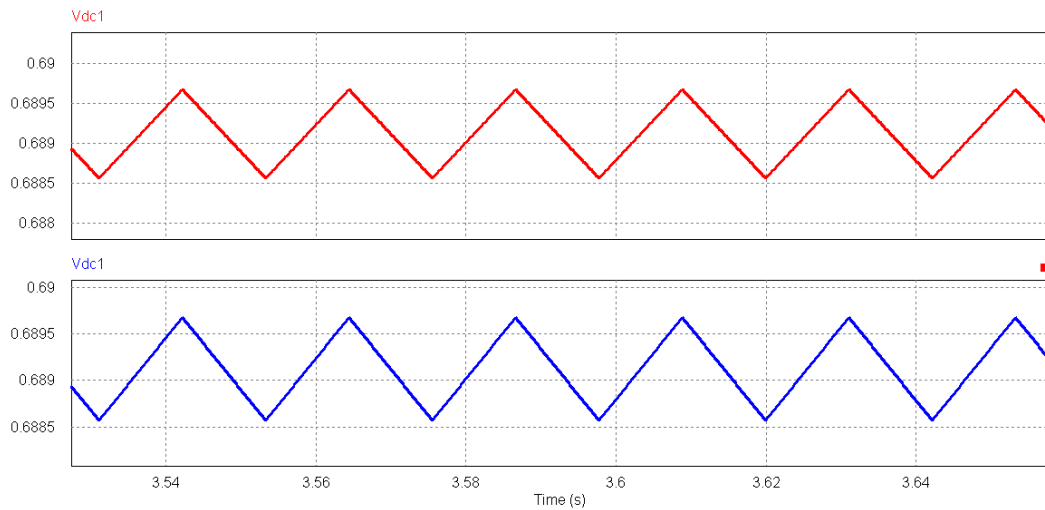


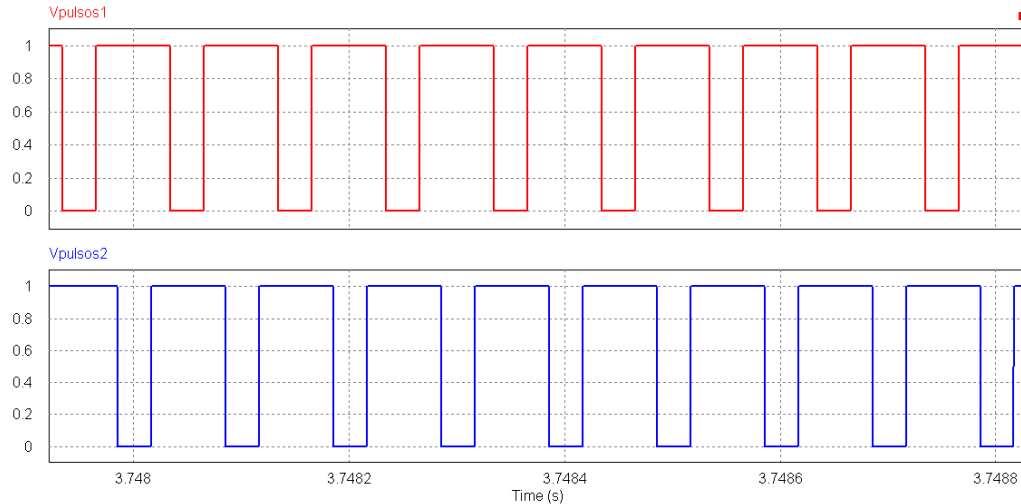
Figura 22. Señal moduladora ampliada en estado estable.



Los pulsos de las señales de conmutación PWM que van a los IGBT ( $S_1$  y  $S_2$ ) (Figura 23) tienen formas representativas en tiempos superiores al instante en que la tensión de salida se ha estabilizado en  $160 \pm 0,75V$ , situación en la que los ciclos de trabajo de los pulsos de disparo PWM se ven afectados por el rizado de la

señal moduladora mostrado en la Figura 22 en una muy pequeña medida ( $\Delta k \cong 0,11\%$ ).

Figura 23. Señales PWM que van a los IGBT.



En las Figuras 24 y 25 se observa como las corrientes por las inductancias crecen con el aumento del ciclo de trabajo y se estabilizan resultando en una forma oscilatoria (con oscilaciones de baja frecuencia) en el mismo instante en que las tensiones de salida y las señales moduladoras también se estabilizan. Dichas corrientes mantienen su rizado ante estas oscilaciones de baja frecuencia y se observan que no caen a modo discontinuo en ningún momento. El valor medido de las gráficas da como resultado aproximadamente que  $I_{L1} \cong I_{L2} \cong 2,6 \pm 1,4A$ . Dicho valor de rizo pico a pico de corriente se calcula en base a la variación de alta frecuencia de la siguiente manera:

$$\Delta I_L = I_{Lmax} - I_{Lmin} \cong 4,5 - 1,7 = 2,8A \quad (11)$$

Figura 24. Corrientes por las bobinas.

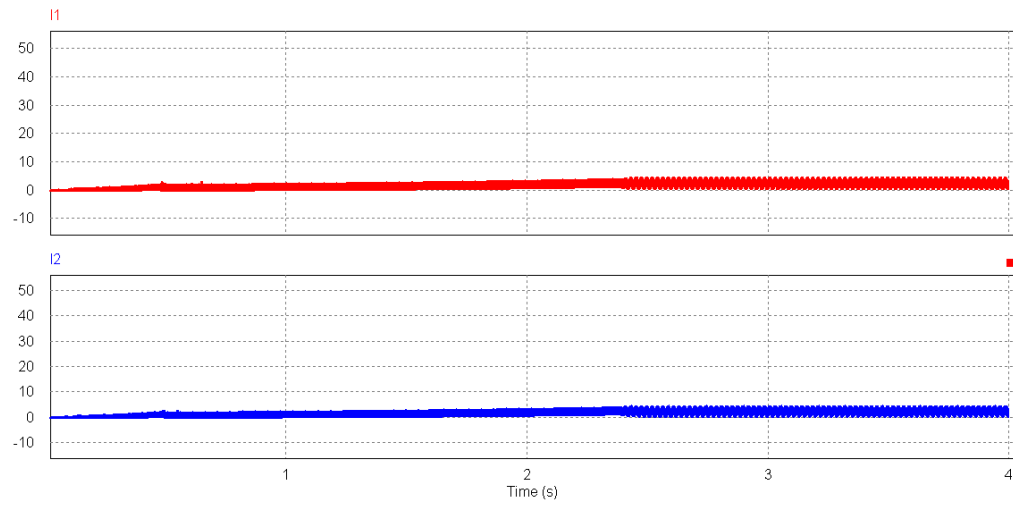
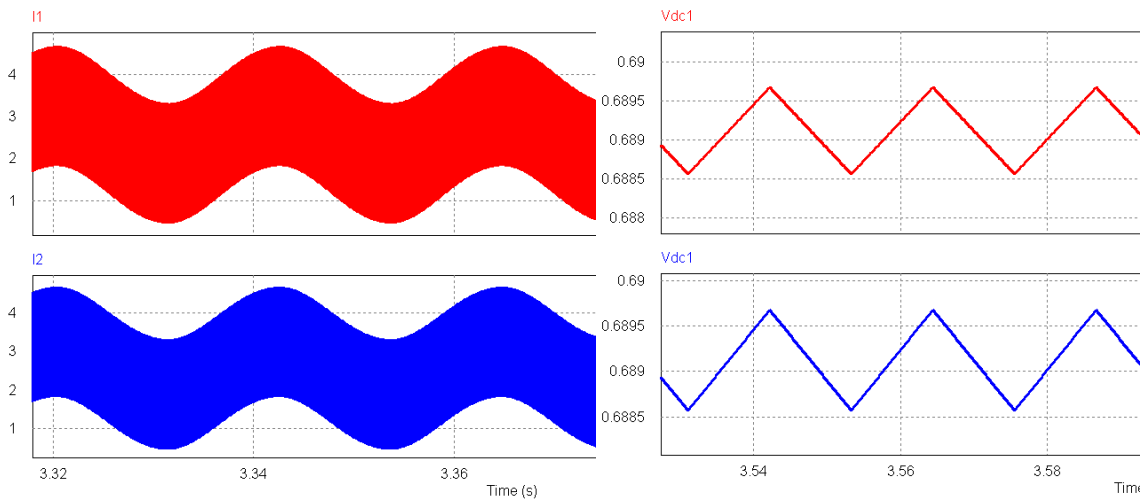
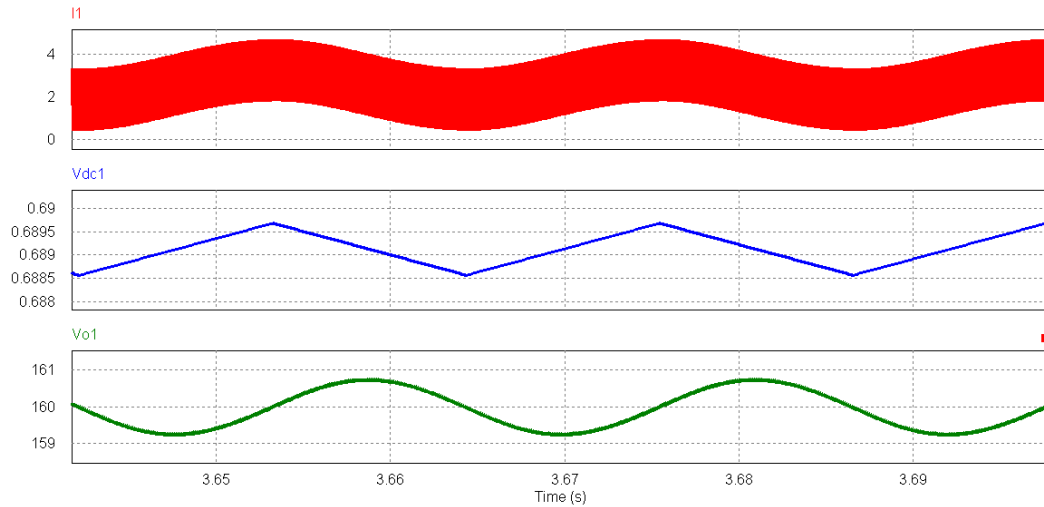


Figura 25. Corriente de las bobinas ampliada en estado estable.



Tal como se muestra en la Figura 26, la acción de control en las señales modificadoras, las tensiones de salida y las corrientes por las inductancias guardan una correspondencia en cuanto a las oscilaciones de baja frecuencia. Dicha correspondencia se debe a los elevados valores de inductancia y capacitancia, y al sistema de control utilizado.

Figura 26. Corriente en el inductor  $L_1$ , tensión de salida  $V_{01}$  y señal moduladora de  $S_1$ .



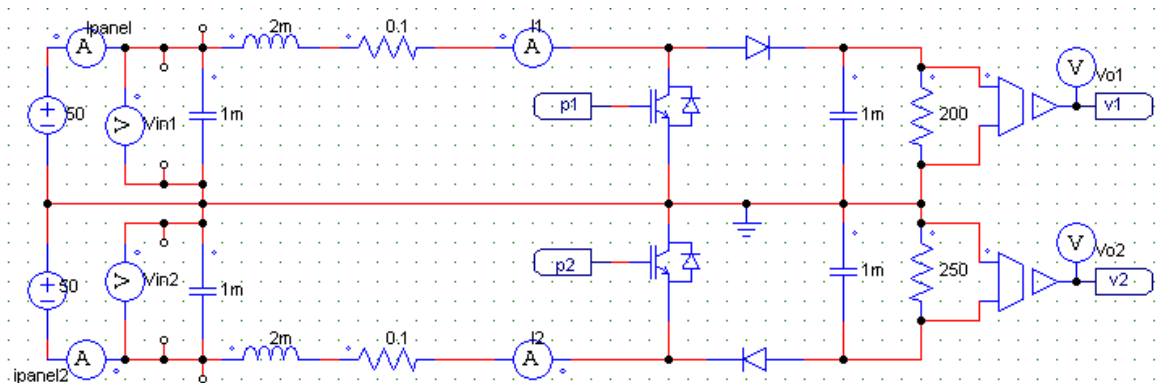
En resumen, para la simulación de la topología propuesta con carga balanceada se obtuvieron los siguientes resultados:

Tabla 4. Valores resultantes de la simulación con carga balanceada.

PARÁMETROS	VALORES
$V_S$	50V
$V_{REF}$	160V
$V_{OUT1}$	$160 \pm 0,75V$
$V_{OUT2}$	$160 \pm 0,75V$
$f$	10kHz
$k1$	$0,689 \pm 0,0011$
$k2$	$0,689 \pm 0,0011$
$I_{L1}$	$2,6 \pm 1,4A$
$I_{L2}$	$2,6 \pm 1,4A$

### 3.2 SIMULACIÓN DEL CONVERTIDOR DC-DC ELEVADOR DUAL INTERCALADO CON CARGA DESBALANCEADA

Figura 27. Circuito del convertidor propuesto con carga desbalanceada



La simulación del circuito con carga desequilibrada se realiza con la adición en serie de una resistencia de  $50\ \Omega$  a una de las cargas de salida, tal como se observa en la figura 27. Se considera el mismo algoritmo de control y la misma tensión de referencia, tal como se muestra en la Tabla 5.

Tabla 5. Valores de la simulación con carga desbalanceada.

PARÁMETROS	VALORES
$V_S$	50V
$V_{REF}$	160V
$f$	10kHz
Carga 1	200Ω
Carga 2	250Ω

Los resultados de la simulación se presentan en las figuras 28 a la 35. Como se observa en las figuras 28 y 29, la tensión de salida sigue la tensión de referencia, con un tiempo de estabilización alrededor de 2,4 s desde el inicio de la simulación y 1,8 s desde el instante en que arranca el algoritmo de control (valor tomado de la Figura 28), con un valor pico a pico para la tensión de salida 1 (bus superior)

$$\Delta V1 = Vmax - Vmin \cong 160.75V - 159.2V \cong 1,55V \quad (12)$$

Para lo que  $V_{01} \cong 160 \pm 0,775V$ . Para el bus inferior (salida 2), se observa que el rizado de la tensión varía un poco respecto al del bus superior donde

$$\Delta V1 = Vmax - Vmin \cong 160.7V - 159.3V \cong 1,4V \quad (13)$$

Por lo que  $V_{02} \cong 160 \pm 0,7V$ . Esta pequeña diferencia en el rizo se debe la diferencia de carga, y por ello, la corriente que demandan de la fuente.

Figura 28. Tensiones de salida del convertidor.

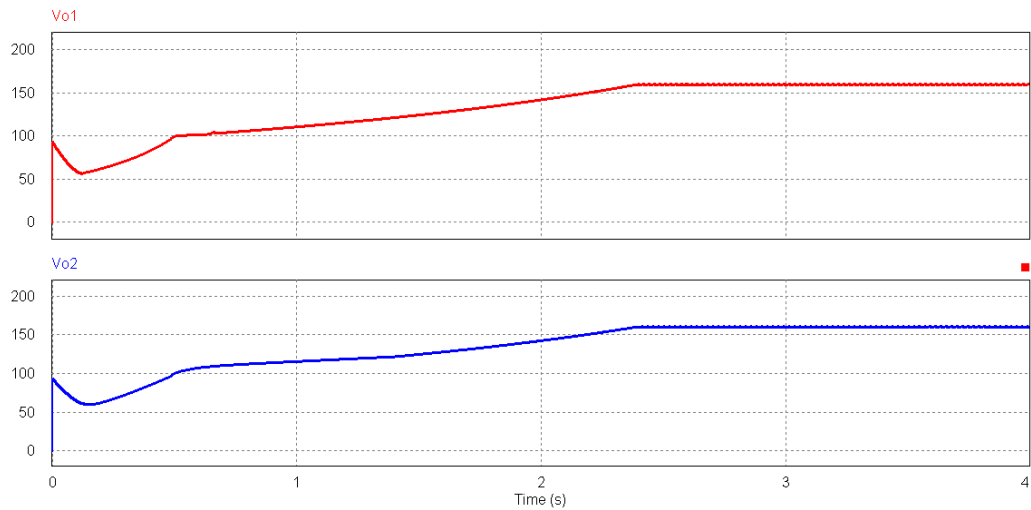
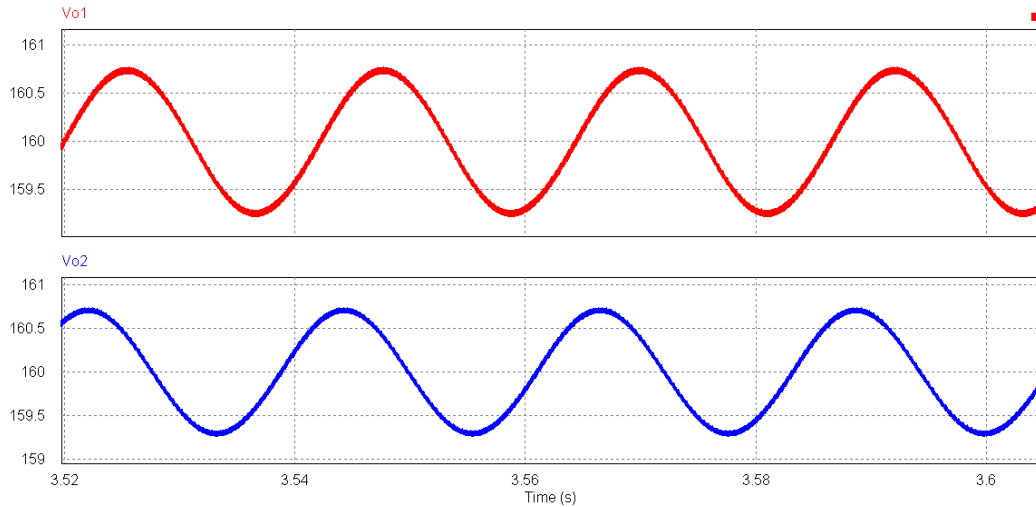


Figura 29. Tensiones de salida del convertidor ampliadas en estado estable.



El crecimiento de la señal moduladora se da de igual manera que en la simulación con carga balanceada, tiene igual tasa de crecimiento dado que está configurado para hacer lo mismo hasta que la señal de salida alcanza la señal de referencia según la programación realizada en el bloque C de PSIM. Para el instante en que la tensión de salida alcanza la tensión de referencia y comienza a fluctuar alrededor de esta, (punto en el que también se estabilizan la corriente y la señal moduladora), se observa que la señal moduladora que tiene incidencia sobre la conmutación del transistor superior, tiene un rizado de

$$\Delta k1 = k_{max} - k_{min} \cong 0,68965 - 0,68857 = 0,108\% \quad (14)$$

con valor promedio de 68.91% y para la otra señal moduladora  $\Delta k2 = k_{max} - k_{min} \cong 0,68935 - 0,6822 = 0,113\%$  con valor promedio de 68,88% (Valores tomados de la Figura 31) valores que permite mantener la tensión de salida fluctuando alrededor de la tensión de referencia como se ve en la Figura 29.

Figura 30. Señal moduladora.

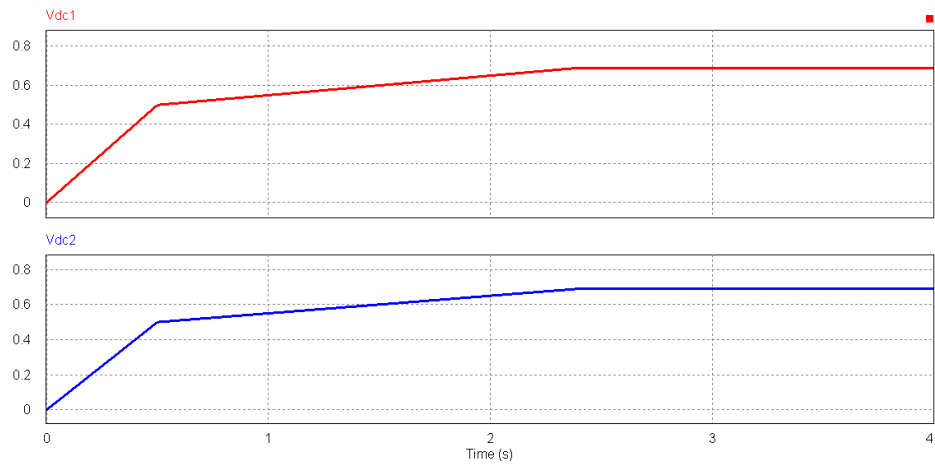
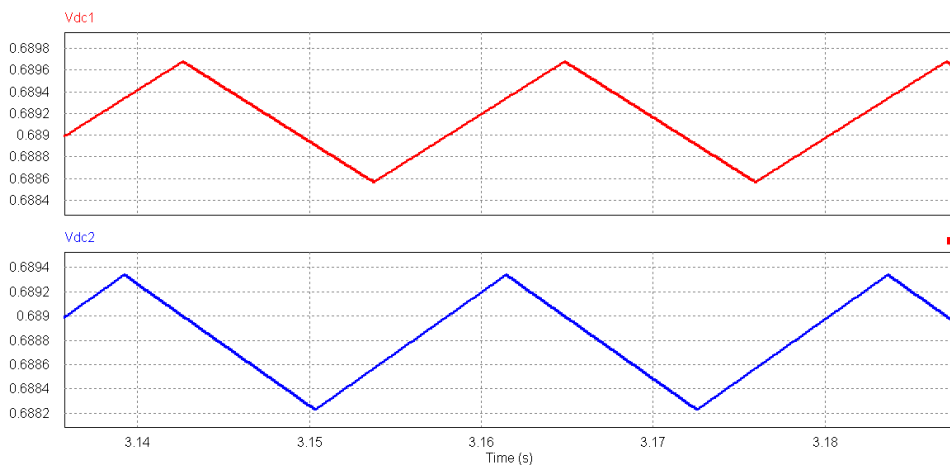
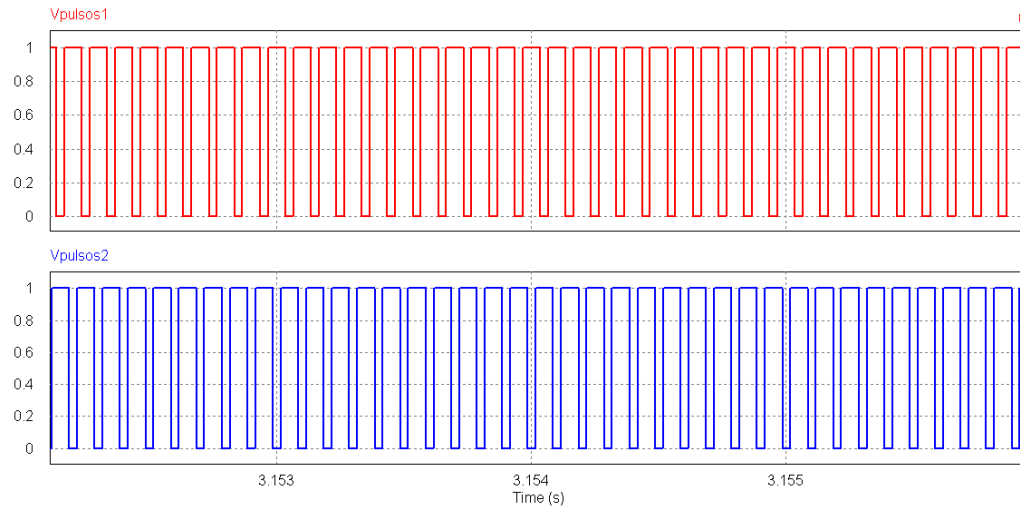


Figura 31. Señal moduladora ampliada en estado estable.



Los pulsos de las señales de conmutación PWM que van a los IGBT ( $S_1$  y  $S_2$ ) (Figura 32) tienen formas representativas similares a la simulación del circuito con cargas balanceadas. Los ciclos de trabajo de estos pulsos varían, pero de forma no apreciable en esta figura, pero se sabe que esa variación persiste por el rizado de la señal moduladora.

Figura 32. Señales PWM que van a los IGBT.



En las Figuras 33 y 34 se observa como las corrientes por las inductancias también crecen con el aumento del ciclo de trabajo y se estabilizan resultando en una forma oscilatoria, también con oscilaciones de baja frecuencia en el instante en que las tensiones de salida y la señal moduladora también se estabilizan. Dichas corrientes caen en modo discontinuo en la etapa de subida del ciclo de trabajo. El valor medido de las gráficas da como resultado aproximadamente  $I_{L1} \cong 2,5 \pm 1,35 \text{ A}$  y  $I_{L2} \cong 2 \pm 1,4 \text{ A}$  (valores medidos en la Figura 33). Esta diferencia notoria de corriente es debida a la diferencia entre las cargas.

Figura 33. Corrientes por las bobinas.

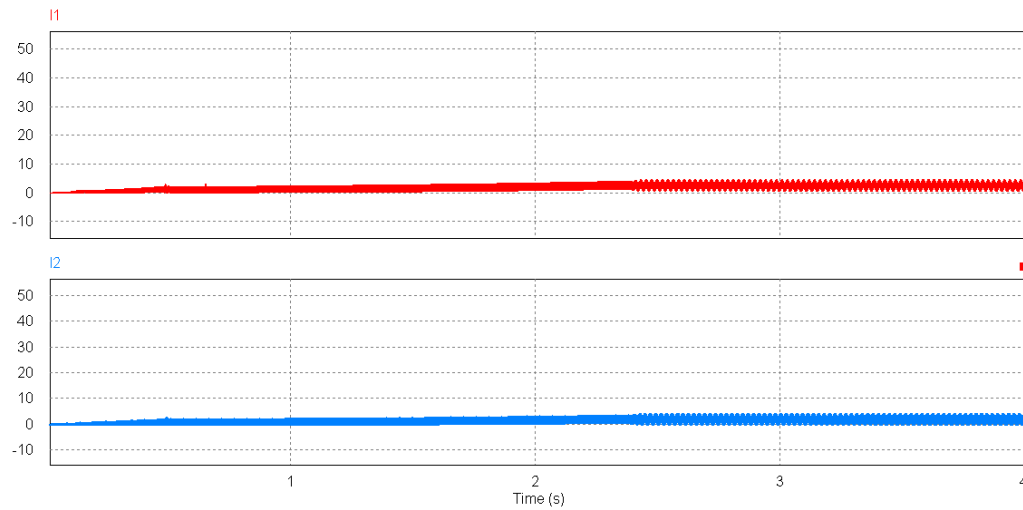
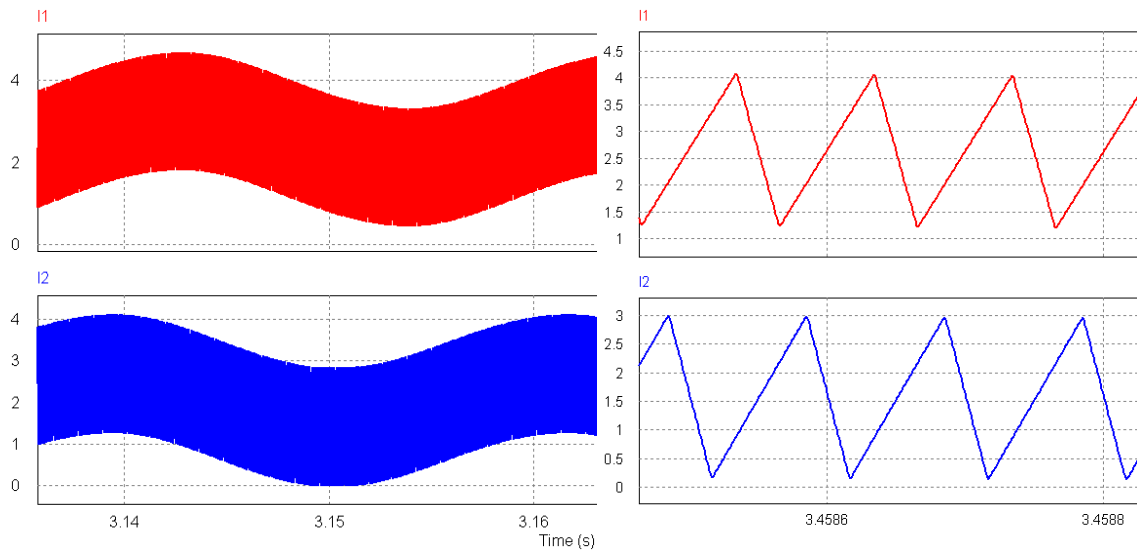
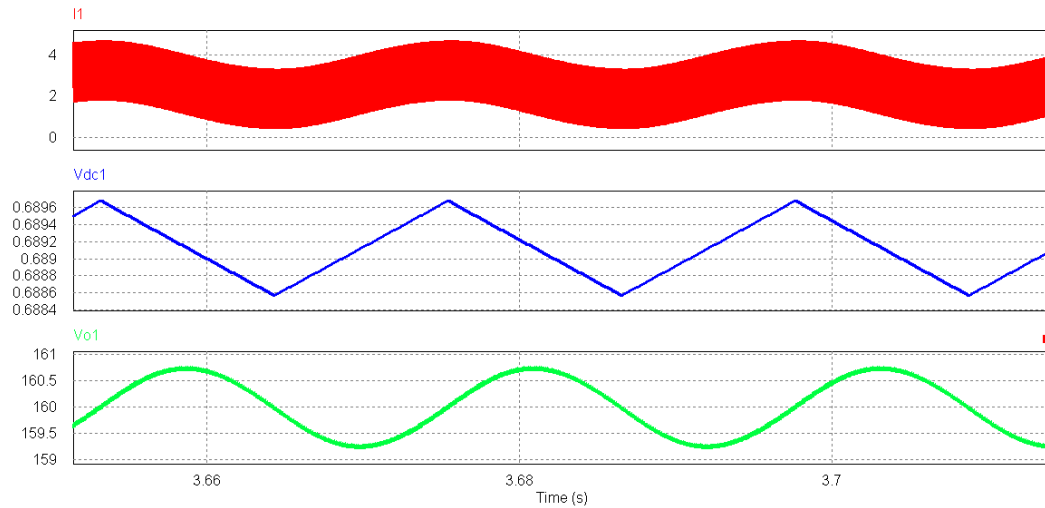


Figura 34: Corriente de las bobinas ampliada en estado estable



Tal como se muestra en la Figura 35, la acción de control en las señales moduladoras, las tensiones de salida y las corrientes por las inductancias guardan también una correspondencia en cuanto a las oscilaciones de baja frecuencia. Dicha correspondencia se debe a los elevados valores de inductancia y capacitancia, y al sistema de control utilizado.

Figura 35. Corriente en el inductor  $L_1$ , tensión de salida  $V_{01}$  y señal moduladora de  $S_1$ .



A continuación, se presenta una tabla comparativa para la simulación de la topología propuesta con carga balanceada y desbalanceada:

Tabla 6. Valores resultantes de la simulación con cargas balanceadas y desbalanceadas.

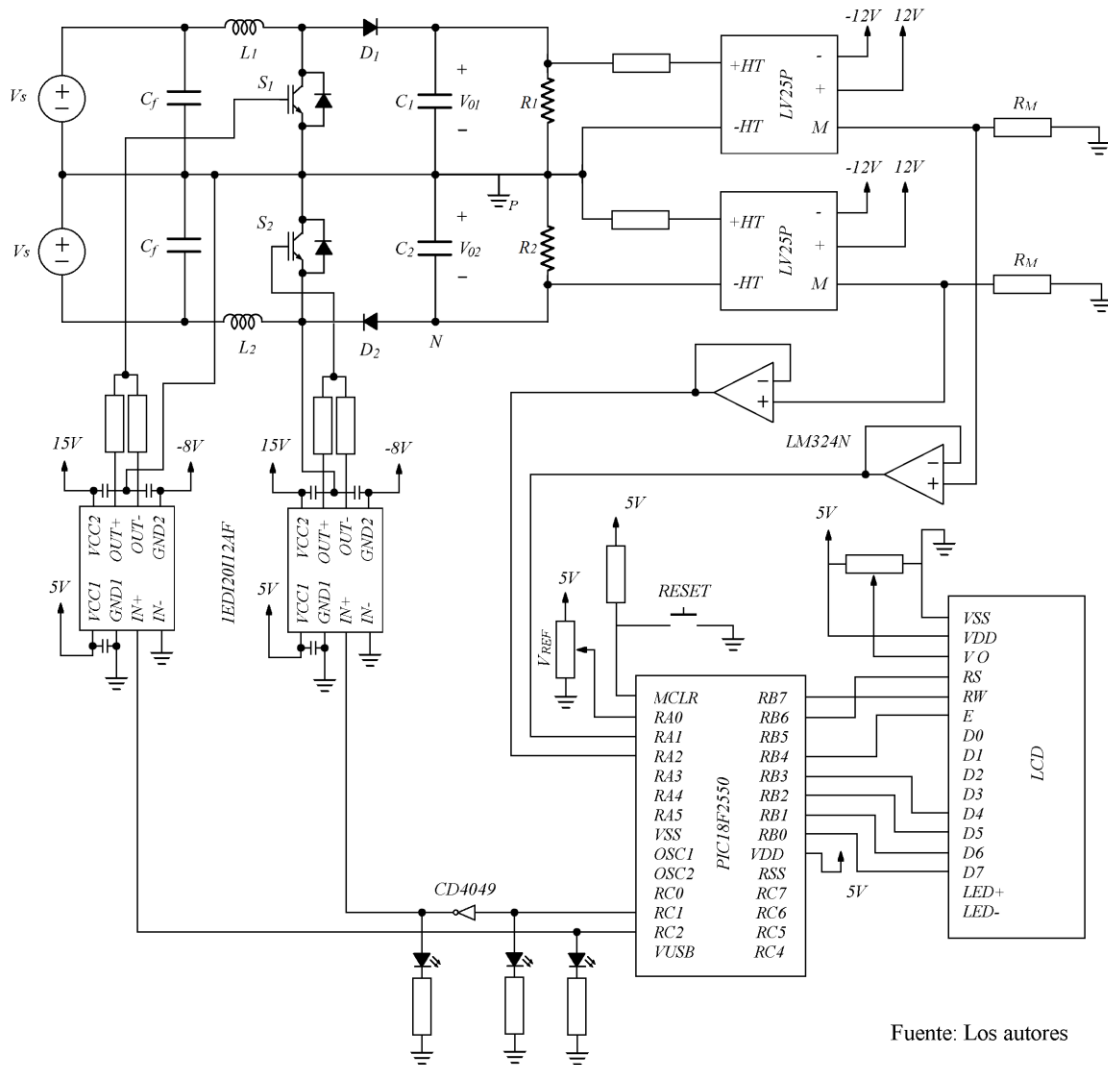
PARÁMETROS	Carga Balanceada	Carga desbalanceada
$V_S$	50V	50V
$V_{REF}$	160V	160V
$V_{OUT1}$	$160 \pm 0,75V$	$160 \pm 0,775V$
$V_{OUT2}$	$160 \pm 0,75V$	$160 \pm 0,7V$
$f$	10kHz	10kHz
$k1$	$0,689 \pm 0,0011$	$0,6891 \pm 0,00108\%$
$k2$	$0,689 \pm 0,0011$	$0,6888 \pm 0,00113$
$I_{L1}$	$2,6 \pm 1,4A$	$2,5 \pm 1,35 A$
$I_{L2}$	$2,6 \pm 1,4A$	$2 \pm 1,4 A$

## 4 IMPLEMENTACIÓN DEL CONVERTIDOR

Con el fin de verificar el funcionamiento del convertidor DC-DC dual intercalado, se implementó el circuito con su respectivo sistema de control. El sistema implementado se presenta en la Figura 36 y 65. Este sistema consta de 3 tarjetas de circuito impreso (PCB, *Printed Circuit Board*):

- La tarjeta de alimentación, donde se obtiene las tensiones reguladas correspondientes a 5Vdc, 12Vdc, -12Vdc, 15Vdc y -8Vdc, para la alimentación de algunos dispositivos electrónicos (Ver Anexo A y D).
- La tarjeta de control, conformada por el circuito de adecuación y control de la señal de tensión proveniente del transductor LV25P conectado a la salida del convertidor DC-DC, esto incluye 2 sensores de tensión LV25P, el respectivo circuito de control, implementado con un microcontrolador PIC18F2550, un negador CD4049, 2 *drivers* 1ED120I12AF y una salida de display (Ver Anexo B y D).
- La tarjeta de potencia, comprende 2 capacitores de entrada ( $C_f$ ) de 1000 uF a 100V cada uno, 2 capacitores de salida ( $C_1$  y  $C_2$ ) de 1000 uF a 450V cada uno, 2 diodos de potencia ( $D_1$  y  $D_2$ ) de referencia TO-247AC modificados, 2 transistores de potencia ( $S_1$  y  $S_2$ ) de referencia IKW30N60H3, 2 bobinas ( $L_1$  y  $L_2$ ) de 33 mH a 10 A con núcleos de referencia Ee65 aptos para trabajar a altas frecuencia y los correspondientes conectores de alimentación y de conexión de la carga resistiva (Ver Anexo C y D).

Figura 36: Circuito implementado de la topología propuesta.



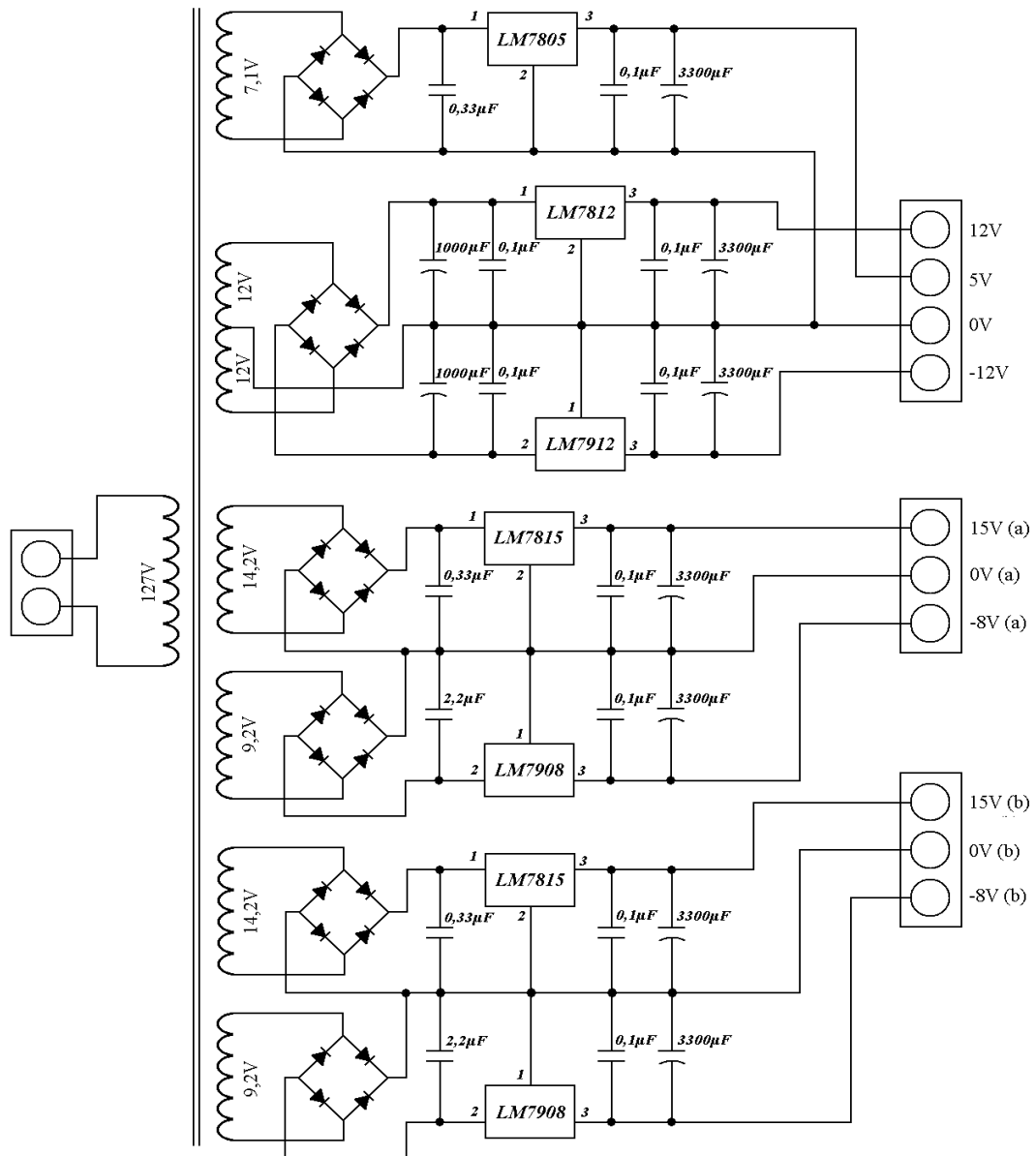
Fuente: Los autores

#### 4.1 CIRCUITO DE ALIMENTACIÓN

Se implementó una fuente regulada para alimentar los *drivers*, los sensores de tensión, los amplificadores operacionales y el microcontrolador (Ver figura 37, Anexo A y Anexo D). Debido a que las tensiones de referencia de los *drivers* son diferentes entre sí, se necesitaron dos fuentes aisladas de +15 o -8 como se muestra en la figura 37, donde una de ellas tiene la referencia en tierra de potencia y la otra en la salida del diodo  $D_2$  (Ver figura 36); así mismo una fuente de 5V para alimentar el microcontrolador utilizado y los amplificadores operacionales

con referencia común a la fuente de 12 0 -12 que alimenta los sensores de tensión, esta misma referencia es la tierra de control, que va totalmente aislada de la tierra de potencia para la protección del equipo.

Figura 37. Circuito de alimentación.



NOTA: Tensiones en rms

Fuente: Los autores

## 4.2 CIRCUITO DE CONTROL

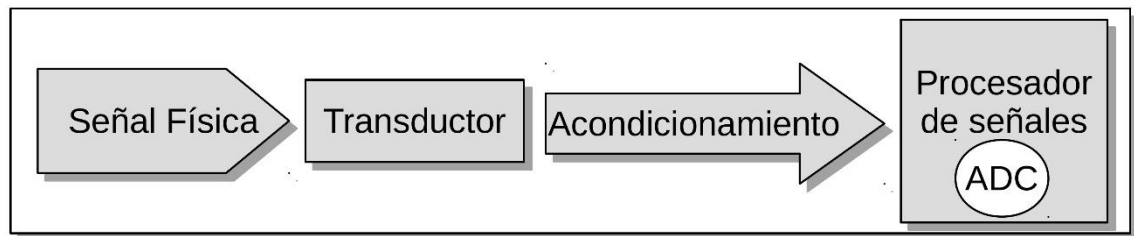
El circuito de control se puede describir en 3 etapas:

- Etapa de censado y adecuación de las señales de entrada al microcontrolador.
- Etapa de control
- Etapa de aislamiento y adecuación de las señales de disparo de los IGBTs

**4.2.1 Etapa de sensado y adecuación de las señales.** En la etapa de censado, es necesario utilizar un dispositivo capaz de transformar una determinada tensión, en otra diferente a la salida de menor valor aislada eléctricamente de la entrada [11].

Para la medición de determinada magnitud física, se hace necesario un sistema para adquirir y adecuar datos que se desea controlar. En la siguiente figura, se ven las etapas que componen un sistema de adquisición de datos:

Figura 38. Esquema de adquisición de datos.



En primer lugar, el transductor convierte la magnitud física que se desea medir en una señal de salida que pueda ser procesada por el sistema.

En segundo lugar, la parte del acondicionamiento de la señal es la encargada de adecuar la señal que sale del transductor a la entrada del convertidor analógico/digital ADC, básicamente lo que se hace es, adaptar el rango de las

tensiones que salen del sensor con las de entrada al convertidor, para finalmente acoplar la impedancia de salida de uno con la entrada del otro.

- Sensores de tensión: Se requiere la medición de tensión a la salida del convertidor para controlar la tensión de salida y garantizar el balance de tensiones. El dispositivo utilizado para la medición de este parámetro eléctrico es un transductor de tensión modelo LV 25-P (Ver figura 39). Este dispositivo dispone de aislamiento galvánico entre la separación del circuito primario y el secundario interno de este y es capaz de medir tensiones nominales de entre 10 y 500 V.

Figura 39. Transductor de tensión LV25P



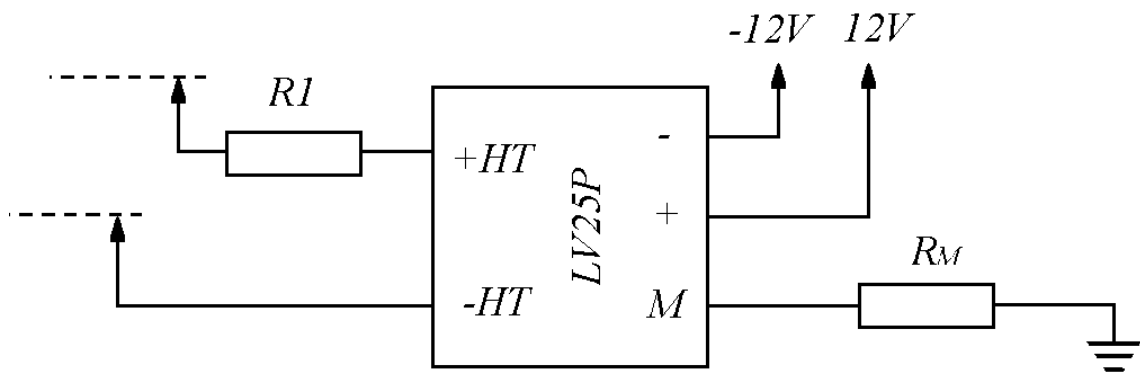
Entre sus características principales se tienen las siguientes:

- Tensión nominal del circuito primario 10-500V
- Corriente nominal del circuito primario 10mA
- Tensión de alimentación 15Vcd
- Rango de conversión 2500/1000
- Ancho de banda 0-150kHz
- Precisión 0.9%

Este dispositivo requiere un circuito de conexión mostrado en la figura 40, que consiste de dos elementos resistivos en la entrada y salida de este respectivamente. La resistencia  $R_1$  tiene como función transformar la tensión que

se quiere medir en una corriente  $I_{primario}$ . La resistencia de medida  $R_M$ , situada a la salida del sensor, permite adaptar la corriente de salida que proporciona el sensor, a los valores de tensión de salida según los requerimientos de diseño. Para más especificaciones ver ANEXO E.

Figura 40. Circuito de conexión del transductor de tensión LV25P.



Fuente: Los autores

El sensor se diseñó para medir tensiones de hasta 400V. Revisando las hojas de datos de este dispositivo, se observa que la corriente por el primario debe ser a lo máximo de 10mA. El valor de la resistencia  $R_1$  utilizado para estas condiciones es de 40k $\Omega$ , utilizando un arreglo de 40 resistencias de 1k $\Omega$  de precisión en serie para cada transductor, conectadas de tal forma se puedan retirar y dar otro valor de  $R_1$ , para de esta manera poder trabajar con otras tensiones de entrada, sin olvidar la limitación de la corriente de entrada del transductor. Otro aspecto a tener en cuenta para la elección de estas resistencias, es la potencia máxima disipada por ellas que será el producto de la tensión máxima medida por la corriente que circula por estas resistencias a este valor de tensión, es decir:

$$P_{R1} = 400 V * 10mA = 4 W \quad (15)$$

Con una potencia disipada por resistencia igual a:

$$P_{R1-unidad} = \frac{4W}{40 resistencias} = 0,1 W/resistencia \quad (16)$$

Para el cálculo de  $R_M$  se debe tener presente que según las hojas del catálogo, esta debe estar entre 30 y 200  $\Omega$  para la tensión de alimentación de  $\pm 12V$ , que es la empleada en este caso. Para este proyecto se introdujo una  $R_M$  de 200 $\Omega$  con la finalidad de obtener a la salida del sensor una tensión máxima de:

$$V_{secundario-max} = I_{secundario-max} * R_M \quad (17)$$

$$V_{secundario-max} = 25mA * 200\Omega \quad (18)$$

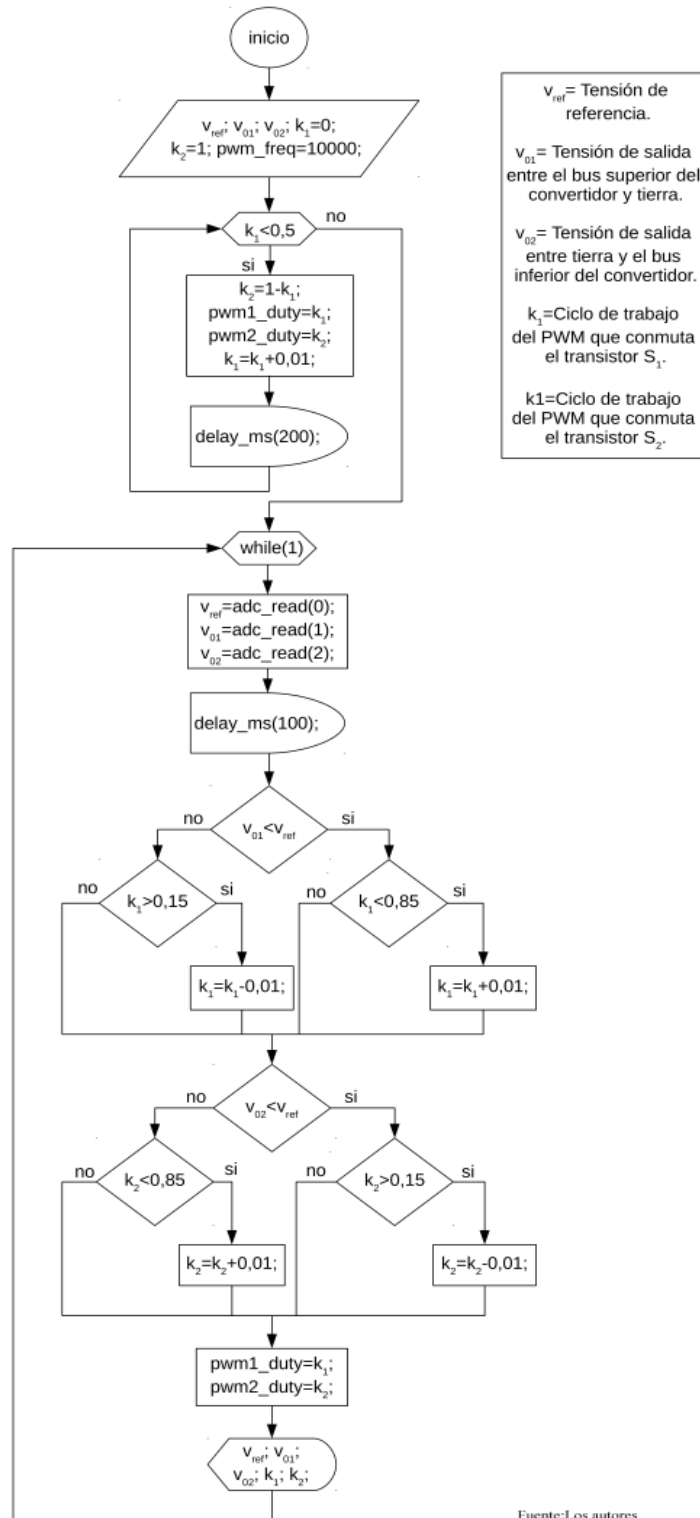
$$V_{secundario-max} = 5V \quad (19)$$

A partir de esto se logra que la tensión de salida del transductor se encuentre dentro de los límites aceptables para la entrada del microcontrolador. Para acoplar la salida del sensor con la entrada ADC del microcontrolador, se le adiciona un amplificador operacional de referencia LM324N, en modo de seguidor de tensión, tal como se observa en la figura 36.

**4.2.2 Etapa de control.** El sistema de control se implementó en el software MPLAB en C y es programado en el PIC 18F2550. Este sistema permite probar el correcto funcionamiento de la planta y mantener las tensiones en la salida del convertidor balanceadas respecto a una tensión de referencia.

En la Figura 41 se presenta el diagrama de bloques del sistema de control implementado.

Figura 41. Descripción del sistema de control implementado.



Este control se diseñó con una etapa de arranque “suave” en la que los ciclos de trabajo de los pulsos de disparo de los IGBT se incrementan desde 0% de forma lenta y constante hasta alcanzar un 50% aproximadamente (esto para prevenir sobrepicos indeseados de corriente vistos en la simulación), punto en el que se le da vía libre al código para que compare las tensiones de salida con la de referencia y así decida si aumentar o reducir el ciclo de trabajo en un porcentaje preestablecido. De esta manera la tensión de salida estará fluctuando alrededor de la tensión de referencia en ambas salidas de la topología propuesta del convertidor DC-DC.

Para prevenir cortocircuitos, dado el caso en que se cierran permanentemente los IGBT, condición a la que pudiera llegar si la tensión de salida no logra llegar a la de referencia (aumento al 100% del ciclo de trabajo en los pulsos de disparo de los transistores), en el código se ponen limitantes. Estas limitantes también se ponen para evitar llegar a ciclos de trabajo altos donde la tensión de salida no puede controlarse debidamente o ciclos de trabajo muy bajos donde la tensión de salida cae a límites no deseados por fallas del control.

El microcontrolador genera dos PWM en fase, así que se optó por usar un negador CD4049 a la salida de uno de los pines PWM, haciendo necesario realizar un control inverso para este, el cual, da como resultado el control deseado y también medianamente desfasado 180 grados uno del otro.

**4.2.3 Etapa de aislamiento y adecuación de las señales de disparo de los IGBT.** Dado que el microcontrolador no puede manejar tensiones e intensidades más allá de los 5V y 50 mA aproximadamente, se requiere un sistema que permita adecuar y aislar las señales PWM de salida de microcontrolador de las señales finales de conmutación de los IGBTs del convertidor de potencia.

Para lo anterior, se utilizan un *driver* encargado de adecuar las señales de disparo para cada rama del convertidor. En este trabajo se utilizaron 2 *drivers* de referencia 1EDI20I12AF, que permiten aislar las señales PWM de control y de potencia y su vez adecua la señal de conmutación entre 15 V y -8V.

### 4.3 CIRCUITO DE POTENCIA

Para la implementación del circuito de potencia se tuvieron en cuenta las siguientes características:

- Los diferentes elementos del circuito de potencia se diseñaron considerando una corriente de entrada máxima de hasta 10 A, que es lo que aproximadamente entrega un panel solar.
- Se considera una frecuencia alta de conmutación para los IGBTs entre 5kHz a 20kHz.
- Debido a la rápida frecuencia de conmutación de los IGBTs fue necesario utilizar núcleos de ferrita para los inductores, ya que tiene mejores características a altas frecuencias. Se seleccionó el núcleo de referencia Ee65, el cual trabaja a las frecuencias y potencias para las cuales se diseñó el convertidor.

El número de vueltas del inductor se obtiene a partir de:

$$L = A_L * N^2 \quad (20)$$

Donde L es la inductancia (Ver Tabla 2), N el número de vueltas y  $A_L$  es un factor de inductancia propio del material [12] (Ver Anexo F).

$$N = \sqrt{\frac{L_{teorico}}{A_L}} = \sqrt{\frac{8,5mH}{9500 \frac{nH}{VUELTAS^2}}} \quad (21)$$

$N = 29,9 \text{ VUELTAS} \rightarrow \text{Valor minimo de vueltas}$

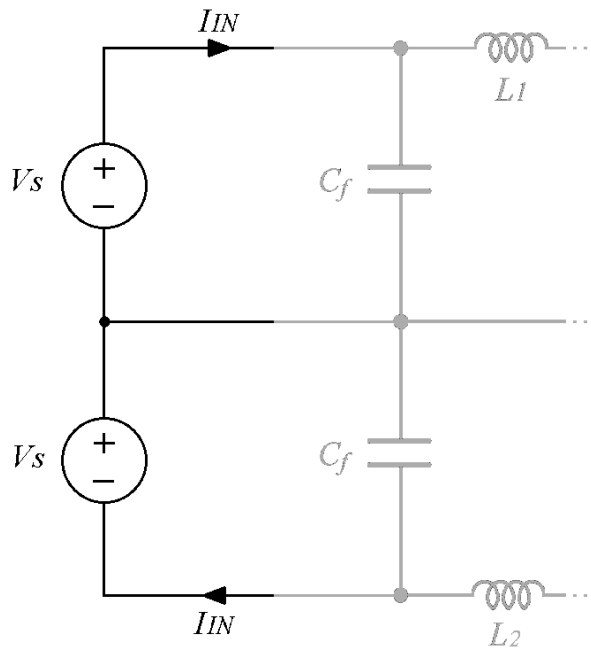
En la práctica se estableció  $N = 57$  vueltas obteniendo una inductancia medida de  $L_{PRACTICO} = 33mH$ , con el fin de compensar la caída de inductancia a la hora de poner en practica la topología.

$$L_{teorico\_UTILIZADO} = 9500 \frac{nH}{VUELTAS^2} * 57^2 VUELTAS^2 \quad (22)$$

$$L_{teorico\_UTILIZADO} = 30,86 \text{ mH}$$

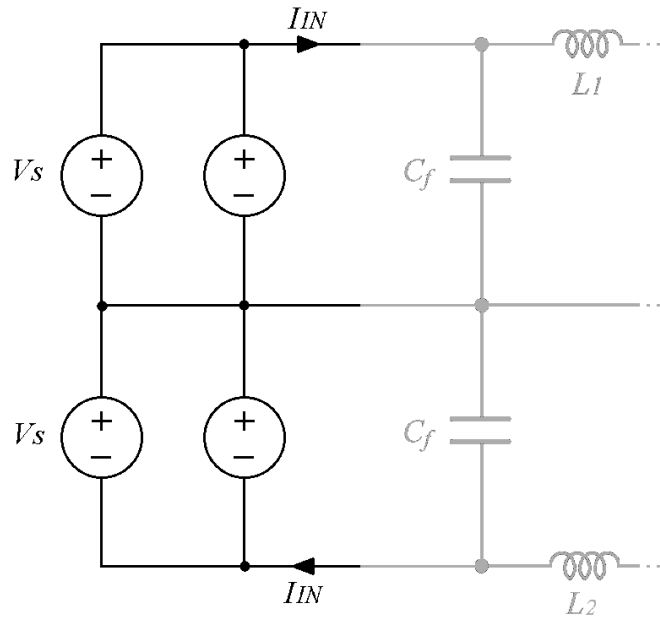
- Se utilizaron dos IGBTs de referencia IKW30N60H3 con la característica de rápida conmutación, de tensión nominal colector/emisor  $V_{CE}$  de 600V y una corriente nominal de  $I_C = 30 \text{ A}$ .
- Se utilizaron diodos de potencia de referencia TO-247AC modificado de  $I_f = 30 \text{ A}$  y  $V_R = 600V$
- En la entrada de la topología se utilizaron fuentes de tensión constantes, de  $I_{max} = 3 \text{ A}$  y  $V_{max} = 32V$ . Debido a las características de las fuentes se hicieron diferentes arreglos como se muestra en las figuras 42 y 43 para poder llegar a la potencia deseada. Esto se hizo ya que a lo largo de la toma de datos se limitaba la entrada del convertidor tanto en corriente como en tensión.

Figura 42. Primer arreglo implementado con dos fuentes de tensión constante.



Fuente: Los autores

Figura 43. Segundo arreglo implementado con cuatro fuentes de tensión constante, de las cuales 2 están en paralelo para cada entrada del convertidor DC-DC.



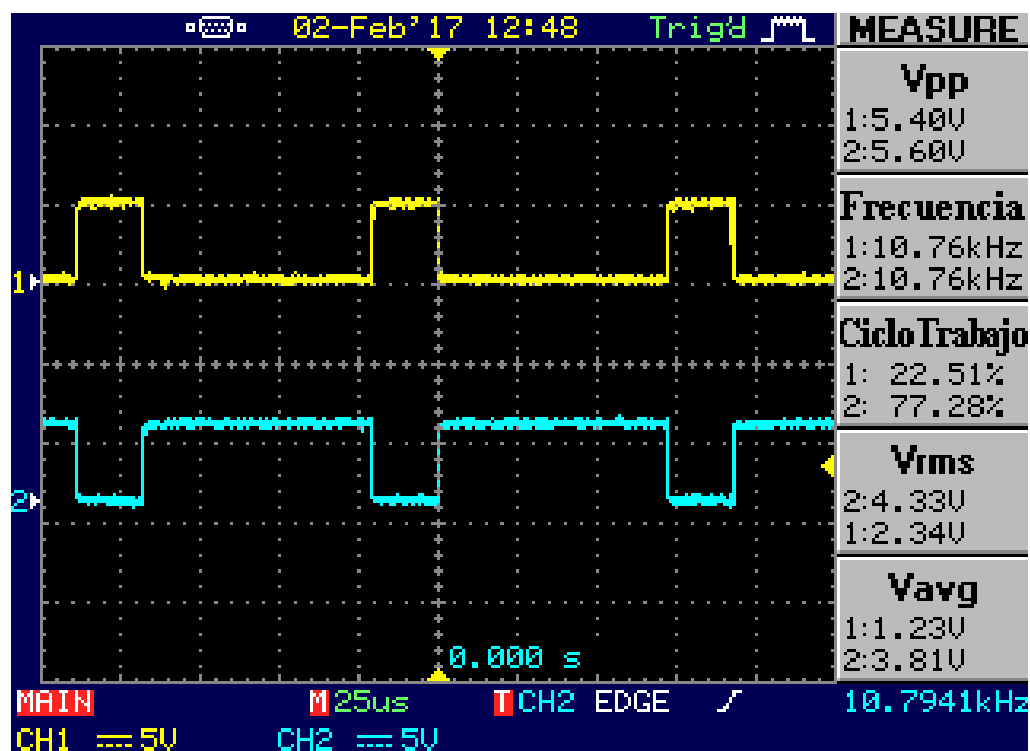
Fuente: Los autores

## 5 ANÁLISIS Y COMPARACIÓN DE RESULTADOS

Inicialmente se hicieron 2 pruebas en la tarjeta de control para verificar el correcto funcionamiento en las salidas PWM del microcontrolador y en las salidas de los *drivers*

En la figura 44, se observa los 2 pulsos PWM generados por el microcontrolador. La señal del canal 1 equivale al pulso del con referencia en tierra de potencia y la señal del canal 2 al pulso con referencia en la salida del  $D_2$ (Ver figura 36), ambos operando a una frecuencia de 10,76kHz. Las dos señales se encuentran desfasadas 180 grados una de la otra, con sus ciclos de trabajo de 0,2251 y 0,7728 respectivamente.

Figura 44. Verificación de los pulsos PWM generados por el PIC18F2550 en la entrada de los drivers.



La salida del driver funciona como un amplificador de tal forma que cuando el pulso PWM está en alto (5V), este amplifica a 15V; y cuando este en bajo (0V), este obtiene a la salida -8V, como se muestra en la figura 45 y 46. Vale la pena mencionar que el driver también proporciona la corriente requerida por los IGBTs para la conmutación.

Figura 45. Verificación de la salida del driver con referencia en tierra de potencia.

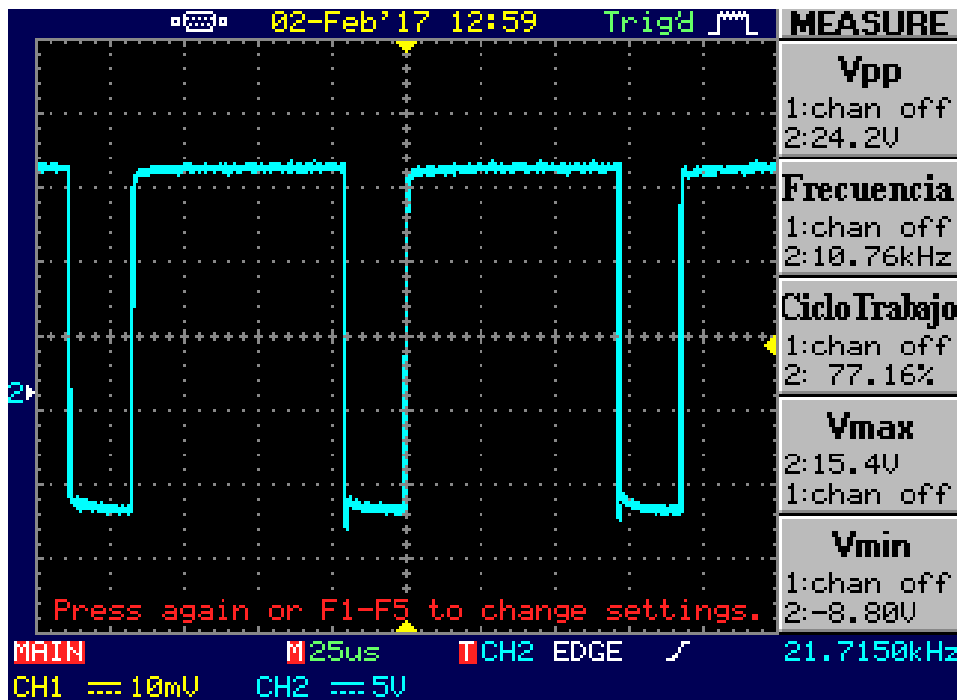
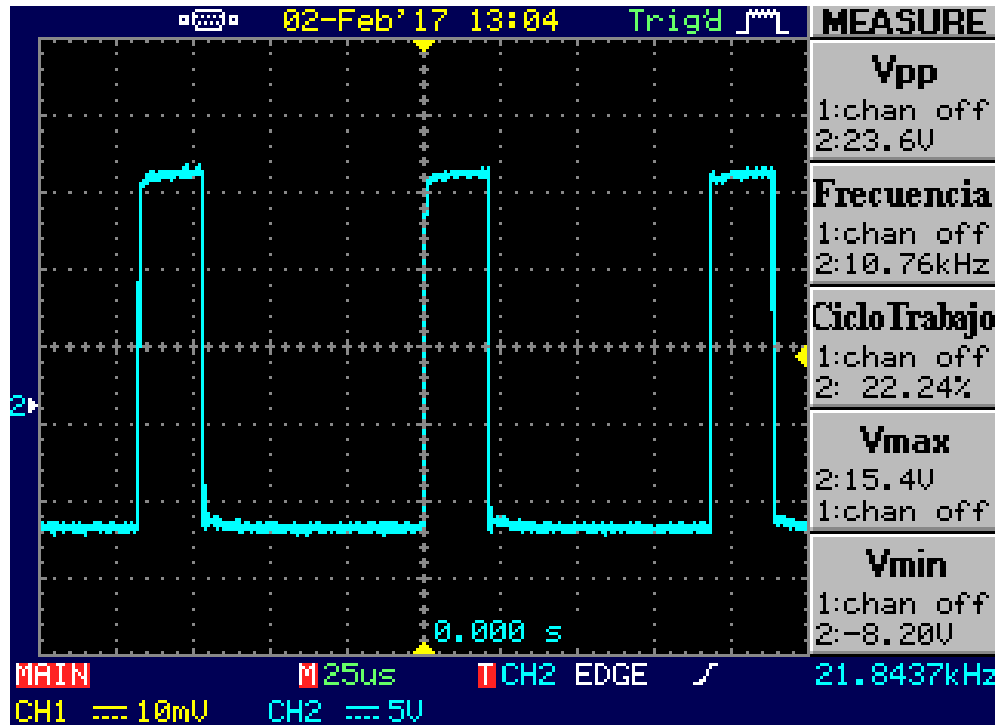


Figura 46. Verificación de la salida del driver con referencia en la salida del  $D_2$



## 5.1 RESULTADOS CON CARGA BALANCEADA

En la prueba con carga balanceada se tomaron 3 medidas con el osciloscopio, una corresponde a la tensión generada por los sensores de corriente en las bobinas de la topología (ver figura 47), una equivalente a la tensión drenador-surtidor de los IGBTs (ver figura 49), y las tensiones de salida del convertidor (ver figura 50).

En todas las pruebas el canal 1 equivale a los datos tomados en la rama superior del convertidor DC-DC con referencia en tierra de potencia y el canal 2 a los datos tomados en la rama inferior con referencia en la salida del  $D_2$  (Ver figura 34).

Las pruebas se realizaron para 3 tensiones de entrada 10V, 20V y 32,6V que es la limitante de las fuentes. En cada tensión de entrada se realizaron diferentes

pruebas variando la tensión de referencia de tal forma esta fuera de 2 a 4 veces aproximadamente la tensión de entrada. En la tabla 7 se ingresan los valores tanto de tensión como de corriente entregados por los arreglos de las fuentes del laboratorio.

Tabla 7. Valores de entrada entregados por la fuente de tensión en las diferentes pruebas.

PRUEBA#	$V_S=V_{IN}$ (V)	Relación de transformación 1	Relación de transformación 2	$I_{IN1}$	$I_{IN2}$
1	10	1,97	1,62	0,17	0,385
2		3,28	2,9	0,51	0,475
3		4,68	4,14	1,085	1,025
4	20	2,005	1,94	0,47	0,39
5		3,26	3,135	1,05	1,025
6		4,09	3,825	1,795	1,56
7	32,6	1,77607362	1,877300613	0,57	0,61
8		2,76993865	2,834355828	1,415	1,485

Para calcular el rizo de corriente que circula por las bobinas, se utilizó dos sensores de corriente LA25-NP. Estos sensores relacionan la corriente con un valor en tensión. La relación correspondiente al sensor utilizado es de 12 A por cada 10V medidos. Cabe resaltar que las medidas se tomaron a una escala de X10.

En la figura 47 se muestra las tensiones generadas por los sensores de corriente en las bobinas para una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4. En la tabla 8 se muestra los datos  $V_{MAX}$  y  $V_{MIN}$  de cada prueba efectuada para cada bobina de la topología.

Figura 47. Tensiones medidas con el sensor de corriente en la bobina  $L_1$  y  $L_2$  a una  $V_{IN} = 20V$  y una tensión de referencia de 4 veces aproximadamente la tensión de entrada.

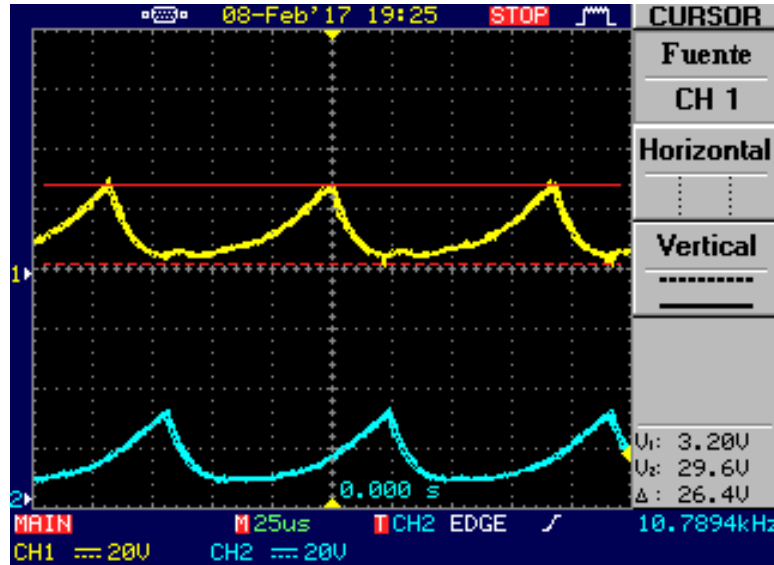


Tabla 8. Valores de tensiones medidas por los sensores de corriente en las bobinas del convertidor DC-DC

PRUEBA#	$V_S=V_{IN}$ (V)	Relación de transformación 1	Relación de transformación 2	VALORES TOMADOS CON LOS SENSORES DE CORRIENTE			
				V1max	V1min	V2max	V2min
1	10	1,97	1,62	1,02	0,872	1,64	1,51
2		3,28	2,9	3,56	2,84	4,22	3,42
3		4,68	4,14	12	4,8	12	4,4
4	20	2,005	1,94	4,48	2,72	1,24	0,24
5		3,26	3,135	16,4	4	16,6	4,4
6		4,09	3,825	29,6	3,2	29	3,4
7	32,6	1,77607362	1,877300613	10,2	3,2	11	4
8		2,76993865	2,834355828	32,8	4,8	36	4,8

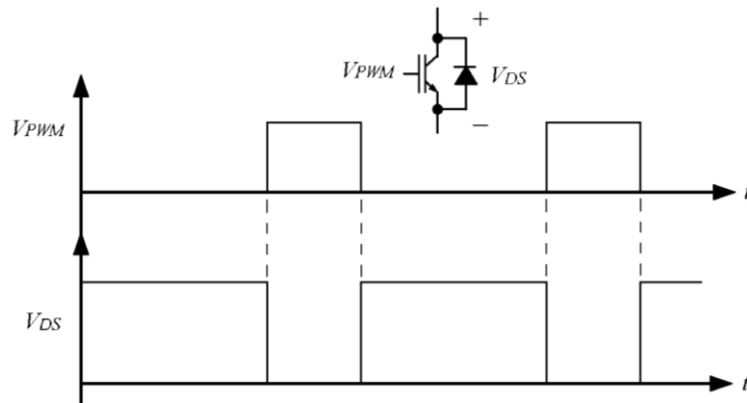
En la figura 49 se muestra las tensiones drenador-surtidor de los IGBTs para una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4.

En la tabla 9 se muestran los ciclos de trabajo de cada rama del convertidor, que se obtuvieron a partir del ciclo de trabajo de las tensiones medidas en los terminales drenador-surtidor de los IGBTs de todas las pruebas realizadas (Ver figura 49). Como se muestra en la figura 48, el ciclo de trabajo al que está operando el convertidor es:

$$K = 1 - K_{IGBT-DS} \quad (23)$$

Donde  $K_{IGBT-DS}$  es el ciclo de trabajo de la tensión en los terminales drenador-surtidor del IGBT (Ver figura 49).

Figura 48. Tensión de los terminales drenador-surtidor de un IGBT y tensión de la salida PWM generada por un microcontrolador.



Por lo cual se tiene que:

$$K_1 = 1 - 0,224 \quad (24)$$

$$K_1 = 0,776$$

Y

$$K_2 = 1 - 0,232 \quad (25)$$

$$K_2 = 0,768$$

Figura 49. Tensiones en los terminales drenador-surtidor de los IGBTs a una  $V_{IN} = 20V$  y a una tensión de referencia de 4 veces aproximadamente la tensión de entrada.

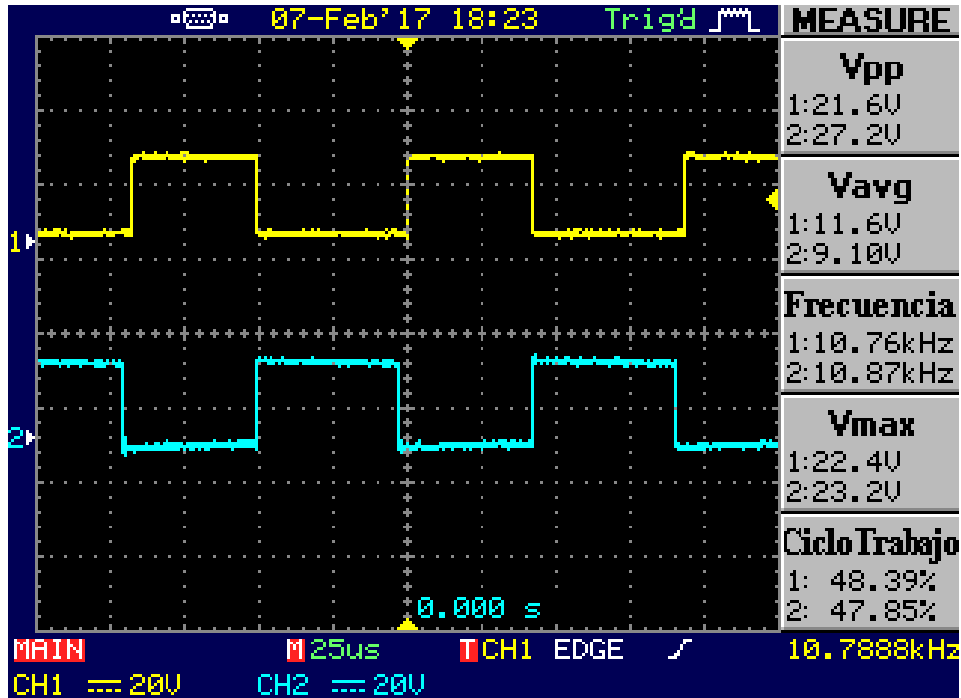


Tabla 9. Valores experimentales del ciclo de trabajo del convertidor DC-DC para cada rama de la topología.

PRUEBA#	$V_S=V_{IN}$ (V)	Relación de transformación 1	Relación de transformación 2	$K_1$	$K_2$
1	10	1,97	1,62	0,4565	0,4571
2		3,28	2,9	0,678	0,68
3		4,68	4,14	0,7817	0,782
4	20	2,005	1,94	0,542	0,49
5		3,26	3,135	0,7096	0,7097
6		4,09	3,825	0,776	0,768
7	32,6	1,77607362	1,877300613	0,59	0,602
8		2,76993865	2,834355828	0,73	0,721

En la figura 50 se muestra las tensiones de salida en cada rama del convertidor para una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4. En la tabla 10 se tabulan los datos de las tensiones de salida de cada rama del convertidor de cada prueba realizada.

Figura 50. Tensiones de salida del convertidor DC-DC a una a una  $V_{IN} = 20V$  y y a una tensión de referencia de 4 veces aproximadamente la tensión de entrada.

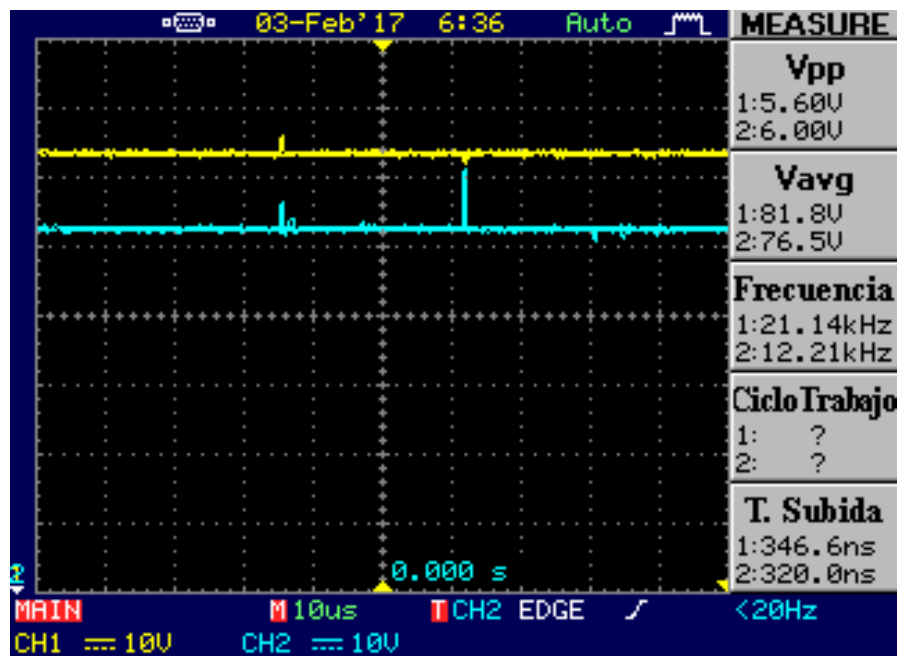


Tabla 10. Tensiones de salida del convertidor DC-DC con carga balanceada.

PRUEBA#	$V_S=V_{IN}$ (V)	Relación de transformación 1	Relación de transformación 2	$V_{o1}$ (V)	$V_{o2}$ (V)
1		1,97	1,62	19,7	16,2
2	10	3,28	2,9	32,8	29
3		4,68	4,14	46,8	41,4
4		2,005	1,94	40,1	38,8
5	20	3,26	3,135	65,2	62,7
6		4,09	3,825	81,8	76,5
7		1,77607362	1,877300613	57,9	61,2
8	32,6	2,76993865	2,834355828	90,3	92,4

**5.1.1 Ciclo de Trabajo.** Con los datos mostrados en la tabla 10 se calculan los ciclos de trabajo teóricos para las diferentes pruebas al que debería estar trabajando los IGBTs. Con los datos la prueba realizada con una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4 se tiene que:

$$K_T = \frac{V_O - V_S}{V_O} \quad (26)$$

$$K_{T1} = \frac{81,8 - 20}{81,8} = 0,7555$$

$$K_{T2} = \frac{76,5 - 20}{76,5} = 0,73856$$

Donde  $K_{T1}$  es el ciclo de trabajo del IGBT del bus superior con referencia en tierra de potencia y  $K_{T2}$  el ciclo de trabajo del IGBT del bus inferior con referencia en el ánodo del diodo  $D_2$ .

Ya teniendo el ciclo de trabajo experimental medido y mostrado en la tabla 6, se calcula para cada prueba el ciclo de trabajo teórico con el fin de hacer una comparación. En la tabla 11 se indican los valores experimentales y teóricos del ciclo de trabajo de cada prueba y se calcula un aproximado error porcentual de esta medida.

$$e_{1\%} = \frac{|K_{T1} - K_1|}{K_{T1}} * 100 = \frac{0,755501 - 0,776}{0,755501} * 100 \quad (27)$$

$$e_{1\%} \approx 3\%$$

Tabla 11. Valores teóricos y experimentales del ciclo de trabajo del convertidor DC-DC y error porcentual con carga balanceada

PRUEBA#	$V_{o1}$ (V)	$V_{o2}$ (V)	$K_{T1}$	$K_{T2}$	$K_1$	$K_2$	$e_{1\%}$	$e_{2\%}$
1	19,7	16,2	0,49238579	0,382716	0,4565	0,4571	7%	19%
2	32,8	29	0,69512195	0,655172	0,678	0,68	2%	4%
3	46,8	41,4	0,78632479	0,758454	0,7817	0,782	1%	3%
4	40,1	38,8	0,50124688	0,484536	0,542	0,49	8%	1%
5	65,2	62,7	0,69325153	0,681021	0,7096	0,7097	2%	4%
6	81,8	76,5	0,75550122	0,738562	0,776	0,768	3%	4%
7	57,9	61,2	0,65457686	0,673203	0,59	0,602	10%	11%
8	90,3	92,4	0,77851606	0,78355	0,73	0,721	6%	8%

**5.1.2. Rizo en las corrientes de las bobinas.** En la tabla 12 se describe los datos medidos con estos sensores a diferentes tensiones de entrada y ciclos de trabajo, además se aplica la relación de 12A/10V teniendo en cuenta la escala de X10 y se halla los respectivos picos de las corrientes para obtener así el rizo generado en cada bobina.

Se calcula el rizo de la corriente vista por las bobinas:

Tabla 12. Valores de tensiones medidas por los sensores de corriente y el factor de rizo en las corrientes de las bobinas.

SENSOR DE CORRIENTE /bobinas										
PRUEBA#	V1max	V1min	V2max	V2min	I1max	I1min	I2max	I2min	$\Delta I1$	$\Delta I2$
1	1,02	0,872	1,64	1,51	0,0816	0,073	0,137	0,1258	11%	8%
2	3,56	2,84	4,22	3,42	0,29667	0,237	0,352	0,285	20%	19%
3	12	4,8	12	4,4	1	0,4	1	0,3667	60%	63%
4	4,48	2,72	1,24	0,24	0,37333	0,227	0,103	0,02	39%	81%
5	16,4	4	16,6	4,4	1,36667	0,333	1,383	0,3667	76%	73%
6	29,6	3,2	29	3,4	2,46667	0,267	2,417	0,2833	89%	88%
7	10,2	3,2	11	4	0,85	0,267	0,917	0,3333	69%	64%
8	32,8	4,8	36	4,8	2,73333	0,4	3	0,4	0,8537	87%

**5.1.3 Análisis de Potencia.** Para hallar la potencia total de entrada se toman los datos de la tabla 7. A continuación se muestra la potencia total de entrada de una prueba realizada a una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4:

$$P_{IN1} = 1,795 * 20 = 35,9 W \quad (28)$$

$$P_{IN2} = 1,56 * 20 = 31,2 W \quad (29)$$

Por lo tanto, la potencia total entregada por las fuentes es de:

$$P_{IN} = P_{IN1} + P_{IN2} \quad (30)$$

$$P_{IN} = 35,9 + 31,2 = 67,1W$$

En la tabla 13 se describe la potencia total entregada en cada prueba realizada. Cabe resaltar que para obtener la potencia deseada se realiza una prueba aparte donde se trabaja aproximadamente al límite de los valores de los arreglos de las fuentes proporcionadas por la universidad que posteriormente será mostrada.

Tabla 13. Potencia de entrada total para cada prueba elaborada con carga balanceada.

PRUEBA#	$V_S=V_{IN}$ (V)	Relación de transformación 1	Relación de transformación 2	$I_{IN1}$	$I_{IN2}$	$P_{IN1}$	$P_{IN2}$	$P_{IN}$
1	10	1,97	1,62	0,17	0,385	1,7	3,85	5,55
2		3,28	2,9	0,51	0,475	5,1	4,75	9,85
3		4,68	4,14	1,085	1,025	10,85	10,25	21,1
4	20	2,005	1,94	0,47	0,39	9,4	7,8	17,2
5		3,26	3,135	1,05	1,025	21	20,5	41,5
6		4,09	3,825	1,795	1,56	35,9	31,2	67,1
7	32,6	1,77607362	1,877300613	0,57	0,61	18,58	19,89	38,468
8		2,76993865	2,834355828	1,415	1,485	46,13	48,41	94,54

Para hallar la potencia total de salida se toman los datos de la tabla 10, basándose en una carga balanceada resistiva de  $200\Omega$  en cada rama del convertidor DC-DC. A continuación se muestra la potencia total de salida de una prueba realizada a una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4:

$$P_{O1} = \frac{V_{O1}^2}{R} = \frac{81,8^2}{200} \quad (31)$$

$$P_{O1} = 33,4562 \text{ W}$$

$$P_{O2} = \frac{V_{O2}^2}{R} = \frac{76,5^2}{200} \quad (32)$$

$$P_{O2} = 29,26125 \text{ W}$$

Por lo tanto, la potencia total de salida del convertidor DC-DC a una tensión de entrada de 20V y la tensión de referencia puesta aproximadamente a 4 veces la tensión de entrada es:

$$P_0 = P_{O1} + P_{O2} \quad (33)$$

$$P_0 = 33,4562 + 29,26125 = 62,71745 \text{ W}$$

En la tabla 14 se describe la potencia total de salida del convertidor DC-DC en cada prueba realizada.

Tabla 14. Potencia total de salida en el convertidor DC-DC en diferentes pruebas

PRUEBA#	$V_{O1}$ (V)	$V_{O2}$ (V)	$I_{O1}$	$I_{O2}$	$P_{O1}$	$P_{O2}$	$P_O$
1	19,7	16,2	0,0985	0,081	1,94045	1,312	3,253
2	32,8	29	0,164	0,145	5,3792	4,205	9,584
3	46,8	41,4	0,234	0,207	10,9512	8,57	19,52
4	40,1	38,8	0,2005	0,194	8,04005	7,527	15,57
5	65,2	62,7	0,326	0,3135	21,2552	19,66	40,91
6	81,8	76,5	0,409	0,3825	33,4562	29,26	62,72
7	57,9	61,2	0,2895	0,306	16,76205	18,73	35,49
8	90,3	92,4	0,4515	0,462	40,77045	42,69	83,46

Con los datos calculados de las tablas 13 y 14 se hallan las pérdidas de potencia y la eficiencia respectiva del convertidor DC-DC como se puede ver en la tabla 15.

A continuación, se muestra el cálculo de la pérdida total de potencia y la eficiencia del convertidor DC-DC a una tensión de entrada de 20V y la tensión de referencia puesta aproximadamente a 4 veces la tensión de entrada:

$$\Delta P = P_{IN} - P_O \quad (34)$$

$$\Delta P = 67,1 - 62,71745$$

$$\Delta P = 4,38255W$$

$$EFICIENCIA\% = \frac{P_O}{P_{IN}} = \frac{62,71745 W}{67,1 W} * 100 = 93\% \quad (35)$$

Tabla 15. Perdidas de potencia y eficiencia de la topología propuesta en diferentes pruebas realizadas con carga balanceada.

PRUEBA#	$P_{IN}$	$P_O$	$\Delta P$	$\Delta P\%$	Eficiencia
1	5,55	3,25265	2,29735	41%	59%
2	9,85	9,5842	0,2658	3%	97%
3	21,1	19,521	1,579	7%	93%
4	17,2	15,5673	1,63275	9%	91%
5	41,5	40,9117	0,58835	1%	99%
6	67,1	62,7175	4,38255	7%	93%
7	38,468	35,4893	2,97875	8%	92%
8	94,54	83,4593	11,0808	12%	88%

## 5.2 RESULTADOS CON CARGA DESBALANCEADA

En la prueba con carga desbalanceada se tomaron al igual que con carga balanceada las mismas 3 medidas con el osciloscopio (Ver 51,52 y 53).

Al igual que en las pruebas realizadas con carga, el canal 1 equivale a los datos tomados en la rama superior del convertidor DC-DC con referencia en tierra de potencia y el canal 2 a los datos tomados en la rama inferior con referencia en la salida del  $D_2$ .

Las pruebas se realizaron para 3 tensiones de entrada 10V, 20V y 32,6V que es la limitante de las fuentes. En cada tensión de entrada se realizaron diferentes pruebas variando la tensión de referencia de tal forma esta fuera de 2 a 4,3 veces aproximadamente la tensión de entrada. En la tabla 16 se ingresan los valores tanto de tensión como de corriente entregados por los arreglos de las fuentes del laboratorio para estas pruebas.

Tabla 16. Valores de entrada entregados por la fuente de tensión en las diferentes pruebas.

PRUEBA#	$V_S=V_{IN}$ (V)	Relación de transformación 1	relación de transformación 2	$I_{IN1}$	$I_{IN2}$
1	10	2,06	1,82		
2		3,15	3,16		
3		4,42	4,03		
4	20	1,88	1,98	0,3	0,4
5		2,97	3,23	0,76	1,1
6		4,315	4,355	1,7	1,89
7	32,6	2,018404908	1,911042945	0,59	1,01

En la figura 51 se muestra las tensiones generadas por los sensores de corriente en las bobinas para una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4,3. En la tabla 17 se muestra los datos  $V_{MAX}$  y  $V_{MIN}$  de cada prueba efectuada para cada bobina de la topología.

Figura 51. Tensiones medidas con el sensor de corriente en la bobina  $L_1$  y  $L_2$  a una  $V_{IN} = 20V$  y una tensión de referencia de 4,3 veces aproximadamente la tensión de entrada.

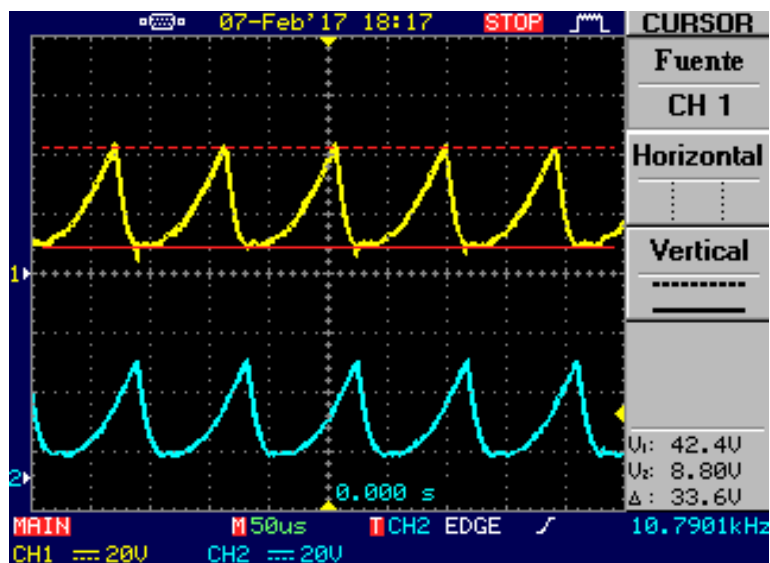


Tabla 17. Valores de tensiones medidas por los sensores de corriente en las bobinas del convertidor DC-DC

PRUEBA#	$V_S=V_{IN}$ (V)	relación de transformación 1	relación de transformación 2	SENSOR DE CORRIENTE /bobinas			
				V1max	V1min	V2max	V2min
1	10	2,06	1,82	1,26	1,06	1,06	0,864
2		3,15	3,16	3,6	2,88	5,6	3,76
3		4,42	4,03	13	6,2	12,2	5,6
4	20	1,88	1,98	3,12	2,16	3,6	2,48
5		2,97	3,23	18,2	4,8	17,6	4,6
6		4,315	4,355	42,4	8,8	39,2	8,8
7	32,6	2,018404908	1,911042945	10	3,6	12	4,4

En la figura 52 se muestra las tensiones drenador-surtidor de los IGBTs para una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4,3.

En la tabla 18 se muestran los ciclos de trabajo de cada rama del convertidor, que se obtuvieron a partir del ciclo de trabajo de las tensiones medidas en los terminales drenador-surtidor de los IGBTs de todas las pruebas realizadas.

Se tiene que para la prueba de  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4,3 , los respectivos ciclos de trabajo de cada rama del convertidor es:

$$K_1 = 1 - 0,2259 \quad (36)$$

$$K_1 = 0,7741$$

Y

$$K_2 = 1 - 0,1967 \quad (37)$$

$$K_2 = 0,8033$$

Figura 52. Tensiones en los terminales drenador-surtidor de los IGBTs a una  $V_{IN} = 20V$  y a una tensión de referencia de 4,3 veces aproximadamente la tensión de entrada.

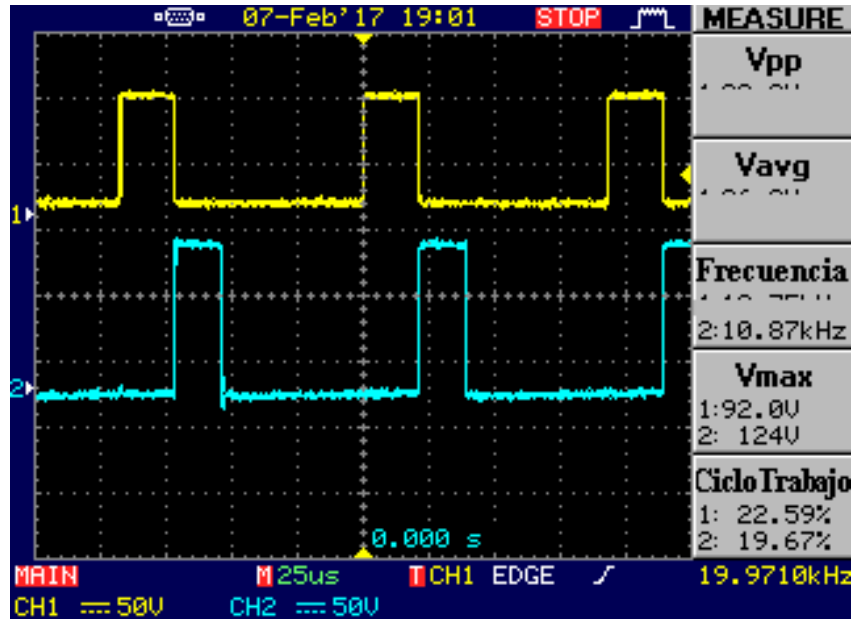


Tabla 18. Valores experimentales del ciclo de trabajo del convertidor DC-DC para cada rama de la topología.

PRUEBA#	$V_S=V_{IN}$ (V)	relación de transformación 1	relación de transformación 2	$K_1$	$K_2$
1		2,06	1,82	0,5487	0,4889
2	10	3,15	3,16	0,6847	0,6811
3		4,42	4,03	0,8151	0,7762
4		1,88	1,98	0,5218	0,4833
5	20	2,97	3,23	0,7097	0,6735
6		4,315	4,355	0,7741	0,8033
7	32,6	2,018404908	1,911042945	0,4837	0,456

En la figura 53 se muestra las tensiones de salida en cada rama del convertidor para una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de

aproximadamente 4,3. En la tabla 19 se tabulan los datos de las tensiones de salida de cada rama del convertidor de cada prueba realizada.

Figura 53. Tensiones de salida del convertidor DC-DC a una a una  $V_{IN} = 20V$  y y a una tensión de referencia de 4,3 veces aproximadamente la tensión de entrada.

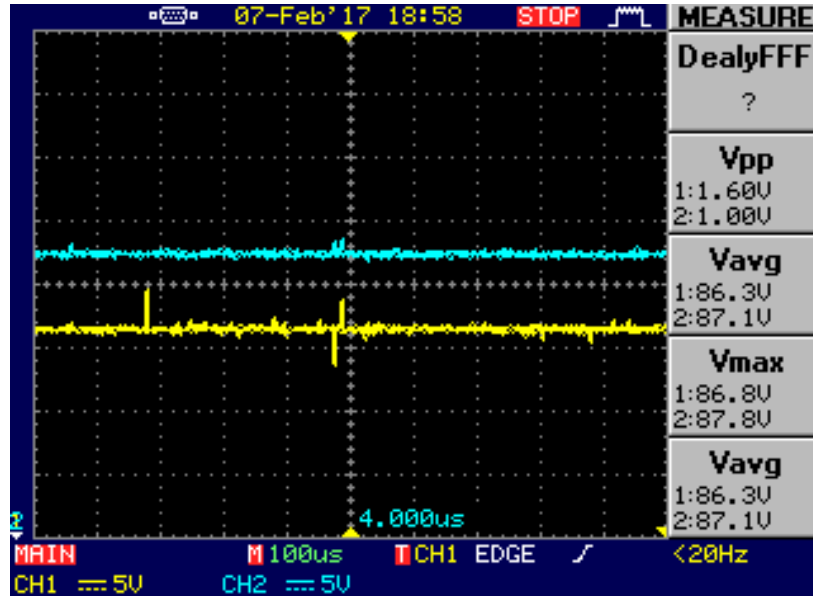


Tabla 19. Tensiones de salida del convertidor DC-DC con carga balanceada.

PRUEBA#	$V_S=V_{IN}$ (V)	RELACIÓN DE TRANSFORMACIÓN	$V_{o1}$ (V)	$V_{o2}$ (V)
1	10	1,94	20,6	18,2
2		3,155	31,5	31,6
3		4,225	44,2	40,3
4	20	1,93	37,6	39,6
5		3,1	59,4	64,6
6		4,335	86,3	87,1
7	32,6	1,96472393	65,8	62,3

**5.2.1 Ciclo de trabajo.** Con los datos mostrados en la tabla 19 se calculan los ciclos de trabajo teóricos para las diferentes pruebas al que debería estar trabajando los IGBTs. Con los datos la prueba realizada con una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4,3 se tiene que:

$$K_T = \frac{V_O - V_S}{V_O} \quad (38)$$

$$K_{T1} = \frac{86,3 - 20}{86,3} = 0,7682$$

$$K_{T2} = \frac{87,1 - 20}{87,1} = 0,7703$$

Donde  $K_{T1}$  es el ciclo de trabajo del IGBT del bus superior con referencia en tierra de potencia y  $K_{T2}$  el ciclo de trabajo del IGBT del bus inferior con referencia en el ánodo del diodo  $D_2$ .

Ya teniendo el ciclo de trabajo experimental medido y mostrado en la tabla 18, se calcula para cada prueba el ciclo de trabajo teórico con el fin de hacer una comparación. En la tabla 20 se indican los valores experimentales y teóricos del ciclo de trabajo de cada prueba y se calcula un aproximado error porcentual de esta medida.

$$e_{1\%} = \frac{|K_{T1} - K_1|}{K_{T1}} * 100 = \frac{0,7682 - 0,7741}{0,7682} * 100 \quad (39)$$

$$e_{1\%} \approx 1\%$$

Tabla 20. Valores teóricos y experimentales del ciclo de trabajo del convertidor DC-DC y error porcentual con carga balanceada.

PRUEBA#	$V_{o1}$ (V)	$V_{o2}$ (V)	$K_{T1}$	$K_{T2}$	$K_1$	$K_2$	$e_{1\%}$	$e_{2\%}$
1	20,6	18,2	0,51456311	0,45054945	0,5487	0,4889	7%	9%
2	31,5	31,6	0,68253968	0,6835443	0,6847	0,6811	0%	0%
3	44,2	40,3	0,77375566	0,75186104	0,8151	0,7762	5%	3%
4	37,6	39,6	0,46808511	0,49494949	0,5218	0,4833	11%	2%
5	59,4	64,6	0,66329966	0,69040248	0,7097	0,6735	7%	2%
6	86,3	87,1	0,76825029	0,77037887	0,7741	0,8033	1%	4%
7	65,8	62,3	0,50455927	0,47672552	0,4837	0,456	4%	4%

**5.2.2 Rizo en las corrientes de las bobinas.** En la tabla 21 se describe los datos medidos con estos sensores a diferentes tensiones de entrada y ciclos de trabajo, además se aplica la relación de 12A/10V teniendo en cuenta la escala de X10 y se halla los respectivos picos de las corrientes para obtener así obtener el rizo generado en cada bobina.

Se calcula el rizo de la corriente vista por las bobinas:

Tabla 21. Valores de tensiones medidas por los sensores de corriente y el factor de rizo en las corrientes de las bobinas

SENSOR DE CORRIENTE /bobinas										
PRUEBA#	V1max	V1min	V2max	V2min	I1max	I1min	I2max	I2min	$\Delta I1$	$\Delta I2$
1	1,26	1,06	1,06	0,864	0,10957	0,0922	0,0883	0,072	16%	18%
2	3,6	2,88	5,6	3,76	0,3	0,24	0,4667	0,3133	20%	33%
3	13	6,2	12,2	5,6	1,08333	0,5167	1,0167	0,4667	52%	54%
4	3,12	2,16	3,6	2,48	0,26	0,18	0,3	0,2067	31%	31%
5	18,2	4,8	17,6	4,6	1,51667	0,4	1,4667	0,3833	74%	74%
6	42,4	8,8	39,2	8,8	3,53333	0,7333	3,2667	0,7333	79%	78%
7	10	3,6	12	4,4	0,83333	0,3	1	0,3667	64%	63%

**5.2.3 Análisis De Potencia.** Para hallar la potencia total de entrada se toman los datos de la tabla 16. A continuación se muestra la potencia total de entrada de una prueba realizada a una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4,3:

$$P_{IN1} = 1,7 * 20 = 34 W \quad (40)$$

$$P_{IN2} = 1,89 * 20 = 37,8 W \quad (41)$$

Por lo tanto, la potencia total entregada por las fuentes es de:

$$P_{IN} = P_{IN1} + P_{IN2} \quad (42)$$

$$P_{IN} = 34 + 37,8 = 71,8W$$

En la tabla 22 se describe la potencia total entregada en cada prueba realizada. Cabe resaltar que para obtener la potencia deseada se realiza una prueba donde se trabaja aproximadamente al límite de los valores de los arreglos de las fuentes proporcionadas por la universidad.

Tabla 22. Potencia de entrada total para cada prueba elaborada con carga balanceada.

PRUEBA#	$V_S=V_{IN}$ (V)	$I_{IN1}$	$I_{IN2}$	$P_{IN1}$	$P_{IN2}$	$P_{IN}$
1	10					
2						
3						
4	20	0,3	0,4	6	8	14
5		0,76	1,1	15,2	22	37,2
6		1,7	1,89	34	37,8	71,8
7	32,6	0,59	1,01	19,234	32,926	52,16

Para hallar la potencia total de salida se toman los datos de la tabla 19 basándose en una carga balanceada resistiva de  $200\Omega$  para la rama superior y  $250\Omega$  para la rama inferior del convertidor DC-DC. A continuación se muestra la potencia total de salida de una prueba realizada a una  $V_{IN} = 20V$  y una relación de transformación del convertidor DC-DC de aproximadamente 4,3:

$$P_{O1} = \frac{V_{O1}^2}{R} = \frac{86,3^2}{200} \quad (43)$$

$$P_{O1} = 37,238 \text{ W}$$

$$P_{O2} = \frac{V_{O2}^2}{R} = \frac{87,1^2}{250} \quad (44)$$

$$P_{O2} = 30,3456 \text{ W}$$

Por lo tanto, la potencia total de salida del convertidor DC-DC a una tensión de entrada de 20V y la tensión de referencia puesta aproximadamente a 4,3 veces la tensión de entrada es:

$$P_O = P_{O1} + P_{O2} \quad (45)$$

$$P_0 = 37,238 + 30,3456 = 67,58409 \text{ W}$$

En la tabla 23 se describe la potencia total de salida del convertidor DC-DC en cada prueba realizada.

Tabla 23. Potencia total de salida en el convertidor DC-DC en diferentes pruebas

PRUEBA#	$V_{O1}$ (V)	$V_{O2}$ (V)	$I_{O1}$	$I_{O2}$	$P_{O1}$	$P_{O2}$	$P_O$
1	20,6	18,2	0,103	0,0728	2,1218	1,32496	3,44676
2	31,5	31,6	0,1575	0,1264	4,9613	3,99424	8,95549
3	44,2	40,3	0,221	0,1612	9,7682	6,49636	16,26456
4	37,6	39,6	0,188	0,1584	7,0688	6,27264	13,34144
5	59,4	64,6	0,297	0,2584	17,642	16,6926	34,33444
6	86,3	87,1	0,4315	0,3484	37,238	30,3456	67,58409
7	65,8	62,3	0,329	0,2492	21,648	15,5252	37,17336

Con los datos calculados de las tablas 22 y 23 se hallan las pérdidas de potencia y la eficiencia respectiva del convertidor DC-DC como se puede ver en la tabla 24.

A continuación, se muestra el cálculo de la pérdida total de potencia y la eficiencia del convertidor DC-DC a una tensión de entrada de 20V y la tensión de referencia puesta aproximadamente a 4,3 veces la tensión de entrada:

$$\Delta P = P_{IN} - P_O \quad (46)$$

$$\Delta P = 71,8 - 67,58409$$

$$\Delta P = 4,21591W$$

$$EFICIENCIA\% = \frac{P_O}{P_{IN}} = \frac{67,58409 W}{71,8 W} * 100 = 94\% \quad (47)$$

Tabla 24. Perdidas de potencia y eficiencia de la topología propuesta en diferentes pruebas realizadas con carga desbalanceada

PRUEBA#	$P_{IN}$	$P_O$	$\Delta P$	$\Delta P\%$	EFICIENCIA
1	0	3,44676			
2	0	8,95549			
3	0	16,26456			
4	14	13,34144	0,65856	5%	95%
5	37,2	34,33444	2,86556	8%	92%
6	71,8	67,58409	4,21591	6%	94%
7	52,16	37,17336	14,98664	29%	71%

### 5.3 RESULTADOS DE MÁXIMA POTENCIA

En los resultados anteriores con el arreglo de las fuentes de tensión continua no se llega a un valor máximo de potencia, por lo que se decidió hacer una última prueba de tal manera le pudiéramos sacar el máximo provecho a lo implementado. En las pruebas anteriores con una tensión de entrada de 32,6V no se realizaron más de 2 pruebas debido a que el sistema demandaba más corriente si se subía de un valor la tensión de referencia. Por lo cual se decidió bajar el nivel de tensión de entrada y aumentar el valor de referencia al máximo posible con carga balanceada (Ver tabla 25).

En las figuras 54,55 y 56 se muestra las tensiones de salida del convertidor, una equivalente a la tensión drenador-surtidor de los IGBTs y la tensión generada por los sensores de corriente en las bobinas de la topología respectivamente.

En la tabla 25 se muestra los tres niveles de tensión a los que se realizó la prueba llevando a un máximo la tensión de referencia y las corrientes de entrada que entrega la fuente.

Tabla 25. Valores de entrada entregados por la fuente de tensión en las diferentes pruebas.

PRUEBA#	$V_S=V_{IN}$ (V)	Relación de transformación 1	Relación de transformación 2	$I_{IN1}$	$I_{IN2}$
1	25,1	4,860557769	4,980079681	3,82	3,7
2	27	4,814814815	4,740740741	3,85	3,78
3	29	4,896551724	5,172413793	4,495	4,02

Con los datos de la tabla 25 se procede hallar la potencia de entrada del convertidor DC-DC como se muestra en la tabla 26.

Tabla 26. Potencia de entrada total para cada prueba elaborada con carga balanceada.

PRUEBA#	$V_S=V_{IN}$ (V)	$I_{IN1}$	$I_{IN2}$	$P_{IN1}$	$P_{IN2}$	$P_{IN}$
1	25,1	3,82	3,7	95,882	92,87	188,75
2	27	3,85	3,78	103,95	102,06	206,01
3	29	4,495	4,02	130,355	116,58	246,94

Figura 54. Tensiones de salida del convertidor DC-DC a una a una  $V_{IN} = 29V$  y y a una tensión de referencia de 5 veces aproximadamente la tensión de entrada.

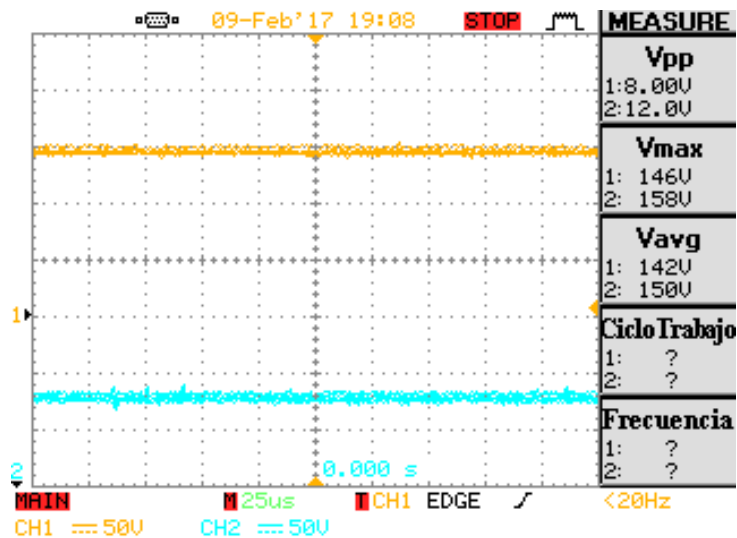


Figura 55. Tensiones en los terminales drenador-surtidor de los IGBTs a una  $V_{IN} = 29V$  y a una tensión de referencia de 5 veces aproximadamente la tensión de entrada.

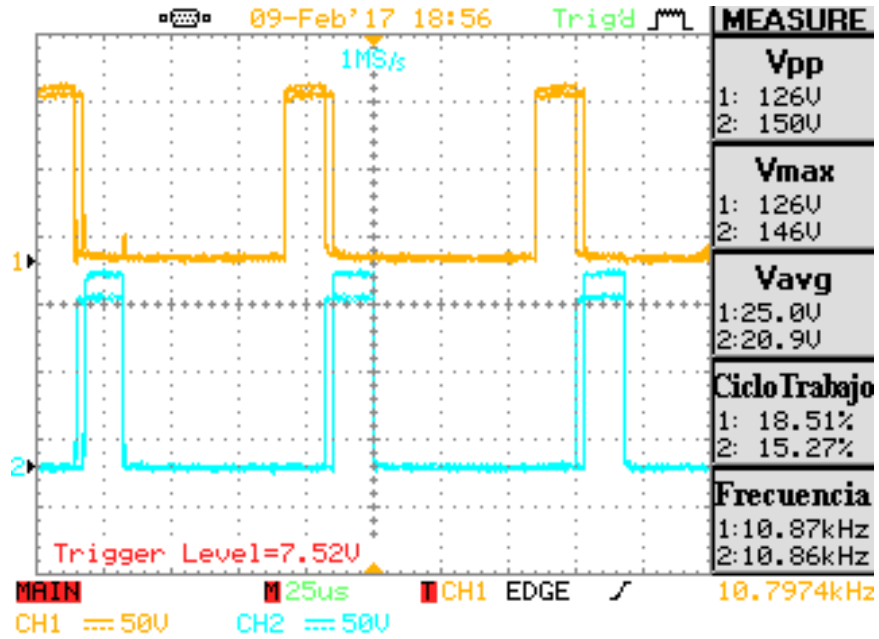
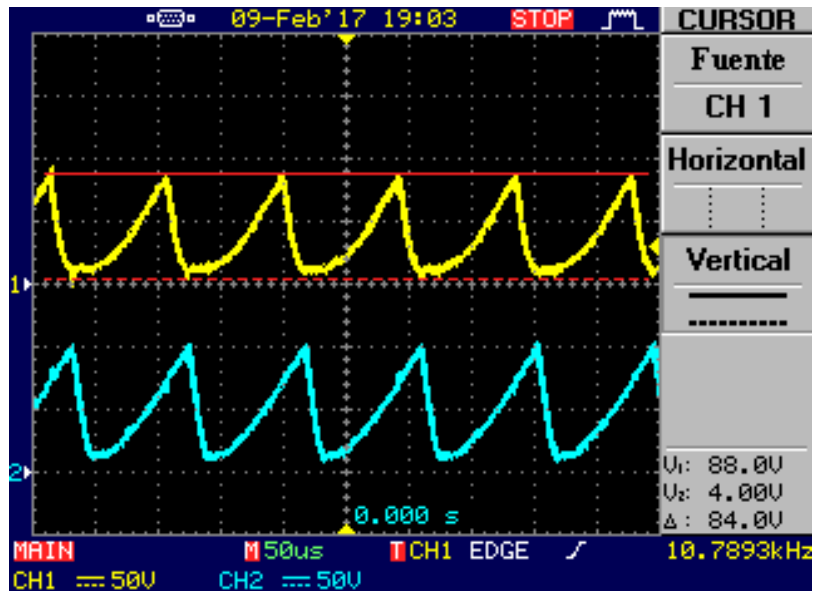


Figura 56. Tensiones medidas con el sensor de corriente en la bobina  $L_1$  y  $L_2$  a una  $V_{IN} = 29V$  y una tensión de referencia de 5 veces aproximadamente la tensión de entrada.



En la tabla 27 se calcula la potencia total de salida del convertidor DC-DC y posteriormente con los datos de la tabla 26 se halla las pérdidas de potencia en la topología y la eficiencia de ella (Ver tabla 28).

Debido a la limitante del ciclo de trabajo, lo cual no puede subir a valores muy cercanos a 1 ya que se vuelve inestable el sistema, y debido a las fuentes de tensión constante suministradas por la universidad, solo se puede entregar una potencia de 213,32 W en la salida del convertidor como se muestra en la tabla 28.

Tabla 27. Potencia total de salida en el convertidor DC-DC en diferentes pruebas.

PRUEBA#	$V_{O1}$ (V)	$V_{O2}$ (V)	$I_{O1}$	$I_{O2}$	$P_{O1}$	$P_{O2}$	$P_O$
1	122	125	0,61	0,625	74,42	78,125	152,545
2	130	128	0,65	0,64	84,5	81,92	166,42
3	142	150	0,71	0,75	100,82	112,5	213,32

Tabla 28. Perdidas de potencia y eficiencia de la topología propuesta en diferentes pruebas realizadas con carga balanceada.

PRUEBA#	$P_{IN}$	$P_O$	$\Delta P$	$\Delta P\%$	EFICIENCIA
1	188,752	152,545	36,207	0,191823	0,80817687
2	206,01	166,42	39,59	0,192175	0,80782486
3	246,935	213,32	33,615	0,136129	0,86387106

## 6 OBSERVACIONES GENERALES

- Para la energización de la topología propuesta se sugiere inicializar primero la etapa de potencia antes de iniciar la etapa de control, con el fin de disminuir las sobrecorrientes generadas por la carga inicial de los capacitores de entrada y de salida.
- Se recomienda establecer límites para el ciclo de trabajo del convertidor en la programación del microcontrolador para prevenir subidas del ciclo de trabajo que provoquen elevaciones incontrolables de tensión y así impedir alguna afectación riesgosa en los equipos, en los dispositivos utilizados y en los operarios.
- Al aumentar la frecuencia de conmutación del convertidor, se podría reducir el tamaño de las inductancias, ayudando a hacer el circuito menos oscilatorio y, por consiguiente, más estable.
- Así como la permitividad dieléctrica decae en función de la frecuencia, sucede de igual forma con la permeabilidad magnética, y de alguna forma explicar el por qué el valor de la bobina decae al aumentar la frecuencia. Sería de interés un estudio donde se pueda caracterizar este efecto para tener más precisión a la hora de diseñar bobinas para topología de convertidores DC-DC u otros que requieran conmutación a alta frecuencia. Como se muestra en esta aproximación, el valor de la inductancia podría disminuir al decaer la permeabilidad.

$$\bullet L = u * 1,257 \frac{N^2 * S}{10^8 * l} \quad (48)$$

- Es importante contar con dos fuentes de tensión DC lo suficientemente grandes tanto en tensión como en corriente, para poder evaluar el funcionamiento del convertidor en condiciones nominales, es decir, para los niveles de corriente y tensión diseñados.

## 7 CONCLUSIONES

- El sistema propuesto mostró ser capaz de mantener las tensiones de salida en un valor cercano a la referencia, y lo más importante, mantener estas tensiones aproximadamente balanceadas aún con cargas diferentes en la salida. Los resultados de simulación muestran un muy buen seguimiento de las tensiones de referencia y un correcto balance de las tensiones de salida. En lo que respecta a la parte experimental, se obtuvieron errores debidos principalmente a la programación realizada en el microcontrolador, ya que se limitó la resolución del PWM para conmutaciones a frecuencias mayores a 10 kHz., lo que llevo a un paso mínimo (variación mínima) para el ciclo de trabajo del 4%, lo que ocasiona cambios considerables en la tensión de salida para esta aplicación.
- Se propone realizar un estudio detallado del comportamiento de los núcleos de ferrita para aplicaciones de alta frecuencia como la que aborda este proyecto de grado.
- El dimensionamiento de los elementos que componen el montaje de la topología propuesta se hizo en busca de obtener un convertidor DC-DC dual intercalado de 10 Amperios y 66 Voltios por rama para cada entrada. Estos valores nominales de corriente y tensión corresponden a los proporcionados por un arreglo de 4 paneles solares de 250 Wp cada uno conectados en serie, dos para cada entrada; y 250 Voltios de salida a máximo 2,5 Amperios, donde se adaptó la carga por medio de 4 resistencias por rama de 50 Ohms y 50 Watts cada una, que en total brindan 200 Ohms y 200 Watts por cada rama o 400 Watts de carga en total. En las pruebas realizadas para este proyecto de grado no se logró verificar el funcionamiento del convertidor a las capacidades nominales de los elementos por limitantes en las fuentes de entrada, se verificó el funcionamiento hasta 213W aproximadamente.

- Las topologías multinivel tanto de convertidores DC-DC como de inversores de potencia son una alternativa altamente consideradas para el uso en sistema fotovoltaicos conectados a la red, debido a sus grandes ventajas de reducción de armónicos, utilización de elementos menos robustos, y reducción de filtros.
- Se propone llevar esta topología propuesta<sup>6</sup> a un siguiente paso, en el que se realice un estudio del seguimiento del punto de máxima potencia ya estructurado con paneles fotovoltaicos, y un estudio de las corrientes de fuga generadas entre el marco del panel fotovoltaico y tierra.

---

<sup>6</sup> Propuesta por la Dr. María Alejandra Mantilla Villalobos

## 8 REFERENCIAS BIBLIOGRÁFICAS

[1] M. Calais and V. G. Agelidis, "Multilevel converters for single-phase grid connected photovoltaic systems-an overview," *Industrial Electronics, 1998. Proceedings. ISIE '98. IEEE International Symposium on*, Pretoria, 1998, pp. 224-229 vol.1.

[2] D. Rojas, J. Mongui "convertidores dc-dc en sistemas fotovoltaicos: estrategias de control para el seguimiento del punto de maxima potencia". Trabajo de grado. Bucaramanga: Universidad Industrial de Santander, Facultad de Ingenierias Fisico Mecanicas. Escuela de Ingenierias Electrica, Electronica y de Telecomunicaciones, 2014.

[2] M. Mantilla, G. Quiñones, C. Castellanos, J. Petit and G. Ordóñez, "Analysis of maximum power point tracking algorithms in DC-DC boost converters for grid-tied photovoltaic systems," *IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Society*, Dallas, TX, 2014, pp. 1971-1976.

[3] K. Jung Min, K. Bong Hwan y N. Kwang Hee, "Three-Phase Photovoltaic System with Three-Level Boosting MPPT Control, " *IEEE Transactions on power electronics*, vol. 23, nº 5, pp. 2319-2327, 2008.

[4] I.Sefa y S. Özdemir, "Experimental study of interleaved MPPT converter for PV systems," *Industrial Electronics, 2009. IECON '09. 35th Annual Conference of IEEE*, Porto, 2009, pp. 456-461.

[6] H. Chung-Chuan , S. Chih-Chung, C. Po-Tai y H. Ahmet M, "Common-Mode Voltage Reduction Pulsewidth Modulation Techniques for Three-Phase Grid-Connected Converters, " vol. 28, nº 4, pp. 1971-1979, 2013.

[7] E. Barcenas, "Análisis y desarrollo de un inversor multinivel," Tesis de maestría. Cuernavaca, Morelos. México: Centro Nacional de Investigación y desarrollo tecnológico, 2002.

[8] J. Rodriguez *et al.*, "Multilevel Converters: An Enabling Technology for High-Power Applications," in *Proceedings of the IEEE*, vol. 97, no. 11, pp. 1786-1817, Nov. 2009.

[9] M. H. Rashid, ELECTRONICA DE POTENCIA, Mexico: Prentice Hall, 2004.

[10] M. C. Cavalcanti, A. M. Farias, K. C. Oliveira, F. A. S. Neves and J. L. Afonso, "Eliminating Leakage Currents in Neutral Point Clamped Inverters for Photovoltaic Systems," in *IEEE Transactions on Industrial Electronics*, vol. 59, no. 1, pp. 435-443, Jan. 2012.

[11] V. Meneses y J. Almeyda, "Sistema de adquisición y adecuación de señales eléctricas para el control y monitorización del módulo SEMITEACH-IGBT de Semikron " Trabajo de grado. Bucaramanga: Universidad Industrial de Santander, Facultad de Ingenierías Físico Mecánicas. Escuela de Ingenierías Eléctrica, Electrónica y de Telecomunicaciones, 2014.

[12] M. Bartoli, A. Reatti and M. K. Kazimierczuk, "High-frequency models of ferrite core inductors," *Industrial Electronics, Control and Instrumentation, 1994. IECON '94., 20th International Conference on*, Bologna, 1994, pp. 1670-1675 vol.3.

[13] E. Spooner y G. Harbidge, "Review of international standards for grid connected photovoltaic system, " *Renewable Energy*, vol. 22, pp. 235-239, 2001.

## BIBLIOGRAFÍA

BARCENAS E. "Análisis y desarrollo de un inversor multinivel," Tesis de maestría. Cuernavaca, Morelos. México: Centro Nacional de Investigación y desarrollo tecnológico, 2002.

BARTOLI, M. REATTI, A. AND KAZIMIERCZUK, M. K. "High-frequency models of ferrite core inductors," *Industrial Electronics, Control and Instrumentation, 1994. IECON 94, 20th International Conference on*, Bologna, 1994, pp. 1670-1675 vol.3.

CALAIS, M. AND AGELIDIS V.G. "Multilevel converters for single-phase grid connected photovoltaic systems-an overview," *Industrial Electronics, Proceedings. ISIE '98. IEEE International Symposium on*, Pretoria, 1998, pp. 224-229 vol.1.

CAVALCANTI, M. C., FARIAS, A. M., OLIVEIRA, K. C., NEVES, F. A. S. AND AFONSO, J. L. "Eliminating Leakage Currents in Neutral Point Clamped Inverters for Photovoltaic Systems," in *IEEE Transactions on Industrial Electronics*, vol. 59, no. 1, pp. 435-443, Jan. 2012.

CHUNG-CHUAN H., CHIH-CHUNG, S. PO-TAI C. Y AHMET M, "Common-Mode Voltage Reduction Pulsewidth Modulation Techniques for Three-Phase Grid-Connected Converters, " vol. 28, nº 4, pp. 1971-1979, 2013.

JUNG MIN K. , BONG HWAN K. Y KWANG HEE N. "Three-Phase Photovoltaic System with Three-Level Boosting MPPT Control, " *IEEE Transactions on power electronics*, vol. 23, nº 5, pp. 2319-2327, 2008.

MANTILLA, M. QUIÑONES, G. CASTELLANOS, C. PETIT J AND ORDÓÑEZ, G. "Analysis of maximum power point tracking algorithms in DC-DC boost converters

for grid-tied photovoltaic systems," *IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Society*, Dallas, TX, 2014, pp. 1971-1976.

MENESES V. Y ALMEYDA J. "Sistema de adquisicion y adecuacion de señales electricas para el control y monitorizacion del modulo SEMITEACH-IGBT de Semikron " Trabajo de grado. Bucaramanga: Universidad Industrial de Santander, Facultad de Ingenierias Fisico Mecanicas. Escuela de Ingenierias Electrica, Electronica y de Telecomunicaciones, 2014.

RASHID, M. H., *Electronica de Potencia*, Mexico: Prentice Hall, 2004.

RODRIGUEZ J. ET AL., "Multilevel Converters: An Enabling Technology for High-Power Applications," in *Proceedings of the IEEE*, vol. 97, no. 11, pp. 1786-1817, Nov. 2009.

ROJAS, D. y MONGUI J. "Convertidores dc-dc en sistemas fotovoltaicos: estrategias de control para el seguimiento del punto de maxima potencia". Trabajo de grado. Bucaramanga: Universidad Industrial de Santander, Facultad de Ingenierias Fisico Mecanicas. Escuela de Ingenierias Electrica, Electronica y de Telecomunicaciones, 2014.

SEFA I. Y ÖZDEMİR, S. "Experimental study of interleaved MPPT converter for PV systems," *Industrial Electronics, 2009. IECON '09. 35th Annual Conference of IEEE*, Porto, 2009, pp. 456-461.

SPOONER E. Y HARBIDGE, G. "Review of international standards for grid connected photovoltaic system, " *Renewable Energy*, vol. 22, pp. 235-239, 2001.

## ANEXO A. TARJETA IMPRESA DEL CIRCUITO DE ALIMENTACIÓN

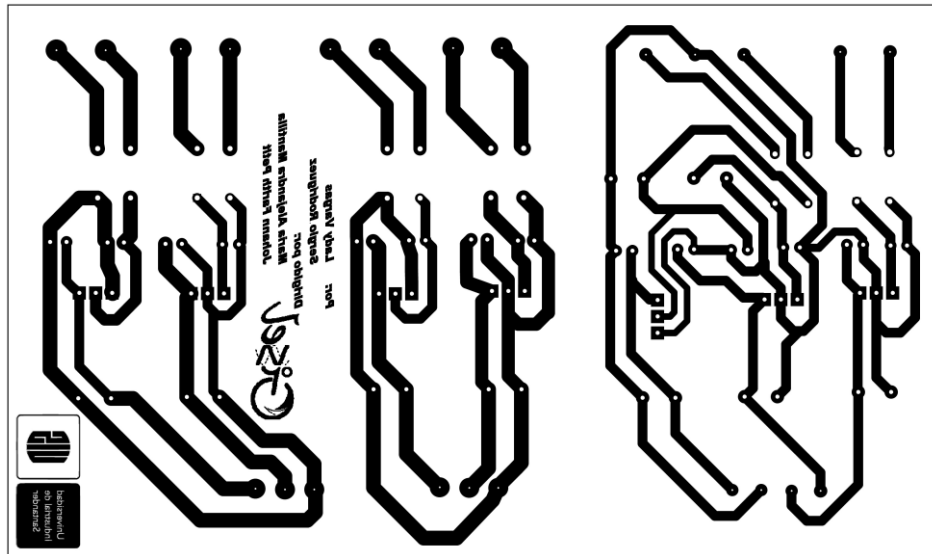


Figura 57. Diagrama del circuito impreso de la etapa de alimentación

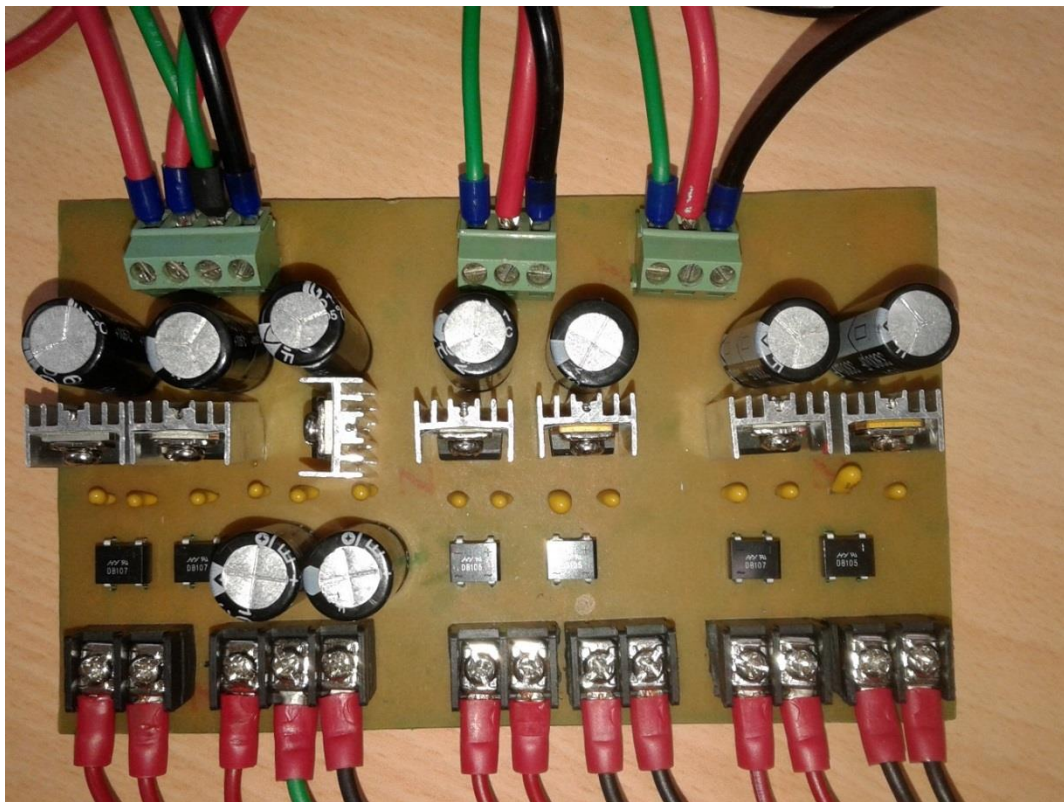


Figura 58. Montaje del circuito impreso de la etapa de alimentación

La consideración más importante tenida en cuenta a la hora de diseñar las PCB's ha sido identificar las corrientes que circulan por las diferentes pistas, la tensión que se manejan entre ellas, así como el tamaño y la distancia entre los pads y una buena disposición en cuanto a la ubicación de cada uno de sus elementos, para evitar calentamiento de los mismos.

## ANEXO B. TARJETA IMPRESA DEL CIRCUITO DE CONTROL

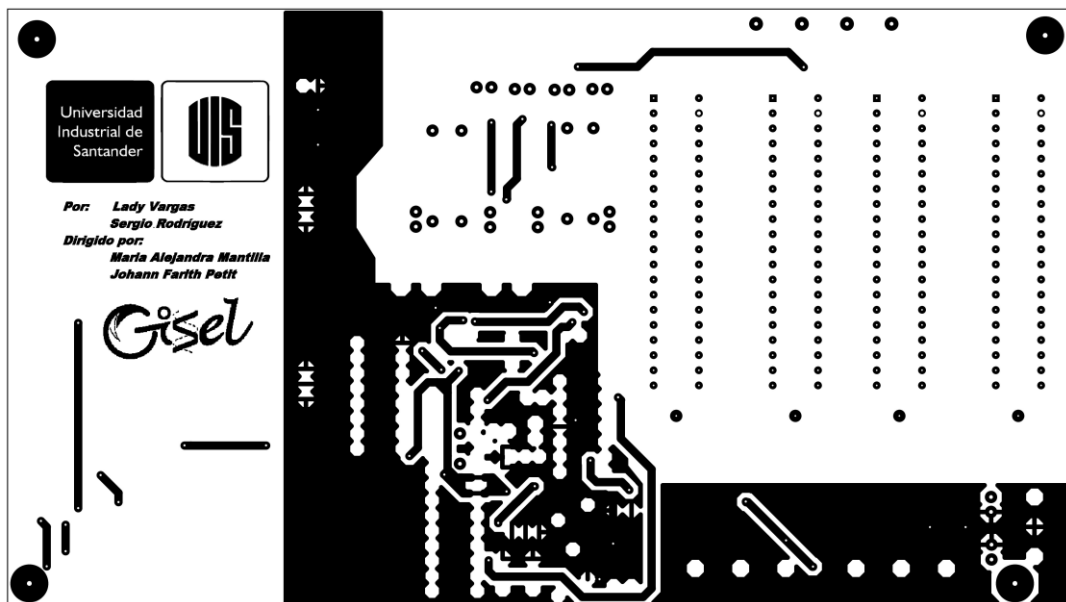


Figura 59. Diagrama superior del circuito impreso de la etapa de control

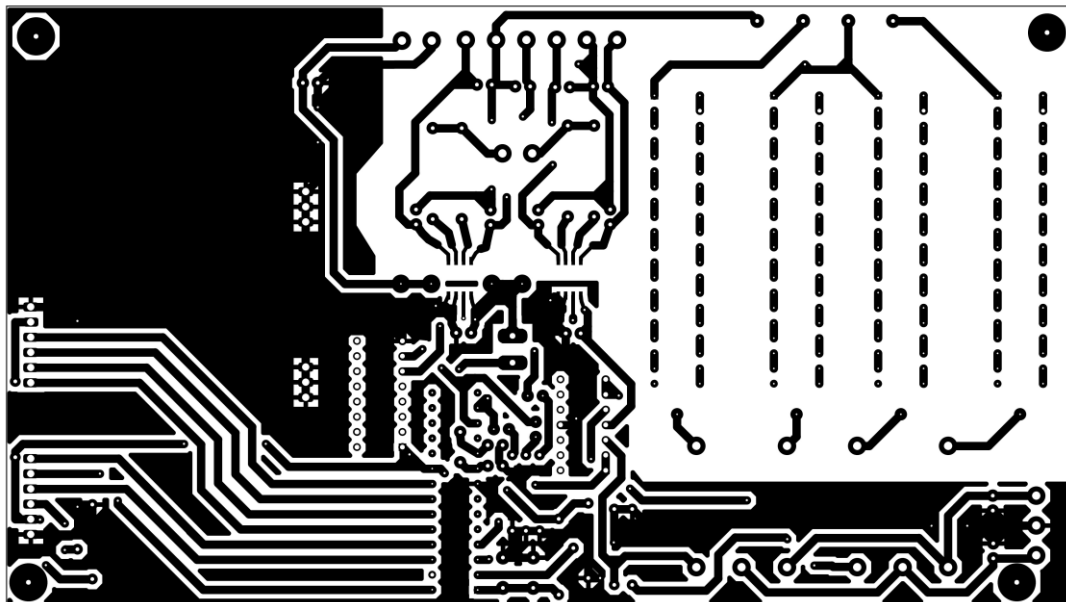


Figura 60. Diagrama inferior del circuito impreso de la etapa de control

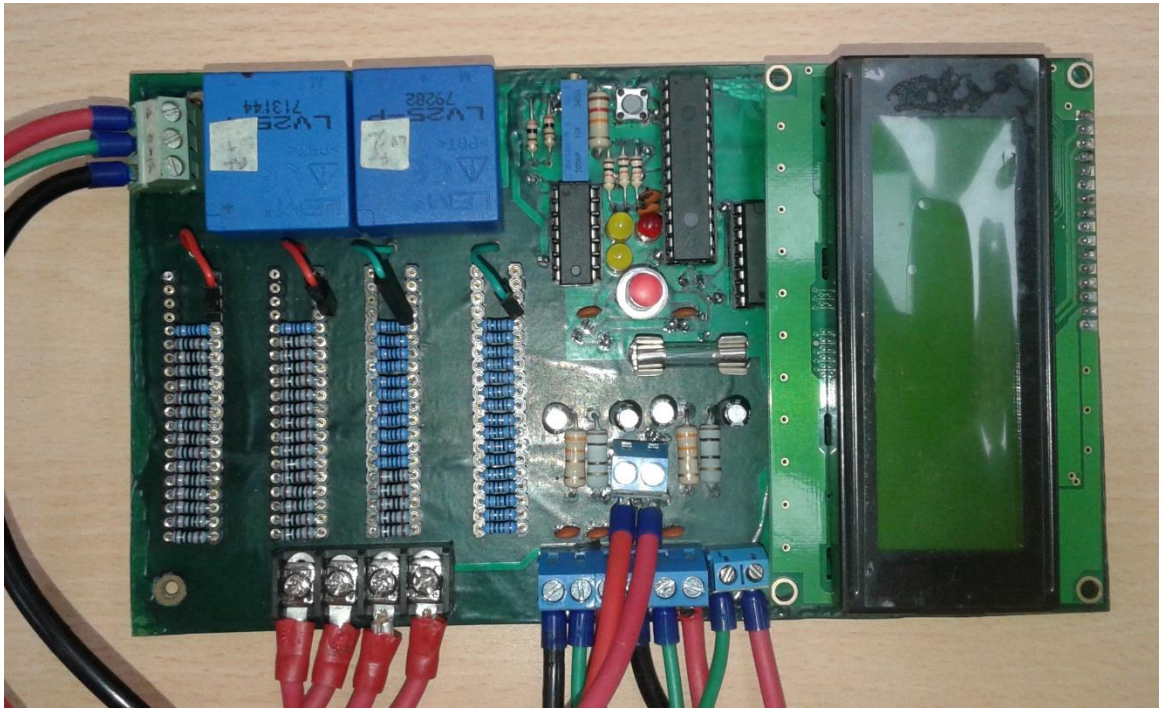
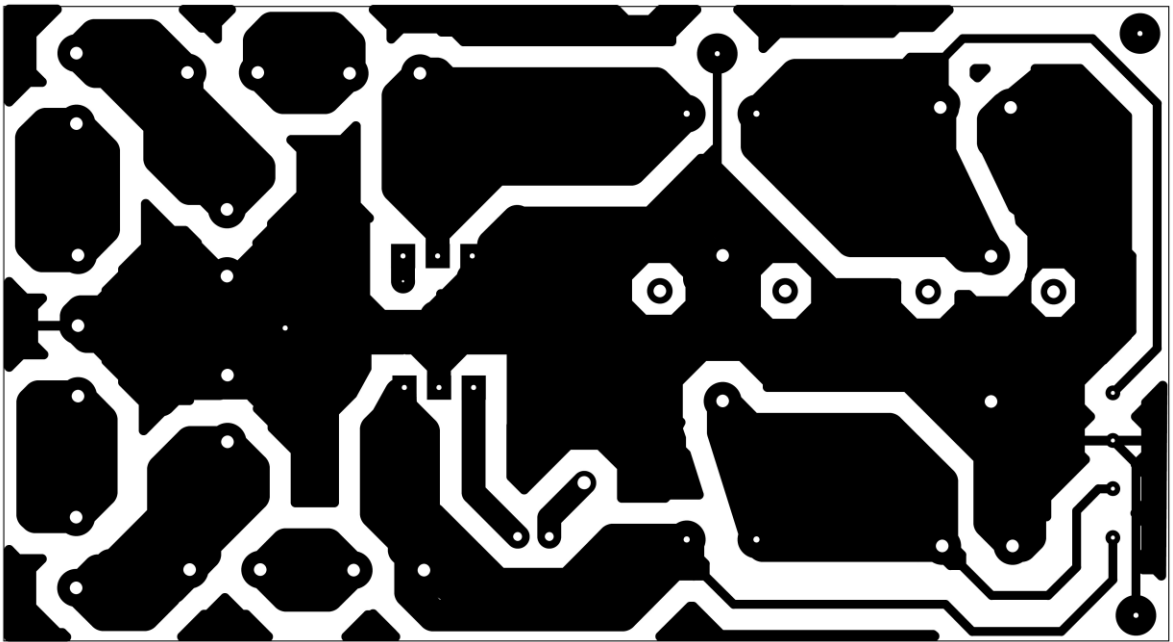


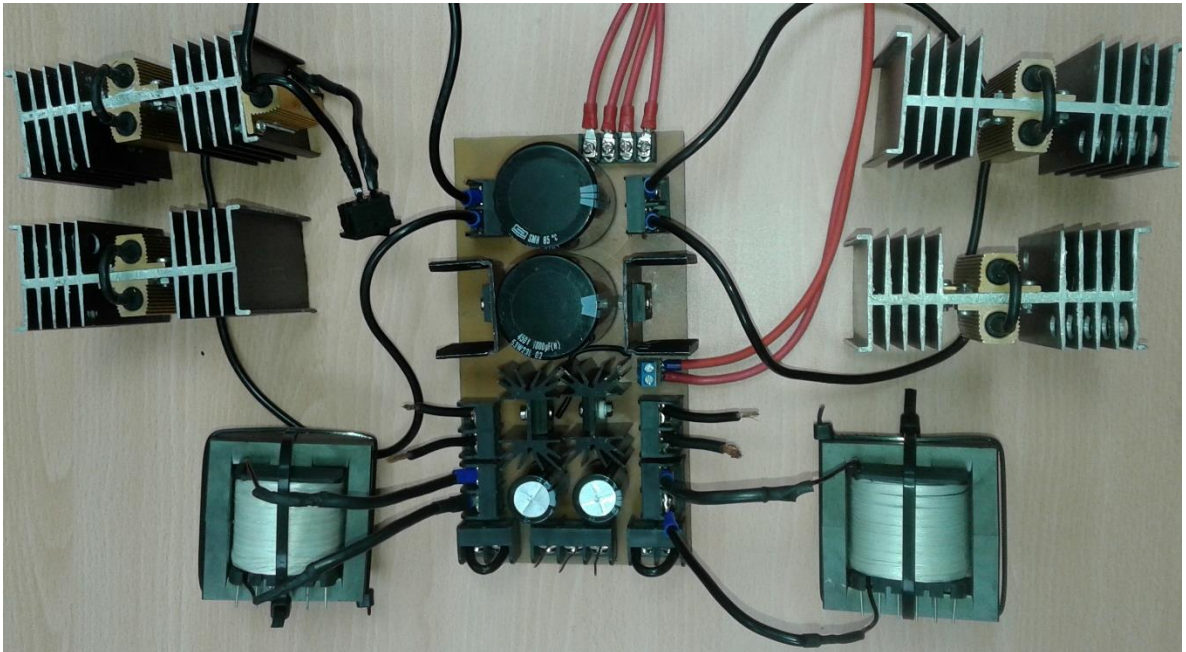
Figura 61. Montaje del circuito impreso de la etapa de control

Para esta PCB, realizada para la parte de control, se decidió hacer esta independiente para evitar que corrientes elevadas ocasionaran daños en otros dispositivos electrónicos, a la hora de hacer las respectivas conmutaciones de los IGBT's.

## ANEXO C. TARJETA IMPRESA DEL CIRCUITO DE POTENCIA



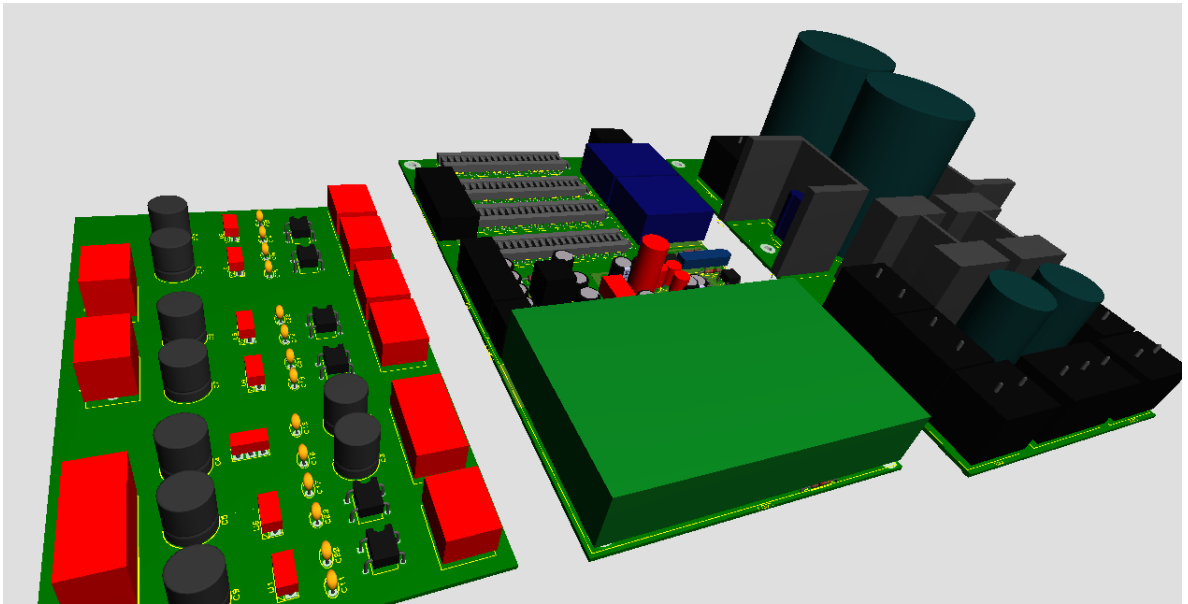
*Figura 62. Diagrama del circuito impreso de la etapa de potencia.*



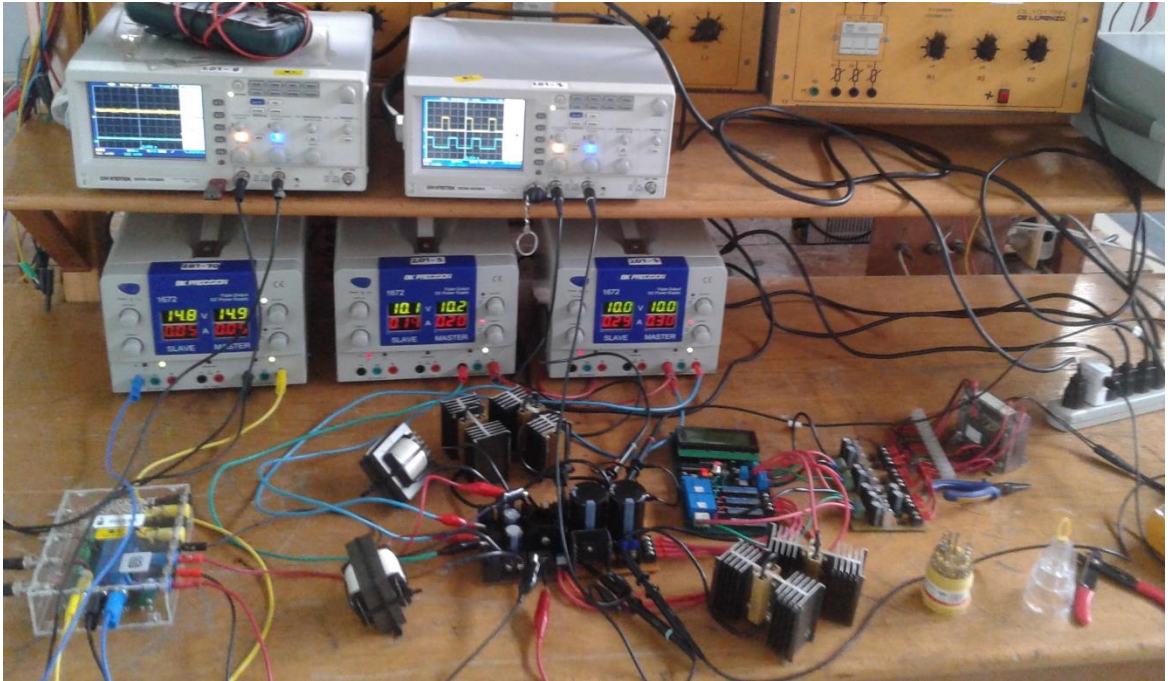
*Figura 63. Montaje del circuito impreso de la etapa de potencia junto a las cargas y bobinas.*

Para la elaboración de esta PCB (Ver figura xx), se tiene en cuenta una corriente de 10 A. La fuente de alimentación, las bobinas y la respectiva carga son conectadas a la PCB por medio de borneras del circuito impreso, que establecen la conexión con los demás componentes electrónicos.

## ANEXO D. VISTA EN 3D DEL SISTEMA COMPLETO.



*Figura 64. Vista 3D del sistema completo.*



*Figura 65. Montaje del sistema completo funcionando.*

## ANEXO E. HOJA DE DATOS DEL SENSOR LV25P.



### Voltage Transducer LV 25-P

For the electronic measurement of currents: DC, AC, pulsed..., with galvanic separation between the primary circuit and the secondary circuit.



RoHS

cULUS

$$I_{PN} = 10 \text{ mA}$$

$$V_{PN} = 10 \dots 500 \text{ V}$$



#### Electrical data

$I_{PN}$	Primary nominal rms current	10	mA			
$I_{PM}$	Primary current, measuring range	0 .. ± 14	mA			
$R_M$	Measuring resistance	with ± 12 V	@ ± 10 mA <sub>max</sub>	$R_{U,max}$	$R_{U,max}$	Ω
			@ ± 14 mA <sub>max</sub>	30	190	Ω
		with ± 15 V	@ ± 10 mA <sub>max</sub>	30	100	Ω
			@ ± 14 mA <sub>max</sub>	100	350	Ω
$I_{SN}$	Secondary nominal rms current	25	mA			
$K_N$	Conversion ratio	2500 : 1000				
$U_C$	Supply voltage (± 5 %)	± 12 .. 15	V			
$I_C$	Current consumption	10 (@ ± 15 V) + $I_S$	mA			

#### Accuracy - Dynamic performance data

$X_G$	Overall accuracy @ $I_{PN}$ , $T_A = 25 \text{ °C}$ @ ± 12 .. 15 V	± 0.9	%		
	@ ± 15 V (± 5 %)	± 0.8	%		
$\epsilon_L$	Linearity error	< 0.2	%		
$I_O$	Offset current @ $I_p = 0$ , $T_A = 25 \text{ °C}$	Typ	Max		
$I_{OR}$	Temperature variation of $I_O$	0 °C .. + 25 °C	± 0.06	± 0.25	mA
		+ 25 °C .. + 70 °C	± 0.10	± 0.35	mA
$t_r$	Step response time <sup>1)</sup> to 90 % of $I_{PN}$	40	μs		

#### General data

$T_A$	Ambient operating temperature	0 .. + 70	°C
$T_S$	Ambient storage temperature	- 25 .. + 85	°C
$R_p$	Resistance of primary winding @ $T_A = 70 \text{ °C}$	250	Ω
$R_s$	Resistance of secondary winding @ $T_A = 70 \text{ °C}$	110	Ω
$m$	Mass	22	g
	Standards	EN 50178: 1997 UL 508: 2010	

Note: <sup>1)</sup>  $R_1 = 25 \text{ k}\Omega$  (L/R constant, produced by the resistance and inductance of the primary circuit).

#### Features

- Closed loop (compensated) current transducer using the Hall effect
- Insulating plastic case recognized according to UL 94-V0.

#### Principle of use

- For voltage measurements, a current proportional to the measured voltage must be passed through an external resistor  $R_1$  which is selected by the user and installed in series with the primary circuit of the transducer.

#### Advantages

- Excellent accuracy
- Very good linearity
- Low thermal drift
- Low response time
- High bandwidth
- High immunity to external interference
- Low disturbance in common mode.

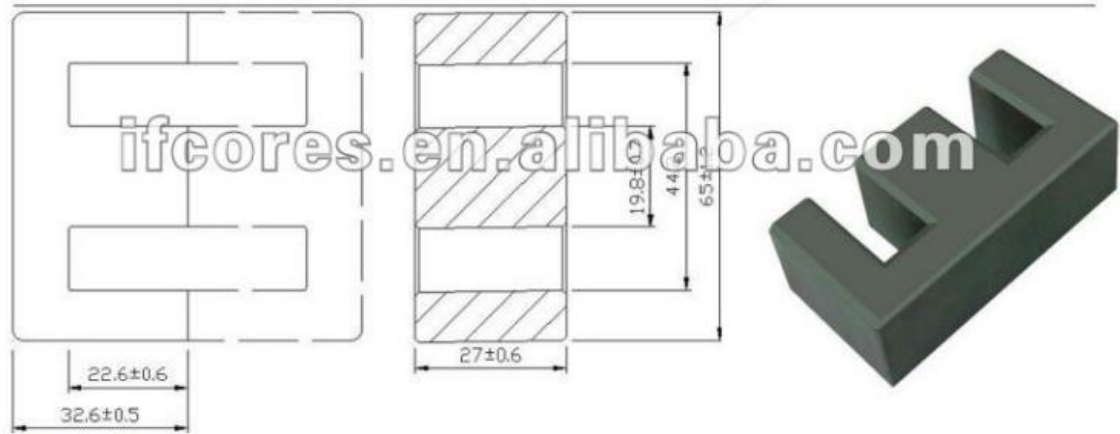
#### Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Power supplies for welding applications.

Figura 66. Hoja de datos del sensor LV25P

## ANEXO F. HOJA DE DATOS DEL NÚCLEO DE FERRITA EE65

### EE65B



Le=324mm , Ae=598mm<sup>2</sup>

material : PC40 , PC44.

high power low loss soft ferrite cores.

transformer ferrite cores.

EE ,EC,EI,ETD ,UU,UYFUI,PM,PQ,Toroidal ferite core

Parameter	Symbol	Value	Unit
Core constant	C1	0.270	mm <sup>-1</sup>
Effective path length	Le	145	mm
Effective area	Ae	534	mm <sup>2</sup>
Effective volume	Ve	84648	mm <sup>3</sup>
Inductance factor	AL	9500	nH/N <sup>2</sup>
Weight of set	W	405	g
Other name	EE65/32/27		
Product code	S/N	S/N:P03150100	

Figura 67. Hoja de datos del núcleo de ferrita EE65B