

Controladores de Corriente para un Inversor Monofásico Conectado a la Red con Filtro LCL

José Jorge Barone Fernández
Cristian Fernando Rodríguez Salazar

Trabajo de Investigación para Optar por el título de:
Ingeniero Electricista

Director:
Dra. María Alejandra Mantilla Villalobos

Codirector:
Ing. Fabian Leonardo Forero Ordoñez

Universidad Industrial de Santander
Facultad de Físico Mecánicas
Escuela de Ingeniería Eléctrica, Electrónica y Telecomunicaciones
Bucaramanga

2020

Dedicatoria

Quiero agradecerles a mis padres, Patricia Fernández Espinosa y Jorge Luis Barone Gutierrez, por ser unos buenos y ejemplares padres, por ayudarme a conseguir mis metas, por moldear mi forma de ser y acompañarme en cada momento de mi vida. Siempre serán mi modelo a seguir. Los amo.

A mi hermana Marianina, por su ayuda en momentos importantes y trascendentales de mi vida.

A mis dos tías, Martha Reyna y Milagro Barone, que siempre han estado para mí y me han brindado su amor.

A mi Laura, por llegar a mi vida en un momento importante, quiero darte las gracias por estar a mi lado en cada momento y ayudarme a superar los obstáculos que se me han presentado. Por ser fuente de mi inspiración y ayudarme a ser un mejor amigo, novio y persona. Te amo.

A mis amigos, por brindarme su apoyo, amistad, tiempo y conocimiento.

José Jorge Barone Fernández

Dedicatoria

En primer lugar, a mis padres por darme la vida y recibir su apoyo constante, sin ellos no sería la persona quien soy hoy. A mi madre Maryory, por su dedicación para darnos amor y su empeño en busca del bienestar para nosotros y mi padre Esteban, por su esfuerzo incansable de mantener una familia unida y darnos todo para que nunca nos falte nada.

Mis hermanos, Jossie y Valentina por estar siempre presentes, y por el apoyo moral recibido por parte de ellos.

Mi Tía madrina Erica y su familia por su amor y apoyo siempre.

Toda mi familia por permanecer siempre unida y brindar ayuda incondicional.

Mi novia y amiga Eslendy por brindarme su amor y ser mi cómplice.

Mis amigos Nicolas, Javier y Reinaldo por su amistad y ser una fuente de confianza.

Cristian Fernando Rodríguez Salazar

Agradecimientos

A nuestra directora de proyecto María Alejandra Mantilla Villalobos, por su tiempo, colaboración, dedicación, enseñanzas y por ser pieza fundamental en la realización de este proyecto. También queremos agradecerle al codirector Fabian Forero, por brindarnos su ayuda y conocimiento en los momentos que lo requerimos.

A nuestros docentes de la Escuela Eléctrica Electrónica y de Telecomunicaciones, por haber construido las bases de nuestros conocimientos a lo largo del proceso académico, y en especial aquellos que nos hicieron ver el mundo de otra manera.

A la Universidad Industrial de Santander por permitirnos realizar nuestros estudios de pregrado.

*José Jorge Barone Fernández
Cristian Fernando Rodríguez Salazar*

Tabla de Contenido

	Pág.
Introducción.....	15
1. Generalidades	16
1.1 Objetivos	17
1.2 Estructura del documento.....	18
2. Fundamentos Teóricos.....	19
2.1 Inversor	19
2.1.1 Inversor Monofásico en Medio Puente.....	20
2.1.2 Inversor Monofásico en Puente Completo.....	21
2.2 Modulación por ancho de pulso (PWM).....	22
2.2.1 PWM Bipolar	23
2.2.2 PWM Unipolar	24
2.3 Filtros de interconexión a la red	26
2.3.1 Filtro L	28
2.3.2 Filtro LC.....	28
2.3.3 Filtro LCL	29
2.4 Estrategias de control de corriente.....	31
2.4.1 Control Proporcional Integral (PI).....	33
2.4.2 Control Proporcional Resonante (PR)	35
2.4.3 Control Deadbeat.....	36
2.4.4 Control Modulación Delta	38
2.4.5 Control por Histéresis	39
2.5 Estrategia de sincronización.....	41
3. Diseño & Simulación.....	43

3.1	Inversor monofásico en Puente Completo	44
3.2	Diseño de la estrategia PWM Unipolar	45
3.3	Diseño de filtro LCL.....	47
3.4	Sincronización e inyección de potencia.....	50
3.4.1	Referencias unitarias.....	50
3.4.2	Diseño del lazo de seguimiento de fase (PLL).....	51
3.4.3	Referencia de corriente e inyección de potencia.....	55
3.5	Diseño de estrategias de control de corriente.....	57
3.5.1	Diseño del control Proporcional Integral (PI).....	57
3.5.2	Diseño del control Proporcional Resonante (PR).....	62
3.5.3	Diseño del control Deadbeat	65
3.5.4	Diseño del control Modulación Delta.....	68
3.5.5	Diseño del control por Histéresis	71
4.	Análisis & Comparación de Estrategias	74
4.1	Error RMS.....	75
4.2	Distorsión Armónica Total (THD)	78
4.3	Factor de potencia (Fp) y factor de potencia de desplazamiento (Fpd).....	83
4.4	Análisis de las componentes armónicas.....	90
4.5	Distorsión de corriente demandada total (TDD)	98
4.6	Distorsión de corriente nominal total (TRD)	100
5.	Conclusiones y futuros desarrollos.....	102
5.1	Conclusiones	102
5.2	Futuros desarrollos	104
	Referencias Bibliográficas.....	106
	Apéndices	108

Lista de Figuras

	Pág.
Figura 1 Esquema general del proyecto	16
Figura 2 Inversor de medio puente	20
Figura 3 Inversor de puente completo.....	21
Figura 4 Inversor monofásico en puente completo.....	23
Figura 5 Forma de onda de un SPWM bipolar	24
Figura 6 Forma de onda de un SPWM unipolar	26
Figura 7 Representación de la función de un filtro.....	27
Figura 8 Configuración de un filtro L.....	28
Figura 9 Configuración de un filtro LC	29
Figura 10 Configuración de un filtro LCL	29
Figura 11 Diagrama básico de control retroalimentado	32
Figura 12 Esquema general de control.....	33
Figura 13 Filtro LCL.....	36
Figura 14 Control por histéresis.....	40
Figura 15 Diagrama de bloques de un PLL básico	41
Figura 16 Esquema general de simulación.....	43
Figura 17 Circuito de inversor monofásico en puente completo empleado en la simulación.....	44
Figura 18 Diagrama de bloques del PWM implementado	46
Figura 19 Señales comparadas en un PWM	46
Figura 20 Señales de conmutación para los IGBT Q1, Q2, Q3 y Q4	47
Figura 21 Filtro LCL modificado implementado	48
Figura 22 Diagrama de bloques del lazo de seguimiento de fase empleado	52

Figura 23 Sistema basado para el diseño del PLL	53
Figura 24 Graficas de referencia de tipo unitaria obtenidas por el PLL	55
Figura 25 Ejemplo de corriente de referencia	57
Figura 26 Diagrama de bloques de control PI	61
Figura 27 Forma de onda de corriente utilizando el control PI	62
Figura 28 Diagrama de bloques de control PR	64
Figura 29 Forma de onda de corriente utilizando el control PR	65
Figura 30 Esquema implementado para el control Deadbeat	67
Figura 31 Forma de onda de corriente utilizando el control Deadbeat	68
Figura 32 Esquema implementado para el control modulación delta	69
Figura 33 Esquema de bloques utilizado para la conmutación (conmutación MD y H)	70
Figura 34 Forma de onda de corriente utilizando el control Modulación Delta	71
Figura 35 Esquema implementado para el control histéresis	72
Figura 36 Forma de onda de corriente utilizando control histéresis	73
Figura 37 Comparación de error RMS entre controladores para S=1000[VA]	76
Figura 38 Comparación de error RMS entre controladores para S=500[VA]	76
Figura 39 Comparación de error RMS entre controladores para S=100[VA]	77
Figura 40 Comparación de THD en IL1 entre controladores para S=1000 [VA]	79
Figura 41 Comparación de THD en IL2 entre controladores para S=1000 [VA]	79
Figura 42 Comparación de THD en IL1 entre controladores para S=500 [VA]	80
Figura 43 Comparación de THD en IL2 entre controladores para S=500 [VA]	81
Figura 44 Comparación de THD en IL1 entre controladores para S=100 [VA]	82
Figura 45 Comparación de THD en IL2 entre controladores para S=100 [VA]	82

Figura 46 Comparación de F_{pd} entre controladores para $S=1000$ [VA]	85
Figura 47 Comparación de F_p entre controladores para $S=1000$ [VA]	86
Figura 48 Comparación de F_{pd} entre controladores para $S=500$ [VA]	87
Figura 49 Comparación de F_p entre controladores para $S=500$ [VA]	87
Figura 50 Comparación de F_{pd} entre controladores para $S=100$ [VA]	88
Figura 51 Comparación de F_p entre controladores para $S=100$ [VA]	89
Figura 52 Componentes armónicas de la corriente IL_2 con el control PI.....	93
Figura 53 Componentes armónicas de la corriente IL_2 con el control PR.....	94
Figura 54 Componentes armónicas de la corriente IL_2 con el control Deadbeat.....	95
Figura 55 Componentes armónicas de la corriente IL_2 con el control modulación delta.....	96
Figura 56 Componentes armónicas de la corriente IL_2 con el control por histéresis	97

Lista de Tablas

	Pág.
Tabla 1 Momentos de conmutación para el inversor en puente sencillo	20
Tabla 2 Momentos de conmutación para el inversor en puente completo	22
Tabla 3 Reglas de sintonía del segundo método de Ziegler-Nichols.....	35
Tabla 4 Parámetros básicos del inversor	45
Tabla 5 Valores de componentes del filtro.....	50
Tabla 6 Constantes de control PI pertenecientes al PLL.....	54
Tabla 7 Constantes pertenecientes al control de corriente PI.....	60
Tabla 8 Márgenes en lazo abierto del controlador PI	61
Tabla 9 Constantes para el control de corriente PR.....	63
Tabla 10 Márgenes en lazo abierto del controlador PR	64
Tabla 11 Factores de potencia utilizados para comparación de estrategias	74
Tabla 12 Valores de potencia aparente utilizados para comparación de estrategias	74
Tabla 13 Límites de influencia armónica en corriente.....	91
Tabla 14 Influencia armónica en porcentaje del grupo de controladores	92
Tabla 15 Resultados del cálculo de la TDD	99
Tabla 16 Resultados del cálculo de la TRD	100

Lista de Apéndices

Apéndice A. Apéndice digital A: Simulación del grupo de controladores en SIMULINK.

Apéndice B. Apéndice digital B: Programación de parámetros de simulación en MATLAB.

Apéndice C. Apéndice digital C: Datos recogidos del grupo de simulaciones.

Apéndice D. Diagrama de bode del filtro con y sin resistencia.

Apéndice E. Código utilizado para comparación en el control Modulación Delta.

Apéndice F. Código utilizado para comparación en el control por Histéresis.

Resumen

Título: Controladores de Corriente para un Inversor Monofásico Conectado a la Red con Filtro LCL*

Autores: José Jorge Barone Fernández & Cristian Fernando Rodríguez Salazar**

Palabras Clave: Inversor monofásico, modulación por ancho de pulso (PWM), filtro LCL, controladores de corriente, lazo de seguimiento de fase (PLL).

Descripción:

Este trabajo de grado aborda el estudio de diferentes estrategias de control de corriente, empleadas en inversores monofásicos de conexión a la red con filtro LCL. Se realiza el análisis comparativo entre los siguientes controladores de corriente: modulación delta, modulación por histéresis, regulador proporcional integral (PI), regulador proporcional resonante (PR) y controlador Deadbeat. Estas estrategias son empleadas con el fin de seguir una corriente de referencia definida. Asimismo, se considera una estrategia de sincronización con la red para la corriente inyectada, basada en un lazo de seguimiento de fase (PLL); y una estrategia de generación de la corriente de referencia. El trabajo presenta un análisis comparativo entre el desempeño de los controladores de corriente mediante simulaciones en el software MATLAB/SIMULINK, en donde se consideran como criterios de comparación: el error cuadrático medio entre la corriente de referencia y la corriente inyectada, la distorsión armónica total y la distorsión nominal total de la corriente inyectada, y el factor de potencia resultante. El comportamiento de cada estrategia de control fue analizado para diferentes condiciones de operación del inversor (factor de potencia y potencia aparente). Los resultados de simulación muestran que el regulador proporcional resonante, el regulador proporcional integral, y el control por histéresis, presentan un desempeño sobresaliente, resultando en una baja distorsión nominal total de corriente y un excelente seguimiento de la corriente de referencia, para factores de potencia tanto en adelanto como en atraso, y para diferentes valores de potencia aparente.

* Trabajo de Grado

** Facultad de Físico Mecánicas. Escuela de Ingeniería Eléctrica, Electrónica y Telecomunicaciones. Director: María Alejandra Mantilla Villalobos. Doctorado en Ingeniería (Ing. Eléctrica, Electrónica y Gestión & Desarrollo) de la Universidad Industrial de Santander. Codirector: Fabian Leonardo Forero Ordoñez. Ingeniero Electricista de la Universidad Industrial de Santander

Abstract

Title: Current Controllers for a Grid-Connected Single-Phase Inverter with LCL Filter*

Authors: José Jorge Barone Fernández & Cristian Fernando Rodríguez Salazar**

Key Words: Single-phase inverter, pulse width modulation (PWM), LCL filter, current controllers, phase lock loop (PLL).

Description:

This work deals with the study of different current control strategies used in single-phase grid-connected inverters with LCL filter. The comparative analysis between the following current controllers is addressed: delta modulation, hysteresis modulation, proportional integral controller, proportional resonant controller and Deadbeat controller. These strategies are used to follow a defined reference current. Also, it is considered a synchronization strategy with the network for the injected current, based on a phase lock loop (PLL); and a strategy for generating the reference current. The work presents a comparative analysis between the performance of the current controllers through simulations in the MATLAB/SIMULINK software, where the following are considered as comparison criteria: the RMS error between the reference current and the injected current, the total harmonic distortion and the total nominal distortion of the injected current, and the resulting power factor. The behavior of each control strategy was analyzed for different inverter operating conditions (power factor and apparent power). The simulation results show that the resonant proportional controller, the integral proportional controller, and the hysteresis control, present an outstanding performance, resulting in a low total nominal current distortion and an excellent tracking of the reference current, for both forward and backward power factors, and for different apparent power values.

* Degree Work

** Faculty of Physics Mechanics. School of Electrical, Electronic and Telecommunications Engineering. Director: María Alejandra Mantilla Villalobos. Doctorate in Engineering (Electrical, Electronic and Management & Development Engineering) from the Industrial University of Santander. Co-director: Fabian Leonardo Forero Ordoñez. Electrical Engineer from the Industrial University of Santander

Introducción

En este capítulo se presenta la introducción, finalidad, objetivo del proyecto y estructura del documento. El presente trabajo de grado fue desarrollado en el marco de los proyectos de investigación denominados: “*Control centralizado para un sistema de generación de energía con potencial aplicación en zonas rurales del departamento de Santander*”, financiado por la Universidad Industrial de Santander a través del código VIE-UIS 2479 y “*Control centralizado para una microrred aislada basado en el aprovechamiento de recursos renovables*”.

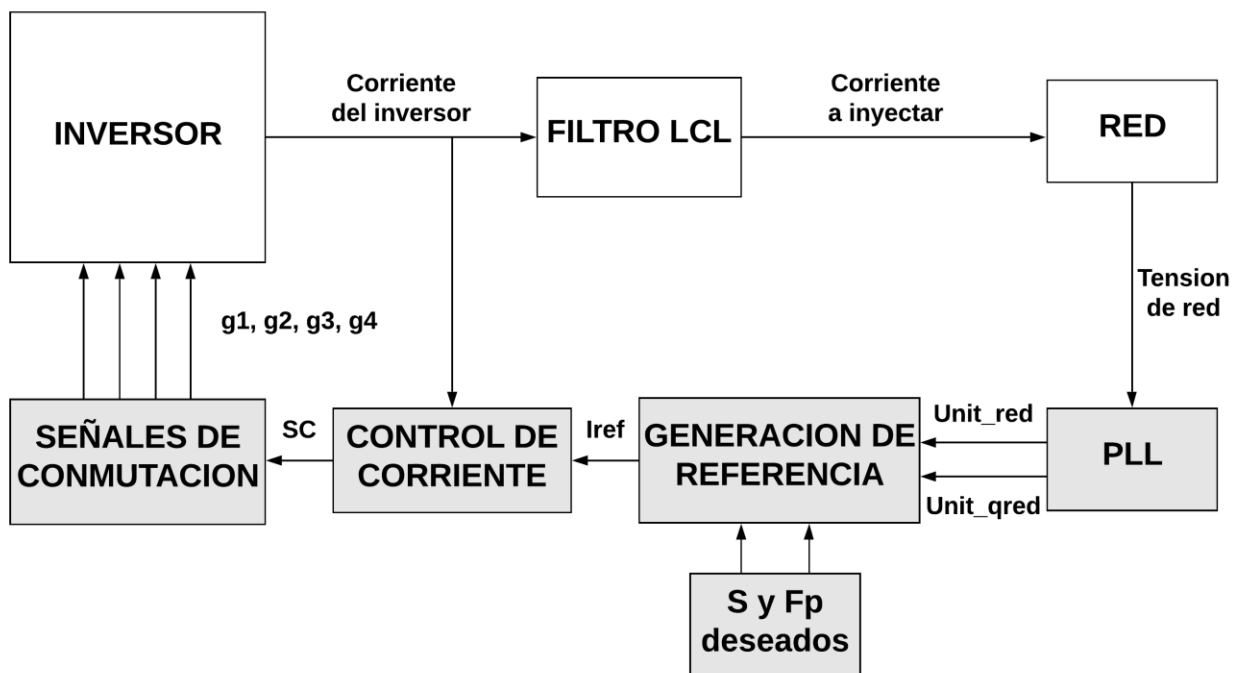
El uso de inversores de potencia de conexión a la red eléctrica es cada día más amplio, debido a las múltiples aplicaciones en los cuales son empleados, como lo son: sistemas fotovoltaicos conectados a la red, sistemas de almacenamiento de energía en microrredes eléctricas, filtros activos de potencia, sistemas eólicos, entre otros. En este tipo de inversores, los controladores de corriente juegan un rol esencial, dado que son los encargados de garantizar el seguimiento de corrientes de referencia según la aplicación y, asimismo, garantizar su inyección a la red.

1. Generalidades

Este trabajo de grado aborda el diseño de un inversor monofásico con filtro LCL, empleado para inyectar potencia a la red eléctrica, siguiendo una corriente de referencia. En la Figura 1 se muestra el esquema general del inversor de conexión a la red con filtro LCL. El trabajo se enfoca en analizar el comportamiento de diferentes técnicas de control de corriente, mediante su simulación en el software MATLAB/SIMULINK. Se analiza cada controlador de corriente bajo diferentes condiciones de operación (factor de potencia y potencia aparente), con el fin de comparar su desempeño ante diferentes escenarios. Asimismo, se implementa una estrategia de sincronización con la red basada en un lazo de seguimiento de fase (PLL, por sus siglas en inglés), con el fin de generar las señales de referencia (I_r) según las consignas establecidas de potencia aparente (S) y factor de potencia (Fp), ver Figura 1.

Figura 1

Esquema general del proyecto



El objetivo principal de esta tesis es realizar un análisis comparativo entre estrategias de control de corriente para un inversor monofásico conectado a la red con filtro tipo LCL, con el fin de proporcionar una herramienta de selección para trabajos futuros que tengan como objetivo inyectar potencia a la red eléctrica a través de un control de corriente.

1.1 Objetivos

Para dar solución a lo comentado anteriormente, se propone como objetivo general realizar un análisis comparativo entre estrategias de control de corriente para un inversor monofásico conectado a la red con filtro tipo LCL. Dado lo anterior se presentaron los siguientes objetivos específicos:

- Diseñar diferentes estrategias para el seguimiento de corrientes de referencia en un inversor monofásico conectado a la red eléctrica, considerado un filtro de conexión tipo LCL.
- Diseñar una estrategia para la sincronización y generación de la corriente de referencia del inversor que permita controlar las potencias activa y reactiva a inyectar a la red.
- Establecer los criterios para el análisis comparativo de las estrategias de control de corriente diseñadas.
- Simular la topología de inversor monofásico conectado a la red con filtro LCL y las estrategias de control diseñadas.
- Analizar comparativamente el comportamiento de las estrategias de control de corriente.

1.2 Estructura del documento

Este trabajo de grado se ha dividido en cinco capítulos, este primer capítulo corresponde a la introducción y a los cuatro capítulos siguientes se les realiza una breve descripción a continuación:

Capítulo 2: En este capítulo se presentan los conceptos correspondientes a: inversor monofásico, modulación por ancho de pulso (PWM bipolar y unipolar), tipos de filtros (L, LC y LCL), estrategias de control de corriente (proporcional integral, proporcional resonante, Deadbeat, modulación delta e histéresis) y estrategia de sincronización a la red.

Capítulo 3: En este capítulo se realiza el diseño y simulación de un inversor monofásico conectado a la red con filtro LCL, mediante el uso de MATLAB/SIMULINK.

Capítulo 4: Se presentan los resultados de simulación obtenidos, se realiza un análisis y comparación entre las estrategias de control de corriente. Se presentan resultados correspondientes a: error RMS entre la señal de corriente de referencia y la señal obtenida, la distorsión armónica total y la distorsión de demanda total de la corriente en la salida del inversor y de la corriente que se inyecta a la red, finalmente una comparación entre el factor de potencia deseado con respecto al factor de potencia obtenido.

Capítulo 5: Se presentan las conclusiones de este trabajo de grado, y se mencionan algunas observaciones y recomendaciones para futuros trabajos de investigación relacionados con este.

2. Fundamentos Teóricos

En este capítulo se abordan los conceptos a tener en cuenta en el diseño de cada etapa de realización del presente proyecto, como lo son: el inversor monofásico, la modulación por ancho de pulso, los tipos de filtros, las estrategias de control de corriente y la estrategia de sincronización a la red.

2.1 Inversor

La principal función de un inversor de potencia, también llamado convertidor DC/AC, es la de cambiar la señal de entrada en corriente continua a una señal en corriente alterna con una magnitud, forma de onda y frecuencia deseada. El inversor es un elemento fundamental en la electrónica de potencia, esta tecnología es muy utilizada en la industria, por ejemplo, en los Variadores de Frecuencia (VDF), los Sistemas de Alimentación Ininterrumpida (SAI), los sistemas de refrigeración, sistemas de interconexión de paneles solares a la red, sistemas eólicos, microrredes eléctricas, entre otros (Del Rio, 2018).

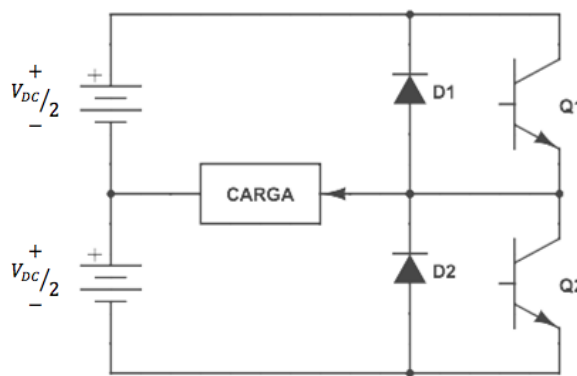
La estructura circuital de un inversor consta principalmente de dispositivos con activación y desactivación (conmutación) contralada, los cuales pueden ser BJT (*Bipolar Junction Transistor*), MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*), IGBT (*Insulated-Gate Bipolar Transistor*), MCT (*Mos-Controlled Thyristors*), SIT (*Static Induction Transistors*) o GTO (*Gate-Turn-Off Thyristors*) (Rashid, 2014). El dispositivo empleado en este proyecto es el IGBT. Existen diferentes topologías para un inversor monofásico, entre ellas se encuentran: la push-pull, medio puente y puente completo, de las cuales, en este trabajo solo se realiza el enfoque en las dos últimas.

2.1.1 Inversor Monofásico en Medio Punte

El inversor monofásico en medio puente presenta la configuración que se observa en la Figura 2. Este consta de dos fuentes independientes de igual tensión y un par de IGBT, Q1 y Q2, que estarán guiados por una señal que permita la conmutación de estos.

Figura 2

Inversor de medio puente



El principio de operación para esta topología de inversor está dado por dos estados de conmutación, en los que se alterna el funcionamiento de los IGBT. En la Tabla 1 se muestran los estados de operación y la tensión de salida obtenida. (Del Rio, 2018).

Tabla 1

Momentos de conmutación para el inversor en puente sencillo

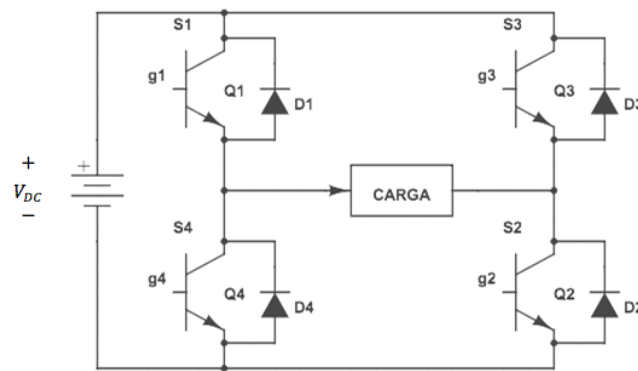
Momento	Estados de los IGBT		V_o
	Q1	Q2	
1	ON	OFF	$V_{DC}/2$
2	OFF	ON	$-V_{DC}/2$

2.1.2 Inversor Monofásico en Puente Completo

La topología de inversor monofásico de puente completo, también llamada puente H, está dada por el circuito que se observa en la Figura 3. Este inversor está conformado por cuatro IGBT y una única fuente de tensión ((Del Rio, 2018).

Figura 3

Inversor de puente completo



A diferencia del inversor de medio puente, esta configuración posee un tercer estado de operación donde para dos momentos la tensión de salida tiene un valor de cero, así como se puede observar en la Tabla 2. Esta topología de inversor es la utilizada en el presente proyecto.

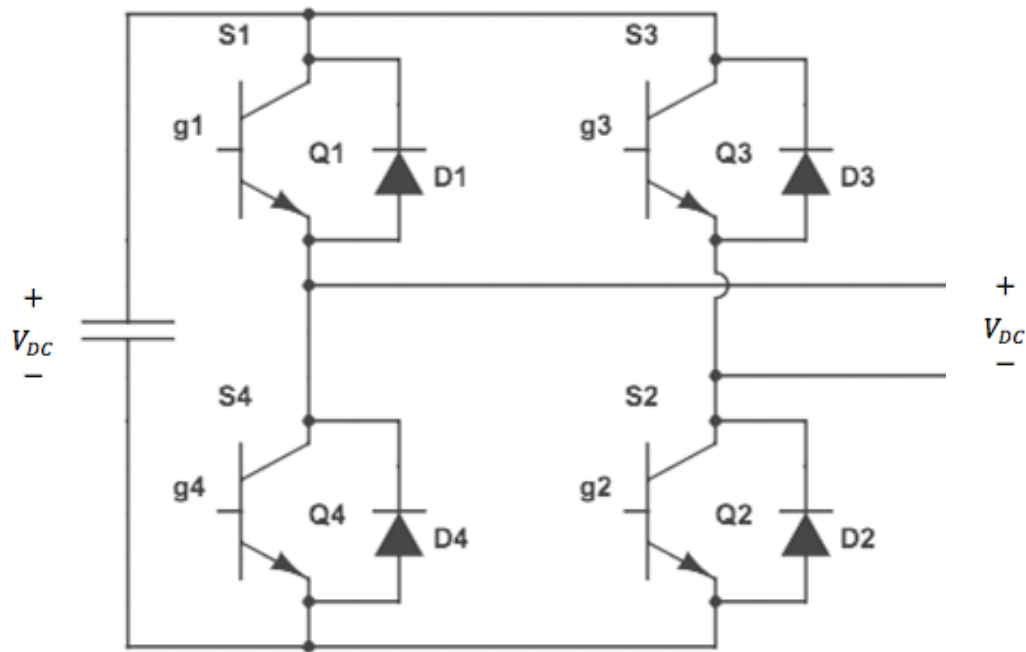
Tabla 2*Momentos de conmutación para el inversor en puente completo*

Momento	Estados de los IGBT				V_o
	Q1	Q2	Q3	Q4	
1	ON	ON	OFF	OFF	V_{DC}
2	OFF	OFF	ON	ON	$-V_{DC}$
3	ON	OFF	ON	OFF	0
4	OFF	ON	OFF	ON	0

2.2 Modulación por ancho de pulso (PWM)

La estrategia de modulación por ancho de pulso se encarga de generar los pulsos de conmutación de los dispositivos IGBT del inversor de potencia. Para este caso se emplea la modulación por ancho de pulso sinusoidal (SPWM, por sus siglas en inglés).

La SPWM es generada a partir de la comparación entre una señal sinusoidal de referencia y una señal triangular de alta frecuencia; el resultado de esta comparación corresponde a la señal de conmutación. La frecuencia de la señal de referencia determina la frecuencia de la componente fundamental de salida del inversor. También, la amplitud de la señal de referencia controla el índice de modulación y el valor RMS de la tensión de salida (Namboodiri y Wani, 2014). La topología de un inversor en puente H, como se muestra en la Figura 4, es la empleada para la descripción de las técnicas PWM bipolar y unipolar, presentadas a continuación.

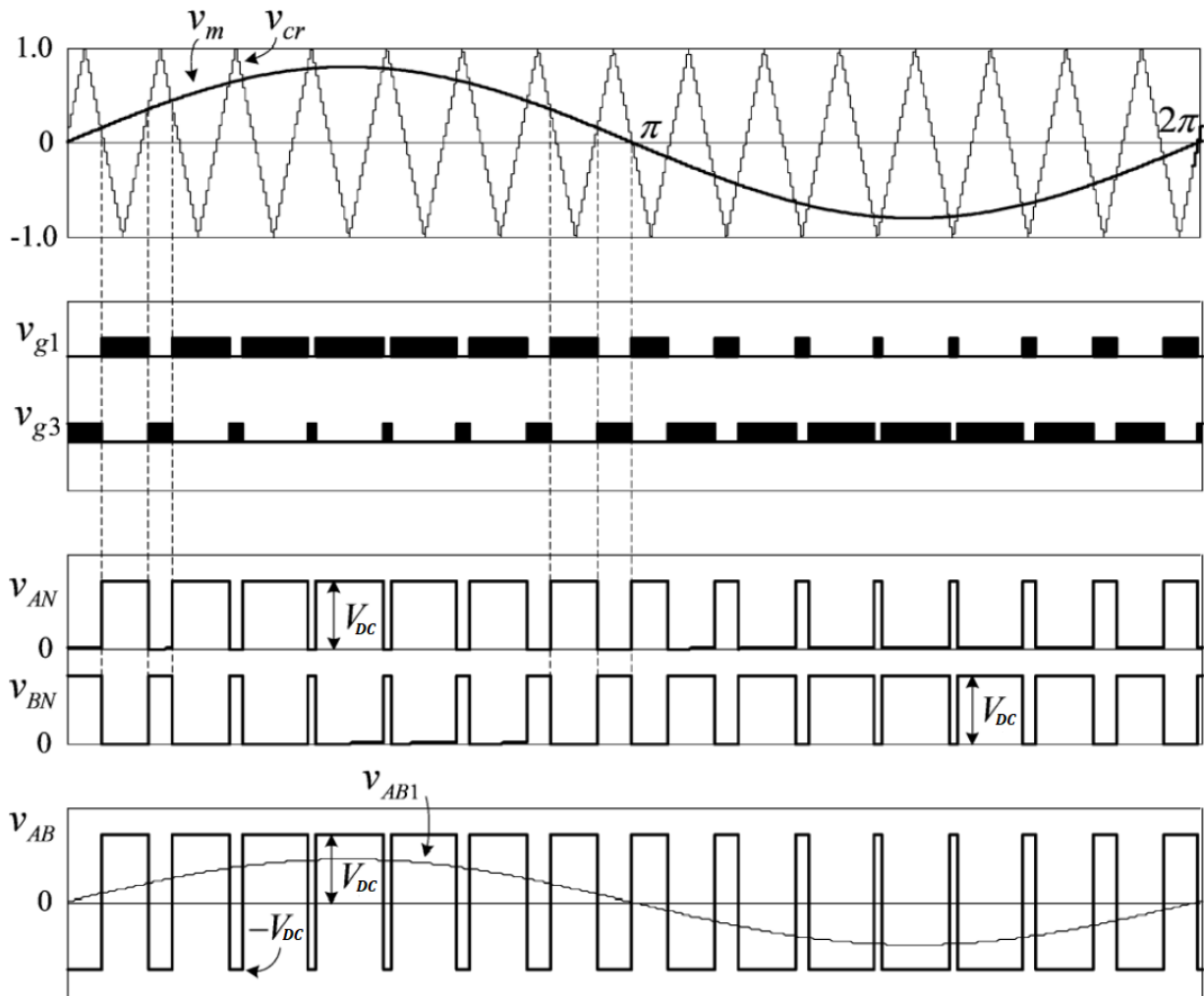
Figura 4*Inversor monofásico en puente completo*

2.2.1 PWM Bipolar

La modulación bipolar emplea una señal de referencia sinusoidal $V_m(t)$, la cual se compara con una onda triangular $V_{cr}(t)$. La operación consiste en que la señal resultante de la comparación es empleada para controlar los transistores Q1 y Q2, y el par de transistores Q3 Y Q4 trabajan con la señal complementaria o negada del PWM. La conmutación de los cuatro dispositivos se da al mismo tiempo. Dado que la señal de tensión de salida del inversor (V_{AB} en la figura 4), puede tomar solo valores iguales a V_{DC} o $-V_{DC}$, está técnica se conoce como PWM bipolar (Namboodiri y Wani, 2014). La Figura 5 muestra de manera gráfica el funcionamiento de este PWM bipolar.

Figura 5

Forma de onda de un SPWM bipolar



Nota: Adaptado de Namboodiri, A., & Wani, H. S. (2014). Unipolar and bipolar PWM inverter. International Journal for Innovative Research in Science & Technology, 1(7), 237-243.

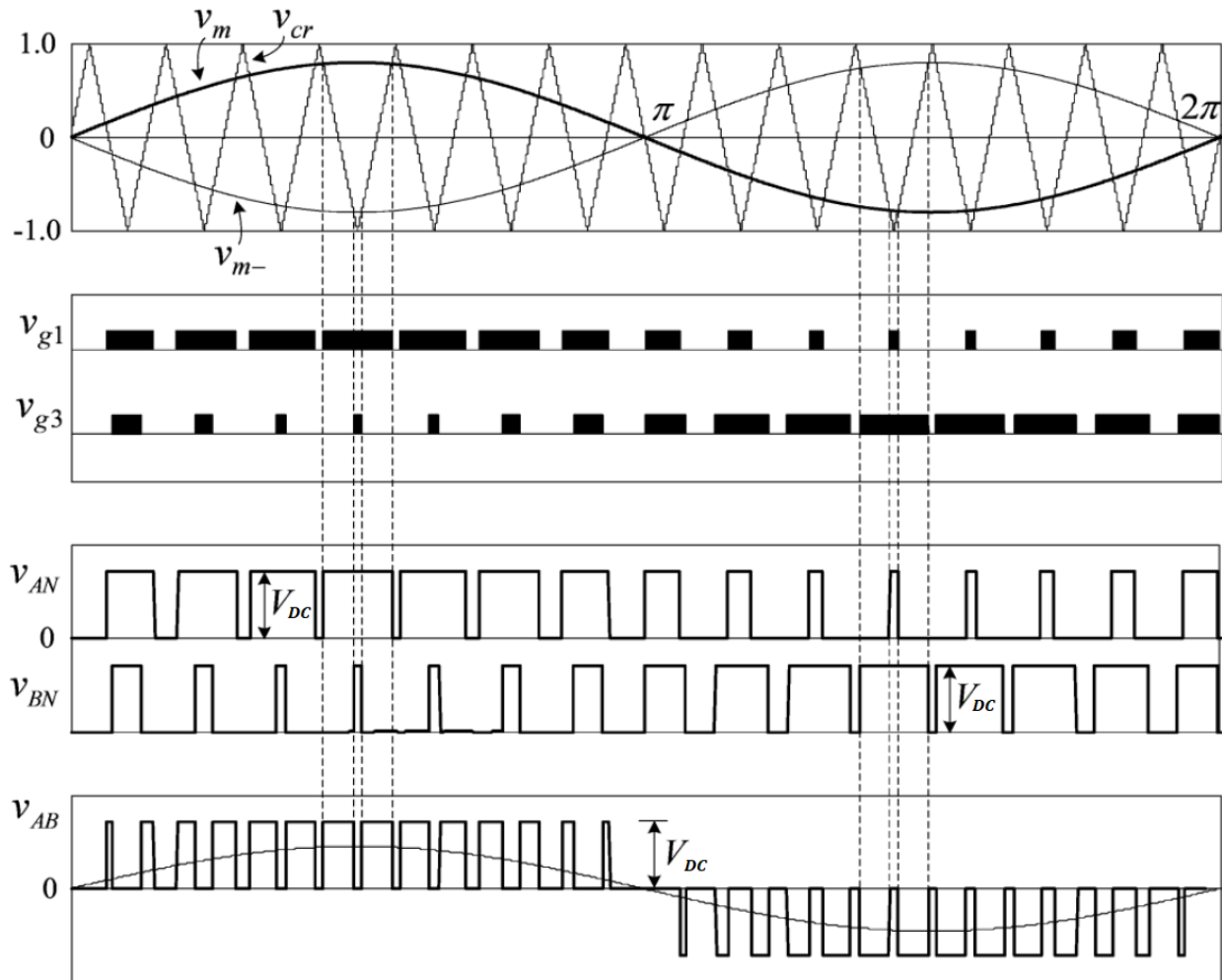
2.2.2 PWM Unipolar

La modulación unipolar requiere de dos ondas de referencia sinusoidales de amplitud y frecuencia igual, pero con la característica que una debe tener un desfase de 180° o π [rad] con respecto a la otra, en otras palabras, se consideran $V_m(t)$ y $-V_m(t)$ como señales de referencia. Cada una de estas ondas se compara con la señal triangular, lo cual genera dos señales de activación

PWM, una para el IGBT Q1, y la otra para Q3, ver figura 6. Las señales de conmutación de Q1 y Q3 negadas, corresponden a las señales de conmutación de los transistores Q2 y Q4, respectivamente. A diferencia del PWM bipolar, en esta modulación, los dispositivos de diferentes ramas del inversor realizan una conmutación que no es simultánea. La tensión de salida del inversor para este tipo de modulación presenta una variación entre V_{DC} y 0 para el semiciclo positivo de la señal de referencia, y una variación entre 0 y $-V_{DC}$ para el semiciclo negativo. El inversor conmutado unipolar ofrece reducidas pérdidas de conmutación y genera una menor interferencia electromagnética (EMI) (Namboodiri y Wani, 2014). Este tipo de modulación es la empleada en el proyecto. La Figura 6 muestra de manera gráfica el funcionamiento de esta técnica PWM unipolar.

Figura 6

Forma de onda de un SPWM unipolar



Nota: Adaptado de Namboodiri, A., & Wani, H. S. (2014). Unipolar and bipolar PWM inverter. International Journal for Innovative Research in Science & Technology, 1(7), 237-243.

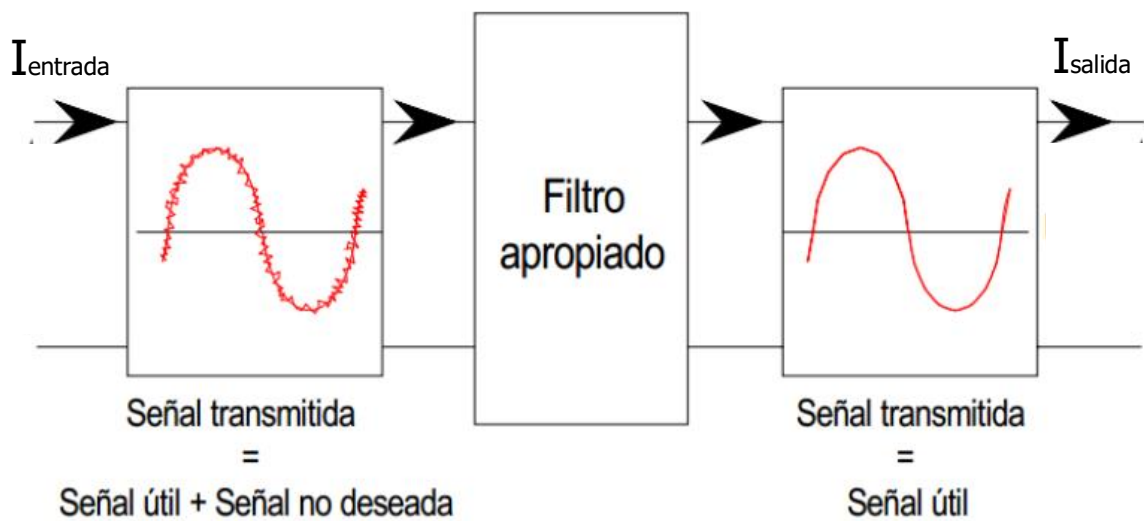
2.3 Filtros de interconexión a la red

Según Análisis y Síntesis de Circuitos (s.f.), un filtro se define como “un dispositivo formado por componentes (resistencias, bobinas, condensadores, dispositivos activos,) interconectados entre sí para producir unos cambios específicos en la señal de entrada y obtener una señal de salida con las características deseadas” (p.1). Para efectos de un inversor que inyecta

corriente a la red, es necesario que la señal de corriente presente bajos componentes de ruido y distorsión armónica (principalmente armónicos de alta frecuencia generados por la conmutación del inversor), que pueden llegar a afectar el comportamiento de los dispositivos conectados a la red o aumentar las pérdidas en las líneas de distribución. Un ejemplo de la funcionalidad que realiza el filtro eliminando la señal no deseada de la señal útil, se observa en la Figura 7.

Figura 7

Representación de la función de un filtro



Nota: Adaptado de Marín, L. & Alexei, D. (2003). Historia, definición, descripción, tipos y aplicaciones de filtros electrónicos.

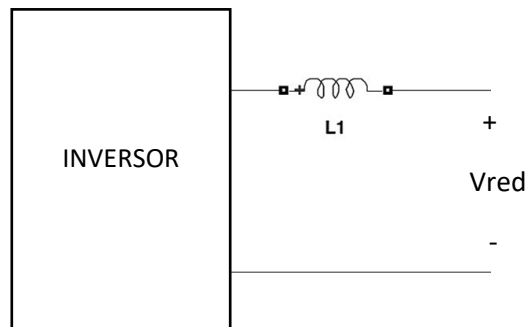
El filtro tiene como objetivo reducir los armónicos en la corriente inyectada por el inversor causados por la conmutación de los IGBT. Existen varias configuraciones de filtros posibles donde el más simple es un inductor L conectado en la salida del inversor; estos también pueden tener combinaciones con condensadores como LC o LCL (Jain y Kalla, 2016).

2.3.1 Filtro L

Es un filtro de primer orden, que se obtiene utilizando una bobina en serie entre el inversor y la red, con el propósito de reducir el contenido de corriente armónica, donde el valor de la inductancia L se elige para limitar el rizo de la corriente de salida del inversor (Araujo, 2012). La configuración de este filtro se muestra en la Figura 8.

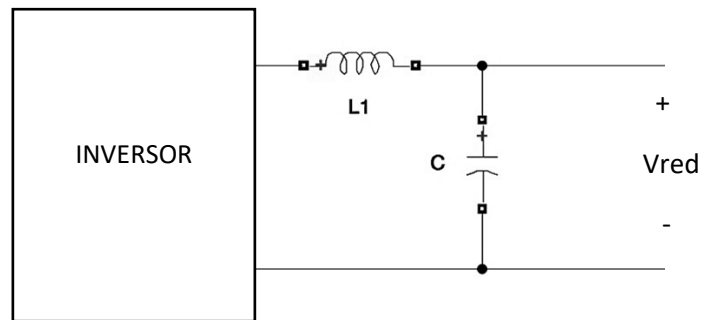
Figura 8

Configuración de un filtro L



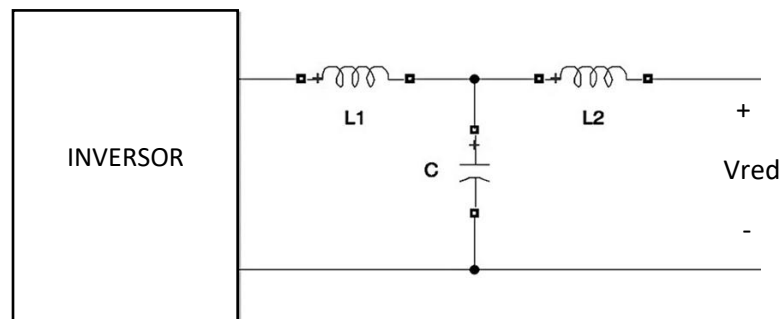
2.3.2 Filtro LC

La característica principal de ese tipo de filtro es la estabilización de tensión debido al capacitor conectado en paralelo entre la red y el inversor. A pesar de la característica de diseño simple, esta configuración de filtro es la menos adecuada debido a que la frecuencia de resonancia (aquella frecuencia característica de un sistema que alcanza el grado máximo de oscilación) del filtro depende de la impedancia de la red (Jain y Kalla, 2016). La configuración de este filtro se muestra en la Figura 9.

Figura 9*Configuración de un filtro LC*

2.3.3 Filtro LCL

El filtro LCL proporciona una mejor atenuación del rizo presente en la corriente incluso con valores de inductancia pequeños. Sin embargo, este puede inducir problemas de resonancia, esto implica que sea vulnerable a oscilaciones, lo que puede hacer que el sistema sea inestable (Jain y Kalla, 2016). Este es el filtro empleado en el proyecto. La configuración del filtro se muestra en la Figura 10.

Figura 10*Configuración de un filtro LCL*

El cálculo de los componentes del filtro, según Cossoli, Cáceres, Vera, Firman y Busso (2018), se obtiene de la siguiente manera:

$$Z_b = \frac{V_{red}^2}{P} \quad (1)$$

Donde Z_b es el valor de la impedancia base que ve el inversor, V_{red} la tensión RMS de la red y P la potencia activa máxima a inyectar.

Ahora se procede a calcular el valor de impedancia base del capacitor, así:

$$C_b = \frac{1}{\omega Z_b} \quad (2)$$

Donde ω es la frecuencia angular de la red. Generalmente para el cálculo del capacitor se utiliza un porcentaje del total del valor base, un valor comúnmente utilizado es 5%, entonces, el capacitor del filtro es:

$$C = 0.05 C_b \quad (3)$$

El cálculo de la inductancia L_1 viene dado por:

$$L_1 = \frac{V_{DC}}{6 f_{sw} \Delta I_{max}} \quad (4)$$

Donde V_{DC} es la tensión del lado de continua del inversor, f_{sw} es la frecuencia de conmutación de los transistores del inversor, e ΔI_{max} es el rizo pico a pico de la corriente del inversor; un valor conservador es utilizar un rizo pico a pico del 20% del valor de la corriente nominal del inversor.

El cálculo de la inductancia L_2 , corresponde a una proporción de L_1 tal que:

$$L_2 = rL_1 \quad (5)$$

Finalmente, como método de verificación con todos los componentes hallados, se debe verificar que la frecuencia de resonancia del sistema se encuentre dentro del rango:

$$10f < f_{res} < 0.5f_{sw}$$

Donde f es la frecuencia fundamental de la corriente inyectada. El cálculo de la frecuencia de resonancia se da por:

$$\omega_{res} = 2\pi f_{res} = \sqrt{\frac{L_1 + L_2}{L_1 L_2 C}} \quad (6)$$

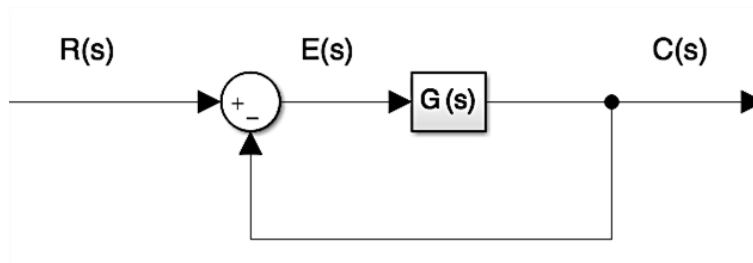
2.4 Estrategias de control de corriente

Las estrategias de control se caracterizan por un conjunto de funciones que gestionan o regulan el comportamiento del sistema en el que se tiene como objetivo disminuir errores. De

modo que para aplicar una estrategia de control es necesario que, en el sistema a estudiar, se obtenga una relación entre la salida de este y la entrada de referencia, en donde se efectúe una comparación y se utilice esta diferencia obtenida para controlar el sistema; este tipo de sistema se denomina sistema de control retroalimentado o sistema de control en lazo cerrado (Ogata, 2010).

Figura 11

Diagrama básico de control retroalimentado



La Figura 11 hace referencia a un diagrama de control retroalimentado básico, donde $R(s)$ es la entrada al sistema, que puede ser tomada como referencia de este. La señal $E(s)$ representa el error entre la señal de referencia y la señal de salida del sistema $C(s)$, esta señal de error entra al bloque $G(s)$, que representa el conjunto controlador y planta donde se realiza un proceso para generar una señal de salida $C(s)$ que se acerque a la señal de referencia establecida.

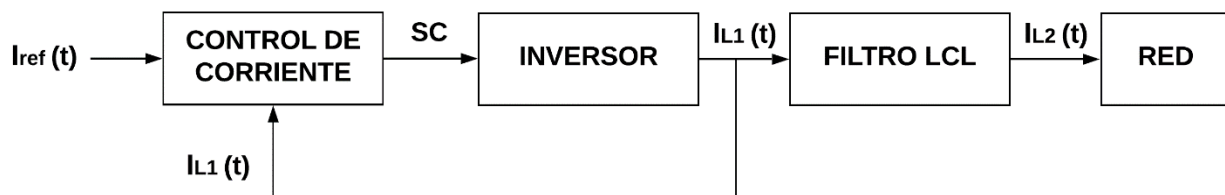
Lo ideal de la señal llamada error es que sea cero, o en un sistema real, un valor lo más cercano a cero; por consiguiente, cuando se llegue a este valor, se asegura una operación en estado estable. El error cero para régimen estacionario y el tiempo de estabilización del sistema dependerá del controlador empleado.

Para el caso de estudio propuesto, un inversor conectado a la red debe tener un sistema de control que proporcione y garantice el suministro de energía mediante la inyección de una corriente controlada, según los estándares de calidad de consumo eléctrico.

La Figura 12 muestra el esquema general de control de corriente del presente proyecto, la variable controlada es la corriente de salida del inversor $I_{L1}(t)$, esto debido que realizar el control de la variable $I_{L2}(t)$, muestra resultados lejanos a los esperados.

Figura 12

Esquema general de control



A continuación, se describen los tipos de controladores considerados en este trabajo.

2.4.1 Control Proporcional Integral (PI)

Un control PID es aquel que proporciona los siguientes controladores: proporcional, integral y derivativo. Se dice que es un controlador PI cuando solo se encuentran los controladores proporcional e integral. Este controlador cumple con el objetivo de un error cero en estado estable, siempre y cuando la referencia y las perturbaciones sean constantes (Ogata, 2010).

La función de transferencia del controlador proporcional integral $G_1(s)$ está dada por:

$$G_1(s) = K_p + \frac{K_i}{s} \quad (7)$$

Donde K_p es la ganancia proporcional del controlador y K_i es la ganancia integral, los valores de estas ganancias dependerán del comportamiento de la planta del sistema. Para la obtención de estos valores existen métodos de sintonía (determinación de constantes para controladores), para los cuales hay una función de transferencia definida que describe el comportamiento de la planta y en base a esta poder realizar los distintos procedimientos para la obtención de las ganancias. El método de sintonización para este proyecto es el segundo método de Ziegler-Nichols (Ogata, 2010), el cual parte de la siguiente función de transferencia como controlador PID:

$$G_{cPID}(s) = K_p \left(1 + \frac{1}{T_i s} + T_d s \right) \quad (8)$$

Este método tiene como función calcular las constantes del controlador deseado; K_p ganancia proporcional, T_i tiempo integral y T_d tiempo derivativo. El método está basado en la ganancia crítica K_{cr} y el periodo crítico u oscilación sostenida P_{cr} , para la obtención de las constantes según las reglas de sintonía de Ziegler-Nichols, mostradas en la Tabla 3.

Tabla 3*Reglas de sintonía del segundo método de Ziegler-Nichols*

Controlador	K_p	T_i	T_d
P	$0,5K_{cr}$	∞	0
PI	$0,45K_{cr}$	$\frac{P_{cr}}{1,2}$	0
PID	$0,6K_{cr}$	$0,5P_{cr}$	$0,125P_{cr}$

2.4.2 Control Proporcional Resonante (PR)

Este controlador es una variación del PI, en donde se presenta un controlador proporcional adicionado con un controlador resonante. Dicho control tiene como objetivo introducir una alta ganancia a la frecuencia de la señal de error y proveer a la salida la contribución para anular el efecto causado por las perturbaciones de la red eléctrica.

La función de transferencia, según Cha, Vu, y Kim (2009), del controlador proporcional resonante $G_2(s)$ está dada por:

$$G_2(s) = K_p + \frac{2K_r\omega_{cut}s}{s^2 + 2\omega_{cut}s + \omega^2} \quad (9)$$

Donde K_p y K_r representan ganancias constantes, ω es la frecuencia angular del sistema la cual depende de la red. El valor ω_{cut} hace referencia a la frecuencia de corte, el cual controla el ancho de banda alrededor de la frecuencia de la red.

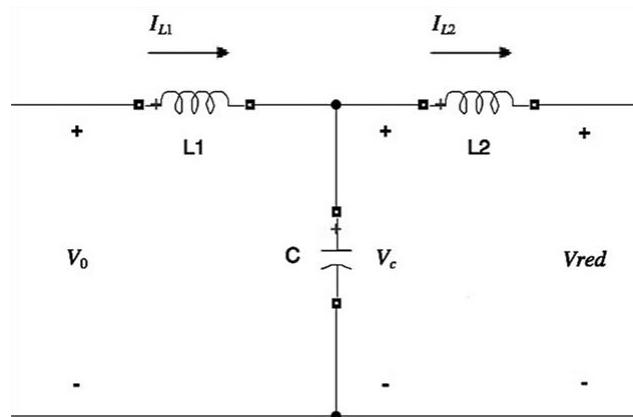
El método para calcular las constantes en este controlador es estudiar el comportamiento en lazo abierto del conjunto controlador y planta, con la intención de conseguir los márgenes de ganancia y fase, y frecuencias de corte de ganancia y fase, cercanos a los conseguidos en el controlador PI, para garantizar un comportamiento similar en cuanto a operación en estado estable. Esto, partiendo de las constantes del mismo controlador (PI), y mediante ensayo y error conseguir los resultados de margen y frecuencia deseados.

2.4.3 Control Deadbeat

Este control se caracteriza porque su base se desarrolla en el dominio discreto, su diseño está basado en un algoritmo que depende del filtro a emplear. Tiene como objetivo principal calcular el valor de la tensión necesaria a la salida del inversor para lograr generar la corriente deseada a inyectar a la red en el menor número de periodos de muestreo, todo esto mediante una serie de ecuaciones discretas (Mantilla, 2011). A continuación, en la Figura 13 se observa el esquema del filtro.

Figura 13

Filtro LCL



Beyoucef, Kara, Chouder y Silvestre (2014) indican que la ecuación de estado del filtro es la siguiente:

$$\frac{dX(t)}{dt} = AX(t) + BU(t) \quad (10)$$

Donde:

$$A = \begin{bmatrix} 0 & -1/L_1 & 0 \\ 1/C & 0 & -1/C \\ 0 & 1/L_2 & 0 \end{bmatrix} \quad X(t) = \begin{bmatrix} I_{L1}(t) \\ V_c(t) \\ I_{L2}(t) \end{bmatrix}$$

$$B = \begin{bmatrix} 1/L_1 & 0 \\ 0 & 0 \\ 0 & -1/L_2 \end{bmatrix} \quad U(t) = \begin{bmatrix} V_o(t) \\ V_{red}(t) \end{bmatrix}$$

La representación discreta es obtenida por la siguiente ecuación:

$$X(k + 1) = \varphi X(k) + \gamma u(k) \quad (11)$$

Donde:

$$\varphi = \exp(AT) = I + AT + \frac{A^2T^2}{2!} + \dots + \frac{A^nT^n}{n!}$$

$$\gamma = \left[IT + \frac{AT^2}{2!} + \dots + \frac{A^{n-1}T^n}{n!} \right] \times B$$

$$X(k) = \begin{bmatrix} I_{L1}(k) \\ V_c(k) \\ I_{L2}(k) \end{bmatrix} \quad U(k) = \begin{bmatrix} V_o(k) \\ V_{red}(k) \end{bmatrix}$$

Donde I es una matriz identidad de orden n .

El desarrollo algebraico realizado para implementar el control de corriente mediante las expresiones anteriores se muestra en la sección 3.5.3.

2.4.4 Control Modulación Delta

El control modulación delta se caracteriza por ser implementado en el dominio discreto. Esta técnica requiere de una etapa de comparación, en donde el valor instantáneo del error $e(t)$ entre la señal referencia y la señal controlada, es evaluado y comparado en cada periodo de conmutación (Petit, 2007). El uso y programación de este controlador es más sencillo en cuanto a su estructura, puesto que solo posee dos estados de funcionamiento. La señal obtenida es enviada a los IGBT para una correcta conmutación.

El funcionamiento lógico de este comparador está dado por:

$$\text{Si: } e(t) > 0$$

$$y = 1$$

Sino:

$$y = 0$$

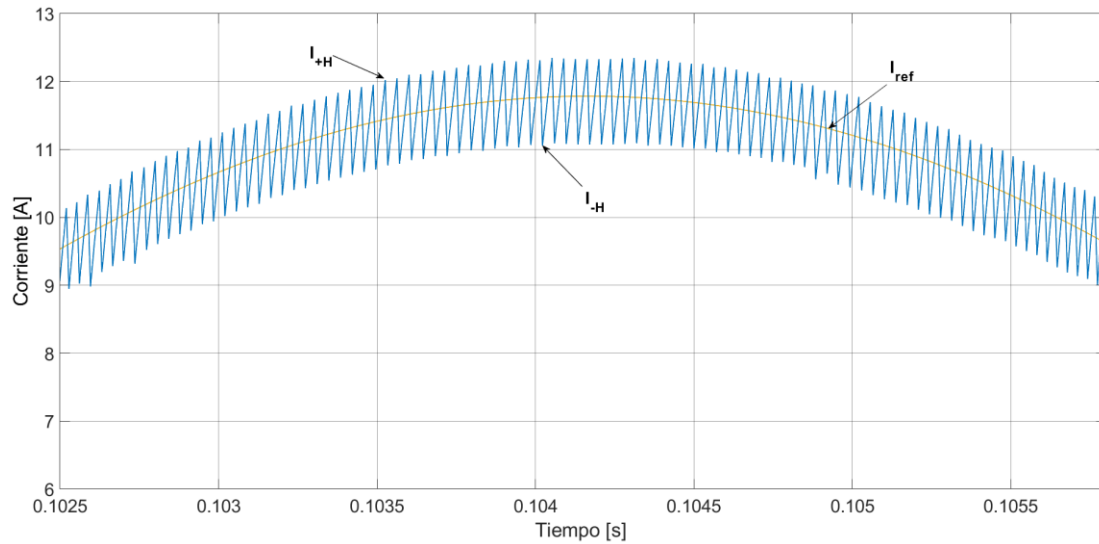
Donde y es la salida del comparador.

En este caso, la conmutación del inversor no se realiza por medio de la técnica PWM Unipolar. En la modulación delta, la señal proveniente de la comparación anteriormente explicada (y) es empleada para conmutar los IGBT Q1 y Q2, y contrariamente, la negación de esta señal es dirigida a los IGBT Q3 Y Q4.

2.4.5 Control por Histéresis

El control por histéresis es un método capaz de suministrar la respuesta dinámica más rápida respecto a los otros controladores descritos, razón que lo hace uno de los más utilizados. Esta estrategia de control posee una sencilla estructura, respuesta rápida, buena exactitud y estabilidad a variaciones en la carga. Sin embargo, la frecuencia de conmutación resultante no es fija, por lo que puede traer dificultades en lo que respecta al diseño del filtro de conexión a la red.

El controlador por banda de histéresis mide y compara la señal controlada (I_{L1}) con la señal de referencia (I_{ref}) con una banda de histéresis fija (H), que dependiendo del ancho de banda ($2H$) y de la señal de error, genera los pulsos de conmutación para los IGBT; el error de seguimiento en este controlador depende de este valor (Marulanda y Cadavid, 2008). La banda de histéresis está definida por unos límites ($\pm H$), en donde la señal controlada se mantiene dentro de estos. Una ilustración del funcionamiento de este controlador se presenta en la Figura 14.

Figura 14*Control por histéresis*

El funcionamiento lógico de este comparador está dado por:

$$\text{Si: } I_{L1} > I_{ref} + H$$

$$y = 0$$

$$\text{Entonces: } I_{L1} < I_{ref} - H$$

$$y = 1$$

Sino:

Mantener el estado anterior.

Donde y es la salida del comparador. Los pulsos de activación de los IGBT para este controlador funcionan de igual forma que la explicación de conmutación para el control modulación delta.

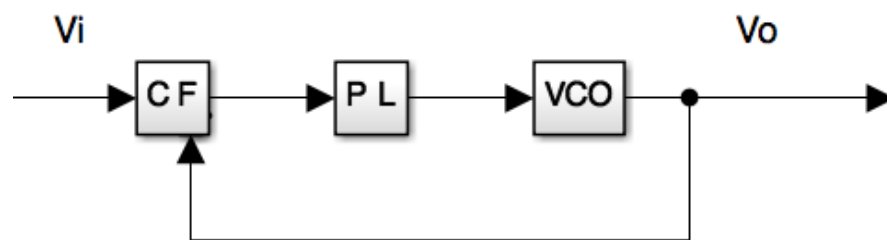
2.5 Estrategia de sincronización

La inyección controlada de potencia activa y reactiva por parte del inversor a la red, depende de la sincronización de la salida del sistema con la tensión en el punto de conexión común de la red. Para este proceso, es necesaria la utilización de un lazo de seguimiento de fase o PLL (*Phase Lock Loop*), el cual tiene como función permitir la generación de una señal que se encuentre en todo momento en fase con la señal deseada, que en este caso es la red.

El PLL es un lazo cerrado que surge como alternativa para la reconstrucción de señales instantáneas a partir de la amplitud y el ángulo de fase. La idea de este lazo es la obtención de un error cero en estado estable entre la fase de la señal entrada y la de salida, por lo tanto, es un control que para este caso es de fase (Flórez y Franklin, 2014). El diagrama de bloques de un PLL básico se observa en la Figura 15, siendo V_i la entrada del sistema y la salida V_o es la señal que se encuentra con la misma fase que V_i .

Figura 15

Diagrama de bloques de un PLL básico



Este sistema consta principalmente de 3 etapas:

- Comprobador de fase (CF): También llamado detector de fase. En este bloque normalmente se realiza una multiplicación entre la fase de la señal de entrada y la de salida.

- Filtro pasa-bajas (PL): Es el encargado de la transmisión en baja frecuencia de la etapa anterior, se puede implementar en forma de un controlador proporcional-integral.

- Oscilador controlado por tensión (VCO): Se suele utilizar un integrador el cual se encarga de generar una señal con la frecuencia o el ángulo a partir de la salida del PLL.

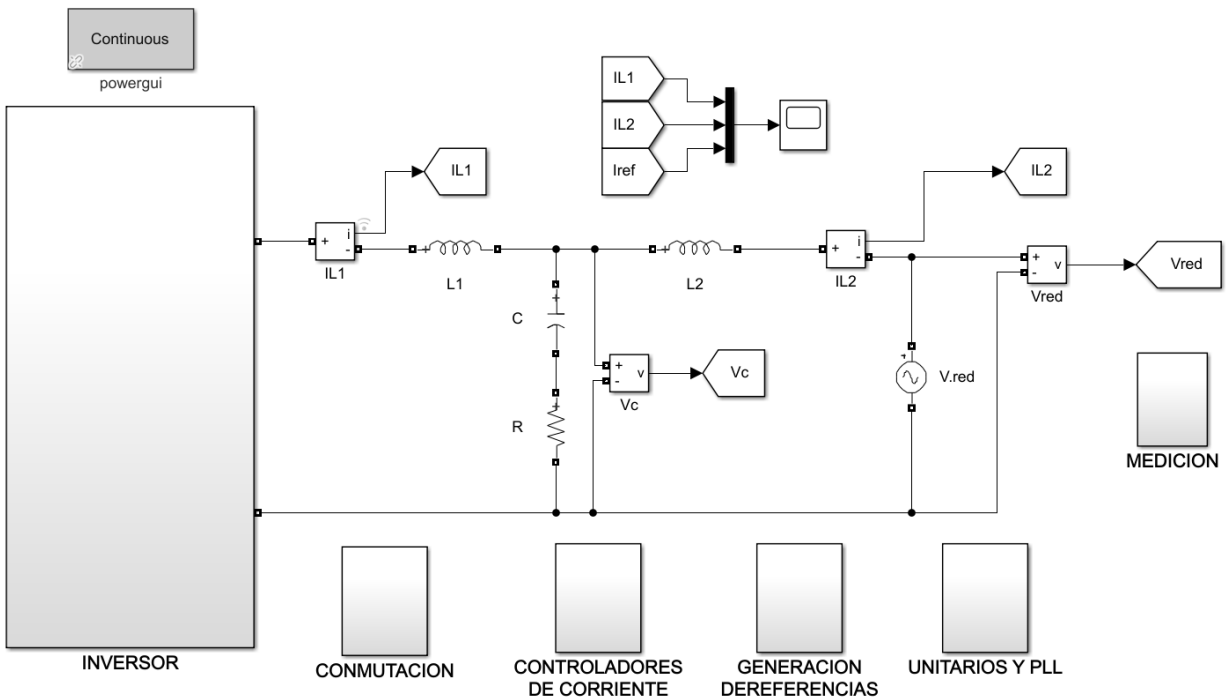
3. Diseño & Simulación

Este capítulo presenta el diseño de: el inversor monofásico con filtro LCL, los controladores de corriente, el PLL, y el lazo de generación de la corriente de referencia. Asimismo, se describe la implementación realizada en el software MATLAB/SIMULINK, al igual que los parámetros, las consideraciones, y los cálculos utilizados para las diferentes estrategias de control.

A continuación, en la Figura 16 se presenta el esquema general de la simulación realizado en SIMULINK (Apéndice A):

Figura 16

Esquema general de simulación

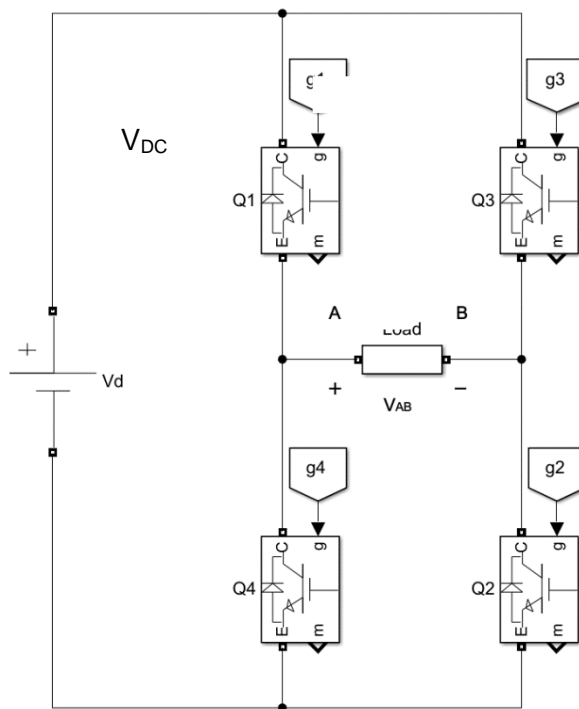


3.1 Inversor monofásico en Puente Completo

Como se discute en la sección 2.1.2, el tipo de topología empleada en el proyecto fue la de un inversor monofásico en puente completo. A continuación, en la Figura 17 se muestra el esquema circuital implementado del inversor.

Figura 17

Circuito de inversor monofásico en puente completo empleado en la simulación



Las señales de conmutación de los transistores Q1, Q2, Q3 y Q4, corresponden a g1, g2, g3 y g4, respectivamente. Estas señales de control son generadas por una señal de conmutación o un PWM Unipolar, dependiendo de la estrategia de control de corriente.

A continuación, en la Tabla 4 se muestran los parámetros considerados para el inversor monofásico.

Tabla 4

Parámetros básicos del inversor

$P_{nominal}$	1000 [W]
V_{red}	120 [Vrms]
V_{DC}	300 [V]
f_{sw}	10000 [Hz]
ω	120π [rad/s]
f	60 [Hz]

3.2 Diseño de la estrategia PWM Unipolar

La estrategia PWM Unipolar fue empleada para la conmutación de los IGBT, en los controladores PI, PR y Deadbeat.

El diagrama de bloques construido para la creación del PWM Unipolar se muestra en la Figura 18. Las señales de conmutación fueron generadas a partir de la comparación entre las señales sinusoidales (señal de referencia y su respectiva señal invertida) con una triangular tr (señal portadora). Un ejemplo de esta comparación se muestra en la Figura 19 y las señales de conmutación de los IGBT se muestran en la Figura 20. La frecuencia de la señal triangular implementada corresponde a la frecuencia de conmutación f_{sw} .

La señal de referencia en este sistema viene siendo $SC1$, que es la señal generada por cada controlador aplicado a este PWM. Cabe resaltar que cada estrategia de control tiene un comportamiento distinto, es decir la señal $SC1$ no es igual para todos los controladores.

Figura 18

Diagrama de bloques del PWM implementado

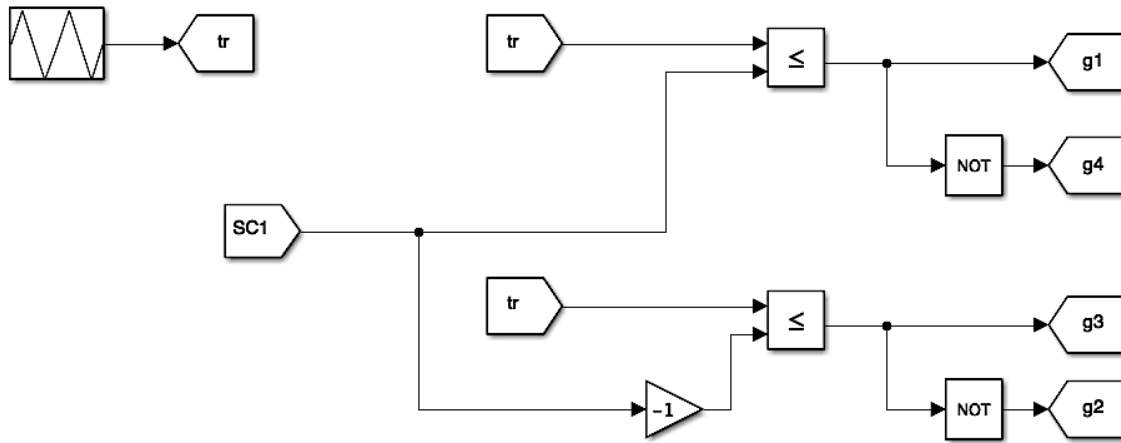


Figura 19

Señales comparadas en un PWM

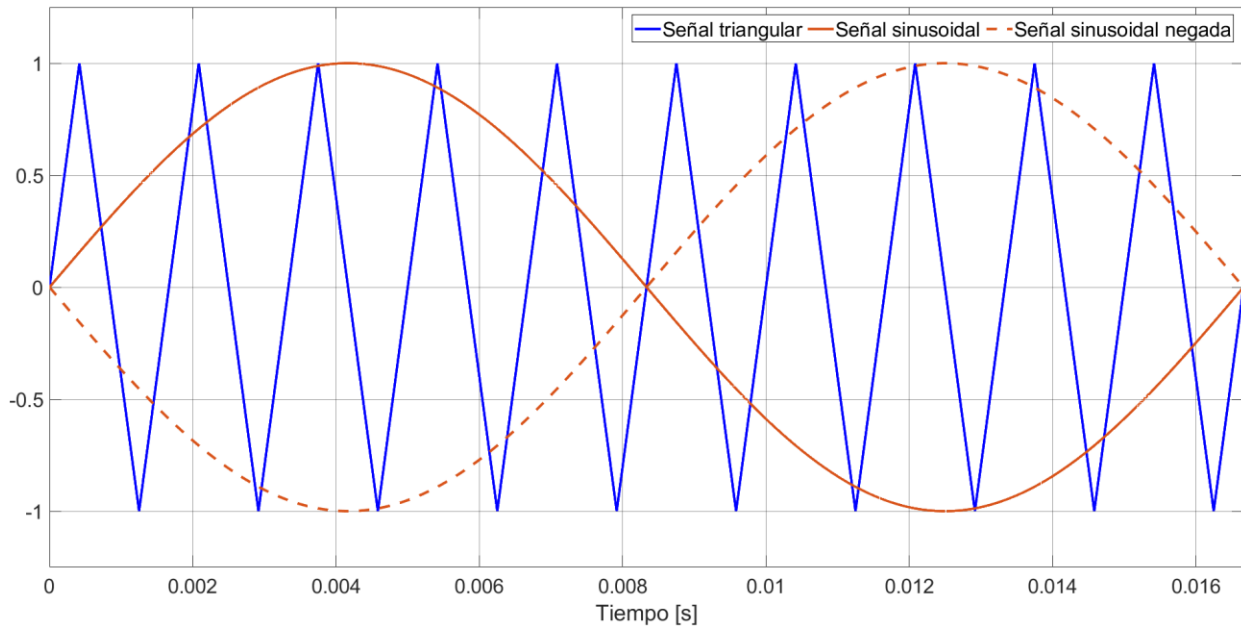
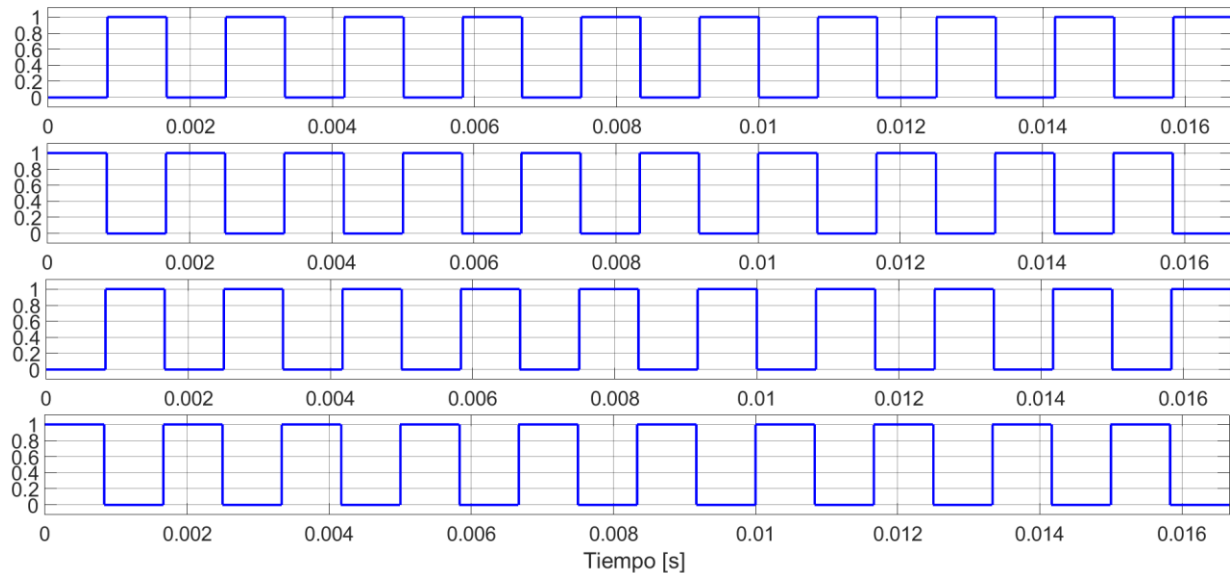


Figura 20

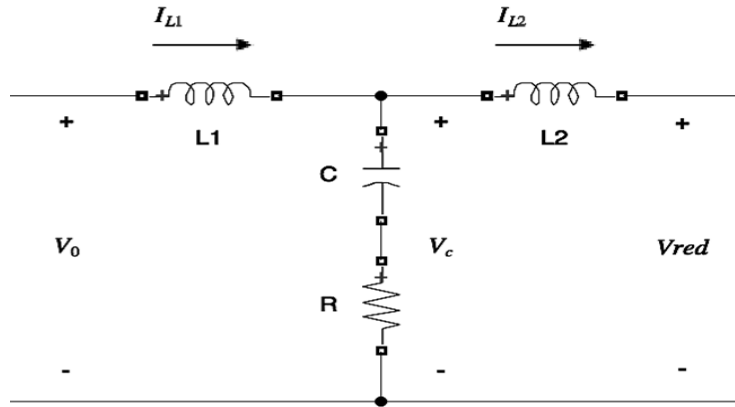
Señales de conmutación para los IGBT Q1, Q2, Q3 y Q4

**3.3 Diseño de filtro LCL**

Como ya se mencionó, el tipo de filtro utilizado es un LCL. Este proporciona una reducción importante de distorsión armónica total en corriente y en tensión, lo cual es de gran beneficio para la red y/o para el consumidor. Para el diseño se realizó una modificación de este filtro, adicionando una resistencia (R) en serie con el capacitor, tal como se observa en la Figura 21, esto con el propósito de mitigar el pico de resonancia, el cual se define como la respuesta de un sistema resonante cuando este se encuentra en la frecuencia resonante.

Figura 21

Filtro LCL modificado implementado



La función de transferencia del filtro, teniendo en cuenta la resistencia (R), es:

$$H(s) = \frac{I_{L2}(s)}{V_0(s)} = \frac{RCs + 1}{L_1L_2Cs^3 + RC(L_1 + L_2)s^2 + (L_1 + L_2)s} \quad (12)$$

El cálculo de los componentes del filtro fue basado en lo planteado en la sección 2.3.3, ecuaciones (1-5), y en los parámetros básicos del inductor (ver Tabla 4), así:

$$Z_b = \frac{V_{red}^2}{P} = \frac{120^2}{1000} = 14,4 [\Omega]$$

Luego,

$$C_b = \frac{1}{\omega Z_b} = \frac{1}{120 * \pi * 14,4} = 184,207[\mu\Omega]$$

El valor del capacitor se calcula:

$$C = 0,05 * C_b = 0,05 * 184,207 = 9,2103[\mu F]$$

El rizo pico a pico máximo de la corriente se calculó teniendo en cuenta los valores máximos a entregar de potencia y la tensión RMS de la red, y la recomendación del 20% mencionada en la sección 2.3.3, así:

$$\Delta I_{max} = \frac{P * \sqrt{2}}{V_{red}} * 20\% = \frac{1000 * \sqrt{2}}{120} * 0.2 = 2,3570 [A]$$

Dado lo anterior, se obtiene que L_1 es:

$$L_1 = \frac{V_{DC}}{6 f_{sw} \Delta I_{max}} = \frac{300}{6 * 10000 * 2,3570} = 2,121[mH]$$

La proporción utilizada para hallar L_2 es $r = 1$, entonces $L_1 = L_2$.

La verificación según la ecuación (6), $f_{res} = 1299,495 [Hz]$, la cual está en el rango especificado anteriormente en la sección 2.3.3. Para la inclusión del valor de la resistencia se realizó un análisis por medio del diagrama de bode del filtro $H(s)$, donde se asignaron distintos valores de R hasta lograr la atenuación del pico de resonancia (ver Apéndice D). Los valores comerciales elegidos para el filtro LCL empleado en el proyecto se muestran en la Tabla 5.

Tabla 5*Valores de componentes del filtro*

C	10 [μ F]
L_1	3 [mH]
L_2	3 [mH]
R	6 [Ω]

3.4 Sincronización e inyección de potencia

La sincronización de un sistema generador consiste en emparejar parámetros como tensión, frecuencia y ángulo de fase con la red, con el propósito que el ente generador inyecte de manera correcta las referencias de potencia a la red. En este proyecto se utilizaron señales unitarias para la creación de un lazo seguidor de fase, con el propósito de crear una referencia de corriente que se encuentre sincronizada con la tensión de la red (tensión en el punto de conexión común), según valores deseados de potencia aparente y factor de potencia.

3.4.1 Referencias unitarias

Para este trabajo, una señal unitaria es aquella que tiene como amplitud la unidad. Un método posible de sincronización es mediante la obtención de un par de formas de onda con esta característica, que contengan la información fasorial de la red. El par de señales necesarias para la sincronización son: una señal unitaria ($Unit_r$) que se encuentre en fase y presenta la misma forma de onda de la tensión de la red, empleada para el control de potencia activa; y otra señal unitaria que se encuentre en cuadratura ($Unit_q$) con la tensión de la red, para el control de potencia reactiva. Estas dos señales se presentan en las ecuaciones (13) y (14), donde V_{red} corresponde al valor RMS de la tensión de la red $v_{red}(t)$.

$$Unit_r(t) = \frac{v_{red}(t)}{\sqrt{2} V_{red}} \quad (13)$$

$$Unit_q(t) = \frac{\frac{d}{dt} Unit_r}{\omega} \quad (14)$$

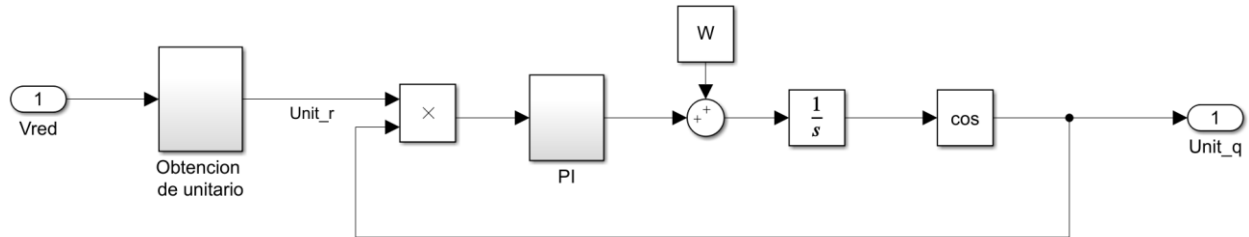
Para el caso de implementación, no es recomendable utilizar este método de sincronización debido a la derivación de la tensión de la red, por lo que es recomendable utilizar un método de lazo de seguimiento de fase, descrito a continuación. Dado lo anterior, no se contempló utilizar la ecuación (14) para la creación de la referencia para el control de potencia reactiva.

3.4.2 Diseño del lazo de seguimiento de fase (PLL)

El seguidor de fase tiene un papel fundamental, ya que a partir de su señal de salida se obtienen las referencias para el control de corriente e inyección de potencia. El lazo de seguimiento de fase empleado da como resultado la señal unitaria en cuadratura (90° o $\frac{\pi}{2}$ desfasada una señal de otra) con respecto a la tensión de la red, la cual sirve para el control de potencia reactiva. El sistema para la obtención de esta señal se muestra en la Figura 22.

Figura 22

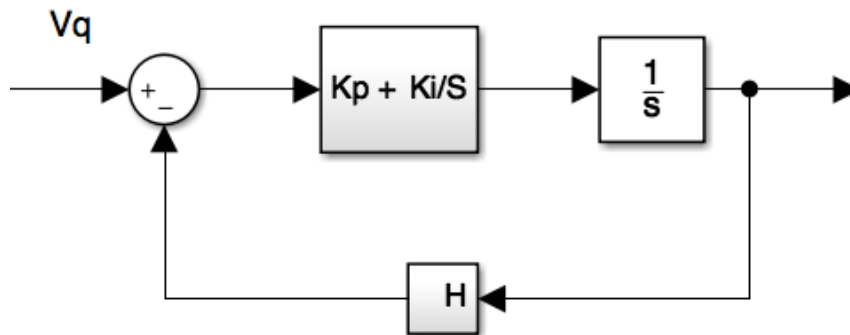
Diagrama de bloques del lazo de seguimiento de fase empleado



Donde la constante w es igual a la frecuencia angular de la red (ω), y el bloque “*Obtención de unitario*” es el tratamiento empleado en la señal de tensión de la red mediante la ecuación (13) para obtener la señal unitaria $Unit_r$, esta señal es utilizada para el control de potencia activa. El objetivo de este sistema PLL es obtener la señal $Unit_q$, el diseño del seguidor fue basado en el diagrama de bloques de la Figura 23.

Figura 23

Sistema basado para el diseño del PLL



Según Hernández y Sanabria (2013) suponiendo un valor de H de 1, el polinomio característico del sistema anterior es:

$$D = s^2 + K_p s + K_i$$

Donde el polinomio deseado es:

$$P_{deseado} = s^2 + 2\omega_n \zeta s + \omega_n^2$$

Realizando una igualación de términos se tiene que:

$$K_p = 2\omega_n \zeta \quad (15)$$

$$K_i = \omega_n^2 \quad (16)$$

Donde ζ es el factor de amortiguamiento y tiene un valor de 0.7, y ω_n es la frecuencia natural de oscilación del sistema. El cálculo de ω_n está dado según el tiempo de respuesta deseado, que es de 0.1 [s], y el criterio de tiempo de respuesta al 2%, así:

$$t_s = \frac{4}{\zeta\omega_n} \quad \Rightarrow \quad \omega_n = \frac{4}{\zeta t_s}$$

$$\omega_n = \frac{4}{0,7 * 0,1}$$

$$\omega_n = 57,1428 \text{ [rad/s]}$$

Teniendo en cuenta lo anterior y las ecuaciones (15-16), en la Tabla 6 se muestran las constantes obtenidas para el controlador PI del lazo de seguimiento de fase.

Tabla 6

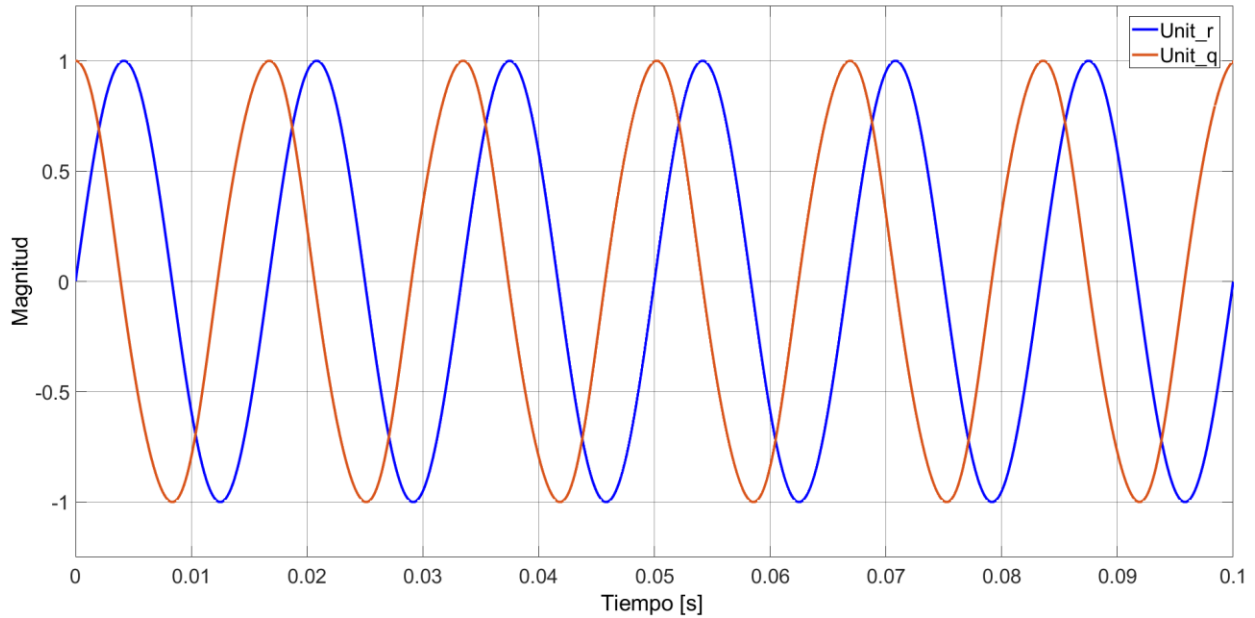
Constantes de control PI pertenecientes al PLL

K_p	80
K_i	3265

Calculadas ambas constantes, se obtuvo como resultado una correcta señal de valor unitario desfasada 90° con respecto a la red. Las señales unitarias $Unit_r$ y $Unit_q$ se muestran en la Figura 24.

Figura 24

Graficas de referencia de tipo unitaria obtenidas por el PLL



3.4.3 Referencia de corriente e inyección de potencia

Este algoritmo es empleado para generar la señal de referencia de corriente a inyectar por el inversor, a partir de los valores deseados de potencia aparente y factor de potencia, en donde una acción de control bien diseñada proporciona potencia a la red de baja tensión. Teniendo en cuenta los valores de potencia aparente (S) y el factor de potencia (Fp), y ya obtenidas las señales unitarias de referencia ($Unit_r$ y $Unit_q$), se calculan las corrientes de referencia, así:

$$I_{ref_p}(t) = \frac{P_{out}\sqrt{2}}{V_{red}} Unit_r(t) \quad (17)$$

$$I_{refQ}(t) = \frac{Q_{out}\sqrt{2}}{V_{red}} Unit_q(t) \quad (18)$$

Donde por teoría de circuitos eléctricos se tiene que:

$$P_{out} = S * Fp \quad (19)$$

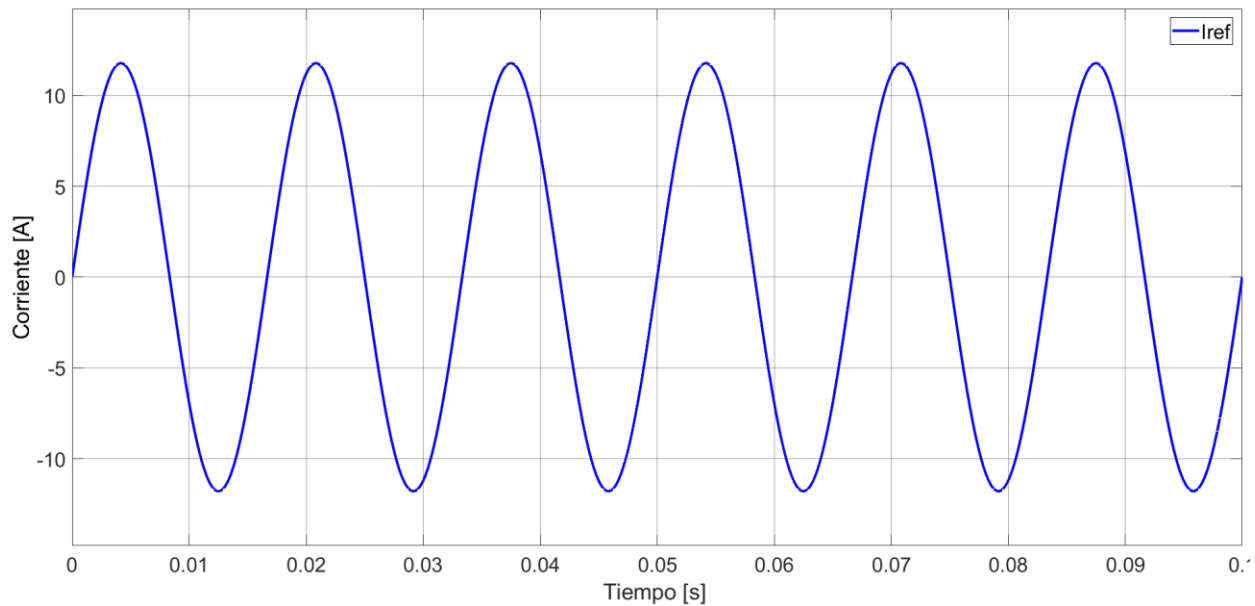
$$Q_{out} = S * sen(\pm \cos^{-1}(Fp)) \quad (20)$$

Esto anterior, teniendo en cuenta el ángulo del factor de potencia, ya que para un factor en atraso el ángulo a considerar en la potencia compleja es positivo (+), y contrariamente, para el factor en adelanto, se considera un ángulo negativo (-).

Obtenidas estas dos señales de corriente de las ecuaciones (17) y (18), se determina que la corriente de referencia es:

$$I_{ref}(t) = I_{refP}(t) + I_{refQ}(t) \quad (21)$$

Un ejemplo de esta señal $I_{ref}(t)$, para una potencia aparente de 1000 [VA] y un factor de potencia de 0,9 en atraso se muestra en la Figura 25.

Figura 25*Ejemplo de corriente de referencia*

3.5 Diseño de estrategias de control de corriente

En esta sección se documenta el diseño de cada controlador empleado, se muestra gráficamente un ejemplo del seguimiento de corriente mostrando las corrientes I_{L1} , I_{L2} e I_{ref} , para valores de $S = 1000$ [VA] y $Fp = 0,9$ en atraso, para un tiempo de simulación de 0,3 [s] (ver Figuras 27, Figura 29, Figura 31, Figura 34 y Figura 36). Para todas las estrategias de control, la corriente controlada corresponde a I_{L1} .

3.5.1 Diseño del control Proporcional Integral (PI)

Como se describe en el capítulo 2, el controlador PI depende de un par de constantes las cuales son las encargadas de generar la estabilidad del sistema. El cálculo de estas se obtuvo a partir del segundo método para sintonizar controladores PID de Ziegler-Nichols. Teniendo en cuenta que la planta (filtro) posee un integrador, se fijaron $T_i = \infty$ y $T_d = 0$, reemplazando en la

ecuación (8), se tiene que $G_c(s) = K_p$, y considerando la función de transferencia $H(s)$ de la ecuación (12) que hace referencia al filtro, se obtuvo la función de transferencia en lazo cerrado así:

$$\frac{C(s)}{R(s)} = \frac{G_c(s)H(s)}{1 + G_c(s)H(s)}$$

$$\frac{C(s)}{R(s)} = \frac{G_c(s)}{\frac{1}{H(s)} + G_c(s)}$$

Reemplazando se obtiene que:

$$\frac{C(s)}{R(s)} = \frac{K_p * (RCs + 1)}{L_1L_2Cs^3 + RC(L_1 + L_2)s^2 + ((L_1 + L_2) + K_pRC)s + K_p} \quad (22)$$

El valor de K_p que ocasiona que el sistema se encuentre estable marginalmente se obtuvo mediante el criterio de estabilidad de Routh, el cual utiliza el denominador de la ecuación (22), así:

s^3	L_1L_2C	$(L_1 + L_2) + K_pRC$
s^2	$RC(L_1 + L_2)$	K_p

$$s^1 \quad \frac{\left((L_1 + L_2) + K_p RC\right) \left(RC(L_1 + L_2)\right) - K_p L_1 L_2 C}{RC(L_1 + L_2)}$$

$$s^0 \quad K_p$$

Observando la primera columna del arreglo se puede determinar la ganancia crítica K_{cr} , igualando a cero el termino perteneciente a s^1 , y despejando K_p , así:

$$\frac{\left((L_1 + L_2) + K_p RC\right) \left(RC(L_1 + L_2)\right) - K_p L_1 L_2 C}{RC(L_1 + L_2)} = 0$$

$$K_p = \frac{-RC(L_1 + L_2)^2}{(RC)^2(L_1 + L_2) - L_1 L_2 C}$$

$$K_{cr} = K_p = 31,5789$$

Ahora teniendo en cuenta los valores de la Tabla 5, la ecuación característica del sistema es:

$$L_1 L_2 C s^3 + RC(L_1 + L_2) s^2 + \left((L_1 + L_2) + K_p RC\right) s + K_{cr} = 0$$

$$9 \times 10^{-11} s^3 + 3,6 \times 10^{-7} s^2 + \frac{3}{380} s + 31,5789 = 0$$

Se procedió con el cálculo de frecuencia de oscilación sostenida ω_{cr} , reemplazando $s = j\omega$, así:

$$(j\omega)^3 + 4000(j\omega)^2 + 87,7193 \times 10^6(j\omega) + 350,877193 \times 10^9 = 0$$

$$j\omega(87,7193 \times 10^6 - \omega^2) + 4000(87,7193 \times 10^6 - \omega^2) = 0$$

Despejando ω ,

$$\omega^2 = 87,7193 \times 10^6$$

$$\omega_{cr} = \omega = 9365,86 \text{ [rad/s]}$$

Así el periodo de oscilación sostenida es:

$$P_{cr} = \frac{2\pi}{\omega_{cr}} = 670,8606 \text{ [\mu s]}$$

Finalmente, teniendo en cuenta la Tabla 3, se calculó K_p y T_i , seguidamente se calculó $K_i = K_p/T_i$. En la Tabla 7 se muestran las constantes obtenidas.

Tabla 7

Constantes pertenecientes al control de corriente PI

K_p	14,2105
K_i	25419

De acuerdo con las constantes anteriores, la función de transferencia en lazo abierto del conjunto controlador-filtro está dada por

$$F_1(s) = G_1(s)H(s) \tag{23}$$

Dado $F_1(s)$, se utilizó la función “margin” de MATLAB para encontrar el margen de ganancia G_m , el margen de fase P_m , la frecuencia de corte de ganancia ω_{cg} y la frecuencia de corte de fase ω_{cp} , cuyos valores se presentan en la Tabla 8.

Tabla 8

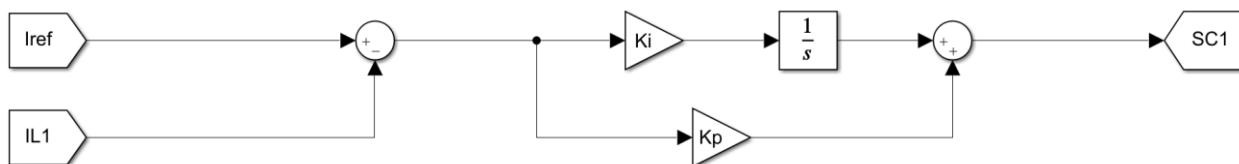
Márgenes en lazo abierto del controlador PI

G_m	4,90 [dB]
P_m	58,7791 [deg]
ω_{cg}	8767,3 [rad/s]
ω_{cp}	3181,8 [rad/s]

El esquema de bloques implementado en la simulación de este controlador se observa en la Figura 26, donde las constantes del controlador se muestran en la Tabla 7.

Figura 26

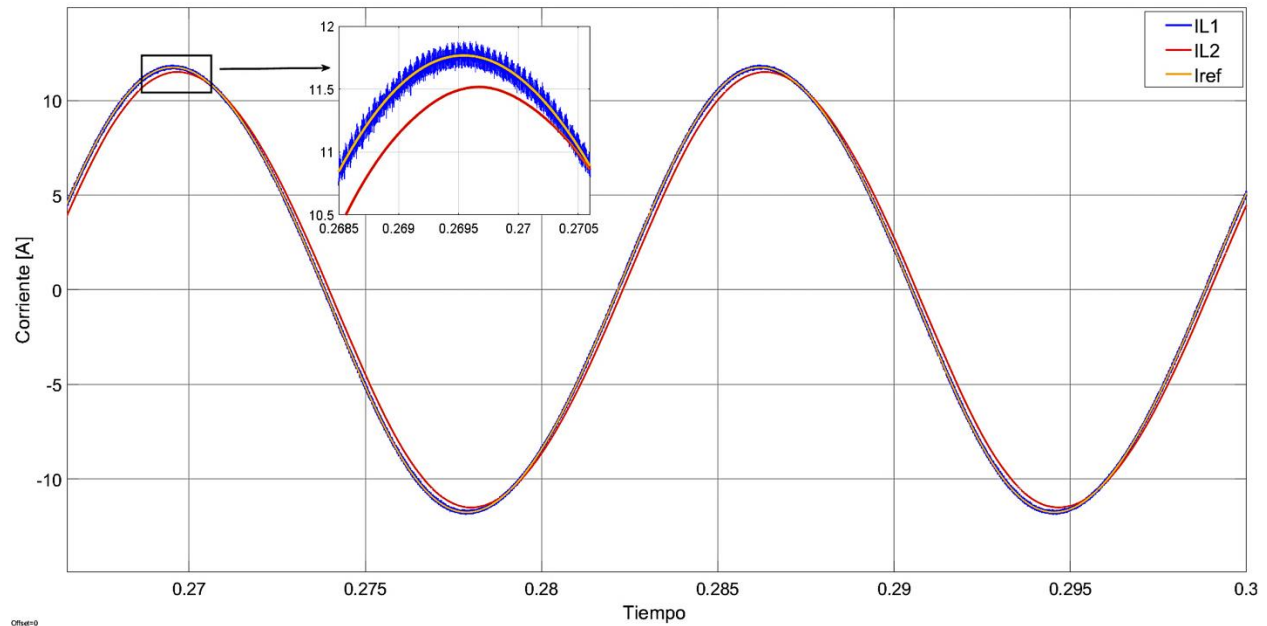
Diagrama de bloques de control PI



Finalmente, el seguimiento de la corriente de referencia resultante al emplear el controlador PI diseñado, se presenta en la Figura 27.

Figura 27

Forma de onda de corriente utilizando el control PI



3.5.2 Diseño del control Proporcional Resonante (PR)

El controlador proporcional resonante parte de la función de transferencia $G_2(s)$ de la ecuación (9), en donde ω_{cut} (frecuencia de corte), representa el ancho de banda fijado en este controlador. Dada una inyección de potencia a la red, la selección del ancho de banda se basó en la norma (CREG 060 de 2019), la cual establece un rango de operación entre 57,5 [Hz] y 63[Hz] para plantas solares fotovoltaicas, donde se incluye el inversor y sus respectivos controladores. Por lo anterior, la banda de frecuencia seleccionada para el control es de ± 1 [Hz] (rango dentro de lo establecido en la norma), de donde:

$$\omega_{cut} = 2\pi * 1 = 6,2831 \text{ [rad/s]}$$

El diseño de este controlador se basó en las constantes de control establecidos en el control PI. Para este control se buscó una similitud en el comportamiento en lazo abierto con respecto al anterior controlador, mediante ensayo y error se varió K_r en términos de la constante K_i (constante integral del control PI) hasta encontrar márgenes similares a la Tabla 8. El valor obtenido fue:

$$K_r = K_i * 0,08 = 2033,5$$

La Tabla 9 muestra los valores que se utilizaron para el control PR, luego de hacer el cálculo anterior, como se puede observar no fue necesario realizar cambios en el valor de la constante K_p .

Tabla 9

Constantes para el control de corriente PR

K_p	14,2105
K_r	2033,5

La función de transferencia en lazo abierto del conjunto controlador-filtro está dada por:

$$F_2(s) = G_2(s)H(s) \tag{24}$$

Según la función “margin” de MATLAB, los márgenes pertenecientes a $F_2(s)$ vienen dados en la Tabla 10.

Tabla 10

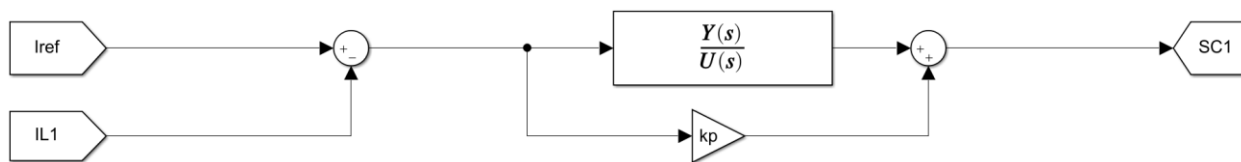
Márgenes en lazo abierto del controlador PR

G_m	4,88 [dB]
P_m	58,4915 [deg]
ω_{cg}	8763,6 [rad/s]
ω_{cp}	3204,2 [rad/s]

El esquema de bloques implementado en la simulación de este controlador se observa en la Figura 28, donde $\frac{Y(s)}{U(s)} = \frac{2K_r\omega_{cut}s}{s^2+2\omega_{cut}s+\omega^2}$, que es el segundo término de la función de transferencia de este controlador dada por la ecuación (9), y las constantes del controlador se muestran en la Tabla 9.

Figura 28

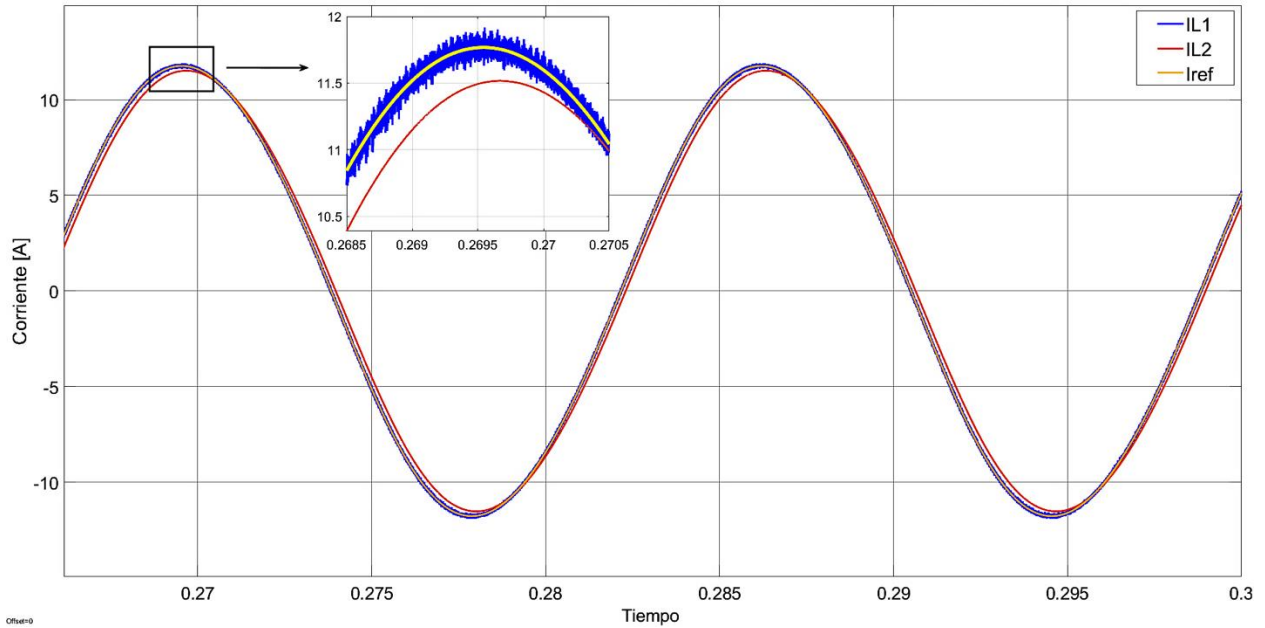
Diagrama de bloques de control PR



Finalmente, el seguimiento de la corriente de referencia resultante al emplear el controlador PR diseñado, se presenta en la Figura 29.

Figura 29

Forma de onda de corriente utilizando el control PR



3.5.3 Diseño del control Deadbeat

Este controlador calcula, mediante un algoritmo, la tensión de salida del inversor requerida para seguir la señal de corriente de referencia deseada. Inicialmente, para el cálculo se utilizó la ecuación de estado (11) con $n=3$, donde se obtuvieron las siguientes dos ecuaciones:

$$I_{L1}(k + 1) = \varphi_{11} I_{L1}(k) + \varphi_{12} V_c(k) + \varphi_{13} I_{L2}(k) + \gamma_{11} V_o(k) + \gamma_{12} V_{red}(k) \quad (25)$$

$$V_c(k + 1) = \varphi_{21} I_{L1}(k) + \varphi_{22} V_c(k) + \varphi_{23} I_{L2}(k) + \gamma_{21} V_o(k) + \gamma_{22} V_{red}(k) \quad (26)$$

Luego, se reemplazó $I_{L1}(k + 1)$ por la señal de referencia $I_{L1}^*(k) = I_{ref}(k)$, y $V_c(k)$ por $V_c^*(k)$ en la ecuación (25) y se despejó $V_c^*(k)$.

$$V_c^*(k) = \frac{I_{L1}^*(k) - \varphi_{11} I_{L1}(k) - \varphi_{13} I_{L2}(k) - \gamma_{11} V_o(k) - \gamma_{12} V_{red}(k)}{\varphi_{12}} \quad (27)$$

Seguidamente se reemplazó $V_c(k + 1)$ por $V_c^*(k)$ en la ecuación (26).

$$V_c^*(k) = \varphi_{21} I_{L1}(k) + \varphi_{22} V_c(k) + \varphi_{23} I_{L2}(k) + \gamma_{21} V_o(k) + \gamma_{22} V_{red}(k) \quad (28)$$

Igualando las ecuaciones (27) y (28).

$$I_{L1}^*(k) - \varphi_{11} I_{L1}(k) - \varphi_{13} I_{L2}(k) - \gamma_{11} V_o(k) - \gamma_{12} V_{red}(k) = \varphi_{12} * (\varphi_{21} I_{L1}(k) + \varphi_{22} V_c(k) + \varphi_{23} I_{L2}(k) + \gamma_{21} V_o(k) + \gamma_{22} V_{red}(k))$$

Por último, se reemplazó $V_o(k)$ por $SC1 * V_{DC}$, y se despejó $SC1$ que es el ancho del pulso requerido para obtener la señal de control deseada.

$$SC1 = \frac{I_{L1}^*(k) - I_{L1}(k)(\varphi_{11} + \varphi_{12}\varphi_{21}) - I_{L2}(k)(\varphi_{13} + \varphi_{12}\varphi_{23}) - V_c(k)\varphi_{12}\varphi_{22} - V_{red}(k)\gamma_{12}\varphi_{12}\gamma_{22}}{(\gamma_{21}\varphi_{12} + \gamma_{11})V_{DC}} \quad (29)$$

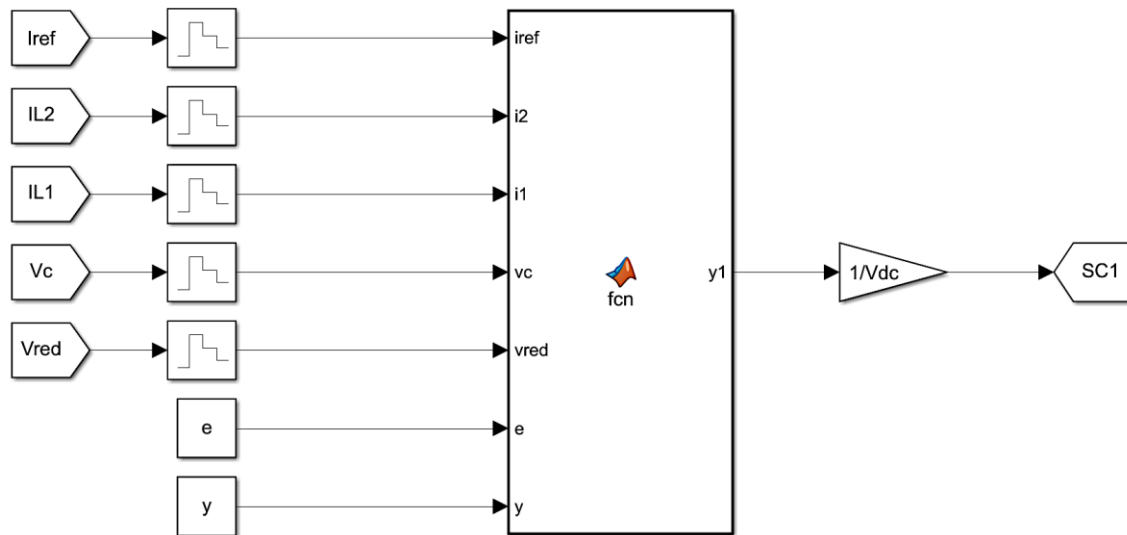
La ecuación (29) fue insertada en un bloque “*function*” de SIMULINK, donde $y = \gamma$, $e = \varphi$. Las variables de entrada fueron discretizadas previamente mediante el bloque “*zero order hold*” de SIMULINK, donde el tiempo de muestreo utilizado es el inverso de la frecuencia de conmutación de la señal triangular (f_{sw}), es decir:

$$t = \frac{1}{f_{sw}} = \frac{1}{10000} = 1 * 10^{-4} [s]$$

El esquema implementado para el controlador Deadbeat es mostrado en la Figura 30.

Figura 30

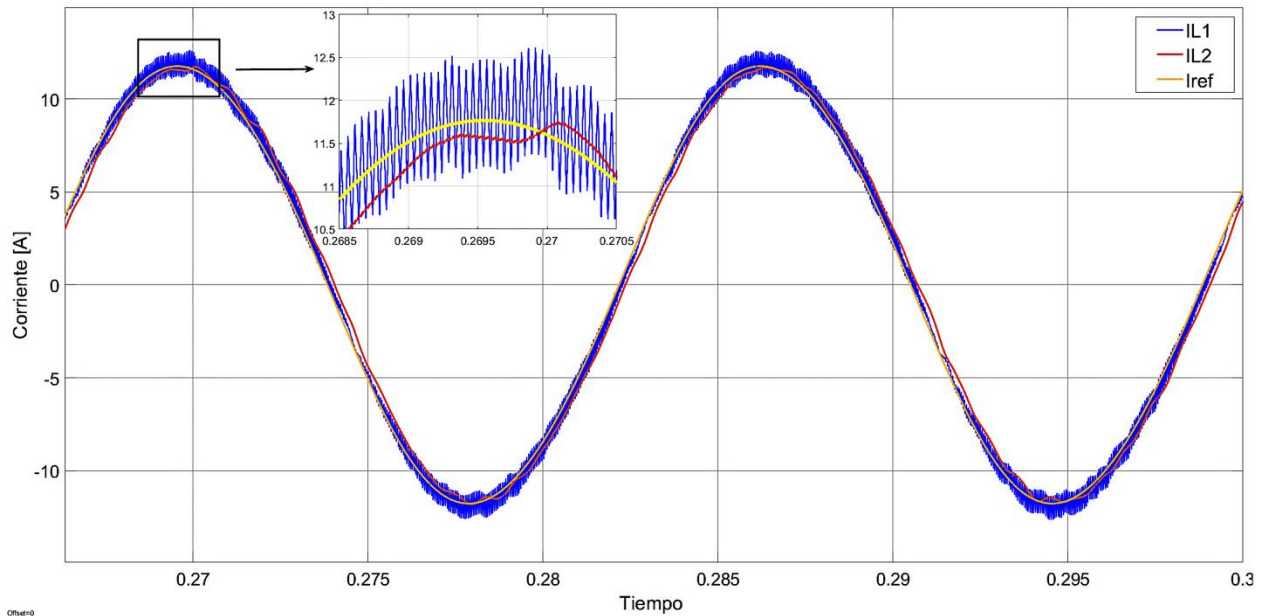
Esquema implementado para el control Deadbeat



Finalmente, el seguimiento de la corriente de referencia resultante al emplear el controlador Deadbeat diseñado, se presenta en la Figura 31.

Figura 31

Forma de onda de corriente utilizando el control Deadbeat



3.5.4 Diseño del control Modulación Delta

El diseño de este controlador parte de la aplicación de la lógica de comparación mostrada en la sección 2.4.4, implementada en SIMULINK mediante el bloque “*function*”. De igual manera que el controlador Deadbeat, este es un control en el dominio discreto, para esto fue necesario la utilización del mismo bloque (“*zero order hold*”) que permite discretizar las señales. Dado esto, la señal de error a comparar en dominio discreto es: $e(k) = I_{ref}(k) - I_{L1}(k)$.

$$\text{Si: } e(k) > 0$$

$$y = 1$$

Sino:

$$y = 0$$

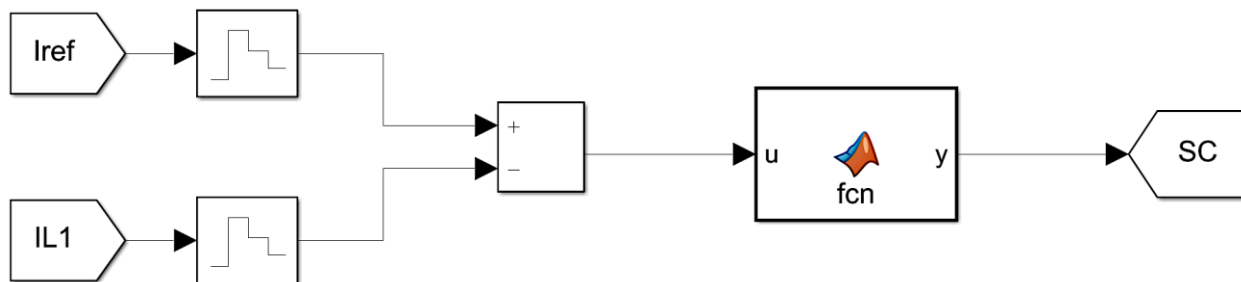
El tiempo de muestreo utilizado para este controlador es el inverso del doble de la frecuencia de conmutación de la señal triangular (f_{sw}), es decir:

$$t = \frac{1}{2 * f_{sw}} = \frac{1}{2 * 10000} = 5 \times 10^{-5} [s]$$

La lógica que se utilizó dentro del bloque “*function*” de SIMULINK se muestra en el Apéndice E. El esquema implementado para el controlador Modulación Delta es mostrado en la Figura 32.

Figura 32

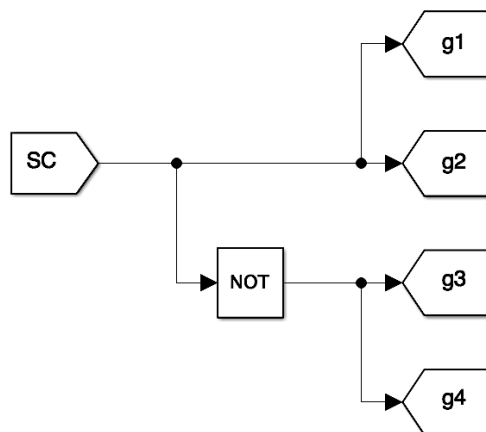
Esquema implementado para el control modulación delta



Según la descripción de este controlador, encontrada en la sección 2.4.4, la señal que se obtiene a partir de la comparación es la encargada de la conmutación de los IGBT Q1 y Q2 (ver Figura 16), esta señal se le denominó *SC*. La configuración para obtener los pulsos para cada IGBT se muestra en la Figura 33.

Figura 33

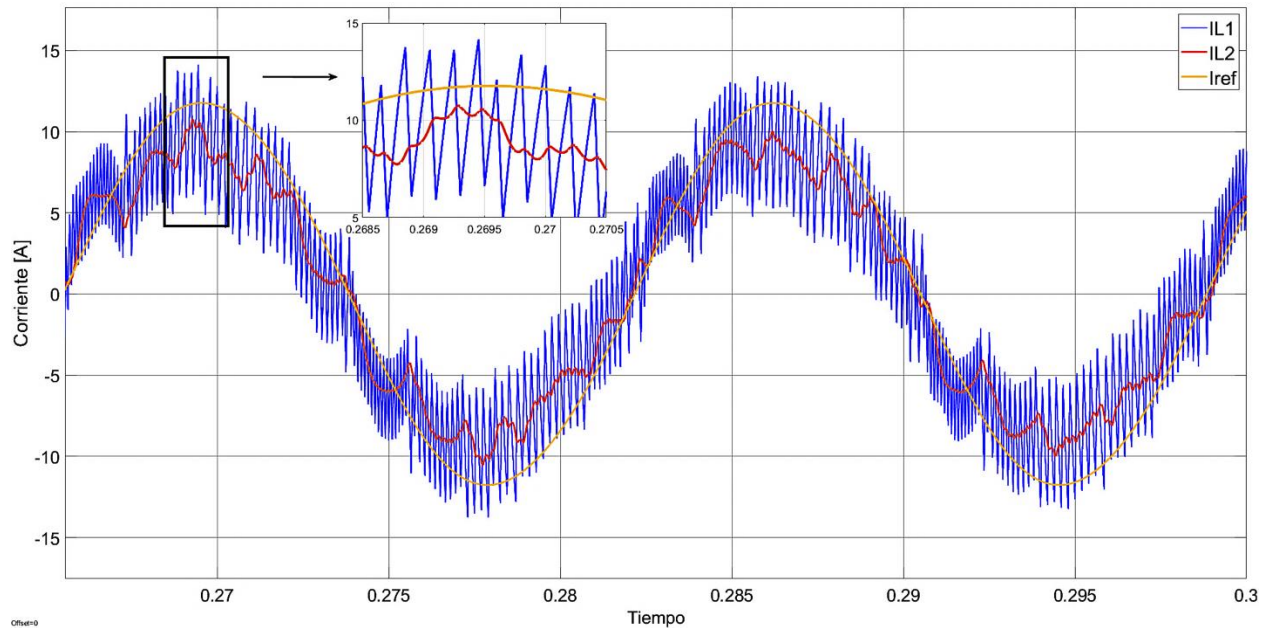
Esquema de bloques utilizado para la conmutación (conmutación MD y H)



Finalmente, el seguimiento de la corriente de referencia resultante al emplear la Modulación Delta se presenta en la Figura 34.

Figura 34

Forma de onda de corriente utilizando el control Modulación Delta



3.5.5 Diseño del control por Histéresis

El control por histéresis se realizó partiendo de la formulación teórica de este controlador. En la comparación planteada se asignó un valor de 0.5 a la variable H, lo que conlleva a que la señal controlada se mantenga dentro de los límites $\pm H$; el criterio de selección de esta banda fue mediante la observación del comportamiento de la corriente controlada bajo la misma.

$$\text{Si: } I_{L1} > I_{ref} + 0.5$$

$$y = 0$$

$$\text{Entonces: } I_{L1} < I_{ref} - 0.5$$

$$y = 1$$

Sino:

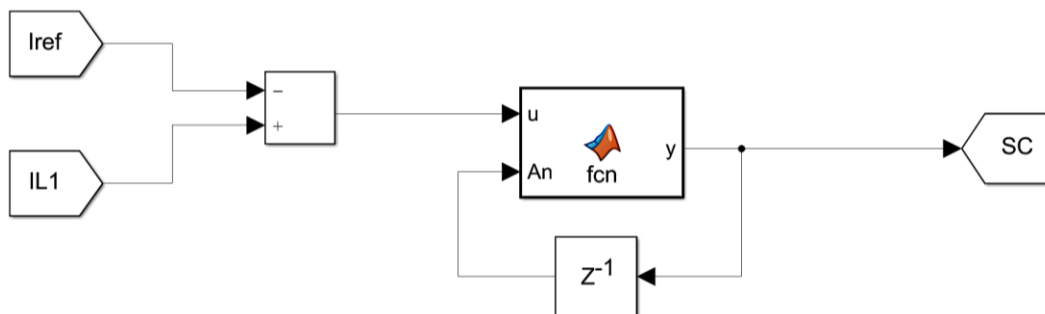
Mantener el estado anterior.

La realización de la comparación se dio medio mediante el bloque “*function*” de SIMULINK, dado que una condición de operación es la de mantener un estado anterior de la salida (y), fue necesario la implementación del bloque “*delay*” de SIMULINK. La lógica que se utilizó dentro del bloque “*function*” de SIMULINK se muestra en el Apéndice F.

El esquema implementado para el controlador por histéresis es mostrado en la Figura 35.

Figura 35

Esquema implementado para el control histéresis

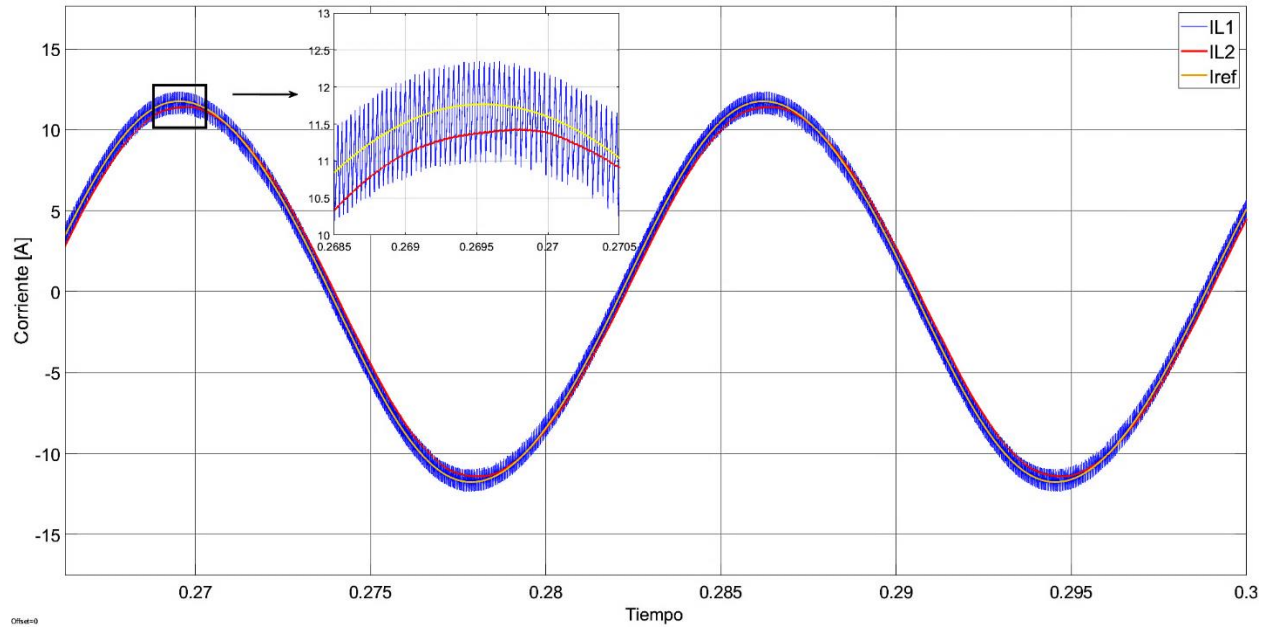


Como es descrito en la parte teórica del controlador, la señal resultante de la salida de controlador es la encargada de la conmutación de los IGBT Q1 y Q2. El controlador por histéresis realiza la acción de conmutación de la misma forma que el controlador modulación delta (ver Figura 33).

Finalmente, el seguimiento de la corriente de referencia resultante al emplear el control por histéresis se presenta en la Figura 36.

Figura 36

Forma de onda de corriente utilizando control histéresis



4. Análisis & Comparación de Estrategias

En este capítulo se abordó el análisis de las estrategias de control planteadas anteriormente, mediante datos cuantitativos de los siguientes parámetros: error RMS entre la corriente de referencia y la generada, distorsión armónica total (THD) de la corriente inyectada, factor de desplazamiento y factor de potencia resultante. Se compararon gráficamente los distintos parámetros mencionados, para diversos casos de factor potencia (ver Tabla 11) y potencia aparente (ver Tabla 12) para cada controlador. Los datos obtenidos del grupo de simulaciones para estas variables se encuentran en el Apéndice C.

Tabla 11

Factores de potencia utilizados para comparación de estrategias

Factores de potencia						
1	0.9	0.7	0.5	0.3	0.1	0

Se resalta que cada factor potencia fue considerado tanto en atraso, como en adelante.

Tabla 12

Valores de potencia aparente utilizados para comparación de estrategias

Potencia aparente [VA]		
1000	500	100

Por otro lado, se analizó la gráfica de las magnitudes de las componentes armónicas y la distorsión nominal total de la corriente inyectada (TRD), en el grupo de estrategias de control, para una potencia aparente de 1000[VA] y un factor de potencia unitario.

4.1 Error RMS

El error en un sistema de control es útil en la determinación de un buen seguimiento de la señal de referencia. El error RMS mide la cantidad de error entre dos sistemas de datos. El cálculo de este valor se dio a partir de la diferencia entre la corriente de referencia I_{ref} y la corriente I_{L1} , a este resultado se le fue hallado el valor RMS, como se observa en la ecuación (30), donde T es el periodo fundamental de la señal de referencia.

$$Error_{rms} = \sqrt{\frac{1}{T} \int_{t_0}^{t_0+T} (I_{ref}(t) - I_{L1}(t))^2 dt} \quad (30)$$

En la Figura 37, Figura 38 y Figura 39 se presentan los resultados obtenidos para el error RMS, considerando potencias aparentes de referencia de 1000, 500 y 100 VA, respectivamente.

Figura 37

Comparación de error RMS entre controladores para S=1000[VA]

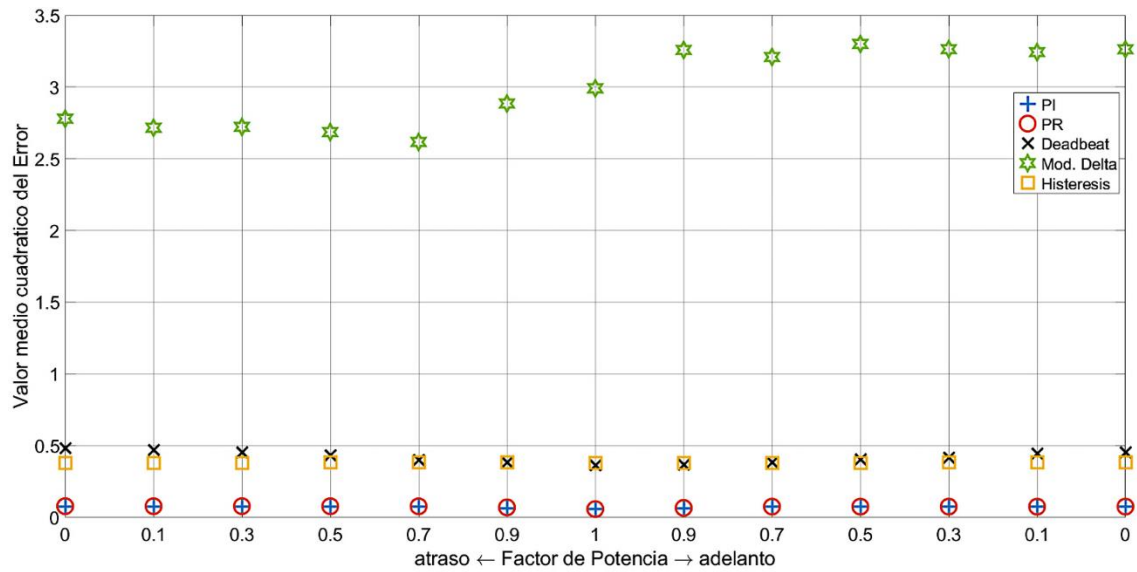


Figura 38

Comparación de error RMS entre controladores para S=500[VA]

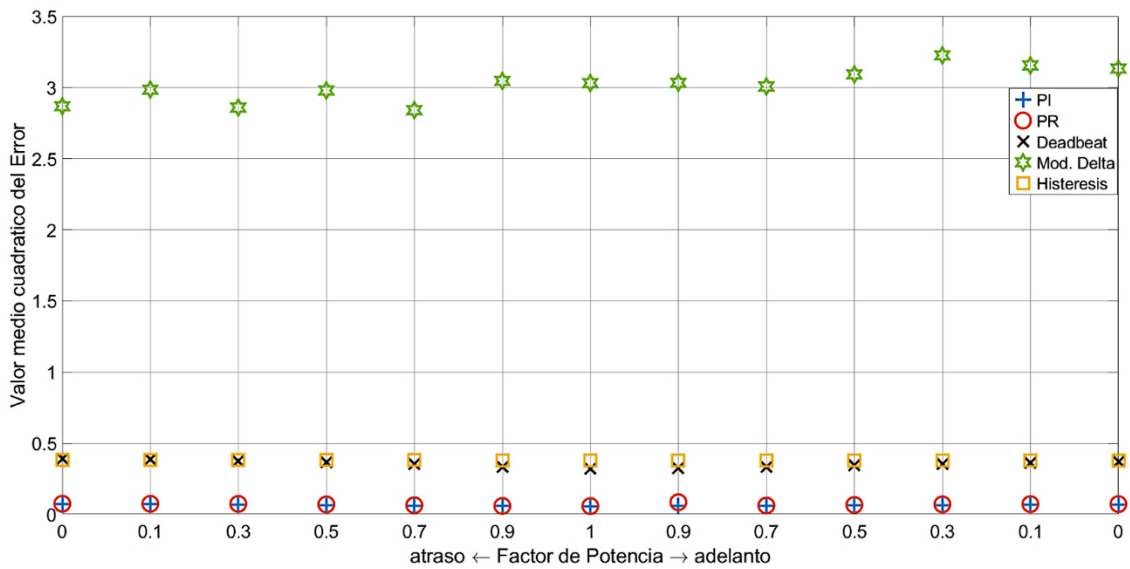
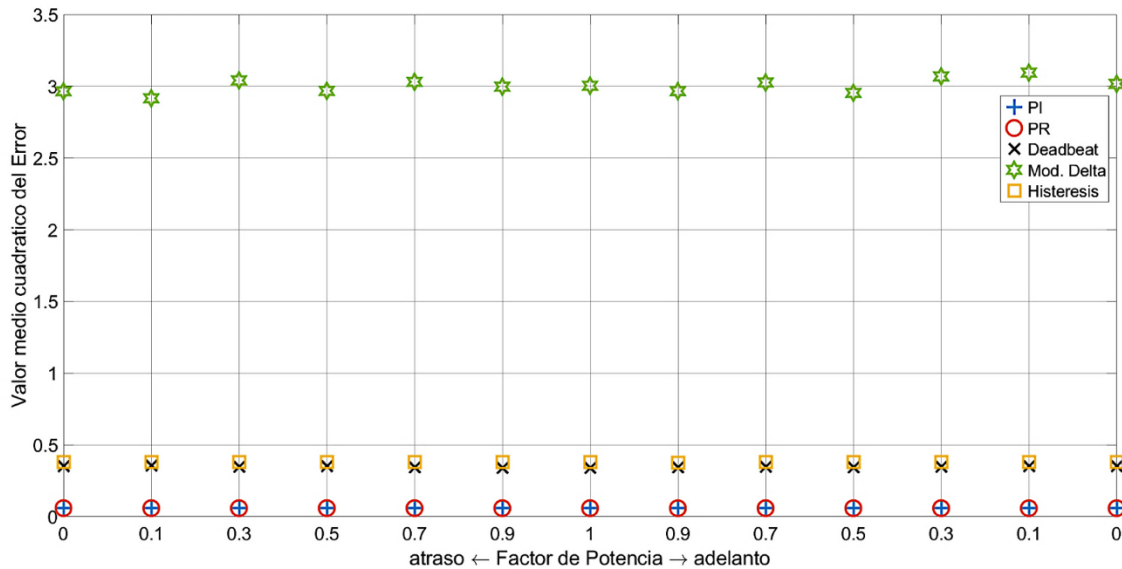


Figura 39

Comparación de error RMS entre controladores para S=100[VA]



Observación general del análisis de Error RMS

En las tres gráficas anteriores se observó que existen en general tres zonas de error. En la zona de mayor error, se encuentra el control modulación delta, este presentó más error en los distintos casos de factor de potencia y para diferentes potencias, esto se debe a la manera cómo funciona el control. Otra zona (zona intermedia) es donde se encuentran los controladores Deadbeat e histeresis, acá se observa un error RMS por debajo de 0.5 para todos los casos simulados, lo cual es bueno e indica que la señal generada sigue bastante bien la señal de referencia. La última zona y la más cercana a cero, es donde se encuentran los controles PI y PR, lo que indica que estos controladores funcionan muy bien al momento de seguir la señal de referencia.

4.2 Distorsión Armónica Total (THD)

La distorsión armónica total es una medida de la deformación de la forma de onda de la señal medida con respecto a la forma de onda fundamental. Un valor cercano a cero de distorsión armónica total se explica como el acercamiento de la onda a su componente fundamental. La distorsión armónica total está definida por la siguiente ecuación:

$$THD_{\%} = \frac{\sqrt{\sum_{h=2}^{\infty} I_h^2}}{I_1} * 100\% \quad (31)$$

Donde I_h corresponde al valor RMS de la h -ésima componente armónica de la señal. El cálculo de este parámetro se realizó mediante el bloque “*THD*” de SIMULINK. En este apartado se comparan los valores obtenidos de THD en porcentaje para las corrientes I_{L1} e I_{L2} , teniendo en cuenta que la primera se encuentra antes del filtro y la segunda se encuentra posterior a este. Para el análisis se utilizó la norma IEEE Std 1547 (2003), la cual indica que el valor de distorsión armónica total (THD) debe cumplir:

$$THD_{\%} < 5\%$$

A continuación, se muestra la distorsión armónica total resultante para cada caso de estudio.

✓ Comparación de THD para I_{L1} y I_{L2} para $S = 1000$ [VA]

Figura 40

Comparación de THD en $IL1$ entre controladores para $S=1000$ [VA]

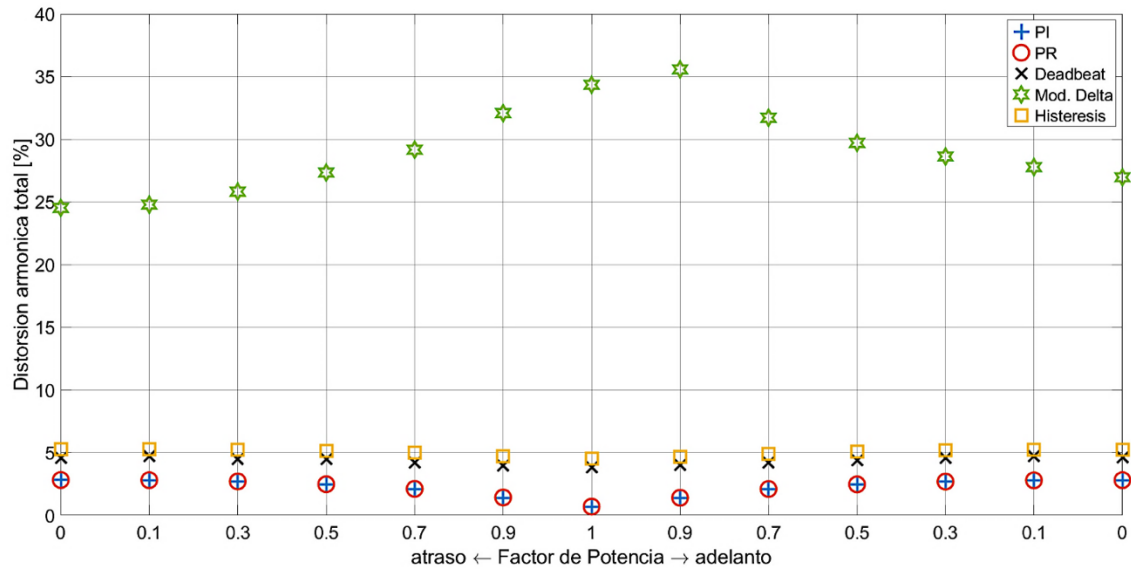
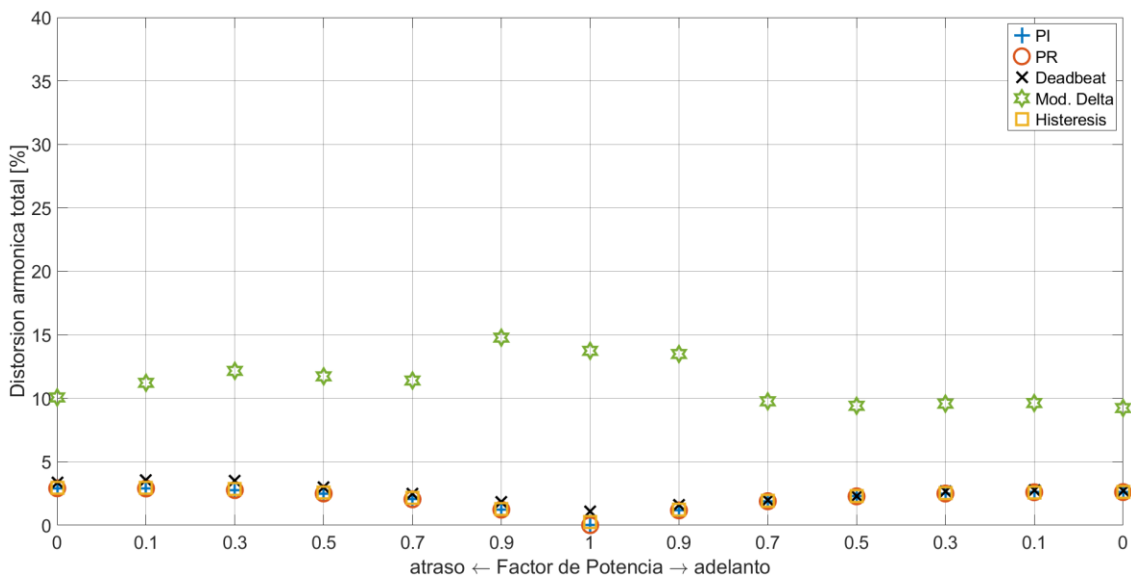


Figura 41

Comparación de THD en $IL2$ entre controladores para $S=1000$ [VA]



En la Figura 40, se observa que el valor de THD para la corriente de salida del inversor, supera el 5% al emplear los controladores modulación delta e histéresis. Sin embargo, en la corriente a la salida del filtro LCL, se obtuvo una mejoría en el valor de THD en todos los controladores, como se observa en la Figura 41. A excepción de la modulación delta, este aun después del filtro no cumple la norma.

✓ *Comparacion de THD para I_{L1} y I_{L2} para $S = 500$ [VA]*

Figura 42

Comparación de THD en IL1 entre controladores para S=500 [VA]

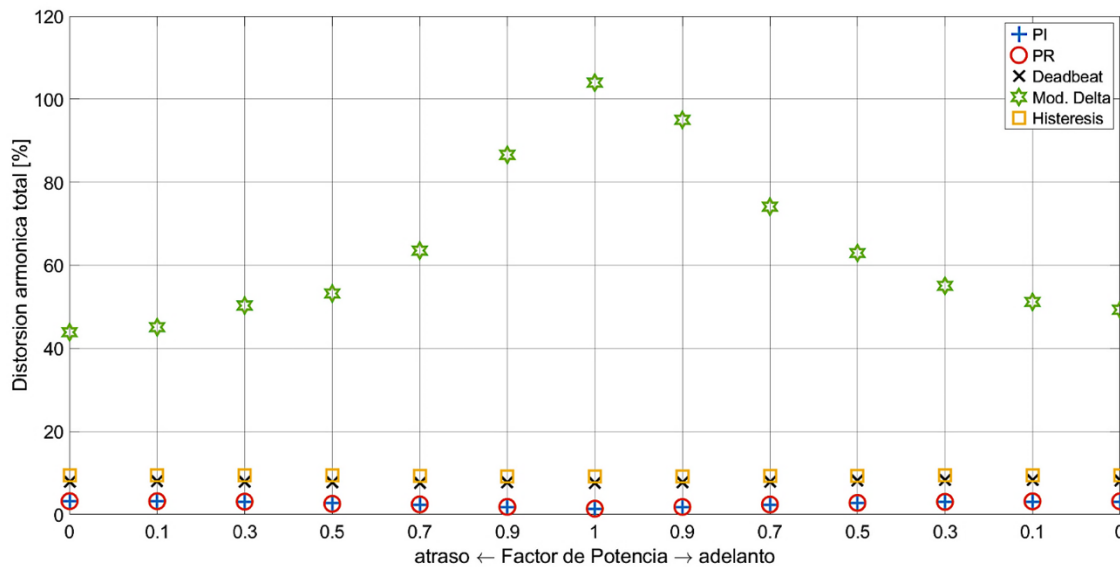
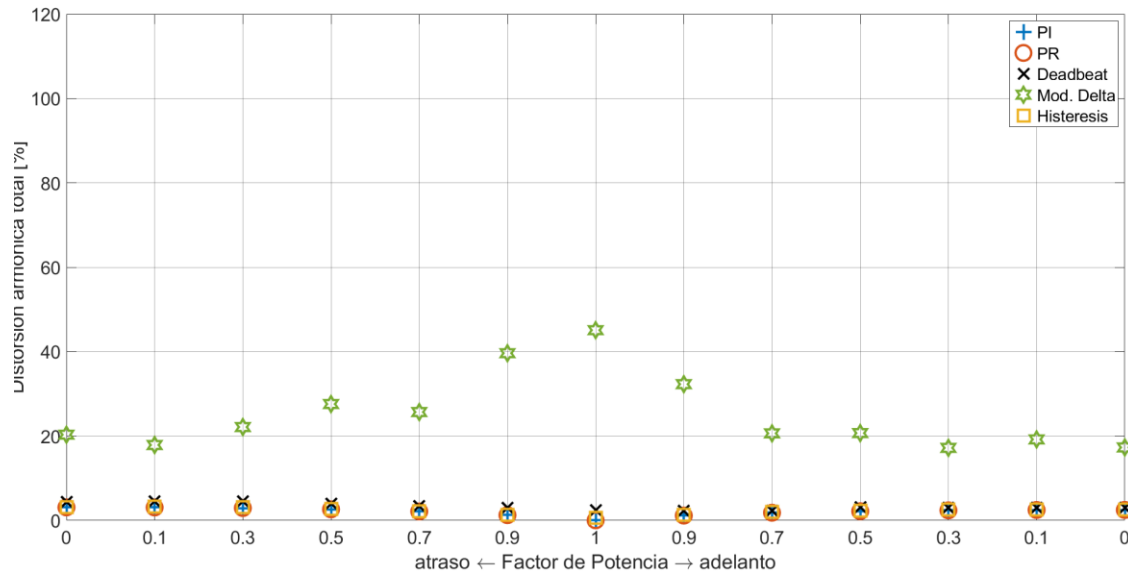


Figura 43

Comparación de THD en IL2 entre controladores para S=500 [VA]



Los valores que se muestran en la Figura 42, indicaron que la THD supera el 5% para la corriente de salida del inversor, al considerar los siguientes controladores: Deadbeat, modulación delta e histéresis. Luego de pasar por el filtro LCL, como se observa en la Figura 43, se obtuvo un mejor resultado en las señales, por lo que en este escenario únicamente el control modulación delta fue el único que no cumplió con la norma.

✓ Comparación de THD para I_{L1} y I_{L2} para $S = 100$ [VA]

Figura 44

Comparación de THD en $IL1$ entre controladores para $S=100$ [VA]

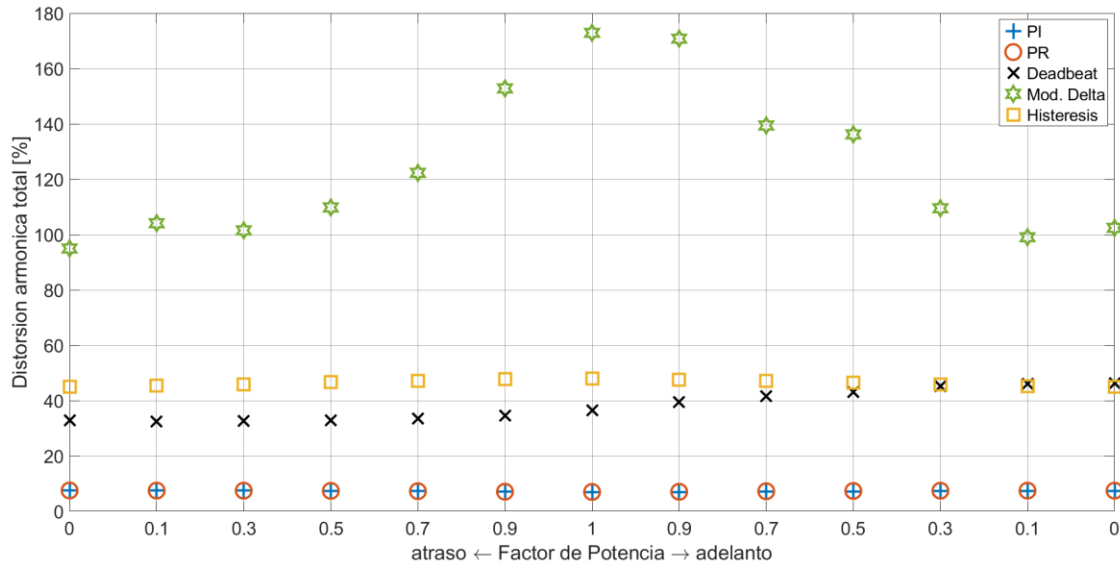
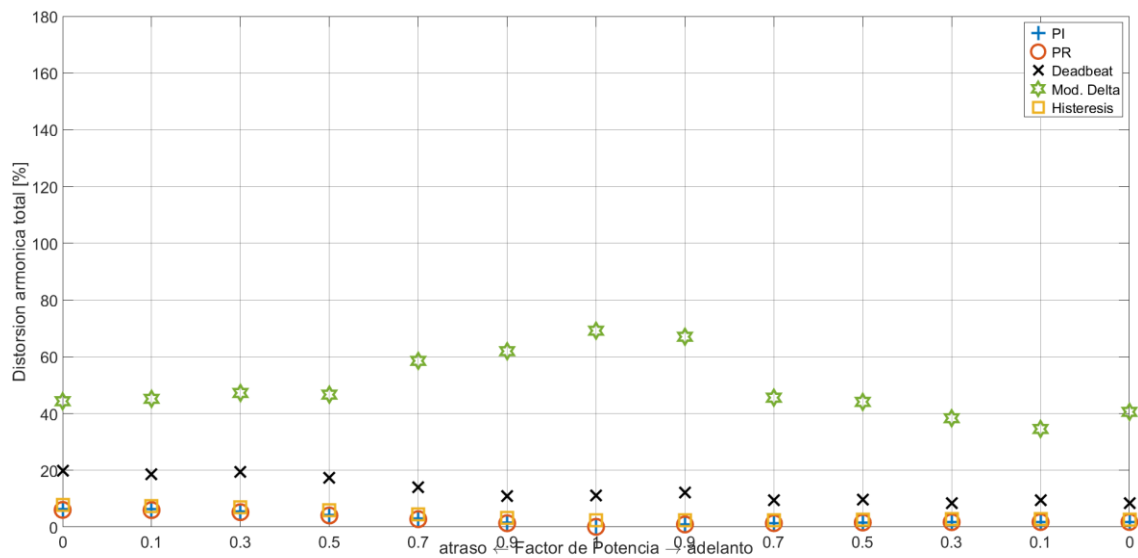


Figura 45

Comparación de THD en $IL2$ entre controladores para $S=100$ [VA]



Para este caso, el valor de THD superó el 5% para todos los controladores, como se observa en la Figura 44. Luego de pasar por el filtro LCL, se registraron los datos que aparecen en la Figura 45, donde ningún controlador cumplió con la norma en todos los casos de Fp .

Observaciones generales del análisis de THD

Teniendo en cuenta las figuras referentes a la comparación del THD, se observó que la corriente inyectada a la red, al emplear la estrategia de control modulación delta, presenta alta distorsión armónica. Para todos los controladores, se evidenciaron reducciones importantes de THD al momento de comparar la corriente de salida del inversor I_{L1} y la corriente que finalmente es inyectada a la red I_{L2} , esto debido al buen diseño del filtro LCL.

4.3 Factor de potencia (Fp) y factor de potencia de desplazamiento (Fpd)

Según la definición de Sadiku (2006), el factor de potencia corresponde a “el coseno de la diferencia de fase entre la tensión (voltaje) y la corriente. También es igual al coseno del ángulo de la impedancia de la carga” (p.471). El factor de potencia (Fp) es adimensional. Esta definición de factor de potencia es válida para señales sinusoidales puras, sin distorsión armónica.

Una definición más global de factor de potencia, la cual puede ser empleada en sistemas con señales distorsionadas, corresponde a:

$$Fp = \frac{P}{S} = \frac{I_1}{I_S} Fpd \quad (32)$$

Siendo I_1 el valor RMS de la componente fundamental e I_s el valor RMS de la corriente total. El factor de potencia (Fp) está relacionado con la distorsión armónica. A mayor distorsión armónica, el factor de potencia disminuye. Dada la presencia de armónicos en la corriente, este genera un efecto negativo sobre la eficiencia con la que se inyecta potencia a la red (Horikoshi, 2009).

El factor de potencia de desplazamiento (Fpd) se establece como aquel factor calculado debido solo a la frecuencia fundamental del sistema. Para este cálculo, se necesitó calcular las potencias resultantes a la frecuencia fundamental: la potencia aparente S_{des} , potencia activa P_{des} , y potencia reactiva Q_{des} . La medición de estas últimas se dio mediante el bloque “*Power Measurement*” de SIMULINK, teniendo como entradas I_{L2} y V_{red} , dicho bloque solo tiene en cuenta la frecuencia fundamental de las señales de entrada. Obtenidos los valores de potencia, se procedió con el cálculo de factor de potencia así:

$$S_{des} = \sqrt{P_{des}^2 + Q_{des}^2} \quad (33)$$

$$Fpd = \frac{P_{des}}{S_{des}} \quad (34)$$

Por otro lado, el factor de potencia (Fp) incluye todas las componentes de frecuencia, se calculó así: la potencia activa (P_{mean}) fue medida mediante el bloque “*Mean*” de SIMULINK, el cual genera el valor medio de las señales a ingresar ($I_{L2} * V_{red}$), el calculo de la potencia aparente

fue mediante el bloque “RMS” de las señales anteriores y posteriormente se realizó una multiplicacion entre ellas.

Teniendo esto, el valor del factor fue calculado de la siguiente manera:

$$S_{out} = V_{rms} * I_{rms} \tag{35}$$

$$Fp = \frac{P_{mean}}{S_{out}} \tag{36}$$

✓ Comparación de F_{pd} y F_p para $S = 1000$ [VA]

Figura 46

Comparación de F_{pd} entre controladores para $S=1000$ [VA]

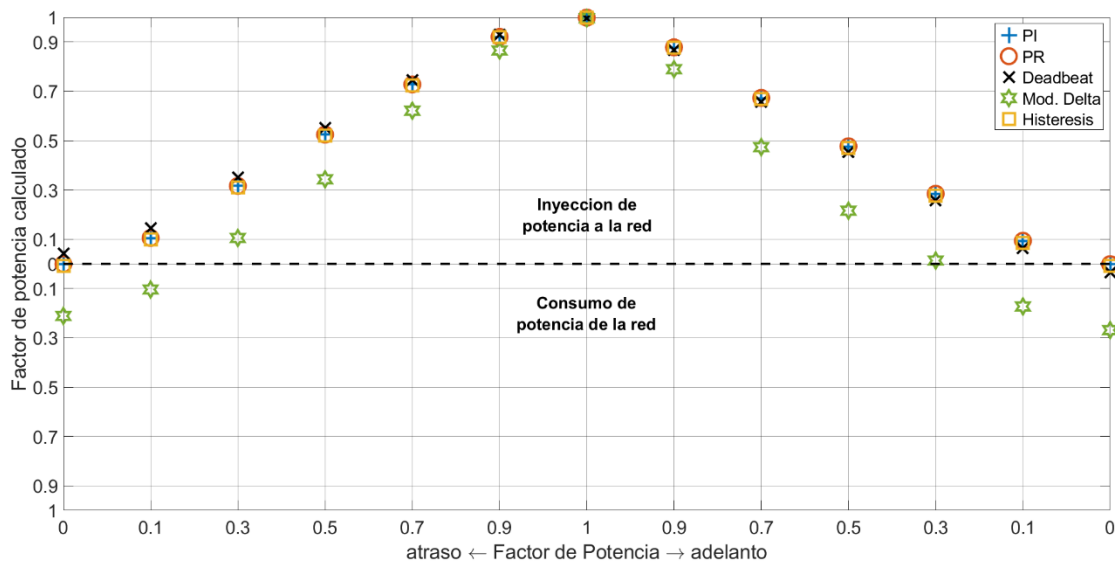
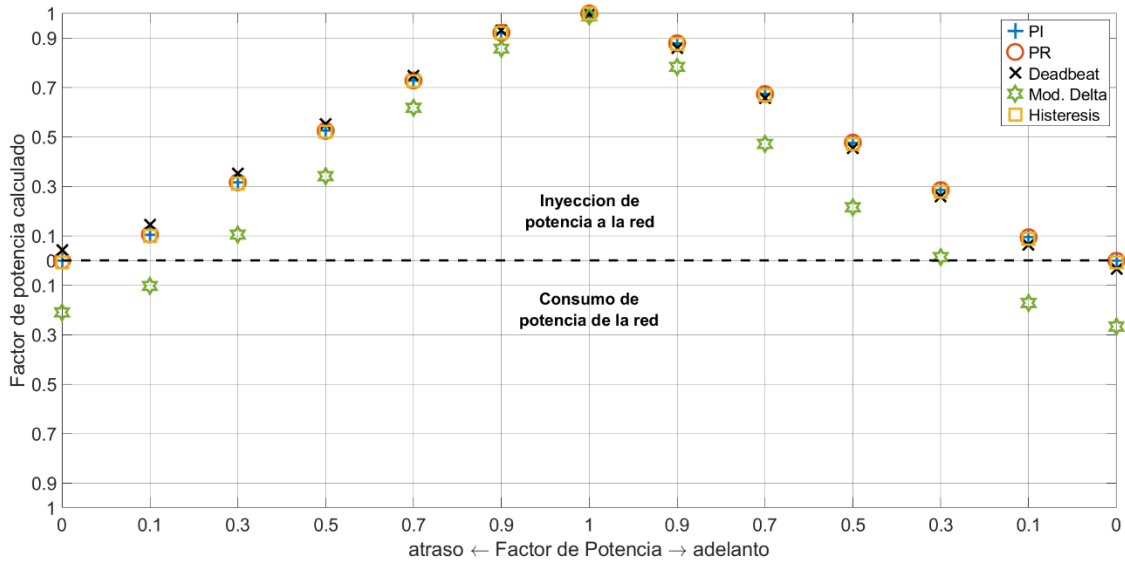


Figura 47

Comparación de F_p entre controladores para $S=1000$ [VA]



En la Figura 46 y Figura 47 se observó un comportamiento parecido para los factores F_p y F_{pd} , lo que significa que la distorsión armónica es muy baja y por esto los factores F_p y F_{pd} son muy parecidos. De igual manera se evidenció que el control por modulación delta no sigue correctamente el F_p deseado, excepto en $F_p = 1$.

✓ Comparación de F_{pd} y F_p para $S = 500$ [VA]

Figura 48

Comparación de F_{pd} entre controladores para $S=500$ [VA]

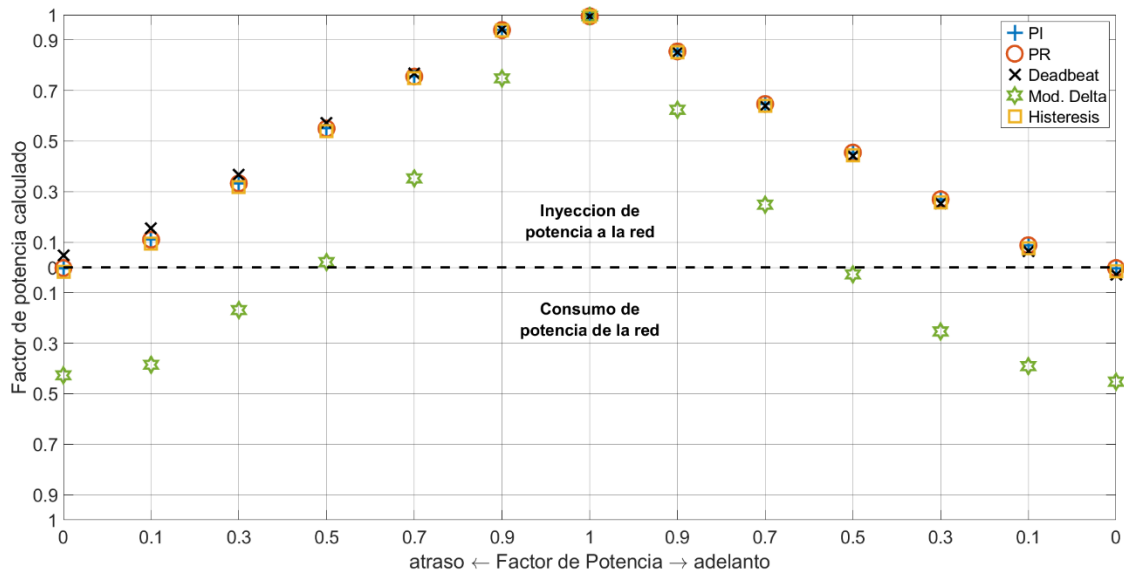
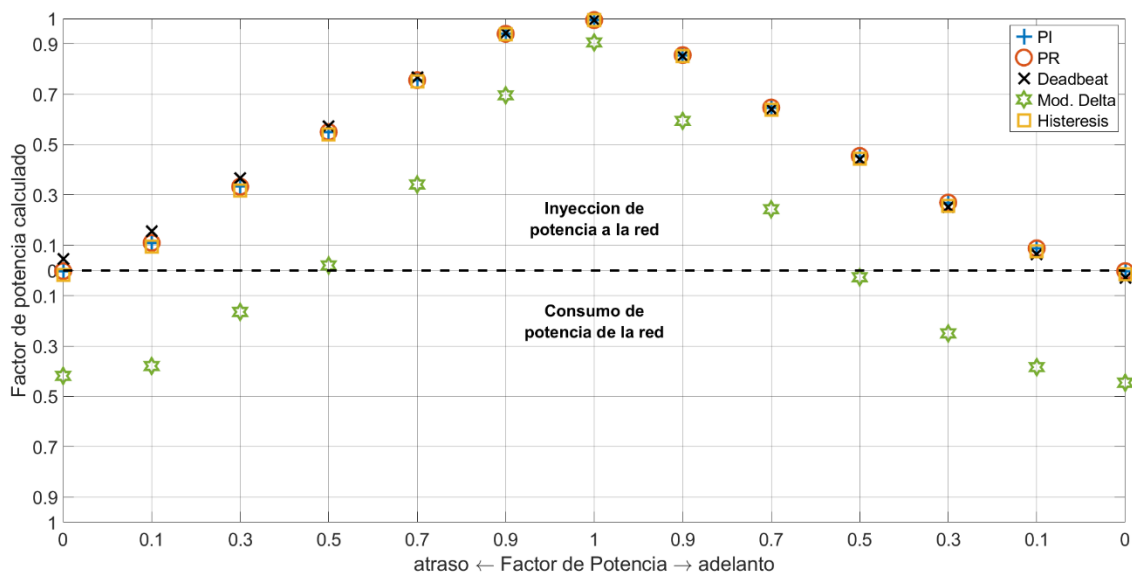


Figura 49

Comparación de F_p entre controladores para $S=500$ [VA]



Teniendo en cuenta las figura 48 y 49, se visualizó nuevamente que el control por modulación delta no cumple con el F_p deseado, mientras que los demás controladores si lo hacen. También se evidenció que en estas dos graficas el comportamiento F_{pd} y F_p es similar al factor de potencia deseado, lo cual ocurre por la baja distorsión armónica total (THD) de la corriente inyectada.

✓ Comparacion de F_{pd} y F_p para $S = 100$ [VA]

Figura 50

Comparación de F_{pd} entre controladores para $S=100$ [VA]

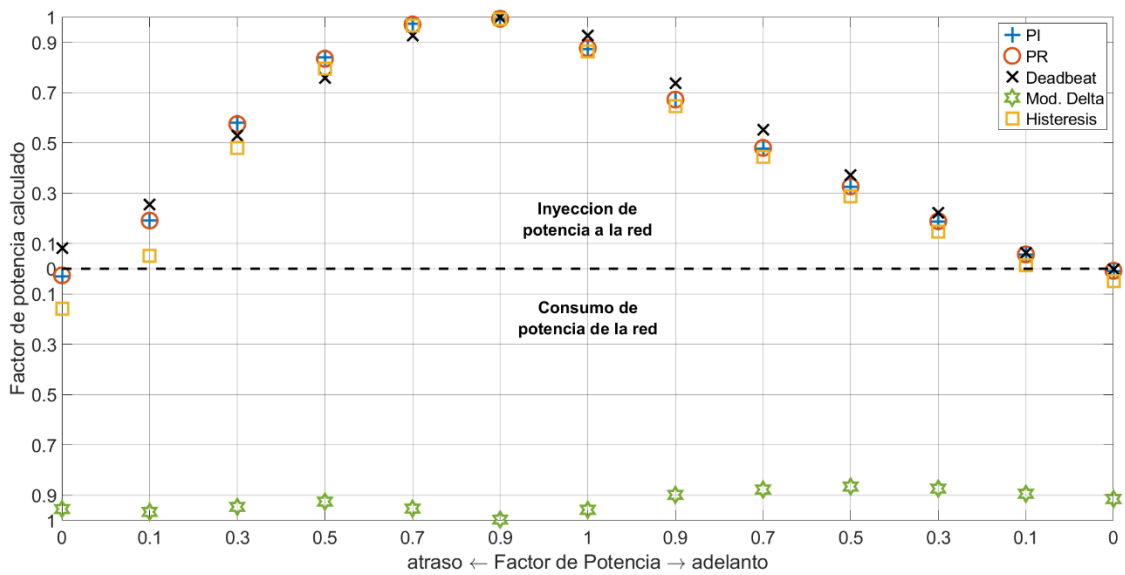
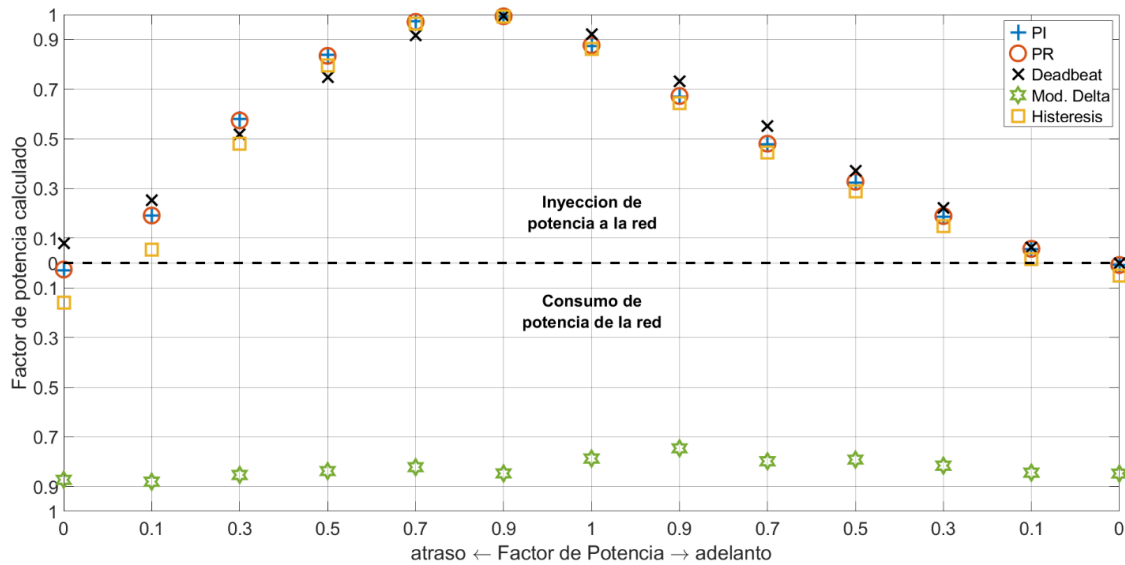


Figura 51

Comparación de F_p entre controladores para $S=100$ [VA]



Para el caso crítico de potencia, en la Figura 50 y Figura 51 se observó que todos los controles presentan errores en el F_p resultante, sin embargo, los controladores PI, PR, Deadbeat e histeresis, presentan un mejor comportamiento que la modulación delta. Se visualizó que el control por modulación delta, en todos los casos presentó un comportamiento muy desfavorable, ya que para cualquier valor de F_p propuesto, el inversor consumió potencia activa de la red. Los controladores PI, PR e histeresis presentan consumo de potencia activa no nulo, para valores de factor de potencia deseado 0 en atraso y adelante. El control Deadbeat presentó un consumo mínimo de potencia activa para el valor de F_p deseado 0 en atraso, que puede ser despreciable, por lo tanto, se puede decir que el único controlador que se mantuvo en el rango de inyección de potencia fue el Deadbeat.

Observaciones generales del análisis del Fp y Fpd

Para todos los casos de potencia, los controladores generaron un consumo de potencia activa de la red en las zonas cercanas a factor de potencia cero, en atraso o adelanto. El valor del factor de potencia resultante en los casos de $S=1000[\text{VA}]$ y $S=500[\text{VA}]$ es aceptable. La modulación delta no consigue acercarse a los factores de potencia propuestos, y, por lo contrario, en muchos casos en vez de entregar, el inversor consume potencia de la red.

4.4 Análisis de las componentes armónicas

En esta sección, se realiza un análisis de las componentes armónicas resultantes de la corriente inyectada a la red. La forma de realizar este análisis es mediante la utilización de la transformada rápida de Fourier que descompondrá la señal a tratar. El método de obtención es a partir de la opción “*FFT Analysis*” de SIMULINK. Se analizaron las magnitudes correspondientes a las componentes armónicas para la corriente entregada a la red I_{L2} , normalizada con respecto a la corriente máxima nominal del inversor.

Para el análisis de las componentes armónicas producidas en la corriente a inyectar a la red, los límites de distorsión armónica en corriente con respecto a la corriente nominal máxima del sistema son los que aparecen en la Tabla 13, donde h hace referencia al orden del armónico (IEEE Std 1547, 2018).

Tabla 13*Límites de influencia armónica en corriente*

Armónicos impares	Limite	Armónicos pares	Limite
$3 \leq h \leq 11$	4.0%	$2h$	1.0%
$11 \leq h \leq 17$	2.0%	$4h$	2.0%
$17 \leq h \leq 23$	1.5%	$6h$	3.0%
$23 \leq h \leq 35$	0.6%	$8 \leq h \leq 50$	Asociar a
$35 \leq h \leq 50$	0.3%		armónicos impares

El análisis correspondiente a la influencia de armónicos, parte de que el valor de cada armónico es comparado con la corriente nominal máxima del sistema, dando como resultado un valor en porcentaje de esta. El valor base utilizado es calculado así:

$$I_{base} = \frac{P * \sqrt{2}}{V_{red} * 100} = 0.11785 \quad (37)$$

En Tabla 14 se muestran los resultados obtenidos de la influencia armónica con respecto al valor base anterior, de cada estrategia de control para el caso de S=1000 [VA] y Fp=1.

Tabla 14*Influencia armónica en porcentaje del grupo de controladores*

Frecuencia [Hz]	Armónico o componente	PI	PR	Deadbeat	Modulación Delta	Histéresis
0	DC	0.00	0.00	0.05	0.80	0.01
60	1h	100.45	100.45	100.82	76.10	99.83
120	2h	0.00	0.00	0.07	0.60	0.04
180	3h	0.02	0.01	0.05	1.99	0.08
240	4h	0.00	0.00	0.11	0.73	0.01
300	5h	0.01	0.00	0.27	2.47	0.06
360	6h	0.00	0.00	0.21	1.15	0.01
420	7h	0.01	0.01	0.14	2.82	0.06
480	8h	0.00	0.00	0.13	1.07	0.03
540	9h	0.00	0.01	0.17	5.65	0.01
600	10h	0.01	0.00	0.02	1.02	0.04
660	11h	0.02	0.02	0.09	5.90	0.12
720	12h	0.00	0.01	0.16	0.66	0.06
780	13h	0.00	0.01	0.15	3.89	0.13
840	14h	0.02	0.01	0.33	0.76	0.03
900	15h	0.01	0.02	0.19	3.35	0.04
960	16h	0.01	0.01	0.18	1.02	0.02
1020	17h	0.01	0.00	0.60	2.10	0.10
1080	18h	0.01	0.00	0.36	0.54	0.01
1140	19h	0.01	0.01	0.45	1.45	0.02
1200	20h	0.00	0.00	0.21	0.33	0.02
1260	21h	0.01	0.01	0.28	1.31	0.02
1320	22h	0.01	0.00	0.15	0.36	0.01
1380	23h	0.00	0.00	0.30	0.43	0.02

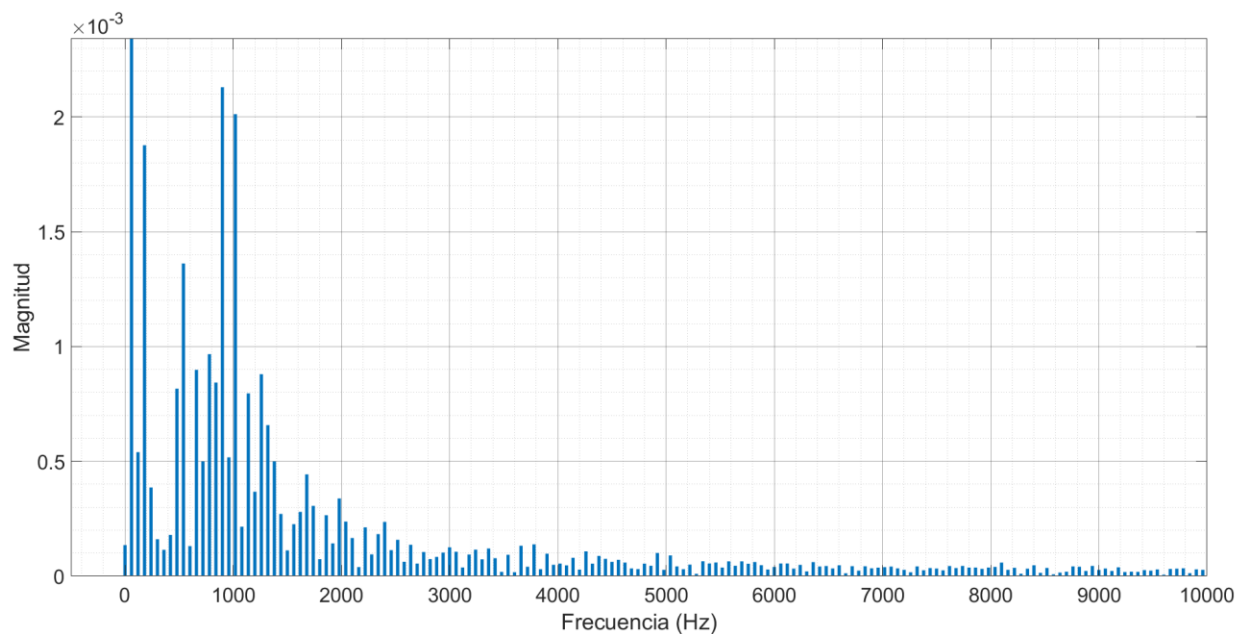
Teniendo en cuenta los valores permitidos de influencia armónica según la Tabla 13, la estrategia de modulación delta es la única que no cumple con estos criterios, para los armónicos 9h, 11h, 13h, 15h y 17h. Como se puede evidenciar en la Tabla 14 los controladores con influencia armónica más baja fueron las estrategias PI y PR.

A continuación, se muestra gráficamente las componentes armónicas de cada estrategia de control implementada en el proyecto mediante diagramas de barra, en donde la componente fundamental corresponde al valor real obtenido de cada controlador.

✓ *Componentes armónicas del controlador PI*

Figura 52

Componentes armónicas de la corriente IL2 con el control PI

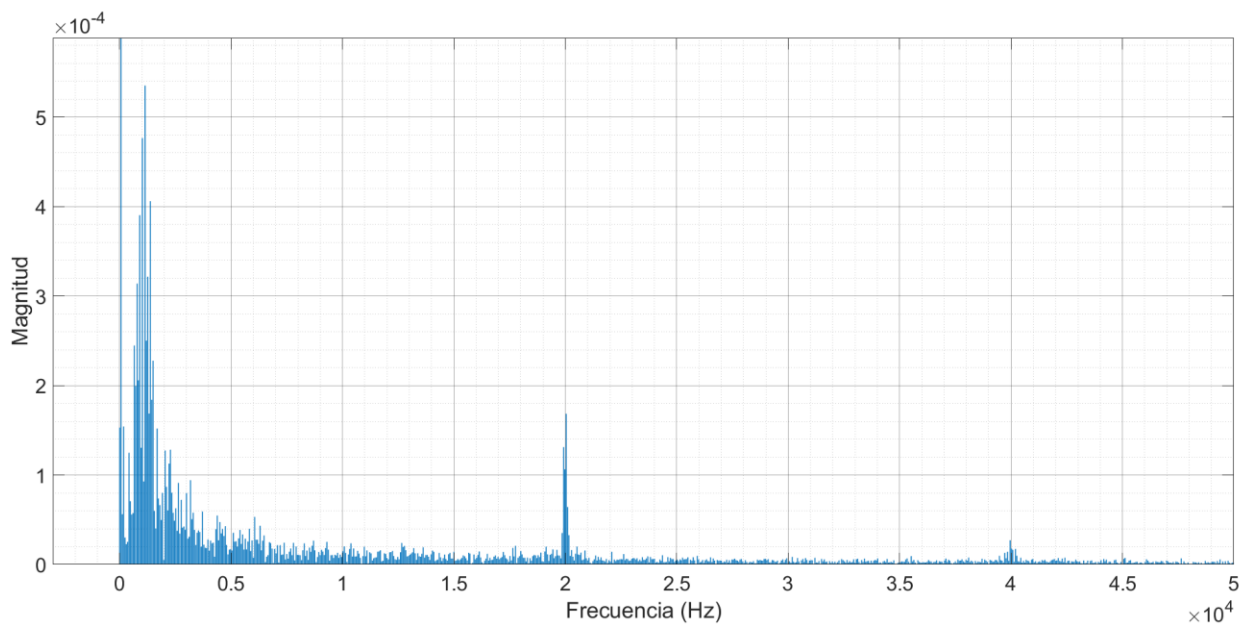


En la Figura 52 se observó que las componentes de mayor influencia son aquellas a las frecuencias de 180 [Hz], 900 [Hz] y 1020 [Hz] ($3h$, $15h$ y $17h$), en donde se obtuvo una magnitud cercana de 0.002. De igual manera se evidencia un comportamiento bajo para frecuencias cercanas a la frecuencia de conmutación f_{sw} .

✓ *Componentes armónicas del controlador PR*

Figura 53

Componentes armónicas de la corriente $IL2$ con el control PR

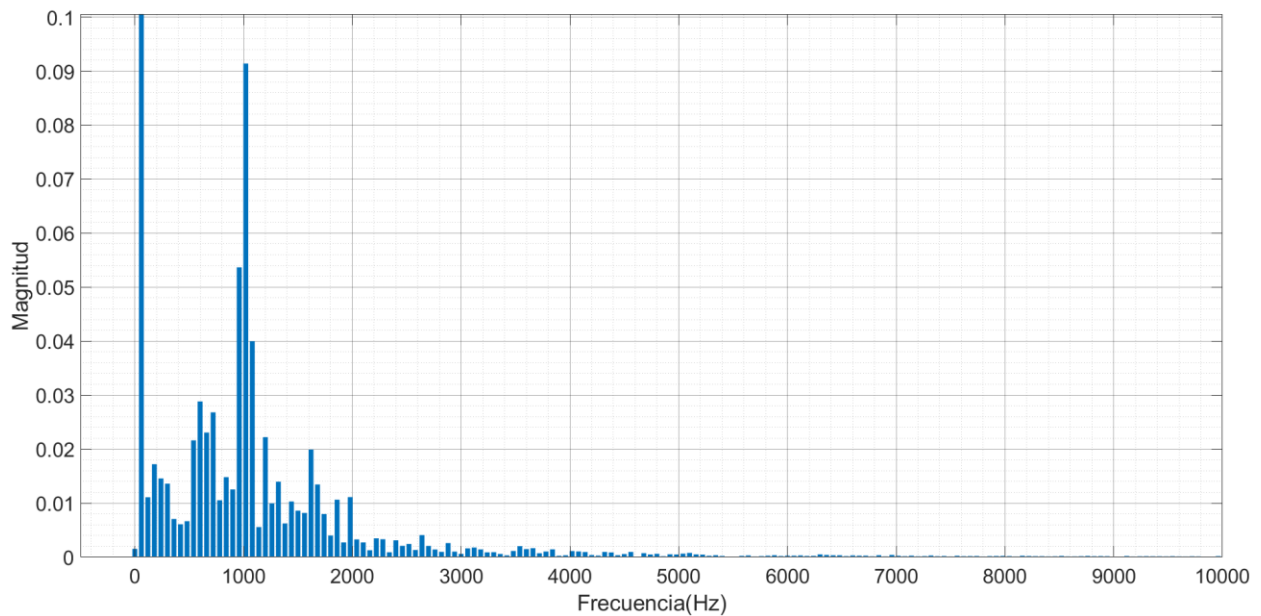


En la Figura 53 se visualizó que, para este controlador, hay componentes armónicas en frecuencias alrededor de múltiplos pares de la frecuencia de conmutación f_{sw} , en 20000 [Hz] y 40000 [Hz]. La influencia de la componente más alta cercano es $11h$ con un valor de 0.0005 aproximadamente.

✓ *Componentes armónicas del controlador Deadbeat*

Figura 54

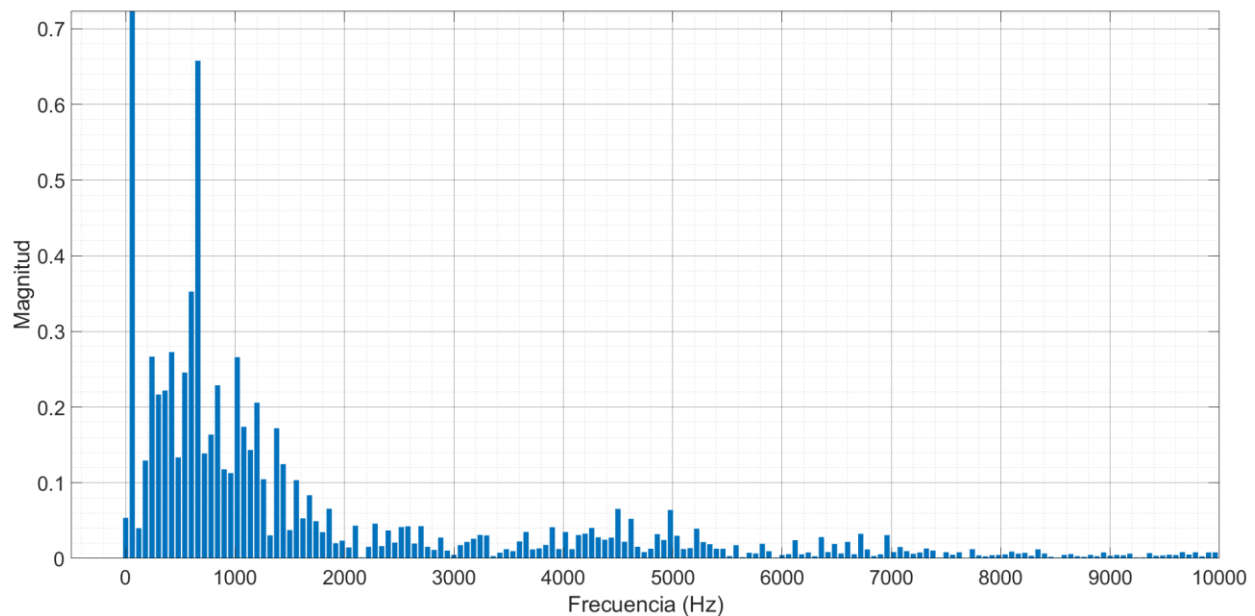
Componentes armónicas de la corriente IL2 con el control Deadbeat



Según la Figura 54, se evidenció una actividad alta en frecuencias cercanas 1020[Hz], a partir de 1980[Hz] se evidenció una contribución armónica baja. La componente con más influencia se dio en 17h donde se obtuvo un valor de 0.09 aproximadamente.

✓ *Componentes armónicas del controlador Modulación Delta***Figura 55**

Componentes armónicas de la corriente IL2 con el control modulación delta

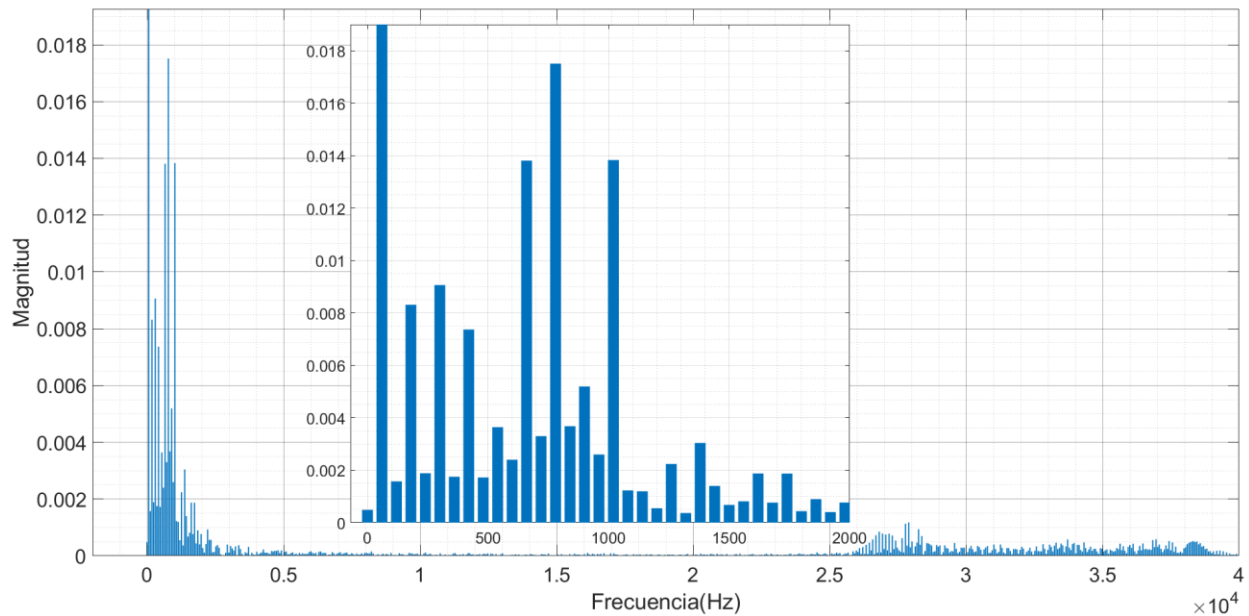


En el análisis de la Figura 55, se evidenció una influencia de armónicos bastante alta con respecto a la fundamental. La componente armónica a la frecuencia 660[Hz] (11h) presenta un valor aproximado de 0.66, lo cual representa una influencia armónica alta. Este controlador presentó los valores más altos de influencia armónica los cuales afectan considerablemente la inyección de potencia.

✓ *Componentes armónicas del controlador por Histéresis*

Figura 56

Componentes armónicas de la corriente IL2 con el control por histéresis



En la Figura 56 se muestra que las componentes armónicas de mayor influencia se ubican en las frecuencias cercanas a 780 [Hz] ($13h$), con valores entre 0.018 y 0.012. Se observó un comportamiento con influencia baja para frecuencias a partir de 25000 [Hz] aproximadamente.

Observación General del análisis armónico

Como observación general, se evidenció que, el controlador que mayores componentes armónicas no deseadas presenta es el controlador por modulación delta, aun con $Fp = 1$. El control PR es el que menor influencia tiene por parte de otras frecuencias armónicas. Los controladores

que resultaron viables para una implementación real fueron aquellos que cumplieron con la norma IEEE Std 1547-2018, los cuales fueron el control PI, PR, deadbeat e histéresis.

4.5 Distorsión de corriente demandada total (TDD)

La distorsión de demanda total de corriente se define como “la razón del cuadrado medio raíz del contenido armónico, considerando componentes armónicas hasta el orden 50 y específicamente excluyendo inter-armónicos, expresados como porcentaje de la demanda máxima actual. Se pueden incluir componentes armónicos de orden superior a 50 cuando sea necesario.” (IEEE Std 519, 2014, p. 4). El cálculo de la distorsión de demanda total está definido por la siguiente ecuación:

$$TDD_{\%} = \frac{\sqrt{\sum_{h=2}^{\infty} I_h^2}}{I_L} * 100\% \quad (38)$$

o en función de la distorsión armónica total de corriente se puede calcular así:

$$TDD_{\%} = \frac{I_1}{I_L} * THD_I \quad (39)$$

Donde I_1 es el valor RMS de la componente fundamental de la corriente I_{L2} , I_L es la corriente RMS máxima del sistema (inversor), calculada así:

$$I_L = \frac{P}{V_{red}} = 8.3333 [A]$$

Según la IEEE Std 519 (2014), el valor máximo permitido de distorsión de demanda total es:

$$TDD_{\%} < 5\%$$

En la Tabla 15 se muestran los resultados de TDD obtenidos para los diferentes controladores, para $S=1000$ [VA] y $F_p=1$.

Tabla 15

Resultados del cálculo de la TDD

Controlador	THD_I [%]	I_1 [A]	I_L [A]	$TDD_{\%}$
PI	0.03933	8.371056		0.0395%
PR	0.009117	8.370799		0.0091%
Deadbeat	1.096	8.398859	8.3333	1.1046%
Mod. Delta	13.74	6.407099		10.3717%
Histéresis	0.2747	8.319180		0.2742%

Según los valores obtenidos de en la tabla anterior, como es de esperarse el control por modulación delta es el único que no cumple con el valor máximo permitido por la norma. El controlador que para las condiciones de trabajo establecidas obtuvo el mejor resultado fue la estrategia PR.

4.6 Distorsión de corriente nominal total (TRD)

La norma IEEE Std 1547 (2018) introduce el término llamado Distorsión de corriente nominal total (TRD) y es utilizado en lugar de la Distorsión total demandada (TDD). La distorsión de corriente nominal total (TRD) se calcula de la siguiente manera:

$$TRD_{\%} = \frac{\sqrt{I_{rms}^2 - I_1^2}}{I_{rated}} \times 100 \quad (40)$$

Donde I_{rms} es el valor RMS de la corriente inyectada I_{L2} , I_1 es el valor RMS de la componente fundamental de la corriente I_{L2} , e I_{rated} es la corriente RMS nominal del inversor, calculada de igual forma que I_L en la sección 4.5.

Según la norma IEEE Std 1547-2018, la TRD de la corriente inyectada a la red por parte del inversor, debe ser menor al 5%. Los cálculos obtenidos para la TRD se pueden ver en la Tabla 16.

Tabla 16

Resultados del cálculo de la TRD

Controlador	I_{rms} [A]	I_1 [A]	I_{rated} [A]	$TRD_{\%}$
PI	8.371057	8.371056		0.0491%
PR	8.370800	8.370799		0.0490%
Deadbeat	8.399371	8.398859	8.3333	1.1128%
Mod. Delta	6.462686	6.407099		10.1497%
Histéresis	8.319208	8.319180		0.2590%

A partir de los resultados obtenidos en la tabla anterior, se puede concluir que se cumple el criterio del 5% descrito en la norma IEEE Std 1547-2018, a excepción del control modulación delta, que ya es sabido que es un controlador que presentó resultados inaceptables en general. Los controles que presentaron el menor TRD fueron las estrategias PI y PR.

5. Conclusiones y futuros desarrollos

En este capítulo se presentan las conclusiones y observaciones de la tesis de pregrado y se proponen algunos proyectos futuros.

5.1 Conclusiones

En este trabajo de grado se realizó el análisis comparativo de distintas estrategias de control de corriente para un inversor monofásico con filtro LCL que inyecta potencia a la red. El enfoque empleado fue la utilización y funcionalidad del inversor para una implementación de inyección real de potencia, cuya sincronización con la red se realizó mediante la utilización de un lazo de seguimiento de fase. De lo expuesto se formularon las siguientes conclusiones y observaciones:

En general, los controladores presentados son capaces de realizar el seguimiento de corrientes de referencias, y una inyección controlada de potencia a la red. Para el caso de una implementación de suministro de potencia a la red, se debe tener en cuenta que el comportamiento de las estrategias esté acorde con lo establecido por las normas. Los controladores que cumplieron con lo establecido en las normas fueron: PI, PR, Deadbeat e histéresis, esto para los valores de potencia aparente nominal de diseño. Los controles PI y PR, además de la condición nominal de potencia, también cumplieron a cabalidad las normas para la mitad de la potencia nominal.

Los controladores destacados sobre los demás fueron el PI y PR, ya que presentaron el menor error RMS, con una distorsión armónica total pequeña, un factor de potencia bastante cercano al deseado para cada caso, exceptuando en $S=100$ [VA] donde se observó una diferencia notable. En temas relacionados con distorsión, como lo es el THD, el análisis de las componentes

armónicas, la TDD y la TRD, en las situaciones planteadas, estos controladores cumplieron con los valores propuestos para cada norma IEEE considerada.

El control modulación delta presenta el comportamiento más desfavorable respecto a los otros controladores, según los análisis tratados en el proyecto, por lo que no es recomendable utilizarlo para una implementación de potencia a la red.

El filtro LCL diseñado evidencia la importancia de su implementación, debido a la notable reducción de la distorsión armónica total (THD) de la corriente inyectada a la red, comparado con el valor antes del filtro, por cual lo que demuestra su funcionalidad.

Llevándolo al caso de una implementación real, es de vital importancia utilizar un lazo de seguimiento fase que se encargue de la sincronización de la corriente a inyectar con la red. El PLL planteado en este proyecto es funcional para el caso de futuras inyecciones de potencia de un inversor monofásico.

A pesar de no tener en cuenta la resistencia en el modelo de la planta para realizar el diseño del control Deadbeat, este presentó un funcionamiento correcto como se evidencia en los resultados obtenidos para este controlador.

La distorsión armónica de la corriente inyectada afecta el factor de potencia de la señal, el cual fue demostrado en el momento de analizar las gráficas de factor de potencia. Se pudo observar

que los casos donde hay mayor distorsión armónica, es donde ocurrió la mayor diferencia entre el factor de potencia calculado y el deseado.

Todos los controladores, excepto la modulación delta, tienen un buen seguimiento del factor de potencia deseado, esta es otra de las razones por la cual no se recomienda el uso o implementación de la modulación delta en inversores para inyección de potencia a la red.

Los controladores PI, PR e histéresis podrían ser empleados en inversores que operan con funcionalidades de compensación de reactiva, debido a su comportamiento en todo el rango del factor de potencia (atraso y adelanto).

El parámetro de distorsión TRD, está dentro lo establecido por la norma para los controladores PI, PR, Deadbeat e histéresis, de los cuales la estrategia PR mostró el valor más bajo de este índice.

5.2 Futuros desarrollos

Para dar continuidad a este proyecto, se sugieren los siguientes temas:

Implementar experimentalmente los controladores diseñados, en inversor monofásico conectado a la red con filtro LCL, con la utilización de un lazo de seguimiento de fase, con el fin de comparar resultados.

Realizar un análisis financiero costo-beneficio de los controladores, para la implementación de este sistema.

Proponer un método para mitigar los armónicos y mejorar la calidad de la señal inyectada a la red.

Proponer y comparar el funcionamiento de estos controladores en la aplicación de filtrado activo considerando el filtro LCL.

Realizar el estudio del control de corriente en un inversor con filtro LCL, donde la señal controlada sea la corriente inyectada a la red (I_{L2}).

Proponer otros controladores para esta topología.

Realizar un estudio más profundo de la calidad de la señal inyectada a la red.

Referencias Bibliográficas

- Análisis y síntesis de circuitos (s.f.). Departamento de Teoría de la Señal y Comunicaciones, Universidad de Alcalá.
- Araújo, R. (2012). Projeto e simulação de filtros L e LCL para interconexão de inversor NPC trifásico à rede. Universidade Federal do Ceará.
- Benyoucef, A., Kara, K., Chouder, A., & Silvestre, S. (2014). Prediction-based deadbeat control for grid-connected inverter with L-filter and LCL-filter. *Electric Power Components and Systems*, 42(12), 1266-1277.
- Cha, H., Vu, T. K., y Kim, J. E. (2009). Design and control of Proportional-Resonant controller based Photovoltaic power conditioning system. In *2009 IEEE Energy Conversion Congress and Exposition* (pp. 2198-2205). IEEE.
- Cossoli, P., Cáceres, M., Vera, L., Firman, A., y Busso, A. (2018). Proportional-Resonant Controller And LCL Filter Design For Single-Phase Grid-Connected PV Micro-Inverters. In *2018 IEEE PES Transmission & Distribution Conference and Exhibition-Latin America (T&D-LA)* (pp. 1-5). IEEE.
- Del Rio, P. (2018). Control de inversor en puente completo mediante modulación SPWM. Universidad Técnica Federico Santa María.
- Flórez, W., y Franklin, G. (2014). Análisis comparativo entre estrategias para la estimación en el dominio del tiempo de parámetros de señales eléctricas distorsionadas y/o desequilibradas. Escuela de Ingeniería Eléctrica, Electrónica y Telecomunicaciones. Universidad Industrial de Santander.
- Hernandez, O. y Sanabria, C. (2013). Diseño y prueba de inversores monofásicos independientes, con capacidad de conexión en paralelo para alimentar cargas lineales y no lineales. Facultad de Ingeniería, Pontificia Universidad Javeriana.
- Horikoshi, I., (2009). Análisis de las componentes armónicas de los inversores fotovoltaicas de conexión a red. Departamento de Tecnología Electrónica, Universidad Carlos III de Madrid.
- IEEE Std 1547 (2003). IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems.
- IEEE Std 1547 (2018). IEEE Standard for Interconnection and Interoperability of Distributed Energy Resources with Associated Electric Power Systems Interfaces.

- IEEE Std 519 (2014). IEEE Recommended Practice and Requirements for Harmonic Control Electric Power Systems.
- Jain, D., & Kalla, U. K. (2016, November). Design and analysis of LCL filter for interconnection with grid connected PV system. In 2016 IEEE 7th Power India International Conference (PIICON) (pp. 1-6). IEEE.
- Mantilla, M. (2011). Modelado y simulación en tiempo real de un compensador estático de potencia para sistemas de distribución. Escuela de Ingeniería Eléctrica, Electrónica y Telecomunicaciones. Universidad Industrial de Santander.
- Marín, L. & Alexei, D. (2003). Historia, definición, descripción, tipos y aplicaciones de filtros electrónicos.
- Namboodiri, A., & Wani, H. S. (2014). Unipolar and bipolar PWM inverter. International Journal for Innovative Research in Science & Technology, 1(7), 237-243.
- Marulanda, J. y Cadavid, J. (2008). Control por Histéresis de la corriente en los filtros activos de potencia. Universidad Tecnológica de Pereira.
- Ogata, K. (2010). Ingeniería de control moderna. Pearson.
- Petit, J. (2007). Control de filtros activos de potencia para la mitigación de armónicos y mejora del factor de potencia en sistemas desequilibrados. Departamento de Ingeniería Eléctrica, Universidad Carlos III de Madrid.
- Rashid, M. H. (2004). Electrónica de potencia: circuitos, dispositivos y aplicaciones. México. Pearson Education.
- Resolución CREG 060 (2019). Por la cual se hacen modificación y adiciones transitorias al reglamento de operación para emitir la conexión y operación de plantas solares fotovoltaicas y eólicas en el SIN y se dictan otras disposiciones. 20 de junio de 2019. Colombia.
- Sadiku, M. (2006). Fundamentos de circuitos eléctricos. Mc Graw Hill.

Apéndices

En este apartado se explican la utilidad y la funcionalidad de los apéndices explicados en el documento, para una mayor comprensión del proyecto.

Apéndice A. Apéndice digital A: Simulación del grupo de controladores en SIMULINK

En este Apéndice se encuentra un archivo que es la simulación general del proyecto, con el grupo controladores, la estrategia de sincronización y el filtro LCL, todo esto mediante implementado en el software SIMULINK.

Los controles se encuentran cada uno en un bloque distinto por lo que se necesita comentar aquellos que no se utilicen, es decir se debe utilizar un bloque de control por simulación, de igual manera existen dos bloques que serán los encargados de hacer la conmutación de los IGBTs, esto se debe a que no todos los controladores trabajan de la misma forma. Para los controladores PI, PR y Deadbeat se utiliza el bloque llamado “PWM”, y para los controladores modulación delta e histéresis el bloque se llama “Conmutación MD y H”.

Apéndice B. Apéndice digital B: Programación de parámetros de simulación en MATLAB

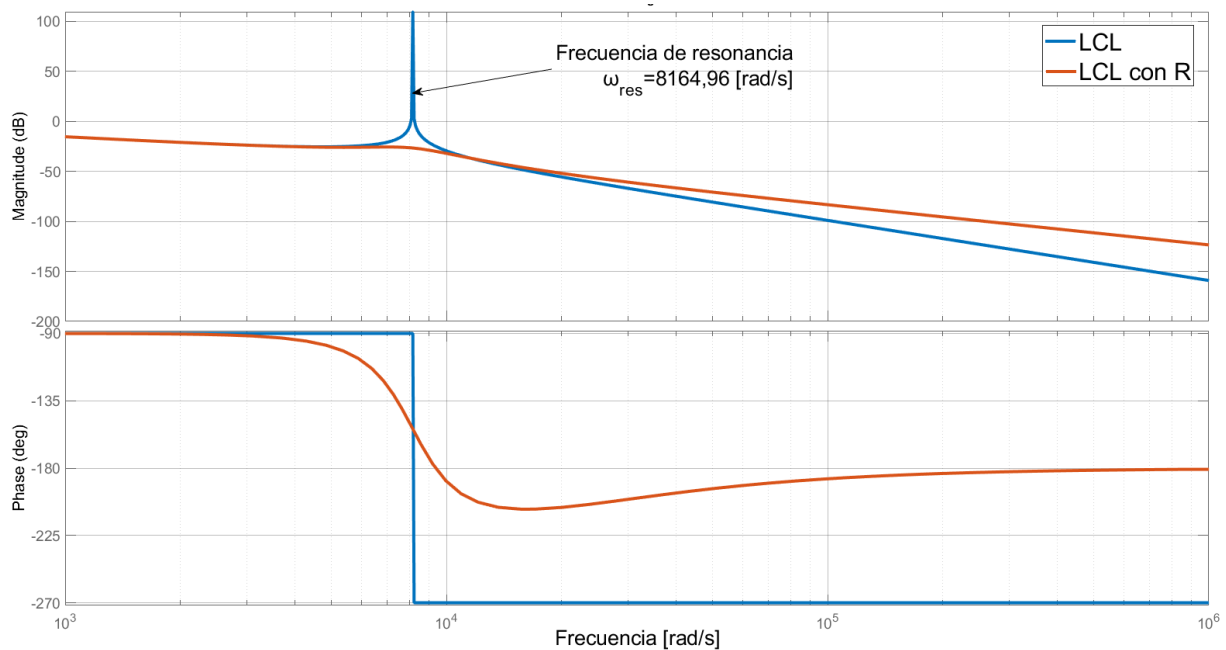
Este apéndice es un archivo de MATLAB con los parámetros para el funcionamiento de la simulación expuesta en el Apéndice A. Sin este archivo no puede funcionar el primero. En este apéndice es posible variar los valores de potencia aparente y factor de potencia que se desee inyectar a la red, los valores del filtro LCL, las frecuencias, los valores de las constantes para los controladores que lo ameriten (PI, PR e Deadbeat), y de más valores.

Apéndice C. Apéndice Digital C: Datos recogidos del grupo de simulaciones

En este apéndice es un archivo de EXCEL, el cual contiene todos los datos obtenidos del grupo de simulaciones, en donde se encuentran la distorsión armónica total de corriente, error RMS de la corriente y los factores de potencia calculados.

Apéndice D: Diagrama de bode del filtro LCL con y sin resistencia

Este apéndice muestra la atenuación del pico de resonancia de filtro LCL con y sin resistencia en serie con el capacitor.



Apéndice E: Código utilizado para comparación en el control Modulación Delta

```
function y = fcn(u)
    if u>0
        y=1
    else
        y=0
    end
```

Apéndice F: Código utilizado para comparación en el control por Histéresis

```
function y = fcn(u,An)
    if u>0.5
        y=0
    elseif u<-0.5
        y=1
    else
        y=An
    end
```