

**DISEÑO Y CONSTRUCCIÓN DE UN SISTEMA DE ADQUISICIÓN DE
DATOS MICROSÍSMICOS.**

**JAIRO AUGUSTO CALA RODRIGUEZ
OMAR LEONARDO PEÑA GALVIS**

**UNIVERSIDAD INDUSTRIAL DE SANTANDER
FACULTAD DE INGENIERÍAS FÍSICO - MECÁNICAS
ESCUELA DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA Y
TELECOMUNICACIONES
BUCARAMANGA**

2004

**DISEÑO Y CONSTRUCCIÓN DE UN SISTEMA DE ADQUISICIÓN DE
DATOS MICROSÍSMICOS.**

**JAIRO AUGUSTO CALA RODRIGUEZ
OMAR LEONARDO PEÑA GALVIS**

**Trabajo para optar el título de
INGENIERO ELECTRÓNICO**

Director

Dr. HERMANN RAÚL VARGAS T. UIS

Codirector

ING. ALFREDO RAFAEL ACEVEDO P. UIS

**UNIVERSIDAD INDUSTRIAL DE SANTANDER
FACULTAD DE INGENIERÍAS FÍSICO - MECÁNICAS
ESCUELA DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA Y
TELECOMUNICACIONES
BUCARAMANGA
2004**

AGRADECIMIENTOS

Quienes elaboraron este proyecto, agradecen a los profesores Hermann Raúl Vargas y Alfredo Rafael Acevedo, por su apoyo y motivación constante para la elaboración de este trabajo; a los profesores Alfonso García y Arturo Plata, por su colaboración y asesoría en la adquisición de pruebas para la validación de la respuesta del equipo; a los Ingenieros Alban Prada y Gabriel Salazar por su colaboración en la parte digital.

A la Universidad Industrial de Santander por la oportunidad brindada.

A nuestros familiares y amigos, en quienes encontramos un soporte constante durante la ejecución de este proyecto.

A DIOS, quien me ha llevado de la mano por el camino de la vida.

A mi madre, Helda, por su amor, comprensión y lucha constante.

A mi tío, Alirio, por creer en mí cuando ni siquiera yo lo hacía.

A mis familiares, por el apoyo incondicional.

A mis amigos, por su confianza, apoyo desinteresado y alegrías brindadas durante el tiempo que compartimos.

A los que ya no están, mi abuelo Abraham y mi tío Luis Jesús por el cariño brindado durante tantos años.

Jairo Augusto Cala Rodríguez.

A DIOS, por darme la sabiduría y fortaleza para salir adelante.

A mis padres, Diego y Leonor, fuentes de inspiración de mis más grandes éxitos, maestros de esta gran obra.

A mi hermano, Javier, por su amistad y colaboración incondicional

A mis profesores, quienes con su conocimiento y amistad ayudaron a forjar mi carrera profesional.

A todos mis familiares y amigos, quienes directa o indirectamente aportaron su grano de arena para la culminación de este gran sueño.

Omar Leonardo Peña Galvis

CONTENIDO

	Pág.
INTRODUCCIÓN	1
CAPÍTULO I	
1 MARCO TEÓRICO	2
1.1 SISMOLOGÍA	2
1.1.1 Generalidades	3
1.2 TIPOS DE ONDAS SÍSMICAS	5
1.2.1 Ondas Primarias	5
1.2.2 Ondas Secundarias	6
1.2.3 Ondas Superficiales.	7
1.3 PELIGROSIDAD SÍSMICA	9
1.4 MICROZONIFICACIÓN SÍSMICA	9
1.5 EFECTOS LOCALES O DE SITIO	10
1.6 ANÁLISIS ESTRUCTURAL	11
1.6.1 Movimiento del suelo y frecuencias de las estructuras	12
1.6.2 Frecuencia de resonancia	13
1.7 MICROTREMBORES	14
1.7.1 Aplicaciones del estudio de microtemblores	15
1.7.2 Ventajas y limitaciones del estudio de microtemblores	17
CAPÍTULO II	
2. ESTADO DEL ARTE	19
CAPÍTULO III	
3. DISEÑO E IMPLEMENTACIÓN DEL SISTEMA	23
3.1 TRANSDUCTOR	23

3.1.1	Principio de Funcionamiento	24
3.1.2	Construcción	25
3.1.3	Funciones de Transferencia	26
3.1.4	Modelo HS-1 LT	28
3.2	MÓDULO ANALÓGICO O DE ACONDICIONAMIENTO DE SEÑAL.	30
3.2.1	Preamplificación.	32
3.2.2	Filtrado Pasa-bajos	36
3.2.3	Amplificación.	43
3.2.4	Filtrado Pasa-altos	45
3.2.5	Presupuesto de Error.	47
3.2.6	Análisis de ruido del sistema.	56
3.2.7	Conversión Analógica-Digital.	63
3.3	MÓDULO DIGITAL	67
3.3.1	Modos de Operación	69
3.3.2	Diseño de la tarjeta.	72
3.4	MÓDULO DE ALIMENTACIÓN	82

CAPÍTULO IV

4.	SOFTWARE DEL SISTEMA	87
4.1	PROGRAMACIÓN DEL MICROCONTROLADOR	88
4.1.1	Algoritmo general del programa	88
4.2	SUBROUTINAS DEL PROGRAMA PRINCIPAL	91
4.2.1	Configuración de Registros especiales	91

4.2.2	Rutina de Conversión	92
4.2.3	Rutinas de lectura y escritura de memoria	93
4.2.4	Direccionamiento de las memorias	95
4.2.5	Reloj de Tiempo Real (RTC)	97
4.3.	MODULO DE VISUALIZACIÓN	101
4.3.1	Descripción del programa	103

CAPÍTULO V

5.	PRUEBAS	109
5.1	PRUEBAS ELÉCTRICAS.	109
5.2	PRUEBAS FÍSICAS.	119
6.	CONCLUSIONES Y OBSERVACIONES	123
7.	RECOMENDACIONES	126
8.	GLOSARIO DE TÉRMINOS.	127
9.	BIBLIOGRAFÍA	131
10.	ANEXOS	135

LISTA DE FIGURAS

	Pag.
Figura 1. Deformación estática	3
Figura 2. Ubicación espacial del epicentro y del hipocentro	4
Figura 3. Paso de la onda P a través de la corteza terrestre.	6
Figura 4. Paso de la onda S a través de la corteza terrestre.	7
Figura 5. Paso de la onda Love a través de la corteza terrestre.	8
Figura 6. Paso de la onda Rayleigh a través de la corteza terrestre	8
Figura 7. Mapa de Peligrosidad sísmica de la Península Ibérica.	9
Figura 8. Movimiento del suelo.	12
Figura 9. Comportamiento de un edificio según su altura, rigidez y período.	13
Figura 10. Registros de microtemblores (velocidad).	14
Figura 11. Equipo portátil para la adquisición de microtemblores.	21
Figura 12. Transductor electromagnético de fuerza y velocidad.	24
Figura 13. Estructura interna del sensor	26
Figura 14. Respuestas de Amplitud vs Frecuencia normalizada.	27
Figura 15. Geófono HS-1 LT. Geospace Corporation.	29
Figura 16. Curva de respuesta de salida vs Frecuencia	30
Figura 17. Amplificador Diferencial.	33
Figura 18. El circuito clásico para INA de tres amplificadores.	35
Figura 19. Comparación de la respuesta en frecuencia de las topologías Sallen-Key y MFB.	38

Figura 20. Implementación del filtro pasa-bajas.	40
Figura 21. Efecto de la combinación de las parejas de polos complejos conjugados.	42
Figura 22. Implementación del filtro pasa-altas.	46
Figura 23. Modelo de offset para el INA.	50
Figura 24. Interfaz Amplificador-ADC	56
Figura 25. Modelo de ruido para el amplificador de instrumentación.	58
Figura 26. Modelo de ruido para el amplificador operacional.	59
Figura 27. Estructura interna del conversor.	65
Figura 28. Esquema general del módulo digital.	68
Figura 29. Esquemático del módulo digital.	69
Figura 30. Selección del modo de trabajo: Interfaz gráfica en Labview.	72
Figura 31. Asignación de pines del microcontrolador <i>PIC16F877</i> , y su distribución en la Tarjeta Digital	75
Figura 32. Distribución de pines de la Memoria SRAM BQ4017	77
Figura 33. Distribución de pines del contador binario de 12 bits 4040	79
Figura 34. Distribución de pines del RTC DS12C887	80
Figura 35. Esquemático de la pantalla LCD y Teclado 4X4	81
Figura 36. Circuito típico para operar el PT5062.	83
Figura 37. Tensión de rizado en la salida positiva V_{O_1}	83
Figura 38. Tensión de rizado con condensador a la salida.	84
Figura 39. Tensión de rizado con filtro LC.	85
Figura 40. Comportamiento aproximado en frecuencia de un condensador electrolítico de $100 \mu F$	86

Figura 41. Algoritmo general de configuración y funcionamiento del Prototipo	87
Figura 42. Diagrama de flujo general del microcontrolador.	90
Figura 43. Registro OPTION_REG	91
Figura 44. Diagrama de tiempos del ADS7825	93
Figura 45. Ciclo de escritura de la memoria	94
Figura 46. Ciclo de lectura de la memoria.	95
Figura 47. Distribución de la memoria para el modo “data logger”	96
Figura 48. Posiciones de memoria del RTC DS12C887	97
Figura 49. Diagrama de flujo de funcionamiento del RTC	98
Figura 50. Diagrama de tiempo para un ciclo de escritura del RTC	99
Figura 51. Diagrama de tiempo para un ciclo de lectura del RTC.	100
Figura 52. Módulo de visualización. Panel principal	104
Figura 53. Ventanas de confirmación del modo de trabajo	104
Figura 54. Panel frontal del Modo “continuo”.	106
Figura 55. Panel frontal del modo “data logger”.	107
Figura 56. Panel frontal del modo abrir prueba.	108
Figura 57. Prueba N°1	110
Figura 58. Prueba N°2	111
Figura 59. Prueba N°3	113
Figura 60. Prueba N°4	114
Figura 61. Prueba N°5	115
Figura 62. Efecto de las puntas en la visualización de señales en el osciloscopio.	117

Figura 63. Prueba modo data-logger	118
Figura 64. Gráfico comparativo de frecuencias fundamentales medidas.	120
Figura 65. Prueba laboratorio Vibraciones	121

LISTA DE TABLAS

	Pag.
Tabla 1. Período natural según la altura del edificio	13
Tabla 2. Ventajas y limitaciones en el uso de los registros de movimientos sísmicos	18
Tabla 3. Especificaciones del transductor.	29
Tabla 4. Cuadro comparativo de las topologías Sallen-Key y MFB.	38
Tabla 5. Tabla para filtros Butterworth	40
Tabla 6. Error de ganancia para la configuración inversora.	45
Tabla 7. Valores de 1 LSB según la resolución del conversor.	51
Tabla 8. Duración de la prueba Vs. Número máximo de pruebas posibles	71
Tabla 9. Ventajas y desventajas de la configuración Bus de datos paralelo-Comunicación PC serie.	73
Tabla 10. Tipos de condensadores.	86
Tabla 11. Tabla de Verdad de la Memoria BQ4017	93
Tabla 12. Comparación de frecuencias fundamentales tomadas con los equipos trabajados.	120

LISTA DE ANEXOS

ANEXO A. EFECTOS DE CUANTIZACIÓN

ANEXO B. HOJAS DE DATOS.

ANEXO C. PROGRAMACIÓN DEL MÓDULO DE VISUALIZACIÓN.

ANEXO D. MANUAL DE USUARIO DEL EQUIPO

TÍTULO: DISEÑO Y CONSTRUCCIÓN DE UN SISTEMA DE ADQUISICIÓN DE DATOS MICROSÍSMICOS*.

Jairo Augusto Cala Rodríguez, Omar Leonardo Peña Galvis.**

Palabras Clave: Microtemblores, vibración ambiental, efectos locales, geófono, adquisición de datos, data-logger.

RESUMEN

En el presente trabajo se describe el proceso de diseño y construcción de un sistema que permite captar vibraciones ambientales o microtemblores, utilizando tres transductores de velocidad o geófonos en un arreglo triaxial.

Inicialmente, se realiza una breve introducción a la sísmica y a los microtemblores, explicando las aplicaciones prácticas del uso de registros de microtemblores, con el objeto de entender la finalidad del proyecto. A continuación se explica el proceso de diseño y construcción de los módulos del sistema de adquisición de datos (analógico, digital, de alimentación y de visualización). Se incluyen los criterios de escogencia de los dispositivos, presupuestos de error individual de los dispositivos y análisis de ruido del sistema, con el objetivo de determinar la precisión del sistema desarrollado. Se explica paso a paso el recorrido que sigue la señal desde el momento en el que se adquiere, hasta el momento de su posterior visualización.

Por último se realizan pruebas al sistema de adquisición de datos con el objetivo de comprobar su desempeño ante señales reales, ante lo cual se encuentran errores inferiores al 1% en la frecuencia fundamental de la señal y 2% en la magnitud del espectro de potencia de la componente fundamental de la señal.

Como resultado, se entrega un sistema de adquisición de datos microsísmicos con resolución de 12 bits efectivos, el cual cuenta con una interfaz de usuario formada por un teclado matricial y pantalla de cristal líquido, con los cuales se puede escoger uno de los modos de trabajo, ya sea para captar datos en forma continua para ser visualizados en un computador, o para guardar datos en memoria (hasta 38 minutos, distribuidos en pruebas de mínimo 1 minuto), los cuales luego podrán ser descargados a cualquier computador que tenga instalado el módulo de visualización.

* Trabajo de Investigación.

** Facultad de Ingenierías Fisicomecánicas, Escuela de Ingenierías Eléctrica, Electrónica y Telecomunicaciones. Director: Dr. Hermann Raúl Vargas T.

TITLE: DESIGN AND CONSTRUCTION OF A MICROTREMOR DATA ACQUISITION SYSTEM*.

Jairo Augusto Cala Rodríguez, Omar Leonardo Peña Galvis.**

Keywords: Microtremor, ambient noise, site effects, geophone, data acquisition, data-logger.

ABSTRACT

This work describes the design and construction process of a microtremor data acquisition system, using 3 velocity transducers or geophones built in a triaxial arrangement.

First, a brief introduction to seismic and microtremors is made, explaining the practical applications of the microtremor registers in order to understand the final purpose of this investigation. Then, the design and construction process of the data acquisition system modules is explained (analog, digital, power supply and visualization module). The choosing criteria for the devices employed, individual budget error analyses of the chips and noise analysis of the system are made to determine the system overall precision and performance.

Finally, some tests must be done to the data acquisition system to verify the system performance to real world signals. The error percentages fall below 1% for the fundamental frequency of vibration and 2% for the power spectrum magnitude of the fundamental component of the signal.

As a result, a microtremor data acquisition system with 12 effective bits is accomplished. The system has an user interface formed by a keyboard and a liquid crystal display. There are two modes of operation in the system, the first one captures data in a continuous way and permits visualize them in a computer via serial interface. The second one save the data into a memory bank (up to 38 minutes of data), in order to be downloaded later to any computer that has installed the visualization module.

* Research Work.

** Facultad de Ingenierías Fisicomecánicas, Escuela de Ingenierías Eléctrica, Electrónica y Telecomunicaciones. Director: Dr. Hermann Raúl Vargas T.

INTRODUCCIÓN

La Ingeniería Electrónica actualmente, y desde hace varios años ha jugado un papel protagónico en el desarrollo de la ciencia, logrando mediante la investigación aplicada en otras áreas, un mejor aprovechamiento de los recursos disponibles, brindando herramientas cada vez mejores para maximizar las capacidades del capital humano en las distintas áreas del conocimiento.

En el campo de la Ingeniería Sísmica, se han realizado diversos tipos de trabajo con el fin de identificar las amenazas y distintas características del suelo. Algunos de éstos trabajos se llevan a cabo en el área preventiva, donde se evalúan los diferentes comportamientos del suelo, y como éste responde a la magnitud y características de un movimiento sísmico.

Los movimientos sísmicos que ocurren en tierra firme, pueden ser fuertes, moderados o débiles, y microtemblores, siendo éstos últimos los que tendrán mayor relevancia en el presente trabajo, y con los cuales se pueden estimar efectos locales y se pueden trabajar con fines de microzonificación sísmica o análisis estructural, el cual es el objetivo último del sistema a construir.

En el presente trabajo se dará una breve introducción a la sísmica, lo cual es fundamental para entender el propósito del proyecto, haciendo especial énfasis en los microtemblores, para luego continuar con la explicación del proceso de construcción y las características del aparato a desarrollar.

En éste trabajo no se intentará plantear ni apoyar ninguna teoría en el campo de la Ingeniería Sísmica, sino simplemente facilitar un sistema a raíz de una necesidad específica.

1. MARCO TEÓRICO

Para el lector que no está familiarizado con el campo de la sismica, a continuación se expondrán algunos conceptos y terminología básicos, necesarios para entender y poder apropiarse con mayor facilidad el tema sobre el que se desarrolla el presente trabajo. De esta manera se tratarán conceptos que van desde lo general como lo es en este caso la sismología, hacia lo específico que compete a esta investigación que son las vibraciones ambientales o microtemblores, pasando por otros que son absolutamente necesarios para el desarrollo de la misma.

1.1 SISMOLOGÍA

La Sismología, en una amplia definición, es la ciencia que estudia los terremotos. El estudio de éste tipo de fenómenos es útil para disminuir los daños que producen. Aún cuando no es posible saber cuándo y dónde ocurrirá el próximo terremoto, si se puede estar seguro de que existirán más, según lo demuestra la evidencia geológica, los registros históricos y la información instrumental.

La Sismología es una de las ramas de la Geofísica que se utiliza para estudiar la tierra y en especial el fenómeno de los terremotos. La Sismología utiliza el registro del movimiento del suelo producido por un temblor para estudiar el origen y propagación de la onda sísmica.

Esta se puede dividir en 3 disciplinas (Udías, 1999): La Sismología en sentido estricto, la Ingeniería Sísmica y la Exploración Sísmica.

La Sismología en el sentido estricto, trata de la ocurrencia de terremotos y fenómenos relacionados, la Ingeniería Sísmica trata de cómo afectan éstos movimientos a las edificaciones y estructuras creadas por el hombre (edificios,

obras de ingeniería, etc), y la exploración sísmica trata de cómo pueden aplicarse métodos sísmicos a la prospección (búsqueda de yacimientos).

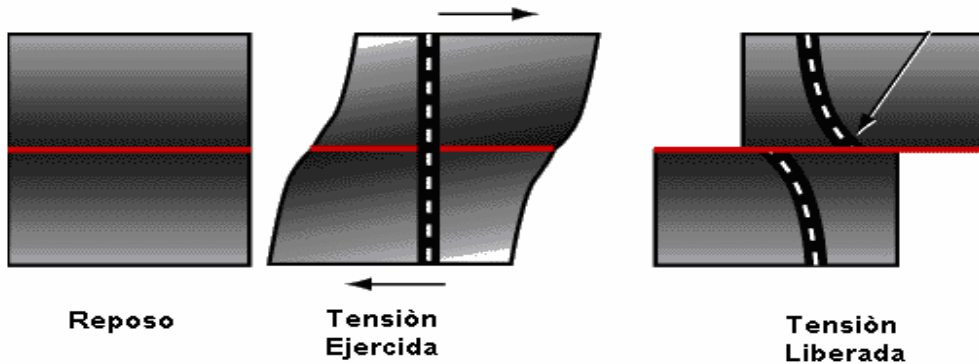
El papel de las ciencias de la tierra, entre ellas, la Sismología, es estudiar el fenómeno natural e identificar los factores que pueden producir daños en determinado lugar. Esto último se conoce como evaluación de la amenaza o peligro, que en el caso de los terremotos se denomina evaluación de la amenaza sísmica.

1.1.1 Generalidades.

Por su origen, los sismos se clasifican en naturales o artificiales. Los sismos naturales son los producidos por fallas geológicas (tectónicas), la actividad volcánica y en menor importancia, por agentes meteorológicos tales como el oleaje del mar. Los sismos artificiales son todos aquellos producidos por la actividad del hombre, entre las principales están las explosiones para la exploración minera, explosiones nucleares, microsismicidad producida por fábricas y el tráfico de vehículos pesados.

Los sismos de origen tectónico presentan el mayor peligro o amenaza para el hombre. Se producen por el movimiento relativo entre dos partes de la corteza a lo largo de una falla, lo cual causa dos tipos de deformación: una de tipo estática y otra de tipo dinámica; la primera consiste en el desplazamiento permanente del suelo debido al evento sísmico (Figura 1), y la segunda consiste básicamente de ondas sonoras que irradia el sismo a medida que se produce.

Figura 1. Deformación estática.

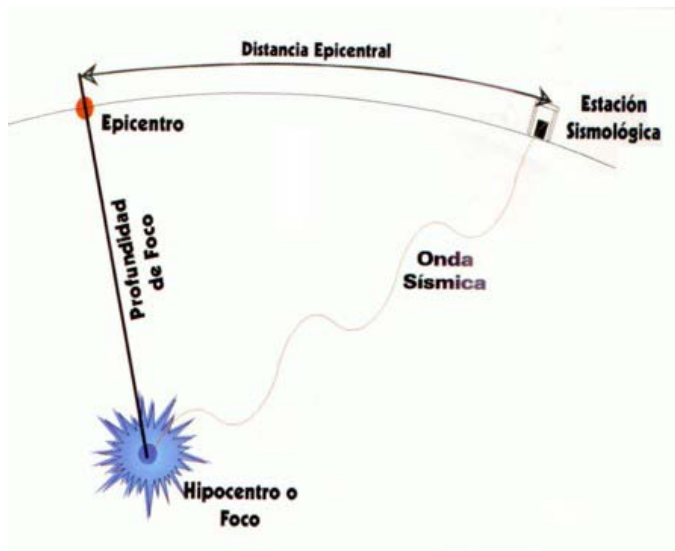


Fuente: Seismic Waves. www.seismo.unr.edu

El punto del cual parten las ondas sísmicas se denomina hipocentro, que se identifica por sus coordenadas geográficas (latitud y longitud) y además por la profundidad. El epicentro es la proyección del hipocentro sobre la superficie de la Tierra y se identifica únicamente con las coordenadas geográficas.

Los parámetros principales de un sismo son los siguientes: el hipocentro, tiempo origen (momento en que se generan las ondas) y el tamaño (magnitud).

Figura 2. Ubicación espacial del epicentro y del hipocentro.



Fuente: www.inpres.gov.ar/seismology/mapas/fig.delta.htm

Para calcular las coordenadas del hipocentro: latitud, longitud y profundidad, se utilizan los registros del temblor en varias estaciones, ya que una sola no daría la suficiente claridad para especificar los anteriores parámetros. En cada estación se miden los tiempos de arribo de las ondas. Estas ondas se reconocen por el cambio brusco en la amplitud y frecuencia del registro respecto al ruido ambiental.

1.2 TIPOS DE ONDAS SÍSMICAS

Cuando se produce un terremoto, la energía se irradia en todas las direcciones, ésta energía viaja a través y alrededor de la tierra en forma de tres tipos de ondas sísmicas llamadas primarias, secundarias y superficiales.

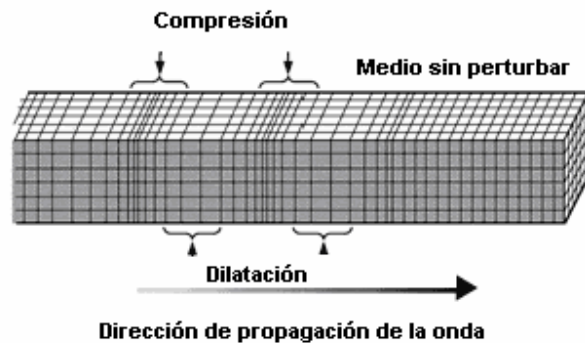
1.2.1 Ondas Primarias.

La energía de las ondas primarias (ondas P), también llamadas ondas de compresión, viaja a través de la corteza de la tierra como una secuencia de vibraciones hacia atrás y adelante en un plano (sea x o y), paralelo a la dirección de propagación de la onda sísmica.

El paso de ésta onda a través de la tierra, causa la compresión y dilatación de las partículas a su paso; además esta onda puede viajar a través de sólidos y de líquidos. El período de la onda P varía, desde menos de 0,1 segundos hasta cerca de dos (2) segundos; períodos de menos de 0,3 segundos son usualmente asociados a eventos cuyos focos están a menos de 1000 kilómetros de distancia.

Las ondas P son las más rápidas entre las ondas sísmicas y tienen una velocidad de entre 5 y 13 km/s, dependiendo de la profundidad y el tipo de roca por el que se propaguen.

Figura 3. Paso de la onda P a través de la corteza terrestre.



Fuente: Olivadoti, Giuseppe. Sensing, Analyzing, and Acting in the First Moments of an Earthquake. Analog Dialogue 35-1. 2001

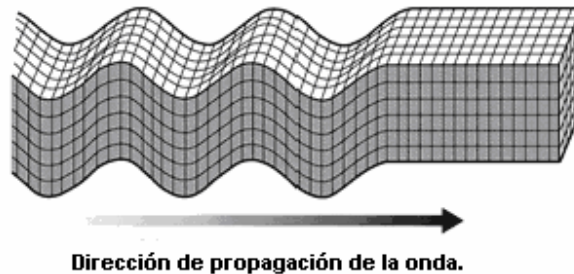
1.2.2 Ondas Secundarias.

Las ondas secundarias (ondas S), también llamadas ondas de deformación, pueden viajar a través de sólidos, pero no a través de líquidos. La energía de la onda S viaja a través de la corteza de la tierra como una secuencia de vibraciones hacia arriba y hacia abajo, perpendiculares a la superficie de la tierra. El paso de estas ondas, hace que las partículas vibren en todas las direcciones, Norte-Sur y Oriente-Occidente (Figura 4).

El período de la onda S varía desde 0,1 segundos hasta cerca de cinco (5) segundos, períodos de menos de 0,5 segundos son usualmente asociados a eventos cuyos focos están a menos de 1000 kilómetros de distancia. El período de la onda S es generalmente un poco menor del doble del período de la correspondiente onda P.

Su velocidad es de aproximadamente un 55% de la velocidad de la correspondiente onda P, y el tiempo de viaje es de aproximadamente 1,8 veces el de la onda P.

Figura 4. Paso de la onda S a través de la corteza terrestre.



Fuente: Olivadoti, Giuseppe. Sensing, Analyzing, and Acting in the First Moments of an Earthquake. Analog Dialogue 35-1. 2001

1.2.2 Ondas Superficiales.

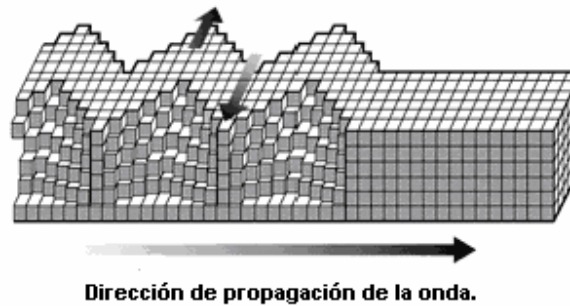
Las ondas superficiales son las más lentas y además por mucho, las más destructivas de los tres tipos de ondas sísmicas. Estas ondas viajan a lo largo de la superficie de la tierra como dos tipos de ondas principales: Ondas Love y ondas Rayleigh.

▪ Ondas Love

Las ondas Love son mas lentas que las tipo P y las tipo S. Estas ondas tienen un movimiento normal a la dirección de propagación en el plano horizontal (Figura 5).

El período de la onda Love varía desde 2 hasta cerca de 500 segundos, su velocidad oscila entre 2,5 y 4,4 km/s, ésta velocidad depende del período de la onda correspondiente y en el tipo de estructura terrestre en el cual se halle localizada la onda (Océánica, Sedimentaria o Continental).

Figura 5. Paso de la onda Love a través de la corteza terrestre.



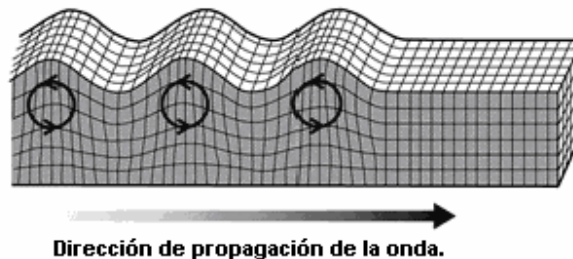
Fuente: Olivadoti, Giuseppe. Sensing, Analyzing, and Acting in the First Moments of an Earthquake. Analog Dialogue 35-1. 2001

▪ Ondas Rayleigh

Las ondas Rayleigh son las ondas sísmicas más lentas, este tipo de ondas presentan un movimiento rodante en el plano vertical muy parecido al de las ondas de agua (Figura 6).

El período de la onda Rayleigh varía desde 2 hasta cerca de 500 segundos, su velocidad oscila entre 1 y 4,3 km/s, ésta depende del de la onda correspondiente y en el tipo de estructura terrestre en el cual se halle localizada la onda (Oceánica, Sedimentaria o Continental).

Figura 6. Paso de la onda Rayleigh a través de la corteza terrestre.



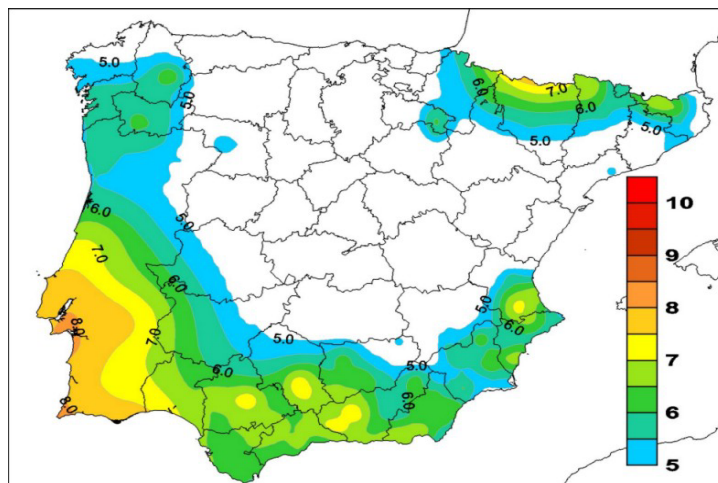
Fuente: Olivadoti, Giuseppe. Sensing, Analyzing, and Acting in the First Moments of an Earthquake. Analog Dialogue 35-1. 2001

1.3 PELIGROSIDAD SÍSMICA

Los métodos o modelos probabilísticos de cálculo de la peligrosidad sísmica se basan en el establecimiento de leyes estadísticas que definen el comportamiento sísmico de una zona o localización a partir, principalmente, de la sismicidad histórica.

El resultado final (Figura 7) acostumbra a expresarse como la probabilidad de ocurrencia de los distintos tamaños de los terremotos, la probabilidad de excedencia de distintos niveles de intensidad de la sacudida, o las máximas velocidades o aceleraciones esperadas en un lugar y en un intervalo de tiempo determinado, entre otros.

Figura 7. Mapa de Peligrosidad sísmica de la Península Ibérica.



Fuente: Líneas de investigación. www.ujaen.es/investiga/rnm217/lineas_d.htm

1.5 MICROZONIFICACIÓN SÍSMICA

La zonificación sísmica es el procedimiento por el cual se conocen las características y los efectos de los probables terremotos que pueden ocurrir en el futuro en una determinada región (Karnik y Algermissen, 1980). Por supuesto, tendría que tenerse en cuenta a la hora de tomar cualquier decisión referente a la

planificación regional o urbana y en el diseño antisísmico o sismo-resistente. Los resultados de la zonificación sísmica se plasman sobre mapas; su contenido varía de acuerdo con el fin último que se pretenda, y conforme a la información de que se dispone. Los mapas de zonificación que acostumbran a incluirse en los códigos oficiales de construcción consisten en la división del territorio en diversas zonas indicativas del grado de peligrosidad sísmica relacionadas con los coeficientes sísmicos incluidos en el código.

La microzonificación sísmica se refiere a una distribución más detallada del riesgo sísmico en las zonas definidas en la zonificación sísmica. Dos factores que se tienen en cuenta en la microzonificación que no se incluyen en la zonificación sísmica son las condiciones locales (geológicas) del suelo y la interacción entre el suelo y la estructura.

1.5 EFECTOS LOCALES O DE SITIO

La mayoría de los estudios sobre la distribución de las calamidades causadas por los sismos indican que las zonas de daños intensos están muy localizadas y que la envergadura de esos daños puede cambiar bruscamente en una distancia apenas de 0,5 a 1 kilómetro. Se ha observado que las intensidades de las sacudidas sísmicas varían considerablemente a distancias muy cortas, lo cual ha llevado a pensar que el factor principal para la evaluación del daño de las estructuras son las condiciones del subsuelo local, es decir, los efectos de sitio.¹

El anterior efecto se puede entender mejor en los lugares que tienen ondulaciones topográficas y/o suelos blandos, ya que en ellos, la energía sísmica queda atrapada, llevando a que se produzca una amplificación de la vibración que puede causar un daño considerable a las estructuras hechas por el hombre (Mukhopadhyay et al.)

¹ TORRES MORALES GILBERT FRANCISCO M.I. Importancia de la microzonificación sísmica de las principales ciudades del estado de Veracruz. (Xalapa, Veracruz).

El análisis de los efectos locales o de sitio es un componente muy importante en la evaluación del riesgo que traen consigo los terremotos. La estructura geológica de una región determina que tanto la tierra se sacudirá ante un movimiento determinado. Por ejemplo, los basamentos sedimentarios están más propensos a las sacudidas de la tierra que los basamentos rocosos. Además de esto, cuando se produce un terremoto, los lugares ubicados en tierra tienden a exhibir una amplitud mayor del movimiento que los lugares ubicados en roca, llevando por ello a concluir que cada tipo de suelo, dependiendo de sus características, amplifica en mayor o menor medida el movimiento.

1.6 ANÁLISIS ESTRUCTURAL

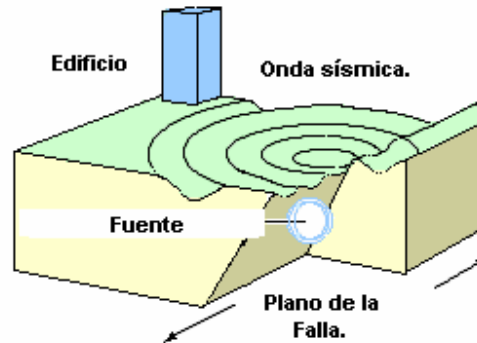
Desde el punto de vista de la Ingeniería, lo más importante al llevar a cabo una obra, no es la belleza del diseño ni los acabados, lo realmente importante es saber si la estructura puede ser realizada de una manera eficiente y si seguirá en pie a pesar de las fuerzas y deformaciones a las que pudiera verse sometida en un futuro.

La respuesta dinámica de un edificio o estructura al movimiento de la tierra es la causa más importante del daño causado en edificios por terremotos. La falla del suelo debajo del edificio es también una gran causa de daño, sin embargo, contrario a lo que se cree, las estructuras raramente, si es que alguna vez, se ven afectadas debido al desplazamiento de la falla que se encuentra bajo el edificio o estructura.²

El análisis estructural consiste en determinar como una estructura reaccionará cuando se encuentre bajo el efecto de diferentes fuerzas. Estas fuerzas pueden ser de naturaleza mecánica o térmica, y las reacciones tienen que ver con la manera en que la estructura se desplazará en el espacio, como afectan éstas fuerzas a los componentes de la estructura, y que fuerzas para compensar estos efectos se generarán o se deben generar.

² THE STAFF OF THE MCEER INFORMATION SERVICE. How Do Earthquakes Affect Buildings?

Figura 8. Movimiento del suelo.



Fuente: <http://mceer.buffalo.edu/infoservice/faqs/eqaffect.asp>

1.6.1 Movimiento del suelo y frecuencias de resonancia.

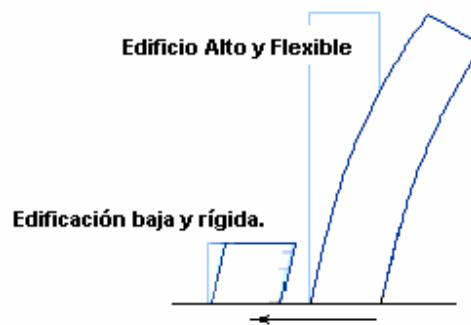
En cuanto a las características que presentan los movimientos del suelo que son importantes para identificar las estructuras tenemos: la duración del evento, la amplitud (del desplazamiento, velocidad y aceleración) y el contenido frecuencial del evento. Al presentarse el movimiento del suelo, la estructura construída sobre éste, comenzará también a vibrar como una superposición de vibraciones de diferentes frecuencias, centrándose sin embargo sobre una en particular conocida como la frecuencia natural o fundamental del edificio o estructura. En general la frecuencia natural de un edificio es inversamente proporcional a su altura; el período natural es sencillamente el inverso de la frecuencia natural.

Tabla 1. PERÍODO NATURAL SEGÚN LA ALTURA DEL EDIFICIO

2 PISOS	0,2 SEGUNDOS
5 PISOS	0,5 SEGUNDOS
10 PISOS	1,0 SEGUNDOS
20 PISOS	2,0 SEGUNDOS
30 PISOS	3,0 SEGUNDOS

Fuente: <http://mceer.buffalo.edu/infoservice/faqs/eqaffect.asp>

Figura 9. Comportamiento de un edificio según su altura, rigidez y período.



Fuente: <http://mceer.buffalo.edu/infoservice/faqs/eqaffect.asp>

1.6.3 Frecuencia de resonancia

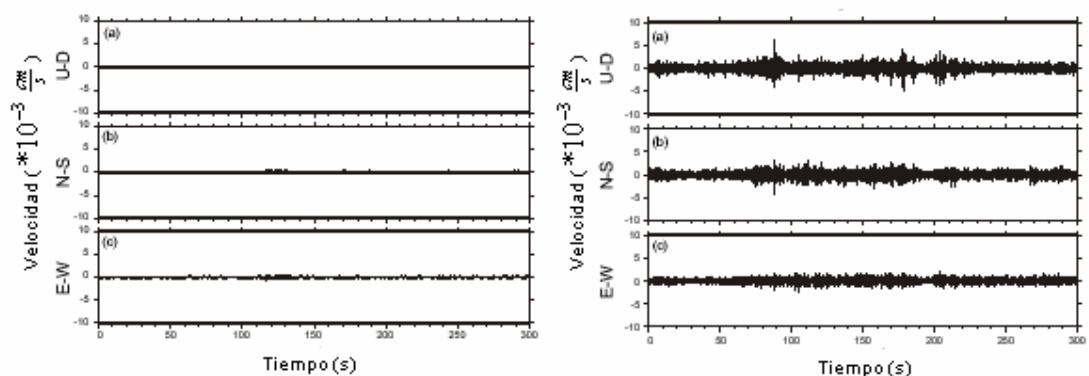
Cuando el contenido frecuencial del movimiento del suelo está centrado alrededor de la frecuencia natural del edificio o estructura, se dice que el suelo y la estructura se encuentran en resonancia uno con el otro, produciendo esto que se incremente o amplifique la amplitud del movimiento. Debido a este fenómeno, las estructuras sufren el mayor daño a una frecuencia igual o cercana a su propia frecuencia natural.

1.7 MICROTEMBLORES

En general, las vibraciones del suelo pueden dividirse en movimientos sísmicos (fuertes y débiles), microsismos y microtemblores. Comúnmente se tiende a pensar que microsismos y microtemblores se refieren al mismo tipo de vibraciones, pero son dos fenómenos que difieren principalmente por la estabilidad, por el rango de frecuencias de las ondas de los constituyen y por las fuentes que los generan.³

Las fuentes que producen los microsismos son naturales, mientras que las que producen los microtemblores son artificiales y dependen principalmente de la actividad humana (Seo 1995), por lo que se conocen como ruido sísmico ambiental. Los microtemblores son generalmente de corto período (1,0 segundos o menos), y algunas de sus posibles fuentes son: El tráfico, los trenes, plantas de energía, maquinaria pesada, minería, equipos de construcción, etc.

Figura 10. Registros de microtemblores (velocidad).



Fuente: EDM Report on the Kocaeli, Turkey Earthquake of August 17,1999. Capítulo 5 Ground and Building motion simulation in Golcuk..

Los microsismos son generalmente de período mayor a 5,0 segundos, sin embargo, existen al menos dos tipos que presentan período corto. El primer tipo es el causado por el agua que corre, o por caídas de agua. El segundo y más importante,

³ ALFARO CASTILLO ANDRES, MORENO JARAMILLO LILIANA. De los microsismos a los microtemblores. Investigaciones en el Instituto Geofísico.

ya que el primero puede ser fácilmente evitado, es el microsismo producido por vientos locales de alta intensidad, éste tipo de evento no se puede predecir, es difícil de evitar, y puede quitarle toda validez a un registro.⁴

Por su origen, los microsismos han sido utilizados para predecir los fenómenos inestables que los generan tales como ciclones y tormentas (Ramírez, 1939), mientras que los microtemblores por su estabilidad, aportan información del medio que atraviesan, más que de sus fuentes.

Dos de los investigadores más importantes en el campo de los microtemblores, y pioneros en la utilización de los mismos para la caracterización de efectos de sitio, como lo son Kanai y Tanaka (1961) los definen como vibraciones del suelo con amplitudes entre 0,1 y 1,0 micrones y con periodos entre 0,05, 0,10 a 1,0-2,0 segundos, causados por eventos artificiales como el tráfico, maquinaria industrial y otros.

Además encontraron que el período predominante y la amplitud de los microtemblores dependen del tipo de suelo, razón por la cual los resultados hallados en un sitio específico, no pueden ser usados para evaluar el comportamiento de otro suelo que tenga características geológicas distintas.

1.7.1 Aplicaciones del estudio de microtemblores.

A continuación se enunciarán algunas de las aplicaciones basadas en el estudio de los registros de microtemblores, la profundización acerca de cada uno de estos temas se puede encontrar en la referencia bibliográfica a la que se remite.

Como resultado de las mediciones de microtemblores se pueden conocer las características de vibración de varias capas del suelo, así como también determinar el período predominante, el desplazamiento y la velocidad del mismo.

⁴ THE GEOTECHNICAL CORPORATION. Seismogram Analysis Training Outline, 1960

La experiencia y las investigaciones realizadas han dado como resultado la aplicabilidad de la medición y del análisis de microtemblores para inferir las propiedades del suelo, y por tanto se consideran herramientas adecuadas para evaluar efectos de sitio y predecir las características de movimientos fuertes (Giraldo et al., 1999).

En los años cincuenta a partir del registro sistemático de microtemblores en miles de sitios en Japón, se encontró que éstos eran útiles como diferenciadores de las condiciones del suelo y del efecto de la geología superficial en el movimiento sísmico, y por tanto podrían contribuir a las normas de diseño sismorresistente (Seo, 1995).

Finalmente, en cuanto se refiere al análisis estructural, (Espinoza, 1999), presenta los principales objetivos del análisis de la respuesta dinámica de edificios usando vibración ambiental, los cuales son los siguientes:

- *Control de calidad de una obra.* Medición en edificios recién construidos para contrastar los datos obtenidos con los valores teóricos utilizados en el diseño. Así se puede determinar si han habido modificaciones importantes entre el diseño y la construcción. Además los resultados obtenidos permiten tener un punto de comparación para mediciones futuras.
- *Control de daños causados por un sismo.* Medición en edificios después de un evento sísmico. Con esto se pretende determinar si han habido daños estructurales importantes que sea necesario reparar.
- *Verificación de reparaciones o modificaciones.* Medición en edificios que hayan sido reparados o reforzados después de haber sufrido daños estructurales, con el objeto de verificar si se han restituido las características estructurales originales.
- *Control de una estructura durante su vida útil.* Medición periódica para determinar si ha habido algún deterioro estructural importante debido a eventos sísmicos menores, envejecimiento de los materiales, asentamientos

del subsuelo, reparaciones, adaptaciones incorrectas o modificaciones estructurales realizadas por los propietarios.

1.7.2 Ventajas y limitaciones del estudio de microtemblores.

El método óptimo para conocer como se comportará el suelo o una estructura ante un movimiento sísmico fuerte, es teniendo la referencia de cómo se comportó en el pasado ante otro fenómeno de similar naturaleza; pero éstos registros desafortunadamente son bastante escasos, razón por la cual científicos e investigadores han buscado inferir el comportamiento probable ante estos eventos, a partir del estudio de movimientos sísmicos débiles y microtemblores.

La ventaja principal del estudio de microtemblores consiste en la facilidad de tomar medidas en cualquier momento y en cualquier lugar, incluso con un equipo portátil, lo cual es sumamente beneficioso en cuanto a tiempo y costos se refiere.

Las limitaciones del estudio de microtemblores se centran en tres aspectos fundamentales: el primero se refiere a la obtención o no de la función de transferencia del suelo, el segundo es si esta función de transferencia obtenida y el período predominante asociado serán los que se presenten durante movimientos sísmicos moderados y fuertes, y la tercera se refiere a la confiabilidad de los resultados. Para resolver estas limitaciones se deben calibrar los resultados de microtemblores con los obtenidos durante movimientos sísmicos, y realizar un adecuado procesamiento de las señales.⁵

La siguiente tabla elaborada por el Instituto Geofísico de la Universidad Javeriana sintetiza las ventajas y limitaciones en el uso de los registros de movimientos sísmicos.

⁵ ALFARO CASTILLO ANDRES, MORENO JARAMILLO LILIANA. De los microsismos a los microtemblores Investigaciones en el Instituto Geofísico.

Tabla 2. Ventajas y limitaciones en el uso de los registros de movimientos sísmicos

EVENTO	MOVIMIENTO SÍSMICO FUERTE	MOVIMIENTO SÍSMICO DÉBIL	MICROTEMBLOR	MICROSISMO
Característica				
Función de Transferencia	Confiable	Aproximada (Kudo, 1995)	Aproximada (Nakamura, 1989,2000)	No aplicable
Estabilidad	No (Aki y Richards,1980; Safak. 1991)	No (Aki y Richards, 1980; Safak,1991)	Si, estabilidad de los períodos dominantes (Alfaro et. al ., 1999)	No (Moreno y Alfaro, 2000)
Variabilidad	Si (Aki y Richards, 1980; Safak, 1991)	Si (Aki y Richards, 1980, Safak, 1991)	Si, de las amplitudes dependiendo del nivel de ruido (Alfaro et al ., 1999)	Si, altamente debido a su naturaleza y origen (Moreno y Alfaro, 2000)
Información de Efectos No Lineales	Si (Celebi et al ., 1987; Ching y Aki, 1991; Ordaz y Faccioli, 1994)	NO Debido a las bajas amplitudes del movimiento (Beresnev et al., 1995)	NO Debido a las bajas amplitudes del movimiento.	NO
Costos	Medios	Medios	Bajos	Bajos
Cantidad de Datos disponibles	Escasos	Bajos	Los que se desee	Los que se desee

Fuente: Instituto Geofísico de la Universidad Javeriana.

2. ESTADO DEL ARTE

La obtención final de un prototipo capaz de adquirir y almacenar señales provenientes de microtemblores es el objetivo último de este proyecto, razón por la cual es necesario tener un conocimiento de los adelantos tecnológicos y del tipo de instrumentos que se están utilizando a nivel global, con el fin de entregar un equipo que se encuentre al nivel de los que ha desarrollado la industria en los últimos años.

Se han realizado diversos acercamientos para medir las vibraciones ambientales o microtemblores y aprovechar la información contenida en estos registros siendo estos los principales: Estaciones Horizontales, Estación de referencia en roca y otra (u otras) en suelos blandos con el costo que implica realizar la perforación en roca para instalar el sensor; Serie de estaciones en suelos blandos (Arrays) y una estación triaxial en diferentes tipos de suelo, el cual es el método más económico y es usado con el fin de realizar la relación entre el espectro de Fourier de la componente horizontal del microtemblor y el espectro de la componente vertical del mismo, llamado relación H/V o método de Nakamura.

A continuación se enunciarán algunos equipos con sus características principales los cuales han sido utilizados en investigaciones basadas en el uso de los registros de microtemblores:

- En la observación de las características fundamentales de los microsismos en la ciudad de Yokohama (Seo et al), utilizaron el modelo de estación de referencia en roca y otra en sedimento blando, empleando un par de equipos con capacidad de almacenar registros con duración variable, donde cada uno de estos contaba con un sensor de velocidad triaxial, amplificadores, conversor analógico-digital y un computador portátil como elemento de control y almacenamiento.
- En la microzonificación sísmica de la ciudad de Delhi (Mukhopadhyay et al), utilizaron un acelerógrafo de tres componentes tomando datos en 44 lugares

diferentes con el mismo equipo, el cual contaba con amplificadores, filtros y conversor analógico-digital.

- (Huey-Chu y Yung-Sheng, 2002), realizaron análisis de suelos en el área de Yuan-Lin en Taiwán, para los cuales se utilizó un sistema de adquisición de datos permanente de 16 bits de 16 canales utilizando transductores de velocidad (velocímetros).
- (Espinoza, 1999), con el fin de realizar modelado de estructuras, utilizó sensores de un canal y de tres canales para realizar estudios basados en vibración ambiental cuyas características principales eran la posibilidad de trabajar con corriente alterna o con batería, tarjetas de adquisición de datos y además contaban con la posibilidad de almacenar y procesar los datos recopilados.
- (Gurler, et al) realizaron estudios de vulnerabilidad en el coliseo romano usando el método de los microtemblores con el fin de encontrar factores de amplificación, frecuencias predominantes y puntos vulnerables de la estructura utilizando un instrumento conformado por dos transductores de velocidad triaxiales, filtros, amplificadores, conversor y un computador portátil como elemento de almacenamiento y visualización.
- Observaciones de microtemblores realizadas en la India tuvieron como elemento de adquisición de datos un dispositivo conformado por un transductor de velocidad en tres ejes cuyo período natural es de 2 segundos, además de emplear conversores analógicos-digitales de 24 bits y un computador portátil, todo esto dentro de un maletín lo cual facilita la movilidad del aparato ya que la alimentación se realiza mediante una batería de 12 Voltios d.c. (Figura 11), además de esto el dispositivo cuenta con una antena de GPS con la cual se pueden tomar las coordenadas exactas del lugar donde se están llevando a cabo las mediciones.

Existen también otros aparatos diseñados para la adquisición de señales sísmicas provenientes de microtemblores los cuales incluso no necesitan de un dispositivo externo (computador o laptop) ya que poseen memorias de gran

tamaño las cuales podrán ser luego descargadas en el momento en el que sea necesario procesarlas. Algunos de estos equipos poseen la capacidad de varios canales de entrada, ganancias programables, tasas de muestreo variables, convertidores de alta precisión (24 bits), además de un amplísimo rango dinámico lo cual les permite rescatar señales prácticamente imperceptibles para un aparato de menores capacidades.

Figura 11. Equipo portátil para la adquisición de microtemblores.



En general, es posible observar la tendencia a desarrollar equipos portátiles con el objeto de cubrir grandes áreas en cortos períodos de tiempo con un único equipo y con esto evitar el gran costo en el que habría que incurrir para montar una red sísmológica permanente. También se destaca la incorporación de software de procesamiento de señal con el objeto de encontrar el espectro de las señales adquiridas y a partir de esto factores de amplificación o frecuencias predominantes. La utilización de configuraciones triaxiales (de tres ejes) también se aprecia con bastante frecuencia a partir de la acogida del método de Nakamura o la relación espectral de la componente horizontal sobre la componente vertical para un mismo punto de medición (H/V).

El estudio de microtemblores presenta una ventaja importante cuando se trata de evaluar efectos de sitio debido a que es posible realizar las mediciones en cualquier momento. Otra de las ventajas que presenta el estudio de estos fenómenos es que las mediciones se pueden realizar indistintamente con acelerómetro o con velocímetro (Alfaro, 1997) siempre y cuando los niveles de ruido ambiental tengan una amplitud mayor que el nivel de resolución del equipo, como es el caso de las grandes ciudades.

3. DISEÑO E IMPLEMENTACIÓN DEL SISTEMA.

En el presente capítulo se abordará el tema del diseño e implementación de las tarjetas de adquisición de datos del sistema (tanto la analógica, la digital y la de alimentación), observando un orden secuencial similar al que sigue la señal física desde el momento en el que se adquiere hasta el momento en que se visualiza.

De esta manera se comenzará exponiendo una teoría básica acerca del transductor utilizado en el presente trabajo, siguiendo con una explicación de los modelos empleados para modificar la señal proveniente de éste y su respectiva justificación, con el fin de entregarla de la mejor manera posible al conversor analógico-digital, para finalmente obtener una señal completamente digital que puede ser trabajada tanto en forma continua con el uso de un computador personal, como almacenada en una memoria para su posterior procesamiento.

De forma paralela con lo explicado anteriormente, se realizarán diversos análisis teóricos con el fin de asegurar una precisión y una confiabilidad alta de los resultados obtenidos, especialmente en el desarrollo de la tarjeta analógica ya que es la que se encuentra más propensa al ruido y a las interferencias que se pudieran generar.

Además de esto, también se tratarán ciertos problemas asociados con una tarjeta de adquisición de datos que bien podrían presentarse en las que se van a desarrollar, pero que necesitan equipos bastante sofisticados para poder ser descubiertos, de manera que aunque no se puedan cuantificar en éste momento, consideramos importante hacer mención de ellos.

3.1 TRANSDUCTOR

El transductor utilizado en este proyecto se denomina geófono. Un geófono es un instrumento pequeño y de bajo costo que como su nombre lo indica se utiliza para “escuchar” o medir movimientos del suelo. Existen muchas variedades de geófonos para trabajar diferentes aplicaciones como por ejemplo la sísmica, medición de vibración en maquinaria, exploración petrolera, minería, etc.

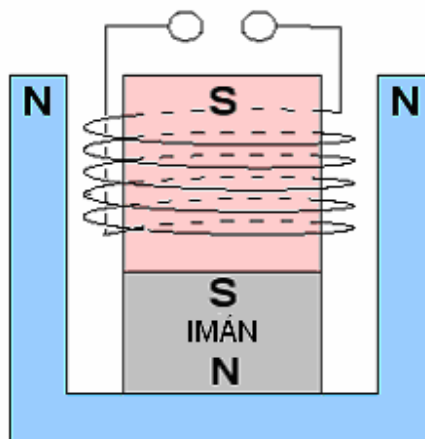
El costo de estos sensores oscila desde muy pocos dólares hasta incluso mil (1000) o más dólares. Este valor se determina por distintos factores como por ejemplo: el diseño interno, la posibilidad de múltiples canales, la antigüedad, la marca, el tamaño y sobre todo la frecuencia de resonancia. Esto último, porque las frecuencias de resonancia bajas son más difíciles de lograr en un empaque pequeño, liviano y de bajo costo.

En términos generales se debe escoger el tipo de geófono que se quiere utilizar basado en la aplicación que se desee trabajar, conociendo el rango de frecuencias de interés y a partir de allí elegir el dispositivo que tenga una frecuencia de resonancia cercana a las que estamos buscando, además de esto también es muy importante considerar el aspecto económico para no sobredimensionar el proyecto pero tampoco subvalorarlo.

3.1.1 Principio de Funcionamiento

El transductor utilizado es un detector de movimiento de tipo electromagnético pasivo (no necesita alimentación), consistente en un imán permanente y un arrollamiento de alambre (bobina) a su alrededor (Figura 12).

Figura 12. Transductor electromagnético de fuerza y velocidad.



Fuente: <http://www.geophys.uni-stuttgart.de/seismometry/man.html/node20.html>

Al presentarse un movimiento, la bobina se moverá en el campo del imán permanente. Una fuerza electromotriz se generará por el movimiento relativo entre la bobina y el imán induciendo una tensión en la bobina que es proporcional a la velocidad relativa.

Cuando un transductor de este tipo se carga con una resistencia, se presenta un flujo de corriente y de acuerdo a la ley de Lenz se genera una fuerza opuesta al movimiento. Este efecto es usado para amortiguar la oscilación mecánica de los sensores sísmicos pasivos. El efecto descrito anteriormente será visible cuando se observe la gráfica de respuesta del sensor empleado y su dependencia con la resistencia de carga.

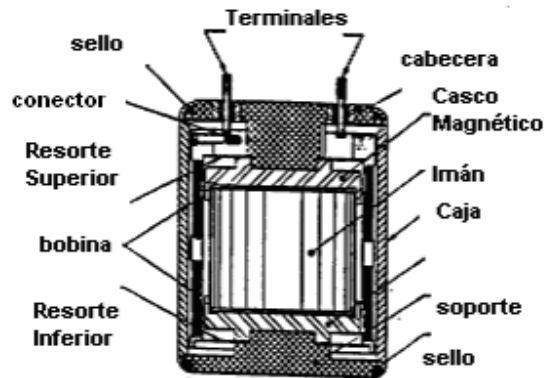
La sensibilidad del sensor es dependiente de la fuerza del imán y del número de espiras de la bobina, así como también de la geometría que gobierna la interacción entre las líneas de flujo magnético y la bobina. La sensibilidad es menor a medida que aumenta el amortiguamiento y generalmente se referencia a una frecuencia de por lo menos tres veces la frecuencia natural, ésta sensibilidad decae por encima de los (1000 Hz).

3.1.2 Construcción

La construcción del sensor típico de bobina móvil se ilustra en la figura 13. El imán permanente se monta dentro de unas láminas que sean magnéticamente conductivas, las cuales, en combinación con la parte superior, la base y la carcasa, forman una trayectoria cerrada para el flujo que se crea. El alambre y la bobina están suspendidos por resortes superiores e inferiores.

Frecuentemente se acostumbra tener dos alambres arrollados en direcciones opuestas y conectados en serie para reducir la susceptibilidad a campos electromagnéticos externos y mejorar el rechazo al modo común. El arrollamiento se encuentra eléctricamente conectado a las terminales de salida a través de anillos deslizantes colocados sobre el resorte superior.

Figura 13. Estructura interna del sensor.



Fuente: Hoja de datos del fabricante.

3.1.3 Funciones de Transferencia.

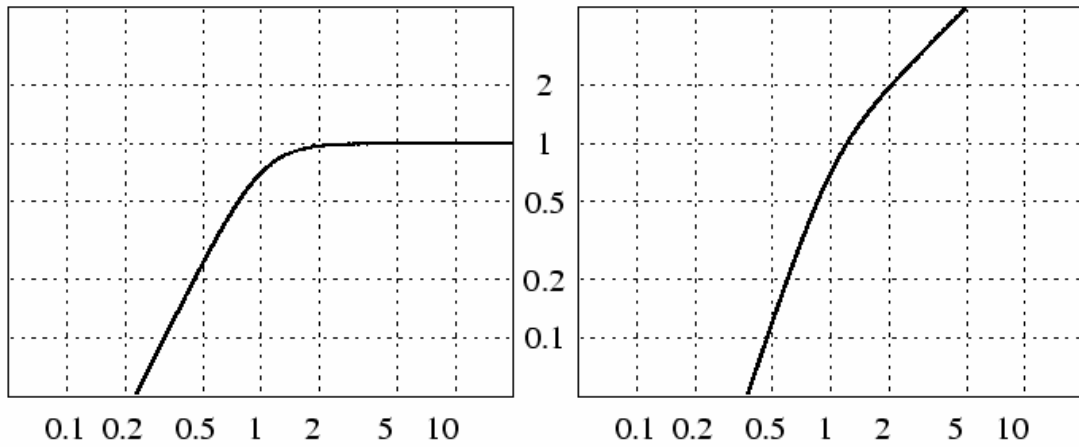
A continuación (Figura 14), se presentan las respuestas en amplitud normalizada (salida dividida entre la sensibilidad de voltaje) para desplazamiento (cms), velocidad (cm/s) y aceleración (cm/s²), contra frecuencia normalizada, es decir la frecuencia dividida entre la frecuencia propia (frecuencia de 3db) del sismómetro. Las figuras muestran la respuesta tanto para un sismómetro mecánico como para un sismómetro electromagnético (geófono); se aprecia que todas éstas curvas de respuesta tienen una esquina de segundo orden a la frecuencia normalizada uno (1). Estas gráficas corresponden a la respuesta matemática debida a la construcción de los dispositivos y no a la respuesta de un determinado modelo.⁶

A partir de las gráficas se puede observar que el geófono se comporta como un filtro pasa-altos de segundo orden para la velocidad y como un filtro pasa-banda para la aceleración; su respuesta al desplazamiento no posee una banda plana y no tiene un nombre específico.

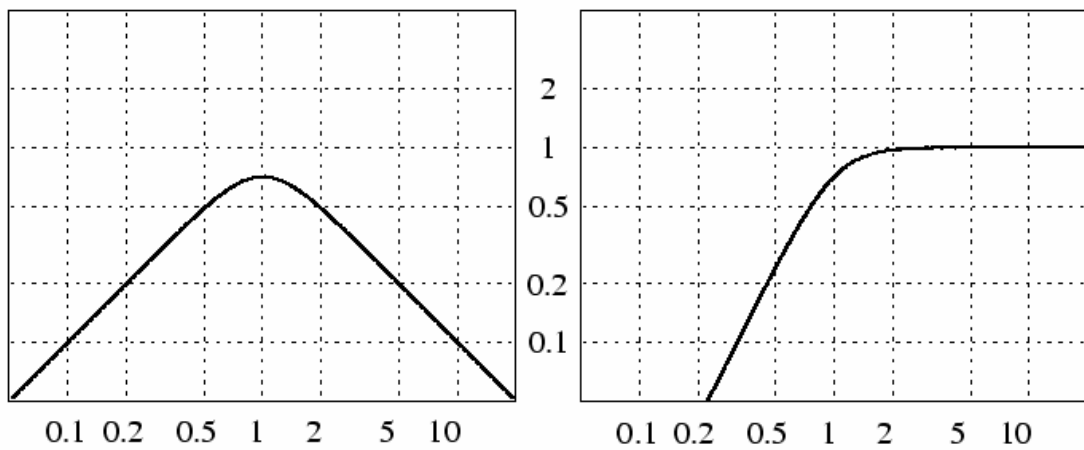
⁶ La información sobre el desarrollo matemático y la teoría detrás de la construcción de los dispositivos se puede encontrar en www.geophys.uni-stuttgart.de/seismometry/man_html

Figura 14. Respuestas de Amplitud vs Frecuencia normalizada. Izquierda: sismómetro mecánico (péndulo de resorte), derecha: sismómetro electromagnético (geófono).

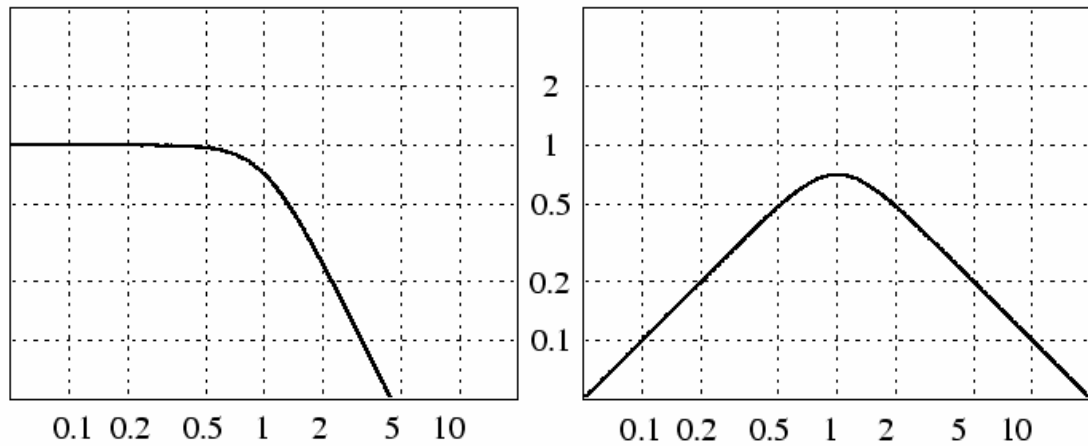
a) Desplazamiento



b) Velocidad



c) Aceleración



Fuente: <http://www.geophys.uni-stuttgart.de//seismometry/man.html/node12.html>

3.1.4 Modelo HS-1 LT.

En este trabajo se emplea una configuración triaxial que permite medir el movimiento en los tres ejes coordenados, tomando el modelo HS-1 LT de Geospace Corporation (Figura 15). Este modelo está disponible con frecuencias naturales desde 4.5 hasta 28 Hz, con sensibilidades desde 460 hasta 1150 mV por pulgadas/segundo.

El geófono es sensible al movimiento a lo largo de su eje longitudinal, los modelos con frecuencia de resonancia de 10 Hz y menores están diseñados para operar en una sola posición, ya sea horizontal o vertical, mientras que los modelos con frecuencias de resonancia de 14 Hz o superiores pueden ser orientados en un amplio rango de posiciones.

Figura 15. Geófono HS-1 LT. Geospace Corporation.



Fuente: Hoja de datos del fabricante.

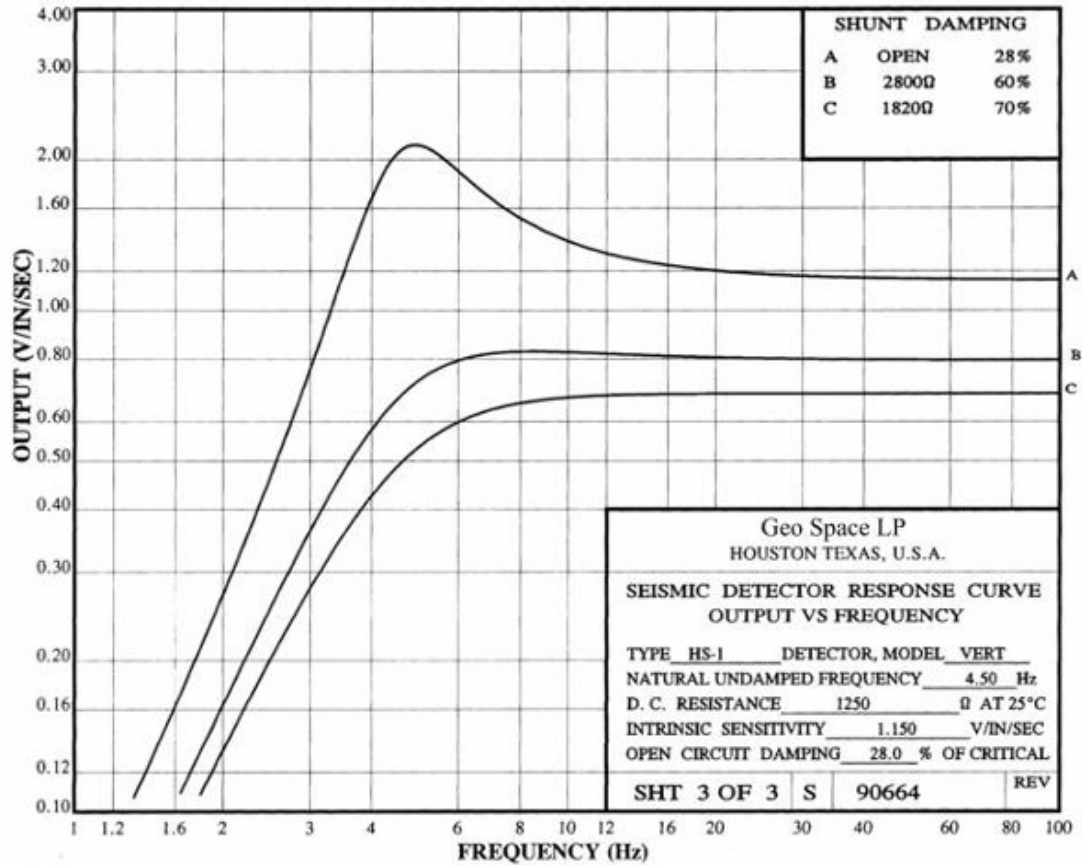
Este sensor posee una frecuencia de resonancia de 4.5 Hz, la cual es una de las frecuencias estándar en la industria, se encuentra cerca de las frecuencias de interés para observar microtemblores y además posee un costo que lo hace accesible al presupuesto del proyecto; sus principales características se encuentran en la tabla que se presenta a continuación y su curva de respuesta se puede observar en la figura 16.

Tabla 3. Especificaciones del transductor.

Descripción	Especificación a 25°C	Tolerancia
Frecuencia Natural	4,5 Hz	0,75 Hz.
Banda de Paso	>140 Hz	
Resistencia DC (Rc)	1250 Ω	5%
Sensibilidad Intrínseca de Tensión	1,15 V/in/s	10%
Constante de Transducción	0,0325 \sqrt{Rc} V/in/s	
Amortiguamiento para circuito abierto (Bo)	0,28	20%
Masa Móvil (M)	22g	5%

Fuente: Hoja de datos del Fabricante.

Figura 16. Curva de respuesta de salida vs Frecuencia.



Fuente: Hoja de datos del Fabricante.

3.2 MÓDULO ANALÓGICO O DE ACONDICIONAMIENTO DE SEÑAL

El acondicionamiento de la señal es uno de los componentes más importantes de cualquier sistema de adquisición de datos. Es la interfaz entre los fenómenos físicos o señales analógicas presentes en el mundo real y el resto del sistema.

Si por alguna razón el acondicionamiento de la señal y las conexiones no se realizan apropiadamente, el sistema de adquisición de datos entregará muy seguramente información errada y sin ninguna importancia para el usuario.

Al momento de realizar la adquisición de datos, un principio fundamental es el de digitalizar la señal proveniente de un sensor tan cerca de éste como sea posible, con el fin de garantizar que la señal original no capte frecuencias indeseadas y sufra la menor cantidad de distorsiones, ya que una vez la señal es digitalizada es mucho menos susceptible a los efectos del ruido. Aún cuando lo anterior es deseable, existen ciertas limitaciones en el trabajo real que impiden el cumplimiento de este objetivo.

Para el caso de interés se tiene una señal de tensión que por su bajo nivel se encuentra muy expuesta al ruido (entendido como las señales que se presentan en las bandas que no son de interés para la aplicación) y que además no posee la amplitud suficiente para trabajar adecuadamente con el rango de entrada del conversor analógico-digital. Por ésta razón es necesario llevar a cabo procesos de amplificación y filtrado con el fin de entregarle al conversor una señal que presente ciertas características que permitan aprovechar al máximo las potencialidades de un conversor de dieciséis bits como el que se utilizará.

Al observar la figura 16, se aprecia la posibilidad de trabajar con una de tres curvas dependiendo de la resistencia de entrada colocada al sensor. Teniendo en cuenta esta gráfica y el rango de valores que toma la señal física a medir se procede a definir un nivel de amplificación que permita colocar la señal de tensión en unos valores similares a los valores de entrada del conversor de datos.

Rangos de la señal a medir: $\pm 10 \times 10^{-3} \left[\frac{cm}{s} \right]$

Sensibilidad del sensor: $1,15 \left[\frac{V}{in/s} \right] \cong 0,453 \left[\frac{V}{cm/s} \right]$

Rango de entrada del conversor: ± 10 [V].

Entonces: $(10 \times 10^{-3}) * (0,453) * \mathbf{A} \cong 10$
 $\mathbf{A} \approx 2200$

Donde **A** es el nivel de amplificación necesario para aprovechar de la mejor manera el rango de entrada del conversor. La elección de la primera curva y la necesidad de aprovechar el rango de entrada del conversor se harán evidentes a medida que se avance en el diseño de la tarjeta.

3.2.1 Preamplificación

Como se acaba de apreciar es necesario amplificar la señal original aproximadamente 2200 veces, lo cual se podría alcanzar en una o en varias etapas. Se debe tener en cuenta que los amplificadores no diferencian la señal del ruido y tanto la una como el otro se verán afectados en igual manera por el factor de amplificación.

En este punto es importante recordar que el valor RMS de una señal con n componentes de frecuencia es:

$$V_{RMS} = \sqrt{(V_{1RMS})^2 + (V_{2RMS})^2 + (V_{3RMS})^2 \dots + (V_{nRMS})^2} \quad [1]$$

De manera que si realiza toda la amplificación en una sola etapa, se estarían amplificando también las señales fuera de banda, con lo cual sería probable entrar en la zona de saturación del sistema electrónico causando la pérdida de la linealidad y por consiguiente se haría imposible recuperar la señal original; por esta razón se hace necesaria una etapa inicial de pre-amplificación.

El transductor empleado en este trabajo posee una salida diferencial, razón por la cual se necesita que el primer amplificador o pre-amplificador responda de la mejor manera posible a una entrada diferencial y rechace por completo una entrada de modo común (en caso de que se presente). La solución a este problema consiste en utilizar un amplificador de instrumentación (que de aquí en adelante se denominará INA).

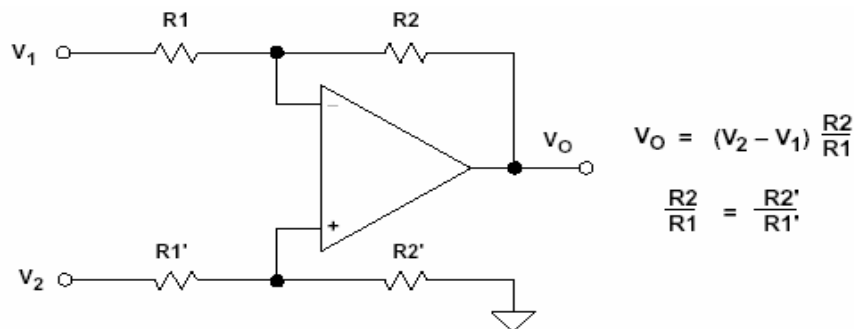
Se debe decidir que tipo de configuración es la más conveniente para la aplicación, ya sea un amplificador diferencial; un INA basado en dos amplificadores

operacionales o el INA de tres amplificadores, definiendo además si se trabajará con elementos discretos o con un INA de circuito integrado.

La figura 16 debe ser la base para escoger el tipo de pre-amplificador que se debe emplear en el circuito:

- La curva C, posee una respuesta máximamente plana lo cual facilitaría la labor de compensación de frecuencia necesaria para resolver frecuencias inferiores a la frecuencia de 3 dB, la cual es de 4.5 Hz. En este caso sería necesario trabajar con un amplificador diferencial (Figura 17) que asegure una resistencia “shunt” de 1820 Ω.

Figura 17. Amplificador Diferencial.



Fuente: Practical Design Techniques for Sensor Signal Conditioning. Capítulo 3. Amplifiers for signal conditioning. Analog Devices. 1999

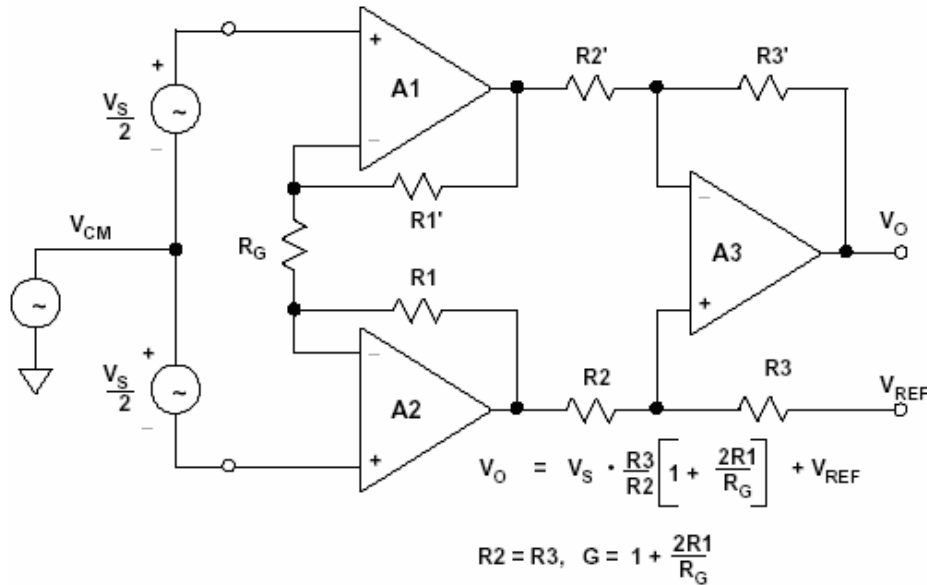
Aunque existiría la tentación de emplear esta configuración de amplificador diferencial, debido a que únicamente se necesita un amplificador y por consiguiente el ruido equivalente entregado al conversor sería menor. Lo anterior haría pensar en una relación señal a ruido mejor y por tanto una resolución efectiva mayor del sistema, pero hay que tener en cuenta que ésta configuración presenta varios problemas siendo el principal de ellos la necesidad de exactitud en la relación $\frac{R_2}{R_1} = \frac{R_2'}{R_1'}$, ya que la ganancia y a su

vez el rechazo de modo común son absolutamente dependientes de la precisión de la anterior relación y no de las características internas del amplificador operacional (OPAMP). Además sus impedancias de entrada no están balanceadas (no son iguales); por estas razones se debe descartar esta opción ya que al emplear resistencias discretas no se llega a una precisión aceptable para trabajar con un conversor de alta resolución. Además, la sensibilidad del sensor para la curva C, es la menor de todas, lo que haría más difícil la recuperación de las señales de muy baja frecuencia por medio de la compensación.

- La curva A presenta la mayor sensibilidad de tensión razón por la cual haciendo uso de ella podríamos alcanzar el mejor desempeño en relación señal a ruido (SNR), el mayor rango dinámico (DR), y por consiguiente el mayor número efectivo de bits (ENOB). Para hacer uso de ella, se debe garantizar una impedancia de entrada idealmente infinita, y esto es posible haciendo uso de la configuración de INA de tres opamp (Figura 18). Además, ésta configuración asegura el mejor desempeño en la ganancia, en la medida que únicamente depende de una resistencia R_G . También muestra un mejor desempeño en cuanto a rechazo al modo común (CMR), ya que ésta configuración tiene como particularidad que la señal diferencial será amplificada por el factor de ganancia, mientras la de modo común permanecerá constante para cualquier nivel de amplificación, haciendo que a mayor nivel de ganancia, aumente el CMR.

También es importante destacar que con el fin de obtener buena resolución y no incluir dispositivos innecesarios en la tarjeta, sería más adecuado realizar una compensación por software, para de esta manera aprovechar las posibilidades de trabajar con la curva A de la figura 16.

Figura 18. El circuito clásico para INA de tres amplificadores.



Fuente: Hoja de datos del Fabricante.

Llegado este punto, cuando ya se ha definido que se utilizará el modelo de amplificador de la figura 18, se debe tomar la decisión de implementarlo mediante elementos discretos o haciendo uso de un INA de circuito integrado.

El INA de circuito integrado posee muchas ventajas sobre la implementación discreta⁷, entre los que cabe destacar que las resistencias internas son ajustadas por láser, razón por la cual la precisión en la ganancia es mayor y el rechazo en modo común (tanto DC como AC) es muy superior al que se podría alcanzar con un arreglo de resistencias discretas; tienen coeficientes de temperatura (TC) iguales y que se rastrean unos a los otros, lo cual brinda un excelente desempeño sobre un amplio rango de temperaturas. Por último, estos INA de circuito integrado vienen disponibles en empaquetados pequeños que ahorran espacio cuando se compara

⁷ A Designer's Guide to Instrumentation Amplifiers. Charles Kitchin y Lew Counts. Publicado por Analog Devices. Páginas 11 y 12. Aquí se expone un ejemplo práctico donde se comparan los dos tipos de implementaciones empleando la configuración de INA de dos amplificadores

con la implementación discreta, y su costo es menor al que tendrían el arreglo de resistencias de precisión y tres amplificadores de alta resolución.

El dispositivo seleccionado en esta ocasión es el INA 129; el cual se escogió luego de comparar las diferentes opciones ofrecidas por los fabricantes líderes en el mercado como lo son Analog Devices y Texas Instruments. El INA 129 presenta las mejores características para un INA de circuito integrado (en cuanto a ruido de tensión, no linealidad de ganancia, consumo de potencia, etc), lo que lo hace adecuado para esta aplicación, ya que se necesita un dispositivo que brinde alta precisión y a la vez pueda ser usado en un sistema portátil. La ganancia depende únicamente de la resistencia R_G y se define por la siguiente ecuación:

$$G = 1 + \frac{49,4k\Omega}{R_G} \quad [2]$$

Usando una $R_G = 2,37k\Omega$ con precisión de 1%, se obtiene una ganancia de tensión de 21,84388 V/V.

3.2.2 Filtrado pasa-bajos.

Luego de pasar por la etapa de preamplificación, es necesario limitar el ancho de banda únicamente a las señales de interés para la aplicación por medio de un filtro de paso bajo, logrando con esto dos cosas importantes: la primera, reducir a un nivel despreciable las señales que no se encuentren en la banda de paso del filtro, y la segunda entregar a la salida una señal de banda limitada que permita posteriormente recuperar la señal digitalizada, esto último es llamado un filtro anti-aliasing.

En este punto es necesario identificar el tipo de filtro que se desea utilizar y la manera de implementarlo dependiendo de las necesidades de la aplicación que en

para el caso son claramente dos: primero eliminar de la mejor manera posible las componentes de frecuencia superiores a 100 Hz y segundo la precisión.

Para cumplir con el objetivo de precisión, es necesario usar un filtro tipo Butterworth ya que brinda una respuesta máximamente plana⁸ en la banda pasante, lo cual asegura que las señales que entran al filtro no se van a ver innecesariamente modificadas. Además para diseñarlo solo es necesario tener en cuenta el factor de calidad, a diferencia de los otros tipos de filtro. En cuanto a atenuación se refiere, se implementa un filtro de cuarto orden basado en un filtro activo bicuadrático de un solo amplificador con el fin de que la gráfica del filtro tenga una alta pendiente negativa para eliminar las señales fuera de banda y además evitar los efectos de los armónicos (segundo y tercero) de la línea de energía eléctrica. Este montaje se realiza sobre dos amplificadores OPA 228 incluidos dentro de la pastilla OPA 4228. La función de transferencia para un filtro de paso bajo de segundo orden es:

$$G(s) = \frac{a_0}{s^2 + s \frac{\omega_0}{Q} + \omega_0^2}; \text{ Ganancia de cd} = \frac{a_0}{\omega_0^2} \quad [3]$$

Una vez elegido el tipo de filtro, es necesario elegir la topología del circuito dependiendo de los requerimientos de desempeño para el sistema. Las opciones serían la topología Sallen-Key y la MFB (multiple feedback).

Se descarta la topología Antoniou, pues aunque presenta la mejor respuesta en alta frecuencia, emplea tres amplificadores para implementar un filtro de segundo orden, lo cual no es conveniente en un sistema portátil por motivos de tamaño y de consumo de potencia. También se descarta por los mismos motivos la implementación por medio de bicuadrados de lazo de dos integradores.

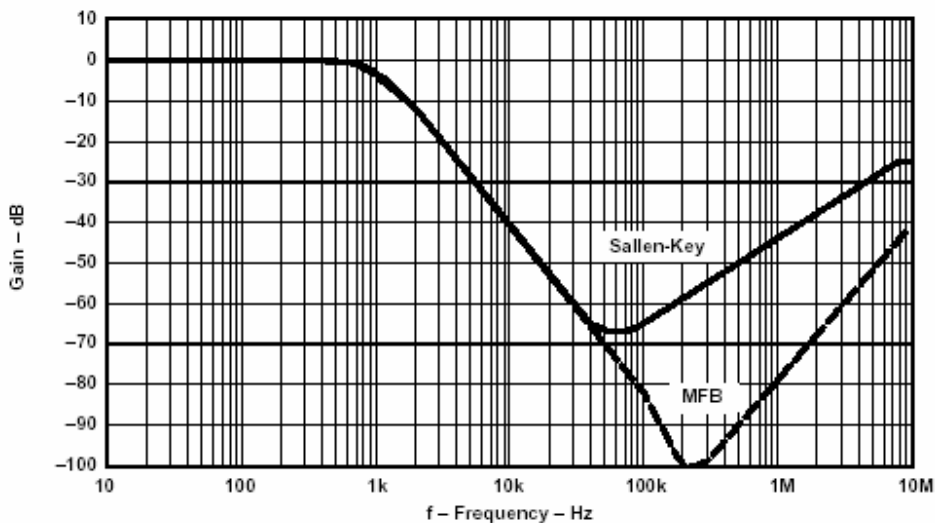
⁸ La respuesta Butterworth es llamada “máximamente plana” debido a que las primeras 2n-1 derivadas de su función $\|G(j\omega)\|$ son cero para $\omega=0$.

Tabla 4: Cuadro comparativo de las topologías Sallen-Key y MFB.

SALLEN KEY	MFB
✓ Mayor exactitud en la ganancia para ganancia unitaria por ser independiente de los valores de los componentes.	✓ Menos sensible a la variación en los componentes.
✓ Facilidad en el diseño.	✓ Mejor respuesta de alta frecuencia. (Ver Figura 18)
✗ Respuesta en frecuencia limitada por la respuesta del amplificador operacional. (Ver figura 18)	✗ Menos simplificaciones disponibles para facilitar el diseño.

Fuente: Autores del proyecto.

Figura 19. Comparación de la respuesta en frecuencia de las topologías Sallen-Key y MFB.



Fuente: Active Low Pass Filter Design. Application Report SLOA049. Texas Instruments.

La figura 19 es una comparación de la respuesta en frecuencia para las topologías Sallen-Key y Multiple Feedback para un filtro pasa-bajas de segundo orden con frecuencia de corte de 1 kHz, implementado con el amplificador TLV2772 cuyo producto ganancia-ancho de banda (GBP) es de 5,1 MHz, y en la cual se aprecian los efectos del ancho de banda finito del amplificador en la respuesta del filtro.

Teniendo en cuenta las anteriores características es más conveniente utilizar la topología Sallen-Key para asegurar una ganancia unitaria en la banda de paso del filtro, que no dependa de los valores de los componentes discretos utilizados.

Además el OPA 228 tiene suficiente producto ganancia-ancho de banda (GBP), el cual es de 33 MHz, por lo cual en las frecuencias de interés de la aplicación no se presentarán efectos indeseados por causa del ancho de banda finito del amplificador.

Por último, a 40 kHz (frecuencia de muestreo del conversor), el amplificador presenta una ganancia de circuito abierto (A_{VOL}) de 58 dB⁹, la cual es suficientemente alta para mantener un buen comportamiento del filtro y evitar efectos indeseados producto del muestreo realizado.

Para realizar el tipo de filtro propuesto, es necesario que la función de transferencia se aproxime mediante el polinomio Butterworth, por lo cual se deben asegurar los siguientes valores de factor de calidad (Q) (Tabla 5), dependiendo del orden del filtro. Los filtros de orden alto se construyen colocando etapas de segundo orden en cascada para los filtros de orden par; si el orden del filtro es impar, es necesario añadir una etapa de primer orden.

⁹ Es importante tener en cuenta que la ganancia de circuito abierto de un amplificador en una frecuencia determinada se encuentra dada por : $A_{VOL}(f) = \frac{f_u}{f}$, donde f_u es la frecuencia de

ganancia unitaria del amplificador.

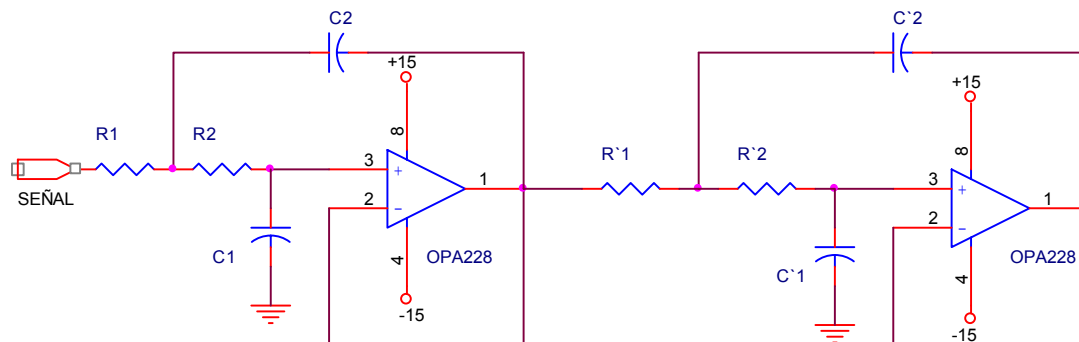
Tabla 5. Tabla para filtros Butterworth

ORDEN DEL FILTRO	Etapa 1	Etapa 2	Etapa 3	Etapa 4	Etapa 5
	Q	Q	Q	Q	Q
2	0,7071				
3	1,0000				
4	0,5412	1,3065			
5	0,6180	1,6181			
6	0,5177	0,7071	1,9320		
7	0,5549	0,8019	2,2472		
8	0,5098	0,6013	0,8999	2,5628	
9	0,5321	0,6527	1,0000	2,8802	
10	0,5062	0,5612	0,7071	1,1013	3,1969

Fuente: Autores del proyecto.

La implementación Sallen-Key del filtro Butterworth de cuarto orden se aprecia en la figura 20.

Figura 20. Implementación del filtro pasa-bajas.



Fuente: Autores del proyecto.

La función de transferencia para cada una de las dos etapas del filtro es la siguiente:

$$G_i(s) = \frac{1}{s^2 + s \frac{C_1(R_1 + R_2)}{R_1 R_2 C_1 C_2} + \frac{1}{R_1 R_2 C_1 C_2}} \quad [4]$$

De donde:

$$w_0 = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} \quad ; \quad Q = \frac{\sqrt{R_1 R_2 C_1 C_2}}{C_1(R_1 + R_2)} \quad [5]$$

Para simplificar el proceso de diseño, se eligen los componentes como relaciones uno de otro, es decir: $R_1 = mR$, $R_2 = R$, $C_1 = C$, $C_2 = nC$. Lo que resulta en:

$$w_0 = \frac{1}{RC\sqrt{mn}} \quad Q = \frac{\sqrt{mn}}{m+1} \quad [6]$$

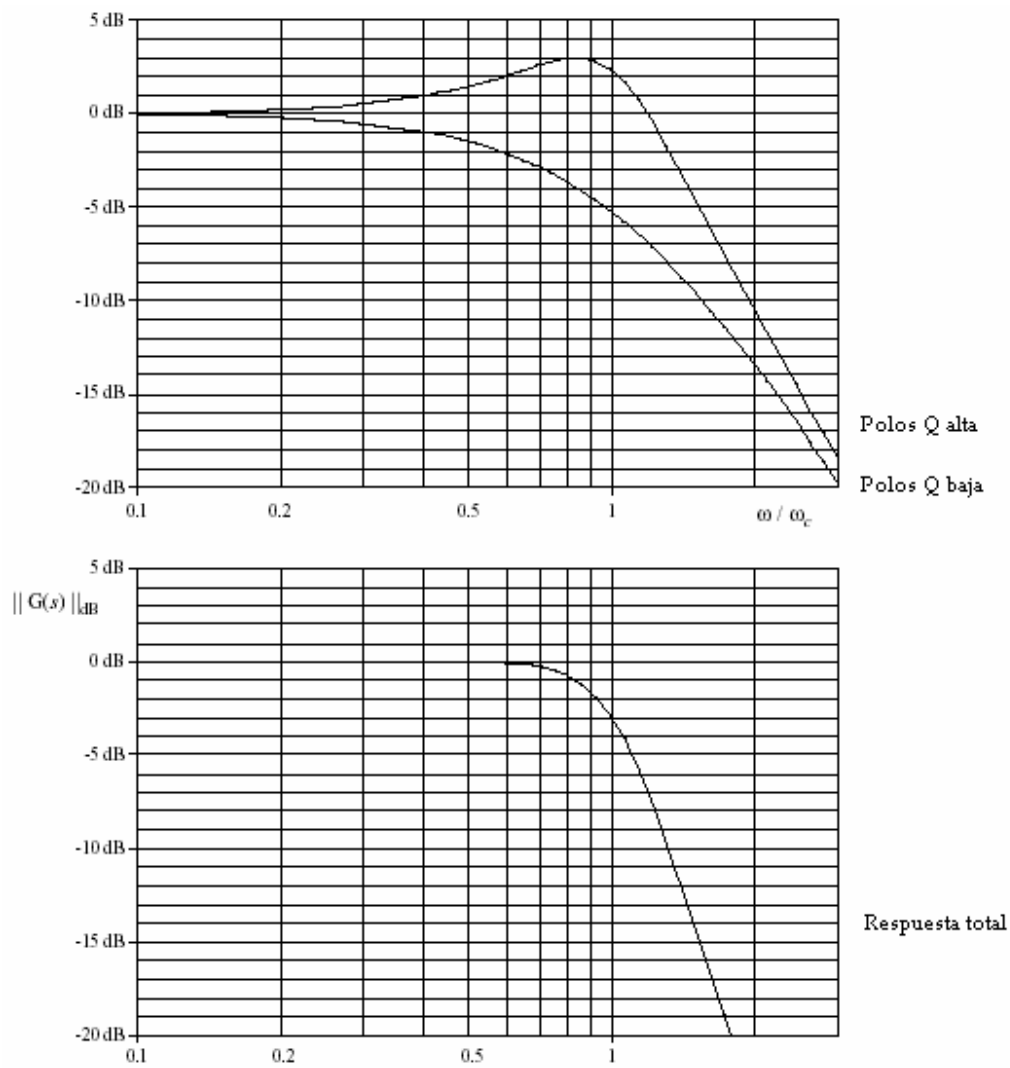
Siendo $f_0 = 100\text{Hz}$ y los valores de Q enunciados en la tabla 5. A partir de esto se encuentra que:

$$R_1 = 24,5\text{k}\Omega \quad ; \quad R_2 = 4,7\text{k}\Omega \quad ; \quad C_1 = 100\text{nF} \quad ; \quad C_2 = 220\text{nF}$$

$$R_1' = 12\text{k}\Omega \quad ; \quad R_2' = 12\text{k}\Omega \quad ; \quad C_1' = 47\text{nF} \quad ; \quad C_2 = 330\text{nF} .$$

Teóricamente, el orden de las etapas no tendría importancia, pero para evitar la saturación y prevenir recortes en la señal generalmente se coloca la etapa con el factor de calidad (Q) mas bajo cerca de la entrada y el más alto se coloca a la salida, este hecho se puede hacer más evidente en la figura 21.

Figura 21. Efecto de la combinación de las parejas de polos complejos conjugados.



Fuente: ERICKSON R.W. Filter Circuits. ECEN 2260. Oct.24 de 2001.

3.2.3 Amplificación

Una vez se ha logrado una señal limitada únicamente a las frecuencias de interés de la aplicación, el siguiente paso es brindarle a esta señal una amplificación suficiente con el fin de que la señal de salida tenga unos valores picos tan parecidos a los rangos de entrada del conversor analógico-digital como sea posible.

Cabe resaltar que el uso de esta configuración preamplificador-filtro-amplificador nos permite entregar a la entrada del conversor de datos una señal que contiene toda la información importante que nos entrega el transductor, modificada únicamente por un factor de escala, que en este caso es de dos mil doscientos (2200).

Al emplear un amplificador realimentado de tensión¹⁰ (VFA) como el que se utiliza en este proyecto, se debe prestar especial interés a la especificación de producto ganancia-ancho de banda (GBP), esto debido a que la ganancia real trabajando con cualquiera de las configuraciones (inversora y no inversora) es dependiente de la ganancia de tensión de circuito abierto (A_{VOL}), la cual a su vez depende de la frecuencia en la que se está trabajando. Además debido a que el amplificador VFA es dependiente de la ganancia que se emplee, hay que asegurar que la señal de interés (su frecuencia) multiplicada por la ganancia, debe ser menor que el GBP del amplificador.

En este trabajo se emplea la configuración inversora, cuya ganancia exacta puede ser calculada como:

$$\frac{V_o}{V_i} = \frac{-A_{VOL} \cdot R_F}{R_G + R_F}; \quad \text{Si } A_{VOL} \gg, \Rightarrow \frac{V_o}{V_i} = -\frac{R_F}{R_G} \quad [7]$$

- A_{VOL} es la ganancia de circuito abierto del amplificador.

¹⁰ Se refiere al diseño interno del amplificador, no al circuito donde está siendo utilizado el mismo.

- R_F es la resistencia en la trayectoria de realimentación.
- R_G es la resistencia a la entrada del amplificador.

Si se compara la ecuación anterior con la ecuación general para los sistemas realimentados:

$$\frac{V_o}{V_i} = \frac{A}{1 + A\beta} \quad [8]$$

Se encuentra que para la configuración inversora, la ganancia de lazo abierto del sistema se convierte en:

$$A = \frac{-A_{VOL} \cdot R_F}{R_G + R_F} \quad [9]$$

Lo cual se traduce en una disminución efectiva en la altura de la curva de ganancia contra ancho de banda del amplificador para el sistema de circuito cerrado, lo cual disminuirá las características del circuito en cuanto a ancho de banda, pero mejorará la inmunidad al ruido¹¹.

Teniendo en cuenta la anterior característica y la facilidad para obtener ganancias exactas dependientes únicamente de la relación entre las resistencias, se optó por utilizar la configuración inversora para la etapa de amplificación.

Para el circuito empleado, se utilizaron resistencias de precisión del 1% con los siguientes valores:

$$R_G = 3091 \Omega \quad R_F = 309 \text{ k}\Omega$$

Con los anteriores valores de resistencia, la ganancia de tensión para esta etapa es de 99,97 V/V.

En este punto es importante destacar la ventaja de utilizar un amplificador con un alto GBP como el OPA228 que se utiliza en este caso, aunque se vaya a trabajar en bajas frecuencias, pues para que el porcentaje de error en la ganancia sea mínimo es necesario asegurar un margen de seguridad (diferencia), entre la ganancia de

¹¹ Amplifiers and Bits: An introduction to selecting amplifiers for data converters. Application Report SLOA035B. Diciembre de 2001. Texas Instruments.

circuito cerrado A_{CL} y la ganancia de circuito abierto A_{VOL} de por lo menos 40 dB¹². En este caso la ganancia de señal es de aproximadamente 100 V/V o 40 dB, mientras la ganancia de circuito abierto a 100 Hz que es la máxima frecuencia de interés en la aplicación es de 330000 V/V o algo más de 110 dB, con lo cual se garantiza un margen de seguridad de algo más de 70 dB.

Tabla 6. Error de ganancia para la configuración inversora.

Margen de seguridad (dB)	Error de ganancia (%)
0	66,6
10	16,7
20	1,96
30	0,2
40	0,02
50	0,002
60	0,0002
70	0,00002
80	0,000002

Fuente: Amplifiers and Bits: An introduction to selecting amplifiers for data converters. Application Report SLOA035B. Diciembre de 2001. Texas Instruments.

3.2.4 Filtrado pasa-altos.

La última etapa en el acondicionamiento de señal que se implementará, consiste en un filtrado de paso alto con el fin de eliminar los errores estáticos o de DC que se generan en las etapas realizadas con anterioridad.

De la misma manera como se procedió con el filtro pasabajas se implementa un filtro tipo Butterworth sobre una topología Sallen-Key de ganancia unitaria para no alterar la exactitud en la ganancia, entonces, como se hizo anteriormente es

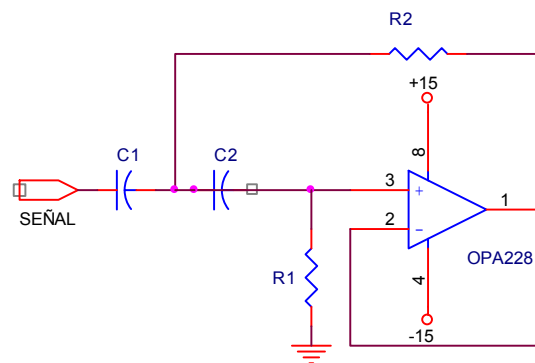
¹² Idem.

necesario cumplir con los ceros del polinomio Butterworth de segundo orden que son:

$$z_1 = -0,707 + j0,707$$

$$z_2 = -0,707 - j0,707$$

Figura 22. Implementación del filtro pasa-altas.



Fuente: Autores del proyecto

La función de transferencia para este filtro de segundo orden es:

$$T(s) = \frac{s^2 R_1 R_2 C_1 C_2}{s^2 R_1 R_2 C_1 C_2 + s R_1 (C_1 + C_2) + 1} \quad [10]$$

De donde:

$$w_0 = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} \quad ; \quad Q = \frac{\sqrt{R_1 R_2 C_1 C_2}}{R_1 (C_1 + C_2)} \quad [11]$$

Los requerimientos para este filtro son: $f_0 = 0.07\text{Hz}$. y $Q = \frac{\sqrt{2}}{2}$, a partir de esto se encuentra que:

$$R_1 = 320\text{ k}\Omega \quad ; \quad R_2 = 160\text{ k}\Omega \quad ; \quad C_1 = 10\mu\text{F} \quad ; \quad C_2 = 10\mu\text{F} .$$

3.2.5 Presupuestos de error.

Una vez se ha definido el acondicionamiento de la señal, es necesario entrar a justificar la escogencia de los dispositivos empleados, asegurando que tengan un desempeño que cumpla con lo estipulado en el diseño inicial y que además no limiten la resolución del conversor analógico-digital con el que se va a trabajar.

Realizar un presupuesto de error, consiste como su nombre lo indica, en encontrar los errores que se están generando dentro de un circuito, debido a las especificaciones del amplificador y las características del circuito en el que éste se encuentre. Estos errores pueden limitar la resolución del dispositivo (y por lo tanto la del sistema), debido a la incertidumbre que se le está agregando a la medición por causa de las características no ideales de los amplificadores.

Realizar un presupuesto de error es necesario, ya que no existe un amplificador que presente un comportamiento óptimo para todas las aplicaciones; cada tipo de amplificador se encuentra diseñado especialmente para cumplir con ciertas funciones. Por ejemplo: Si las impedancias del circuito son bajas entonces la mejor opción son los amplificadores con bajo ruido de tensión, ya que el ruido de corriente no afectaría mucho la resolución. Por otro lado, al trabajar con impedancias altas lo importante es encontrar un amplificador que tenga bajo ruido de corriente (como los de entrada JFET) para que al pasar por la impedancia genere un ruido de tensión bajo, así su comportamiento en cuanto a ruido de tensión sea modesto. Ahora, si además el ancho de banda de trabajo es muy amplio, es probable que también sea importante considerar el ruido Johnson que se genera en las resistencias del circuito.

Al realizar el presupuesto de error, se encuentran dos tipos de error: El error inicial (sin realizar ajustes) y el error de resolución.

El error inicial se refiere a la incertidumbre que presenta el dispositivo en el circuito que se está trabajando, debido a las características del amplificador que se utiliza;

algunos de los componentes de este error pueden ser ajustados mediante calibración, compensación o filtrado, ya sea por hardware y/o por software. El error de resolución es parte del error inicial, y se refiere a los errores que no pueden ser mejorados por medio de la calibración del sistema y por lo tanto producen un error de resolución en el circuito que impone limitantes al sistema, a este error contribuyen la no-linealidad de ganancia y el ruido en la banda de 0,1 a 10 Hz (ya que es la banda de mayor interés en la instrumentación).

A continuación se realiza el presupuesto de error de los dispositivos usados en las etapas de amplificación. Las fuentes de error son normalizadas por la tensión de full-escala¹³ y expresadas en partes por millón (ppm)¹⁴.

- **Amplificador de Instrumentación.**

Para realizar el presupuesto de error, se asume una temperatura ambiente de 25°C. Es necesario recordar que las señales de interés de la aplicación presentan valores entre $\pm 10 \times 10^{-3}$ cm/s, los cuales multiplicados por la sensibilidad de tensión (0,453 V/cm/s) nos dan los siguientes valores a la entrada y a la salida del amplificador de instrumentación:

Trabajando a Full escala: $V_{IN} = 4,53$ mV, $V_{OUT} = 4,53$ mV * 21,84388 = 98,95 mV.

Teniendo los anteriores valores es posible encontrar los valores normalizados del error, tanto a la entrada como a la salida. Las especificaciones de los dispositivos se encuentran en la hoja de datos de cada uno de éstos.

¹³ El tensión de full-escala es el máximo tensión que entra al amplificador. Esto se hace porque se busca encontrar las máximas contribuciones al error, o contribuciones del peor caso.

¹⁴ Error en partes por millón (ppm)= % error * 10^4

Especificaciones INA129 a temperatura ambiente y con alimentación $\pm 15V$:

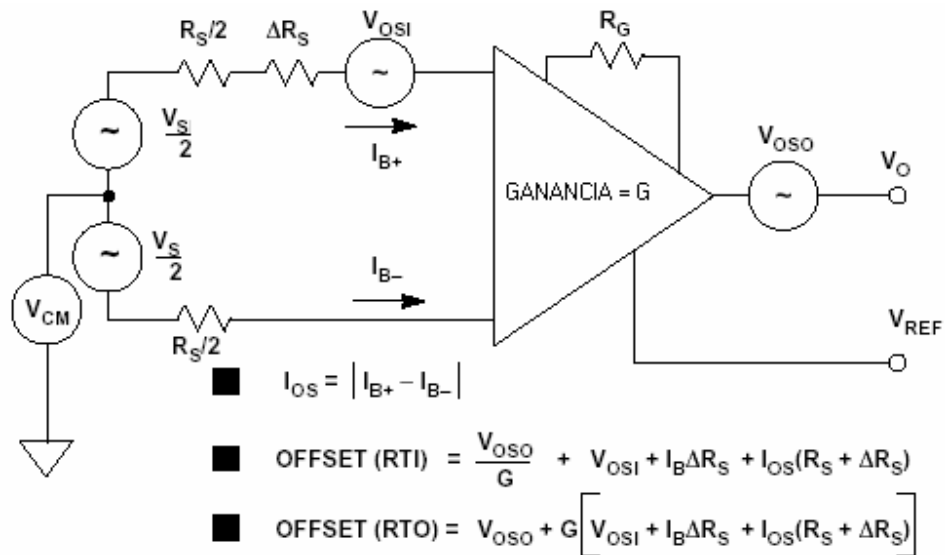
- ▲ Tensión de offset a la entrada = $V_{OSI} + \frac{V_{OSO}}{G} = 75\mu V$ máximo.
- ▲ Corriente de offset a la entrada = $I_{OS} = 5nA$. máximo.
- ▲ No linealidad de ganancia: 0,002% máxima.
- ▲ Error de ganancia (EG): 0,4% máximo.

La tensión de offset a la entrada de un amplificador de instrumentación posee dos componentes (Ver figura 23). La tensión de offset a la entrada, V_{OSI} , que es la componente que se ve reflejada a la salida multiplicada por la ganancia G del circuito, y la tensión de offset a la salida, V_{OSO} , la cual es independiente de la ganancia. A bajas ganancias, V_{OSO} es dominante, mientras que a altas ganancias domina V_{OSI} .

El error total debido a la tensión de offset, referido a la entrada (RTI)¹⁵, es igual a $V_{OSI} + V_{OSO}/G$. Las hojas de datos de los INA pueden especificar V_{OSI} y V_{OSO} por separado o dar el valor RTI de la tensión de offset a la entrada para diferentes valores de ganancia.

¹⁵ Acrónimo de Referred to the Input.

Figura 23. Modelo de offset para el INA.



Fuente: Practical Design Techniques for Sensor Signal Conditioning. Capítulo 3. Amplifiers for signal conditioning. Analog Devices. 1999

A continuación se suman todos los errores producidos dentro del circuito de pre-amplificación, logrando con esto estimar la incertidumbre que se tiene en esta etapa del acondicionamiento de señal. (No se incluye el error debido al rechazo al modo común)

V_{OS}	$75 \mu V \div 4,53 mV$	16556 ppm
I_{OS}	$625 \Omega \times 5 nA \div 4,53 mV$	690 ppm
EG	0,4%	4000 ppm
No linealidad de Ganancia	0,002%	20 ppm
Ruido 0.1-10 Hz	$200 nV \div 4,3 mV$	46.5 ppm
ERROR INICIAL (SIN AJUSTAR)		21312,5 ppm

Aunque este valor en partes por millón (ppm) brinda una idea de la inexactitud del circuito, es posible asociarlo con la resolución en número de bits recordando que:

$$1 \text{ LSB} = \frac{V_{full - escala}}{2^n - 1} \quad [12]$$

Tabla 7. Valores de 1 LSB según la resolución del conversor.

Número de bits.	1 LSB (ppm * de VF **)
8 bits	3906
10 bits	976,56
12 bits	244,14
14 bits	61,035
16 bits	15,258
18 bits	3,8146
24 bits	0,0596

* ppm= partes por millón.

** VF= Tensión de Full Escala (Rango de entrada)

Fuente: Autores del proyecto.

Según la tabla anterior, si se toma una tensión de full-escala equivalente a la unidad, es posible encontrar la precisión del dispositivo en el circuito en el que se está utilizando, comparando el error individual de cada circuito integrado con el valor de 1 LSB para diferentes resoluciones.

Para el caso del amplificador de instrumentación, el error inicial (sin ajustar) en partes por millón (ppm), equivale a trabajar con una exactitud de entre cinco y seis bits, lo que demuestra lo catastrófico que sería trabajar este amplificador sin ajustar los errores que se presentan. Los errores estáticos producidos tanto por la tensión como por la corriente de "offset" son corregidos por el filtro pasa-altas, mientras el

error de ganancia podría ser corregido por software para no presentarle limitantes al sistema.

No linealidad de Ganancia	0,002%	20 ppm
Ruido 0.1-10 Hz	$200nV \div 4,3mV$	46.5 ppm
<u>ERROR DE RESOLUCIÓN</u>		<u>66,5 ppm</u>

El error de resolución enunciado anteriormente nos indica que este amplificador de instrumentación se convierte en la primera limitante del sistema de adquisición de datos, pues su resolución para una entrada de bajo nivel como la utilizada, solo es de aproximadamente 14 bits.

En cuanto al error inicial (sin ajustar), hay que tener en cuenta que se están especificando los máximos valores de error probables en el dispositivo. Es decir, si trabajáramos con el error de ganancia típico, la contribución del error de ganancia al error sin ajustar sería únicamente de 200 ppm y no de 4000 ppm lo que resultaría en una exactitud de aproximadamente 12 bits dado por esta especificación.

▪ **Amplificadores Operacionales.**

En la implementación de las etapas de filtrado pasa-bajas y amplificación se utiliza un circuito integrado para cada canal llamado OPA 4228, que incluye cuatro amplificadores en una pastilla. Las características presentes en la hoja de datos del dispositivo se refieren a cada uno de los amplificadores de la pastilla, más no a la respuesta total del circuito integrado.

Los errores debidos a V_{OS} e I_{OS} se encuentran de la misma manera que como se hizo con el amplificador de instrumentación, el error de ganancia (EG) debido a la

ganancia de tensión de circuito abierto (A_{VOL}) es aproximadamente igual al cociente entre la ganancia de lazo cerrado y la ganancia de circuito abierto¹⁶. La no linealidad de lazo cerrado se puede aproximar como el producto de la ganancia por la no linealidad de ganancia de lazo abierto¹⁷, esta última se encuentra presente en las hojas de datos de los dispositivos.

Aunque es posible encontrar el ruido de tensión presente en la banda de interés de la aplicación, el ruido en la banda de 0,1 a 10 Hz, se encuentra presente en las hojas de datos y se convierte en una buena herramienta de comparación entre los dispositivos.

La etapa de amplificación es el punto donde realmente se va a ver afectado el sistema por el desempeño en cuanto a resolución de estos operacionales. A la entrada de esta etapa de amplificación tenemos básicamente la salida del amplificador de instrumentación, por esto hay que normalizar esta entrada por el valor máximo a la salida del INA.

Entonces, se tiene que para esta etapa: $V_{IN} = 98,95 \text{ mV}$.

V_{OS}	$75\mu V \div 98,95mV$	$757,96 \text{ ppm}$
I_{OS}	$1k\Omega \times 10nA \div 98,95mV$	$101,06 \text{ ppm}$
EG debido a A_{VOL}	$99,97 / 4 \cdot 10^6$	$24,5 \text{ ppm}$
No linealidad de A_{VOL}	$99,97 \times 0,24 \text{ ppm}$	24 ppm
Ruido 0.1 a 10 Hz	$90nV \div 98,95mV$	$0,91 \text{ ppm}$
<u>ERROR INICIAL (SIN AJUSTAR)</u>		<u>908,43 ppm</u>

¹⁶ Practical Design Techniques for Sensor Signal Conditioning. Analog Devices, Inc. 1999. Capítulo tres, Amplifiers for Signal Conditioning.

¹⁷ Idem.

El error inicial para este amplificador usado en este circuito es de 908,43 ppm lo cual equivale a una exactitud de aproximadamente diez (10) bits, que es corregido casi en su totalidad por el filtro pasa-altas eliminando los errores estaticos (DC) producidos tanto por la corriente y por la tensión de desnivel a la entrada (I_{os} y V_{os} respectivamente).

No linealidad de A_{VOL}	$99.97 \times 0,24 ppm$	$24 ppm$
Ruido 0.1 a 10 Hz	$90nV \div 98,95mV$	$0,91 ppm$

ERROR DE RESOLUCIÓN 24,91 ppm

Este error de resolución del amplificador nos indica que el amplificador operacional OPA 228 posee una resolución de aproximadamente quince (15) bits para este circuito donde está siendo usado.

En cuanto a la etapa de filtrado pasa-altas y su posterior seguidor de tensión, se utiliza un amplificador de la misma familia del anterior, el OPA 2227 el cual es un opamp dual que posee básicamente las mismas características del anterior amplificador pero que es usado en esta etapa básicamente por dos razones: posee menor producto ganancia-ancho de banda (8MHz) con lo cual se disminuye la contribución de ruido al sistema y más importante aún posee una capacidad de manejar cargas capacitivas a ganancia unitaria, a diferencia del OPA 228 que sólo puede manejar cargas capacitivas cuando presenta ganancias mayores a cinco (Ver anexo B, hojas de datos). El manejo de cargas capacitivas es importante ya que el amplificador que entrega la señal al conversor debe ser capaz de manejar la carga que le coloca el conversor que es de 35 pF, además de una resistiva de 45 kΩ, sin presentar inestabilidad.

A la entrada de esta etapa se tiene: $V_{IN} = 9,892V$ a full-escala.

V_{OS}	$75\mu V \div 9,892V$	$7,58 ppm$
I_{OS}	$1k\Omega \times 10nA \div 9,892V$	$1 ppm$
EG debido a A_{VOL}	$1/4 \cdot 10^6$	$0,25 ppm$
No linealidad de A_{VOL}	$1 \times 0,24 ppm$	$0,24 ppm$
Ruido 0.1 a 10 Hz	$90nV \div 9,892V$	$0,01 ppm$

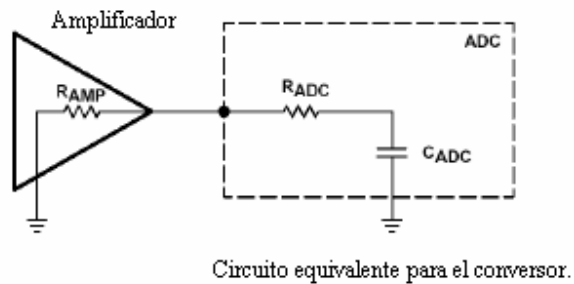
ERROR INICIAL (SIN AJUSTAR) 9.08 ppm \approx 16 bits.

No linealidad de A_{VOL}	$1 \times 0,24 ppm$	$0,24 ppm$
Ruido 0.1 a 10 Hz	$90nV \div 9,892V$	$0,01 ppm$

ERROR DE RESOLUCIÓN 0,25 ppm \approx 22bits.

El modelo del convertidor visto por el seguidor es básicamente un filtro pasa-bajas como el que se aprecia en la figura 24, pero como la capacitancia no va a estar aislada sino distribuída con la resistencia aparecerá a la salida del seguidor de tensión, lo cual podría causar inestabilidad en el circuito. Si no se usara un amplificador con capacidad de manejar cargas capacitivas sería necesario realizar aislamiento y compensación para evitar efectos indeseables en el comportamiento del amplificador.

Figura 24. Interfaz Amplificador-ADC



Fuente: Amplifiers and Bits: An introduction to selecting amplifiers for data converters. Application Report SLOA035B. Diciembre de 2001. Texas Instruments.

3.2.6 Análisis de ruido del sistema.

En el momento en el que ya se ha definido la resolución individual de los dispositivos usados y cuando se han acoplado dentro del diseño, es necesario entrar a definir la verdadera resolución del sistema realizando un análisis de ruido del sistema que es tanto o más importante que el anterior presupuesto de error. A partir de éste análisis se encontrarán valores de ruido relativos a la entrada (RTI) y relativos a la salida (RTO) de los dispositivos, siendo importantes tanto los unos como los otros ya que los primeros dan una idea del nivel de ruido comparado con el nivel de la señal, mientras los segundos muestran el comportamiento general del circuito en donde la señal es aplicada.

Realizar este análisis de ruido es importante ya que es donde se aprecia el nivel de ruido que el hardware de acondicionamiento de señal entrega al conversor analógico-digital y por tanto, es éste análisis el que permite encontrar el rango

dinámico de la tarjeta de adquisición de datos y la resolución a la que se está trabajando, la cual se puede encontrar a partir de las siguientes fórmulas¹⁸:

$$DR = 20 \log_{10} \frac{\text{máximo nivel rms de entrada}}{\text{nivel de ruido rms}} \quad [dB] \quad [13]$$

$$n = \frac{DR - 1,76}{6,02} \quad [bits] \quad [14]$$

Donde DR es el rango dinámico y n es el número de bits efectivos a los que se está trabajando.

A continuación se realizará un análisis teórico teniendo en cuenta los modelos de las figuras 25 y 26, recordando además que todas las fuentes de ruido no correlacionados se suman de manera media cuadrática. Por ejemplo, para tres ruidos de tensión V_1, V_2, V_3 , el resultado es el siguiente:

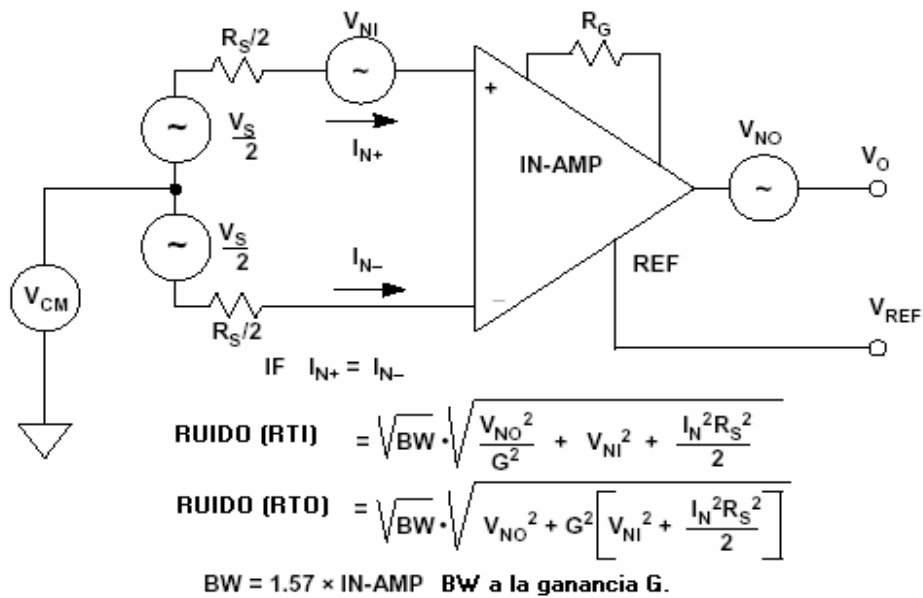
$$\sqrt{V_1^2 + V_2^2 + V_3^2} \quad [15]$$

Para comenzar con el análisis del ruido hay que empezar por el amplificador de instrumentación, teniendo en cuenta que el ancho de banda del ruido también va a ser prácticamente de 100 Hz (BW_1) ya que a la salida del pre-amplificador se encuentra un filtro pasa-bajas de cuarto orden; si no hubiera tal filtro, el ancho de banda sería 1,57 veces el ancho de banda del INA a la ganancia escogida por el diseñador¹⁹. El modelo para el análisis de ruido del amplificador de instrumentación se aprecia en la figura 25.

Figura 25. Modelo de ruido para el amplificador de instrumentación.

¹⁸ Estas fórmulas y el desarrollo necesario para llegar a ellas, se encuentran en el Anexo 2, donde se explica el proceso de cuantización y los errores generados por este proceso.

¹⁹ Practical Design Techniques for Sensor Signal Conditioning. Analog Devices, Inc. 1999. Capítulo tres, Amplifiers for Signal Conditioning.



Fuente: Practical Design Techniques for Sensor Signal Conditioning. Capítulo 3. Amplifiers for signal conditioning. Analog Devices. 1999

Ruido INA (RTI):

$$= \sqrt{BW_1} \cdot \sqrt{V_{NI}^2 + \frac{I_N^2 R_S^2}{2}} \quad [16]$$

$$= \sqrt{100} \cdot \sqrt{(8nV)^2 + \frac{(0,3pA)^2 \cdot (1250\Omega)^2}{2}}$$

$$\cong 10 \cdot (8nV)$$

$$= 80 nV rms$$

Ruido INA (RTO):

$$G \cdot \text{Ruido (RTI)}$$

$$= 21,84388 \cdot 80 nV$$

$$= 1747,51 nV rms.$$

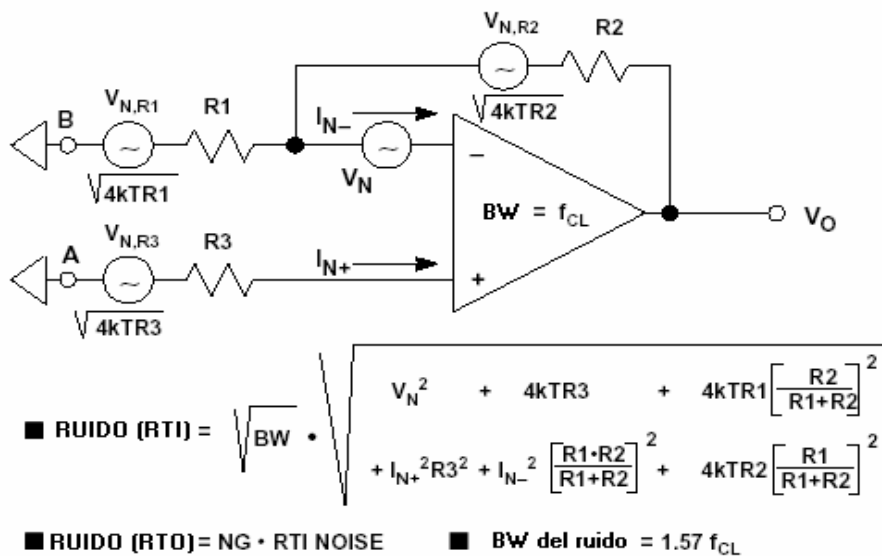
El ruido a la salida del amplificador de instrumentación es básicamente el mismo que se encuentra a la entrada del amplificador inversor, ya que la contribución de los componentes discretos de la etapa de filtrado pasa-bajas y los ruidos internos de los amplificadores usados para implementar esa etapa son despreciables, si se suman de manera media cuadrática con el ruido proveniente de la etapa de preamplificación.

Para realizar el análisis de la etapa de amplificación se deben referir todas las contribuciones de ruido a un solo punto, de manera que para encontrar el ruido a la entrada del amplificador operacional OPA228 se utilizará como punto de referencia la entrada inversora del amplificador.

El ruido a la salida de la etapa de filtrado al ser referido a la entrada inversora se ve afectado de la siguiente manera:

$$\frac{v_-}{v_i} = \frac{R_2}{R_1 + R_2} \quad [17]$$

Figura 26. Modelo de ruido para el amplificador operacional.



Fuente: Practical Design Techniques for Sensor Signal Conditioning. Capítulo 3. Amplifiers for signal conditioning. Analog Devices. 1999

El ancho de banda para realizar el análisis de ruido del amplificador inversor (BW_2), es equivalente a $1,57 (\pi/2)$ veces la frecuencia donde se cortan las gráficas de ganancia de circuito abierto y la de ganancia de circuito de lazo cerrado para este amplificador.

En este punto es necesario recordar la relación existente entre la frecuencia de cruce por cero (ganancia unitaria) para circuito abierto (f_U), la frecuencia de la señal de interés (f_S), y la ganancia de circuito abierto a la frecuencia de la señal de interés, $A_{VOL}(f_S)$, que está dada por:

$$A_{VOL}(f_S) = \frac{f_U}{f_S} \quad [18]$$

También es importante recordar que las resistencias presentan un ruido Johnson, el cual presenta la siguiente característica:

$$e_n = \sqrt{4kTBR}$$

Donde:

k = Constante de Boltzman $1,38 \cdot 10^{-23} \text{ J / K}$

T = Temperatura absoluta ($^{\circ}\text{K}$)

B = Ancho de banda en Hz

R = Valor de resistencia.

Ruido Etapa Amplificación (RTI):

$$= \sqrt{\left(V_N \cdot \frac{R_2}{R_1 + R_2} \right)^2 + (BW_2) \cdot \left[4kTR_1 \left(\frac{R_2}{R_1 + R_2} \right)^2 + 4kTR_2 \left(\frac{R_1}{R_1 + R_2} \right)^2 + I_{N_2}^2 \left(\frac{R_1 R_2}{R_1 + R_2} \right)^2 \right]} \dots [19]$$

$$\begin{aligned}
&= \sqrt{\left(1747,51nV \cdot \frac{R_2}{R_1 + R_2}\right)^2 + (BW_2) \cdot \left[4kTR_1 \left(\frac{R_2}{R_1 + R_2}\right)^2 + 4kTR_2 \left(\frac{R_1}{R_1 + R_2}\right)^2 + I_{N_-}^2 \left(\frac{R_1 R_2}{R_1 + R_2}\right)^2\right]} \\
&= 2,986747 \cdot 10^{-12} + (BW_2) \cdot [5,017797 \cdot 10^{-17} + 5,01926 \cdot 10^{-19} + 1,49855 \cdot 10^{-18}] \\
&= \sqrt{2,986747 \cdot 10^{-12} + (BW_2) \cdot [5,2178455 \cdot 10^{-17}]}
\end{aligned}$$

Ruido Etapa Amplificación (RTO):

$$\begin{aligned}
&= A * \sqrt{2,986747 \cdot 10^{-12} + (BW_2) \cdot [5,2178455 \cdot 10^{-17}]} \\
&= 99,97 * \sqrt{2,986747 \cdot 10^{-12} + (BW_2) \cdot [5,2178455 \cdot 10^{-17}]}
\end{aligned}$$

$$BW_2 \cong 1,57 * 300 \text{ kHz} = 471 \text{ kHz}.$$

$$\begin{aligned}
&= 99,97 * \sqrt{2,986747 \cdot 10^{-12} + (471 \cdot 10^3)(5,2178455 \cdot 10^{-17})} \\
&= 99,97 * \sqrt{2,986747 \cdot 10^{-12} + 2,4576 \cdot 10^{-11}} \\
&= 99,97 * \sqrt{2,7562747 \cdot 10^{-11}} \\
&= 524,8448517 \mu V \text{ rms}
\end{aligned}$$

Este último ruido es el que se inyecta junto con la señal al filtro pasa-altas de ganancia unitaria, razón por la cual la contribución de este ruido se observa igual a la salida que a la entrada del filtro, debido a la ganancia unitaria del mismo. La mayor contribución de ruido en esta etapa, la colocarían las resistencias del filtro pasa-altos, sin embargo, debido a su valor, estas resistencias no generan un ruido Johnson significativo, comparado con el ruido producido en el sistema que precede al filtro.

Una vez encontrada la contribución total de ruido que aportará el hardware de acondicionamiento de señal a la entrada del conversor, se procede a definir el rango dinámico de la tarjeta de adquisición de datos utilizando la ecuación [13].

En este punto es necesario tener en cuenta que los microtemblores presentan un comportamiento similar al del ruido blanco, por esta razón para encontrar el valor rms de la máxima señal de interés, será necesario dividir el valor pico a pico 6,6 veces.

$$\begin{aligned}
 DR &= 20 \log_{10} \frac{\text{máximo nivel rms de entrada}}{\text{nivel de ruido rms}} \quad [dB] \\
 &= 20 \log_{10} \frac{(20 \cdot 10^{-3} \frac{cm}{s}) \cdot (0,453 \frac{V}{cm/s}) \cdot (21,84388) \cdot (99,97) / 6,6}{524,8448517 \cdot 10^{-6}} \\
 &= 20 \log_{10} \frac{19,784 / 6,6}{524,8448517 \cdot 10^{-6}} \\
 &= 20 \log_{10} \frac{2,99757575}{524,8448517 \cdot 10^{-6}} \\
 &= 20 \log_{10} 5711,356 \\
 &= 75,134 \text{ dB}
 \end{aligned}$$

Teóricamente, la tarjeta de adquisición de datos posee un rango dinámico de algo más de 69 dB, entonces, utilizando la ecuación [14], se tiene que:

$$n = \frac{DR - 1,76}{6,02} \text{ [bits]}$$

$$n = \frac{75,134 - 1,76}{6,02} \text{ [bits]}$$

$$n = 12,19 \text{ [bits]}$$

La respuesta anterior equivale a decir que el hardware de adquisición de datos, posee una resolución un poco superior a los 12 bits, la cual se convierte, hasta el momento, en la limitante del sistema, ya que la resolución individual de los circuitos integrados, encontrada con anterioridad por medio de los presupuestos de error es muy superior.

3.2.7 Conversión Analógica-digital.

Una vez se ha realizado el acondicionamiento de la señal se tiene una idea clara, tanto del nivel de ruido que va a ser entregado al conversor analógico-digital como de la resolución individual de los dispositivos para el circuito en el que se están usando. Con base en esto, se debe tomar la decisión de trabajar con un conversor como el inicialmente propuesto (uno de 16 bits) o con uno de mayor o menor resolución dependiendo del resultado de los análisis realizados.

Es importante desde cualquier punto de vista trabajar con un conversor que no limite el desempeño del sistema, pero de la misma manera es importante por razones de buen diseño y de costo no sobre especificar la resolución. Por ejemplo, si se va a trabajar con un transductor con $\pm 1\%$ de tolerancia, no es necesario utilizar un conversor de 16 bits cuya tolerancia es de 0,0015%, pues un conversor de 12 bits cuya tolerancia es de 0,024% ya es 42 veces más exacto que el sensor. Lo mismo sucede si el sistema hardware limita la resolución a 10 bits, sería un desperdicio utilizar un conversor de más de 12 bits.

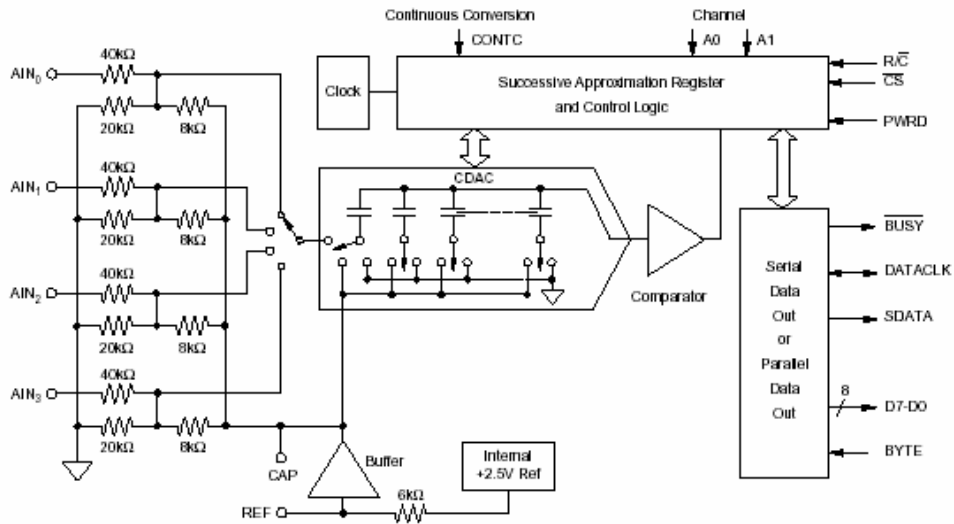
Teniendo en cuenta el resultado de los análisis teóricos que nos indican que los dispositivos empleados tienen una resolución igual o mayor a 14 bits en los circuitos donde están siendo empleados y que el hardware presenta una resolución de aproximadamente 12 bits, se justifica el uso de un conversor de 14 o 16 bits por razones de desempeño. Teniendo en cuenta lo anterior se procede a escoger el tipo de conversor que se desea utilizar para la aplicación, teniendo en cuenta factores como la arquitectura, velocidad, capacidad de varios canales, INL, DNL, SINAD, etc.

En este proyecto se utiliza un conversor análogo-digital de aproximaciones sucesivas (SAR) cuyo número interno en Texas Instruments es el ADS7825, teniendo en cuenta el rango de frecuencias que se va a trabajar, el número de bits de resolución (16), la capacidad para trabajar con entradas multiplexadas, la rapidez de transmisión de datos, el costo y las especificaciones concretas mencionadas en la hoja de datos del dispositivo.

Se descartaron arquitecturas tales como las “flash” y la “pipelined” ya que no están diseñadas para aplicaciones de precisión sino para aplicaciones de alta velocidad; también se descartó la arquitectura sigma-delta ($\Sigma\Delta$) por los posibles problemas que se presentarían al utilizar entradas multiplexadas, esto debido a que cada vez que haya un cambio en la entrada, el filtro digital interno que es una parte integral de un conversor sigma-delta, debe tomar todos los datos provenientes de la nueva entrada antes de que pueda entregar una salida válida, siendo esto un proceso lento que podría presentar problemas al realizar el cambio de canales.

Además de lo anterior se eligió el conversor debido a que gracias a los procesos actuales de integración a muy larga escala, “Very Large Scale Integration” (VLSI) posee internamente un multiplexor de cuatro canales a la entrada, una etapa de muestreo/retención (S/H), reloj de conversión y referencia de tensión (Figura 27). Lo anterior la vez que facilita el diseño del sistema de adquisición de datos (evita el cálculo de los errores para el peor caso posible, ahorra espacio, costo, etc.), mejora las características de la tarjeta, ya que si se trabajara con los elementos descritos anteriormente de manera discreta sería muy difícil llegar a una resolución mayor a 12 bits debido a problemas tales como los tiempos de establecimiento y las imperfecciones de cada uno de los dispositivos.

Figura 27. Estructura interna del convertor.



Fuente: Hoja de datos del fabricante

Este convertor presenta un rango de entrada de ± 10 [V], el cual es el estándar más utilizado cuando se trabaja con alimentación dual. La principal ventaja de utilizar este rango de entrada es la inmunidad al ruido, ya que a menor rango de entrada hay mayor posibilidad de perder resolución en el sistema para igual cantidad de ruido generado en el acondicionamiento de la señal (Ecuación 12). Por ejemplo:

Rango de Entrada [V]	Valor de 1 LSB
± 10	$305,176\mu V$
$0 - 5$	$76,3\mu V$

Lo anterior muestra como se ve afectada la inmunidad al ruido de un sistema debido a la escogencia del rango de entrada del convertor de datos, por esta razón es necesario asegurar que se está trabajando con el mayor rango de entrada disponible si el principal objetivo es la precisión, y además procurar que la señal máxima entregada al convertor sea lo más parecida en amplitud pico a pico al

rango de entrada que se está utilizando, con el objetivo de que haya la menor pérdida posible de rango dinámico.

Observando las especificaciones contenidas en la hoja de datos del conversor se destaca lo siguiente:

- La separación entre canales, la cual típicamente es de 120 dB, lo que quiere decir que las señales presentes en un canal se van a ver un millón (1000000) de veces atenuadas en los demás canales, lo que estaría evitando los problemas de interferencia de canal adyacente.
- La relación señal a ruido mas distorsión (SINAD), es de 83 dB, lo que indica que el número efectivo de bits (ENOB) del conversor es de aproximadamente quince (15), lo que lo hace perfecto para la aplicación ya que la resolución del hardware de adquisición de datos es de doce (12) bits.
- La respuesta transitoria (tiempo de establecimiento a 1 LSB para una entrada escalón de full escala) es de cinco microsegundos ($5\mu s$), lo cual cumple con el requisito de ser inferior al inverso de la frecuencia de muestreo del conversor. Esta especificación es la que determina el comportamiento de la etapa de muestreo-retención interna, y por lo tanto indica que no es necesario utilizar una etapa discreta de muestreo-retención antes del conversor.

Por último, es importante destacar el hecho de que se evitó utilizar el canal tres de entrada ya que es el que tiene mayor probabilidad de presentar interferencias debido a que es el que se encuentra más cercano a la referencia de tensión, por esta razón este canal está mas propenso recibir interferencias tanto del canal adyacente a él (canal dos) como de la referencia de tensión interna.

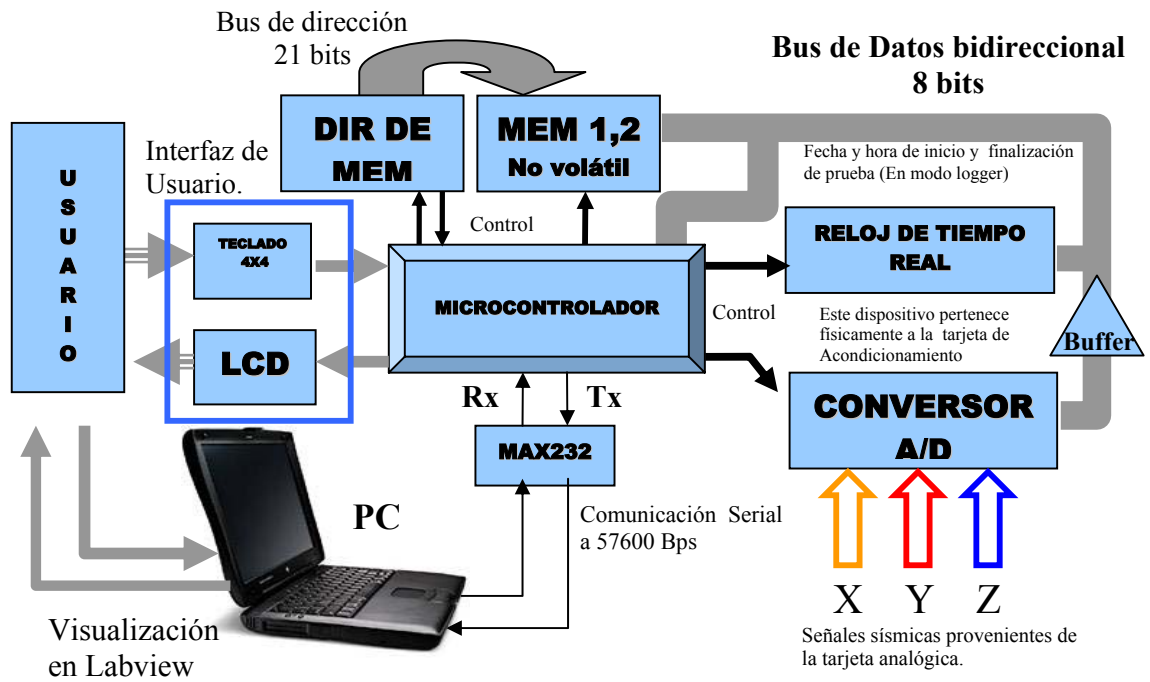
3.3 MÓDULO DIGITAL

En esta sección se describirán los criterios de diseño y construcción de la tarjeta denominada módulo digital; ésta tiene cuatro tareas básicas: adquirir las señales digitalizadas, almacenarlas, suministrar base de tiempo y transmitir por puerto serie los datos.

La premisa fundamental sobre la que se basó el diseño del módulo digital, es la de brindarle autonomía suficiente al equipo con el fin de evitar involucrar al computador en tareas referentes a la adquisición de los datos. Por ejemplo, si se diseñara una aplicación para el control y adquisición continua de datos directamente del conversor analógico-digital por puerto paralelo, el sistema no funcionaría correctamente, ya que el sistema operativo puede descuidar el control del conversor analógico-digital a una tasa fija de muestreo y dedicarse a refrescar memoria o actualizar discos que para él es más imperioso; lo cual sería fatal ya que no se cumpliría el teorema del muestreo, al no poder garantizar una tasa de muestreo fija y por lo tanto, la reconstrucción de las señales que se obtendrían no serían las mismas que fueron adquiridas, haciendo que estos datos perdieran validez.

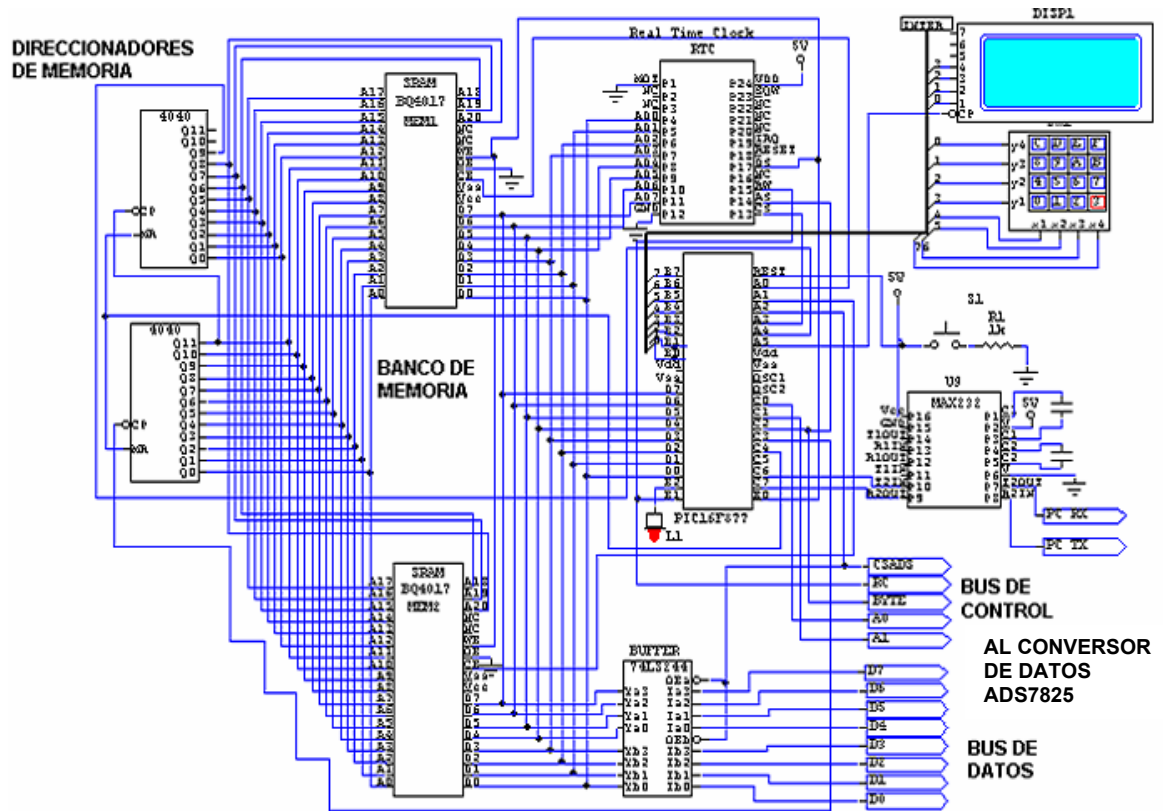
A continuación se presentan un esquema general del módulo digital (Figura 28), así como también un esquemático de la tarjeta digital (Figura 29).

Figura 28 Esquema general del módulo digital.



Fuente: Autores del proyecto.

Figura 29. Esquemático del módulo digital.



Fuente: Diseño de los autores del proyecto

3.3.1 Modos de operación.

El diseño de este módulo permite al usuario elegir entre dos posibilidades de trabajo al momento de realizar las pruebas de campo. La primera, denominada modo continuo, consiste en utilizar el equipo para adquirir datos en forma continua con la ayuda de un computador como elemento de almacenamiento y visualización. La segunda posibilidad consiste en utilizar el equipo en un modo denominado “data-logger” en el cual las pruebas son adquiridas independientes del PC, haciendo uso del banco de memorias, el cual almacena las pruebas junto con la fecha y hora en

que fueron tomadas, hasta el momento en el que el usuario decida descargarlas para su posterior visualización.

La idea de implementar estos modos de trabajo, es brindarle al usuario la posibilidad de trabajar de la manera que mejor se adapte a sus requerimientos específicos en un momento dado (portabilidad, disponibilidad de un computador portátil para una prueba a campo abierto, etc). Una explicación más detallada de estos modos de operación se brinda a continuación.

▪ **MODO CONTINUO:**

Consiste en trabajar el equipo como un osciloscopio y requiere estar conectado directamente al PC por medio de un cable serial. Permite visualizar los datos inmediatamente después de ser adquiridos; en este modo de trabajo el equipo tomará una muestra por cada canal (X, Y, Z) y las transmitirá al PC para su visualización, éste proceso se repetirá hasta que se dé la orden de terminación de la prueba que se está tomando.

Este modo es conveniente cuando la prueba se va a efectuar en un sitio con disponibilidad de un PC o de un computador portátil que tenga instalado el software de visualización en Labview diseñado por los autores de este proyecto o en su defecto otra interfaz compatible con el equipo. La principal ventaja consiste en que se podrá trabajar todo el tiempo que se requiera con la posibilidad de guardar los datos adquiridos directamente en disco duro, lo que brinda un amplio rango de tiempo para realizar pruebas estacionarias.

Para proporcionarle más robustez al sistema estos datos serán almacenados igualmente en la memoria del equipo de manera temporal, previendo alguna falla en el PC, como un bloqueo imprevisto del sistema operativo o un suceso externo como un apagón de luz.

▪ **MODO DATA-LOGGER:**

El modo “Data-Logger” consiste en realizar una adquisición de datos independiente del PC, pues el proceso se manejará por medio de la interfaz de usuario (teclado y LCD) y sólo se dispondrá del PC para la descarga y posterior visualización de las pruebas.

La ventaja principal de este modo de trabajo es su flexibilidad puesto que permite realizar pruebas en cualquier lugar, con la confianza de que las muestras almacenadas no se perderán a pesar de la ausencia de alimentación, ya que la memoria del sistema es no volátil. La capacidad de almacenamiento es considerable (hasta 38 minutos) y se presenta la posibilidad de dividir la memoria para realizar pruebas de menor duración establecidas por el usuario (Tabla 8). En este modo el usuario podrá configurar el reloj de tiempo real (RTC), para garantizar la fecha y hora exacta en que se realiza la prueba.

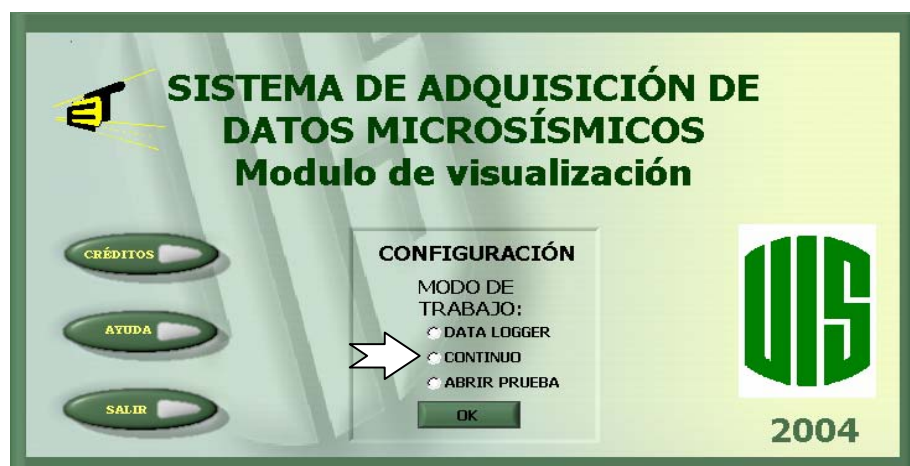
Tabla 8. Duración de la prueba Vs. Número máximo de pruebas posibles

Duración de la prueba en Minutos	Número máximo de Pruebas
1	38
2	19
3	12
4	9
5	7
6	6
7	5
8	4
9	4
10 – 12	3
13 -19	2
20 – 38	1

Fuente: Autores del proyecto

La configuración del modo de trabajo se efectúa desde la interfaz de usuario del equipo (teclado y LCD) por medio de menús y desde la interfaz gráfica en Labview, donde se escoge el modo de trabajo para poder realizar la descarga de datos, para su correcta visualización (Ver figura 30),

Figura 30. Selección del modo de trabajo: Interfaz gráfica en Labview.



Fuente: Autores del proyecto

3.3.2. Diseño de la tarjeta.

Al momento de realizar la tarjeta correspondiente al módulo digital es necesario tener en cuenta varias consideraciones que influyeron en el diseño general de la misma:

- ☑ *Uso de memorias de tipo paralelo:* Debido a la necesidad de implementar un banco de memoria no volátil de gran capacidad (> 1 Mbyte) con el menor número de circuitos integrados posible, se optó por trabajar memorias de tipo paralelo. Esta decisión motivó a la decisión de utilizar los demás periféricos del microcontrolador en la misma configuración paralela.

- ☑ **Comunicación serial con el PC:** La comunicación con el computador se realiza de forma serial debido principalmente a la posibilidad de implementar a futuro una red de sensores con el fin de realizar análisis de vulnerabilidad estructural; razón por la cual lo más adecuado vendría siendo manejar la comunicación con la menor cantidad de cables posible y por medio de una interfaz estandarizada como lo es RS-232.

A continuación (Tabla 9), se presenta un resumen de las ventajas y desventajas de la configuración utilizada para el almacenamiento y transmisión de datos.

Tabla 9. Ventajas y desventajas de la configuración Bus de datos paralelo-Comunicación PC serie.

VENTAJAS	DESVENTAJAS
Gran capacidad de almacenamiento con solo dos memorias.	El direccionamiento de dichas memorias demanda gran cantidad de líneas de control (21) para una memoria de 2 Mbytes.
La configuración Paralela es más rápida a la hora de acceder a los dispositivos y adquirir datos, además es más fácil de programar.	Se debe destinar un bus exclusivo para Datos y asignar otras líneas para control de todos los dispositivos. Debido a las razones anteriores, el numero de líneas en el circuito impreso es considerable y complejo a la hora de enrutar.
Al tener comunicación serial se esta ahorrando gran cantidad de cables de salida y los problemas que esto acarrea. Además a la velocidad con la que se esta trabajando (57.600bps), el computador podrá se utilizado como osciloscopio.	La adquisición de datos por puerto serie, complica la programación. Además se pueden presentar más errores de transmisión que haciéndolo en forma paralela, debido a problemas de sincronización.

Fuente: Autores del proyecto

Uno de los procesos críticos al momento de realizar el diseño de cualquier tarjeta es la elección de los componentes de la misma, por lo tanto a continuación se realiza

una explicación de los criterios en los cuales se basó la escogencia de los circuitos integrados que se trabajaron finalmente.

- **Microcontrolador de 8 bits.**

La función primordial del microcontrolador es asegurar que la adquisición de datos sea correcta, independizando ésta de las tareas normales que ejecuta el sistema operativo del PC, puesto que como dijimos anteriormente, éste no es un sistema dedicado para tal función.

El microcontrolador es el cerebro de la tarjeta y el encargado del funcionamiento correcto de los dispositivos externos a él como lo son: Memorias, direccionadores de memoria, conversor analógico-digital, reloj de tiempo real (RTC), teclado y LCD; los cuales requieren de señales sincronizadas de control, para garantizar un óptimo desempeño.

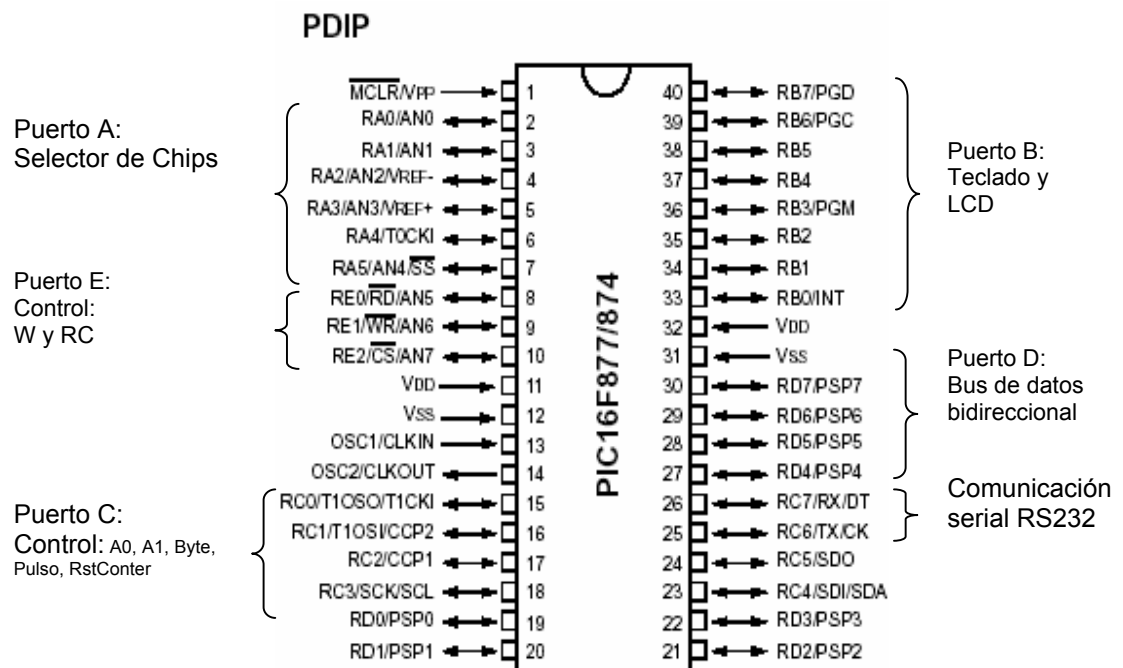
Para la elección del microcontrolador se revisaron las características técnicas que ofrecían algunos fabricantes, enfatizando básicamente en el número de terminales, ya que como se dijo anteriormente la configuración paralela de la tarjeta demanda gran número de terminales de entrada/salida; además existe la necesidad de interfaces con periféricos externos y comunicación serial con el PC; temporizadores, un conjunto de instrucciones fácil de manejar y gran velocidad de procesamiento.

Teniendo en cuenta estos parámetros, se planteó como solución la elección de uno de los siguientes microcontroladores: de *Microchip* el *PIC16F877*, el *PIC16F76* y el *PIC16F874*; de *Motorola* el *MC68HC908GP32* y el *MC68HC908MR12*.

Se optó finalmente por el *PIC16F877*²⁰ (ver figura 31), debido a que se adapta mejor a las necesidades del diseño; posee facilidades de trabajo como la programación, pues cuenta con múltiples programadores, los cuales se pueden descargar sin costo por Internet y disponibilidad de chips en el mercado a bajo costo, así como su tarjeta programadora.

²⁰ Ver Anexo B, Hojas de datos

Figura 31. Asignación de pines del microcontrolador *PIC16F877*, y su uso en la Tarjeta Digital



Fuente: Hoja de datos del fabricante.

Algunas de las características de este microcontrolador son:

- La arquitectura del procesador sigue el modelo **Harvard**. En esta arquitectura, la CPU se conecta de forma independiente y con buses distintos con la memoria de instrucciones y con la de datos. La arquitectura **Harvard** permite a la CPU acceder simultáneamente a las dos memorias.
- Posee un conjunto reducido de instrucciones (**RISC**), con apenas 35 instrucciones, lo que facilita su programación y reduce los ciclos de máquina por instrucción, ideales para aplicaciones donde la velocidad de procesamiento es crucial.
- Aplica la técnica de segmentación (**pipe-line**) en la ejecución de las instrucciones. La segmentación permite al procesador realizar al mismo tiempo la ejecución de una instrucción y la búsqueda del código de la

siguiente. De esta forma se puede ejecutar cada instrucción en un ciclo (un ciclo de instrucción equivale a cuatro ciclos de reloj). En cada ciclo se realiza la búsqueda de una instrucción y la ejecución de la anterior. Las instrucciones de salto ocupan dos ciclos al no conocer la dirección de la siguiente instrucción hasta que no se haya completado la de bifurcación.

- La distribución de memoria está basada en cuatro bancos de registros. Esto significa que todos los objetos del sistema (puertos de E/S, temporizadores, posiciones de memoria, etc.) están implementados físicamente como registros.
- Tiene dos módulos de comunicación serial “USART” (sistema universal sincrónico asincrónico recibe transmite) y “MSSP” (Módulo de Puerto Serial Maestro Sincrónico) conocido como bus “I2C”.
- Posee 8 canales de conversión analógico-digital de 10 bits de resolución; 5 puertos de entrada/salida; tres módulos de temporización (temporizadores) y protocolo de comunicación paralela.
- Tiene una capacidad de memoria FLASH para programa de 8K en palabras de 14bits. Para datos de memoria tiene 368 Bytes y tiene 256 bytes para memoria EEPROM.

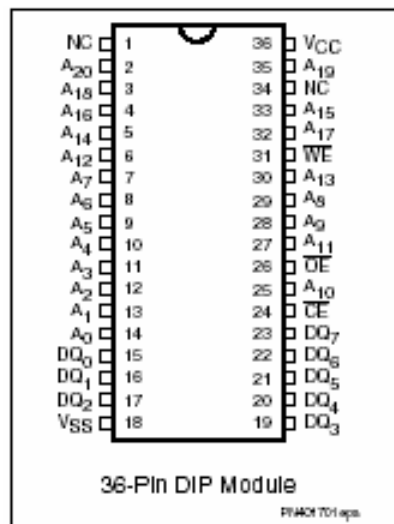
▪ **Memoria externa**

Como la cantidad de datos que se van a almacenar supera la capacidad que tiene el Microcontrolador (368 Bytes de RAM), fue necesario adicionar un banco de memoria externa. Se escogieron las Memorias paralelas SRAM no volátil BQ4017 (Ver figura 32) de la Empresa Texas Instruments. Este elemento es un circuito integrado fabricado con tecnología CMOS, lo que le da alta velocidad de acceso; con capacidad de almacenar 2.097.152 (2Mb) o posiciones de memoria en palabras de 8 bits.

Las características principales de estas memorias son las siguientes:

- ☑ Tiene un circuito de control que monitorea constantemente la fuente de poder simple de 5V. Cuando la fuente de poder es válida, la BQ4017 opera como una Memoria CMOS SRAM estándar y durante la ausencia de la fuente de poder actúa como una Memoria no volátil, protegiendo automáticamente y preservando el contenido de la Memoria.
- ☑ En su interior cuenta con una batería de litio que provee una fuente de energía, aislada y confiable, con larga vida de duración, con una retención de datos de por lo menos 5 años sin alimentación.

FIGURA 32. Distribución de pines de la Memoria SRAM BQ4017



Fuente: Hoja de datos del fabricante.

El banco de memoria implementado consiste en un arreglo de dos memorias BQ4017, interconectadas de forma paralela y compartiendo todos sus pines excepto el de selección (CE), alcanzando con esto una capacidad total de 4Mbytes de almacenamiento.

En este punto es necesario tener en cuenta que a la frecuencia de muestreo que se estará trabajando (≈ 305 Hz) se estarán produciendo una gran cantidad de datos (aproximadamente 109863 bytes por minuto), lo que nos daría un máximo en tiempo de adquisición de 38 minutos.

- **Direccionador de memoria**

Para el direccionamiento del banco de memorias se presenta la necesidad de disponer de un bus con 21 líneas de salida como lo muestra la siguiente fórmula, la cual es dependiente del tamaño de la memoria que se vaya a emplear:

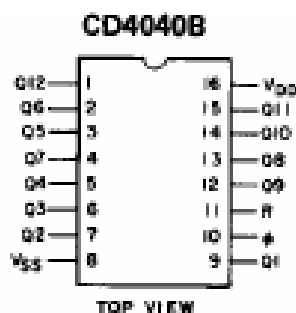
$$\text{Log}_2(2097152) = 21$$

El manejo de estas 21 líneas de direccionamiento presenta diversas opciones entre las cuales se tiene:

1. Utilizar un dispositivo lógico programable (microcontrolador, GAL, etc.) con al menos 21 pines de salida que cumpliera esta función. Aunque cualquiera de estos dispositivos hubiera realizado la función, se estaría subestimando el potencial que tienen éstos para hacer tareas más complejas y el costo de la tarjeta se incrementaría.
2. Destinar un puerto exclusivo del microcontrolador y multiplexarlo con 3 registros de corrimiento, para así sumar las 21 líneas necesarias. Implementar esta configuración es muy factible y ha sido usada con anterioridad²¹; pero en este caso complicaría el código, no serían suficientes las terminales del microcontrolador y lo más importante no se alcanzarían a realizar todas las tareas necesarias en el intervalo de tiempo entre conversiones.
3. Utilizar un contador binario de 21 bits o en su defecto conectar dos en cascada. Esta opción se escogió finalmente por costo y sencillez, ya que solo se necesitan 3 terminales del microcontrolador para manejarlo. Se optó por escoger los contadores binarios **4040** (Ver figura 33), los cuales son contadores de 12bits y están basados en tecnología CMOS. Internamente constan de un arreglo de Flip-Flops que cambian de estado cuando hay un cambio negativo de flanco en el reloj de entrada, además tienen la opción de reset cuando el pin 11 se coloca alto.

²¹ GONZALEZ, JAVIER, PINTO MIGUEL. Cardiotacómetro Digital, 2001. Trabajo de Grado. Universidad Industrial de Santander.

Figura 33. Distribución de pines del contador binario de 12 bits 4040



Fuente: Hoja de datos del fabricante.

La utilización de estos dispositivos se justifica en el hecho de que las posiciones o direcciones de memoria para lectura o escritura se desplazan secuencialmente o de manera incremental, es decir de uno en uno, lo que significará en términos reales un ahorro importante de tiempo, pues para el direccionamiento de una nueva posición solo se necesitara dar un pulso al CLK del contador para incrementar en uno la dirección de la memoria evitando así cargar registros con la dirección y ejecutar rutinas para tales fines.

- **Reloj de tiempo real (RTC):**

Para poder establecer el momento exacto en el cual se realizaron las pruebas, es necesario tener una base de tiempo, por lo menos al comienzo y final de cada prueba. Esta necesidad se puede apreciar claramente para esta aplicación, si se tiene en cuenta que no es lo mismo realizar una prueba a una hora pico, en la cual se presentan mayores perturbaciones ambientales por acción del tráfico o demás ruido cultural, que realizarla en otro momento del día como pudiera ser en las horas de la noche o de la madrugada. El reloj de tiempo real (RTC) es un circuito que entrega fecha y hora cada vez que se hace acceso al circuito integrado.

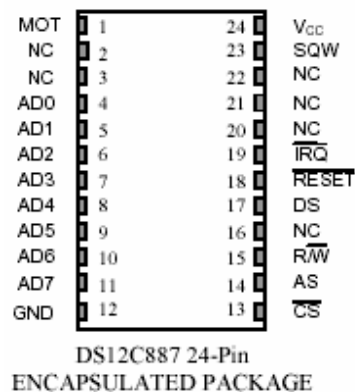
Para la escogencia de éste RTC se tuvieron en cuenta las siguientes características: Configuración paralela como se mencionó anteriormente, el hecho de ser monolítica

(posee batería y circuito oscilador internos), además de la facilidad de programación y acceso.

Teniendo en cuenta los parámetros anteriores se escogió el dispositivo DS12C887 de la empresa Dallas Semiconductor. Este dispositivo (figura 34), es compatible con computadores personales IBM; tiene hardware compatible para el año 2000, posee una batería de litio, cristal de quartz y un circuito de protección de escritura. Además incluye memoria no volátil para fecha y hora, alarma, calendario de un centenar de años programable, conjunto de interrupciones, generador de onda cuadrada y 113 bytes de memoria RAM estática no volátil disponible para cualquier otra aplicación.

Por último cabe destacar que este circuito integrado solo es accedido en el modo “data logger” puesto que en el modo continuo no se hace necesario debido a que el software de visualización entrega datos de fecha y hora de la prueba tomada.

FIGURA 34. Distribución de pines del RTC DS12C887



Fuente: Hoja de datos del fabricante.

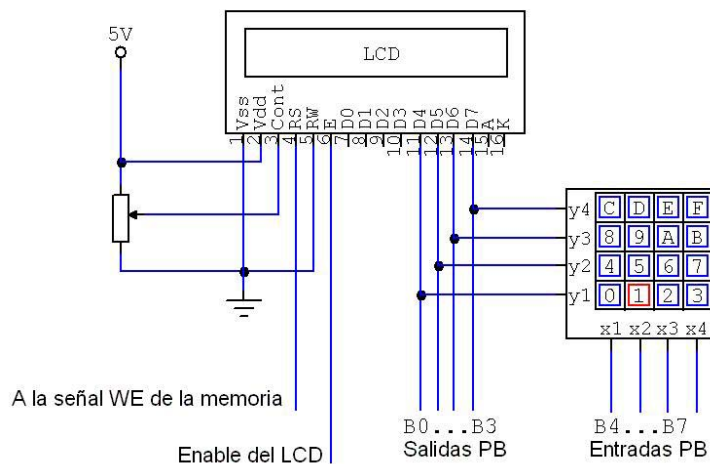
- **INTERFAZ USUARIO:**

Para facilitar la comunicación con el usuario, en la cual éste pudiera escoger el modo en que utilizaría el equipo, configurar fecha y hora, numero de pruebas y tiempo de cada una; fue necesario implementar una interfaz compuesta por un teclado y un LCD (Liquid Cristal Display). En la pantalla LCD se mostrarán los menús de trabajo y con el teclado se podrá escoger el modo que más convenga al usuario.

El LCD es una pantalla de cristal liquido que cuenta con 16 columnas por 2 filas de caracteres alfanuméricos; el teclado es de caracteres alfanuméricos tipo matricial de 4 filas por 4 columnas; cuenta con 15 teclas útiles para la selección de menús, y el ingreso de valores deseados por el usuario.

Debido a la escasez de terminales, se utilizó una configuración multiplexada en el puerto B del microcontrolador, por ser este el único puerto que tiene capacidad para interrupciones externas, en este caso las proporcionadas por el teclado, y un par de líneas extras para el control del LCD. (Ver figura 35).

Figura 35. Esquemático de la pantalla LCD y Teclado 4X4



Fuente: Diseño de los autores

3.4 MÓDULO DE ALIMENTACIÓN

Este módulo es el encargado de brindar la energía a los demás módulos del sistema. Se encuentra basado en un regulador conmutado (ISR)²², el cual es un circuito integrado que usa un inductor, un transformador, o un condensador como elemento de almacenamiento de energía, para transferir energía desde la entrada hacia la salida en paquetes discretos. Este tipo de circuito puede ser configurado para elevar, disminuir, o invertir la tensión de salida con respecto a la tensión de entrada.

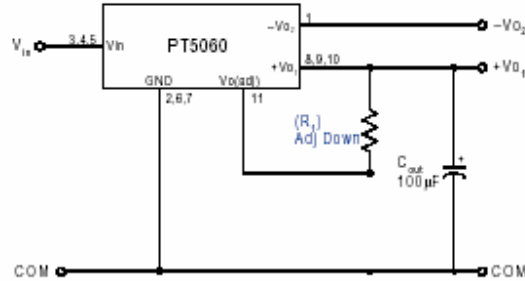
El circuito integrado utilizado en esta tarjeta es el PT 5062 de la empresa Texas Instruments, el cual, a partir de una tensión unipolar mayor a 4.75 V, entrega a la salida tensiones complementarias que pueden ser ajustadas entre $\pm 7V$ y $\pm 20V$ con solo una resistencia externa.

Se utilizó un regulador conmutado debido a que la portabilidad es una de las características importantes del sistema a desarrollar. Por lo tanto, para trabajar con baterías, las opciones serían reguladores lineales o reguladores conmutados, pero los primeros únicamente disminuyen la tensión de alimentación, razón por la que no servirían para la aplicación. En cambio, los reguladores conmutados aunque son más ruidosos, se caracterizan por su eficiencia (85% para el caso del dispositivo utilizado).

El circuito empleado, que se muestra en la figura 36, es el circuito típico utilizado para obtener salidas complementarias. Consta de un tensión de entrada o fuente de alimentación (arreglo de baterías recargables, adaptador de tensión), el regulador conmutado PT 5062 y un condensador en paralelo a la salida, recomendado por el fabricante.

²² Acrónimo de Integrated Switching Regulator.

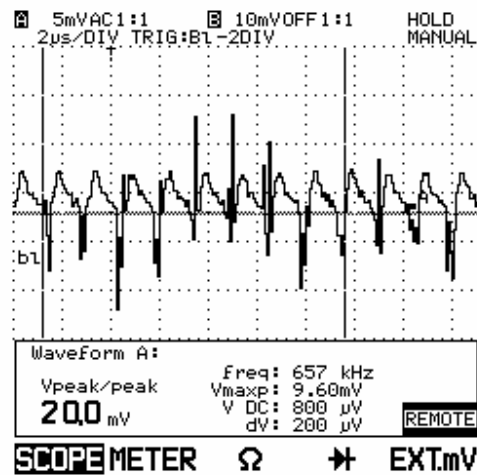
Figura 36. Circuito típico para operar el PT5062.



Fuente: Hoja de datos del fabricante

El gran problema que presentan este tipo de reguladores como se dijo anteriormente es el ruido, especificado generalmente en las hojas de datos como tensión de rizado pico a pico. Para el circuito implementado mediante la figura 36, se encuentra que la tensión de rizado en la salida positiva es de aproximadamente 20 mV pico a pico (Figura 37), a una frecuencia de 657 kHz, que es muy cercana a la frecuencia fundamental de conmutación del dispositivo indicada en la hoja de datos (650 kHz).

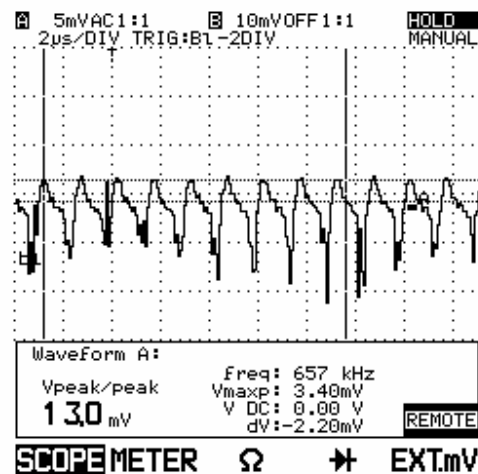
Figura 37. Tensión de rizado en la salida positiva V_{O1}



Fuente: Autores del proyecto.

Con el fin de entregar a las tarjetas del circuito una alimentación estable, es necesario reducir este nivel de ruido de rizado a un valor menor a 10 mV pico a pico²³. La manera más fácil de reducir el ruido a la salida es colocando uno o más condensadores de $1 \mu F$. Un condensador de éstos reduce el ruido de rizado a la salida entre 30 y 50% para ISR's con corrientes de salida menores a 3 Amperios²⁴; a modo de experimento se colocó un condensador electrolítico de $1 \mu F$ y se obtuvo la respuesta de la figura 38.

Figura 38. Tensión de rizado con condensador a la salida.



Fuente: Autores del proyecto.

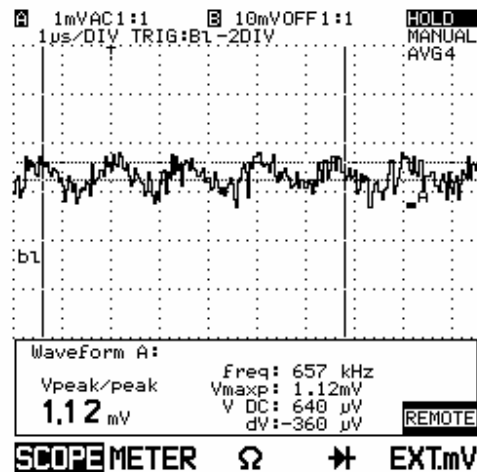
Otra opción más recomendable para reducir la tensión de rizado a la salida es la implementación de un filtro LC. Para este filtro se utilizó una bobina de $47 \mu H$ y un condensador electrolítico de $100 \mu F$, obteniendo una tensión de rizado en la salida positiva de 1.12 mV pico a pico, que se puede apreciar en la figura 39. También es posible colocar una resistencia de muy bajo valor en serie con el condensador, con el fin de atenuar el pico de resonancia producido a la frecuencia natural del filtro LC,

²³ Practical Design Techniques for Sensor Signal Conditioning. Capítulo diez. Hardware design Techniques. Analog Devices, Inc. 1999.

²⁴ ISR Input/Output Filters. Application Note AN13. Texas Instruments. Junio de 2000. www.ti.com

pero además para reducir el efecto producido sobre el circuito por las resistencias serie equivalentes, tanto de la bobina como del condensador.

Figura 39. Tensión de rizado con filtro LC.

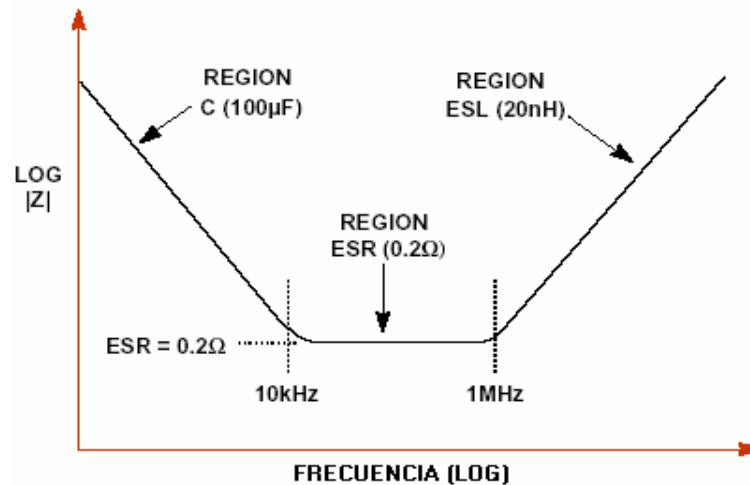


Fuente: Autores del proyecto.

Uno de los componentes críticos a la hora de implementar el filtrado, es el condensador, ya que es necesario que cumpla con características tales como la frecuencia de operación (que funcione a la frecuencia que la aplicación solicite), tensión máxima, resistencia serie equivalente mínima (ESR) y estabilidad de frecuencia.

Al igual que una resistencia, un condensador posee elementos parásitos que limitan su desempeño. La impedancia de un condensador varía con la frecuencia siendo ésta puramente capacitiva a bajas frecuencias; a frecuencias intermedias, la impedancia está determinada por la resistencia serie equivalente (ESR) que posee el condensador y en altas frecuencias por encima de 1 MHz el comportamiento del condensador se vuelve inductivo y la inductancia serie equivalente (ESL) del dispositivo domina el comportamiento de su impedancia. (Figura 40).

Figura 40. Comportamiento aproximado en frecuencia de un condensador electrolítico de $100 \mu F$



Fuente: Practical Design Techniques for Sensor Signal Conditioning. Capítulo diez. Hardware design Techniques. Power Supply Noise Reduction and Filtering. Analog Devices, Inc. 1999.

En la tabla 10 se presenta un resumen de las clases de condensadores útiles para implementar filtros en la banda de 10 kHz a 100 MHz. De manera general, estos condensadores se pueden clasificar como electrolíticos, orgánicos, de película, y cerámicos.

Tabla 10. Tipos de condensadores.

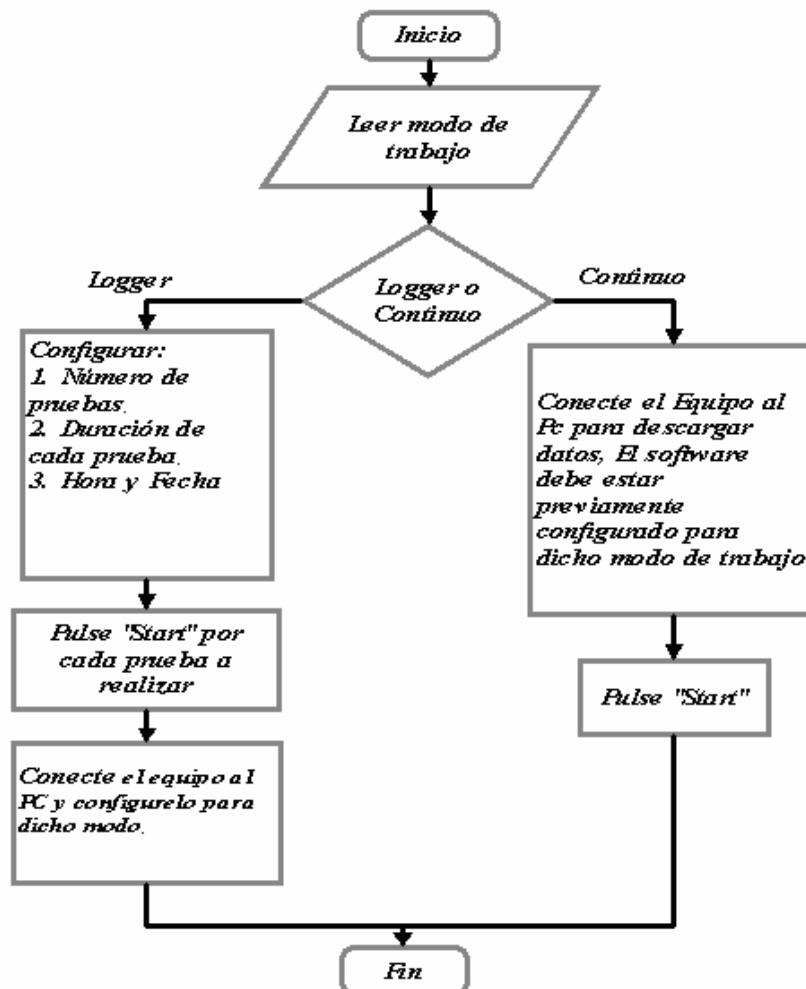
	Electrolítico de Aluminio (Propósito General)	Electrolítico de Aluminio (Tipo Conmutado)	Electrolítico Tantalio	Electrolítico OS - CON	Polyester	Cerámico (Multicapas)
Tamaño	100 μF	120 μF	120 μF	100 μF	1 μF	0.1 μF
Tensión	25 V	25 V	20 V	20 V	400 V	50 V
ESR	0.6 Ω @ 100 kHz	0.18 Ω @ 100 kHz	0.12 Ω @ 100 kHz	0.02 Ω @ 100 kHz	0.11 Ω @ 1 MHz	0.12 Ω @ 1 MHz
Frecuencia de Operación	\approx 100 kHz	\approx 500 kHz	\approx 1 MHz	\approx 1 MHz	\approx 10 MHz	\approx 1 GHz

Fuente: Jung, et al. Practical Design Techniques for sensor signal conditioning. Capítulo 10. Hardware Design Techniques. Power supply noise reduction and filtering. Analog Devices 1999.

4. SOFTWARE DEL SISTEMA

En este capítulo se describe el software de programación del sistema, tanto en lenguaje de bajo nivel (**assembler**) con el que se programa el microcontrolador, cerebro de la tarjeta; así como el de visualización de datos que se hace en el PC sobre lenguaje de alto nivel en este caso **Labview**. Ver diagrama de flujo general de operación y funcionamiento del sistema (Figura 41).

Figura 41. Algoritmo general de configuración y funcionamiento del Prototipo



Fuente: Autores del proyecto

4.1. PROGRAMACIÓN DEL MICROCONTROLADOR:

Para entender mejor los programas del microcontrolador y no complicar al lector con códigos difíciles de asimilar; a continuación se plantearán los algoritmos y diagramas de flujo utilizados para el manejo de los dispositivos periféricos así como los diagramas de estados y tiempos.

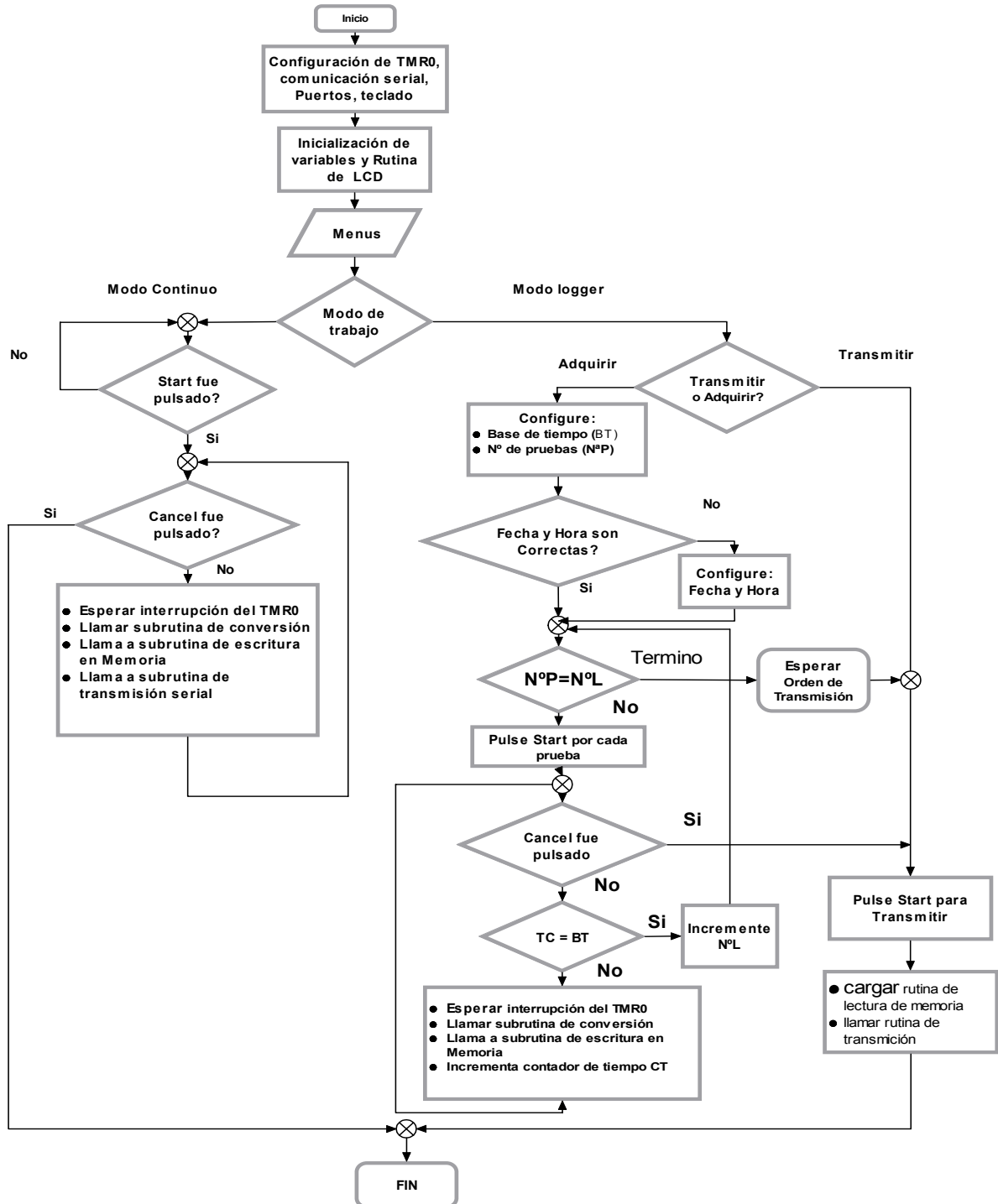
4.1.1. Algoritmo general del programa

Para el manejo de los periféricos del microcontrolador fue necesario seguir los siguientes pasos para configurar el equipo, traducidos a instrucciones ejecutadas por el microcontrolador:

1. Configuración de variables.
2. Configuración de registros especiales.
3. Inicializar rutina de LCD y Teclado.
4. Esperar interrupciones por teclado, para desplazarse por los menús y escoger el modo de trabajo y configuración del equipo.
5. Modo "Continuo" u Osciloscopio: Este modulo es manejado esencialmente por interrupciones provenientes del Temporizador TRM0 para garantizar que cada 3,2768[ms] se tome una muestra en cada uno de los 3 canales y se transmitan inmediatamente al PC por protocolo serial. El sistema será detenido cuando se pulse la tecla "CANCEL". Para la programación de este módulo fue necesario utilizar las siguientes subrutinas:
 - Conversión: Encargada de controlar el convertor analógico-digital y almacenar en registros temporales los 6 Bytes generados por éste; que corresponden a los tres canales encuestados.
 - Wmemoria: Encargada de escribir en memoria los 6 Bytes provenientes del Convertor.

- Pulso: Encargada de proporcionar el pulso de reloj al contador binario para aumentar la dirección cada vez que se accede a una subrutina de memoria.
 - Reset: Encargada de reiniciar el contador.
 - Transmitir: Despacha hacia el PC vía RS232 los datos adquiridos.
6. Modo "Data Logger": Para usar este modo es necesario configurar primero el número de pruebas a realizar y la base de tiempo o tiempo de prueba que se desea trabajar (Ver tabla 8), también hay posibilidad de configurar la fecha y hora.
- Para este modo de trabajo se utilizaron las siguientes subrutinas:
- Conversión
 - Wmemoria.
 - Pulso.
 - Reset.
 - SetRTC: Rutina encargada de configurar la Fecha y hora.
 - ReadRTC: Rutina que lee el RTC y coloca los datos de tiempo (fecha y hora) en registros del microcontrolador.
 - Rmemoria: Rutina que lee la memoria externa con las pruebas almacenadas.
 - Restmem: Rutina que coloca en cero todas las posiciones de memoria del banco.
 - LCD: Rutina que despliega mensajes en pantalla
 - Transmitir.

Figura 42. Diagrama de flujo general del microcontrolador.



Fuente: Autores del proyecto.

4.2 SUBROUTINAS DEL PROGRAMA PRINCIPAL

En esta sección se explicará detalladamente cada rutina

4.2.1. Configuración de Registros especiales:

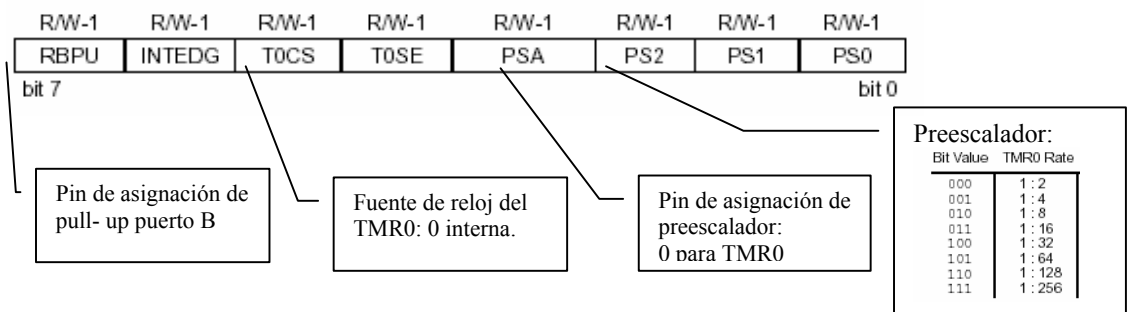
Como se mencionó en el capítulo anterior, la tarea primordial del microcontrolador es garantizar una tasa fija de muestreo; cada 3,2768 milisegundos se toma una muestra para los tres canales; por lo cual fue necesario utilizar uno de los módulos de temporización que posee el microcontrolador; el Timer0; el cual tiene las siguientes características:

- 8-bits timer/contador.
- Posibilidad de lectura y escritura.
- Preescalador de 8-bits programable por software.
- Interrupción después de desbordamiento de FFh a 00h.

La configuración del TMR0 se hace posible por medio de los siguientes registros INTCON y OPTION_REG (Figura 43). Este último registro, habilita las interrupciones por TMR0 y configura el preescalador del TMR0, además activa las resistencias de pull-up del puerto B y activa las interrupciones externas por puerto B, útil para la rutina de teclado.

Figura 43. Registro OPTION_REG

OPTION_REG REGISTER (ADDRESS 81h, 181h)



Fuente: Hoja de datos del fabricante.

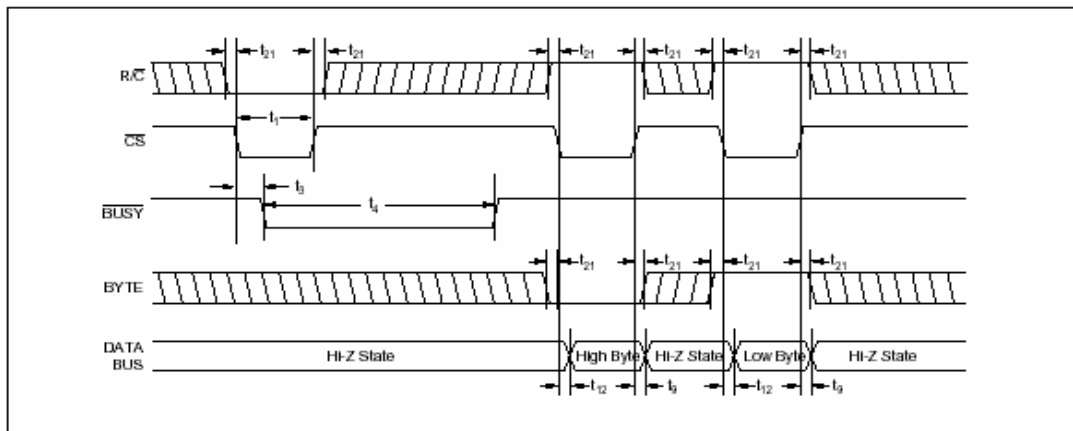
4.2.2 Rutina de Conversión:

Encargada de controlar la conversión analógica-digital, se utilizan 5 líneas de control y 8 líneas de datos para el conversor.

- Chip selector CS habilita el conversor para una futura conversión; está conectado físicamente al pin 2 del PUERTO_A
- R/C inicia conversión; está conectado físicamente al pin 1 del PUERTO_E. (pin compartido).
- BYTE, selector de palabra de conversión; en estado bajo lee los bits más significativos y en estado alto lee los bits restantes; está conectado físicamente al pin 2 del PUERTO_C. (pin compartido).
- A0, A1 seleccionadores de canal; están conectados físicamente a los pines 0 y 1 respectivamente del PUERTO_C.
- D0-D7 salida paralela (comparte Bus de datos); usa todo el PUERTO_D.

Para dar inicio a la conversión, es necesario mantener la señal R/C en bajo por un intervalo de tiempo no menor a 4 ns y no mayor a 12 μ s, posteriormente se pone en bajo CS durante el mismo período; luego de 20 μ s se tienen datos válidos en el bus de datos del conversor y se proceden a leer los 16 bits en dos palabras de 8 bits controladas por el pin BYTE. El diagrama de tiempos se puede observar en la figura 44.

Figura 44 . Diagrama de tiempos del ADS7825



Fuente: Hoja de datos del fabricante.

4.2.3 Rutinas de lectura y escritura de memoria:

Para manejar del banco de memoria se necesitaron los siguientes pines:

- CE chip selector (por cada memoria) está conectado físicamente en los pines 0 y 1 del PUERTO_A.
- WE permite escribir o leer en memoria; está conectado físicamente en el pin 0 del PUERTO_E
- Dq0-Dq7 salida/entrada (PUERTO_D).

El bus de datos de la memoria, puede utilizarse como puerto de entrada, puerto de salida o tener estado de alta impedancia, dependiendo de la condición de los tres pines de control. (Tabla 11).

TABLA 11. Tabla de Verdad de la Memoria BQ4017

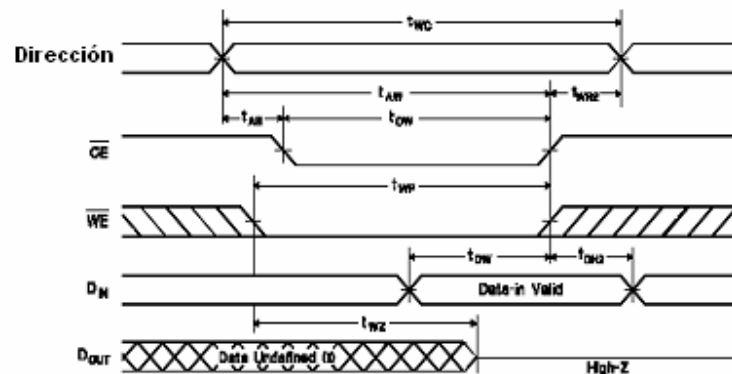
MODO	\overline{CE}	\overline{WE}	\overline{OE}	OPERACIÓN I/O	ESTADO
NO SELECCIONADO	H	X	X	Z ALTA	INACTIVO
SALIDA DESHABILITADA	L	H	H	Z ALTA	ACTIVO
LEER	L	H	L	SALIDA DATO	ACTIVO
ESCRIBIR	L	L	X	ENTRADA DATO	ACTIVO

Fuente: Hoja de datos del fabricante.

- **Subrutina de Escritura (Wmemoria):**

Para escribir un dato en memoria es necesario tener previamente la dirección en la cual se va a almacenar el dato, \overline{OE} permanece siempre en nivel bajo y el estado de \overline{WE} y \overline{CE} define si se va a escribir o a leer la memoria. Luego de colocar el dato a almacenar en el bus de datos, el nivel bajo en \overline{WE} y \overline{CE} , permiten la escritura en el espacio de memoria asignado como lo muestra la Figura 45.

FIGURA 45. Ciclo de escritura de la memoria.

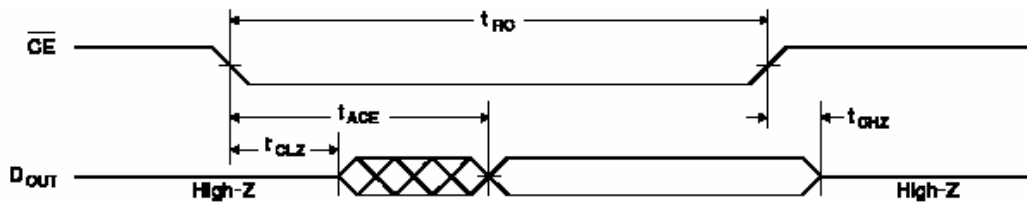


Fuente: Hoja de datos del fabricante.

- **Subrutina de Lectura (Rmemoria):**

Las memorias poseen tres modos de lectura; el modo de lectura escogido en este proyecto por ser el más adecuado a nuestras necesidades, es el modo de acceso mediante el pin \overline{CE} , donde debe mantenerse \overline{WE} en Nivel Alto y \overline{OE} en nivel bajo. Para poder leer un espacio de memoria, la dirección del dato debe ser suministrada, luego se coloca \overline{CE} en nivel bajo para poder contar con el dato deseado (Ver figura 46).

FIGURA 46. Ciclo de lectura de la memoria.



Fuente: Hoja de datos del fabricante.

4.2.4 Direccionamiento de las memorias

Como condición imprescindible para que funcionen las dos rutinas anteriores es necesario tener la dirección en el bus de direcciones, antes de cada ciclo de lectura y escritura en memoria, por eso la necesidad de crear este grupo de subrutinas a pesar de la sencillez de la misma. Para manejar la memoria es necesaria la utilización de 21 pines que incrementen la dirección en forma binaria, y como se dijo anteriormente se decidió por implementarlo con dos contadores binarios de 12 bits cada uno. Este contador se maneja por medio de 3 pines:

- Clk, pin de control para incrementar el contador. Está conectado físicamente en el pin 3 del PUERTO_C.
- Reset, pin que sirva para reiniciar la cuenta en ceros. Está conectado físicamente en el pin 4 del PUERTO_C.
- Pin de verificación de llenado (revisión del pin 22 del contador para saber si todavía hay espacio en memoria y no hay necesidad de usar la memoria siguiente). Está conectado físicamente en el pin 4 del PUERTO_A.

➤ **Subrutina Pulso:**

Consiste en generar un pulso de reloj en la entrada CLK del contador, ya que éste incrementa en uno la cuenta por detección de cambio de flanco descendente en el CLK.

➤ **Subrutina Reset:**

Consiste en poner un uno lógico en el pin reset, este pin debe permanecer en bajo mientras el conteo se esté efectuando.

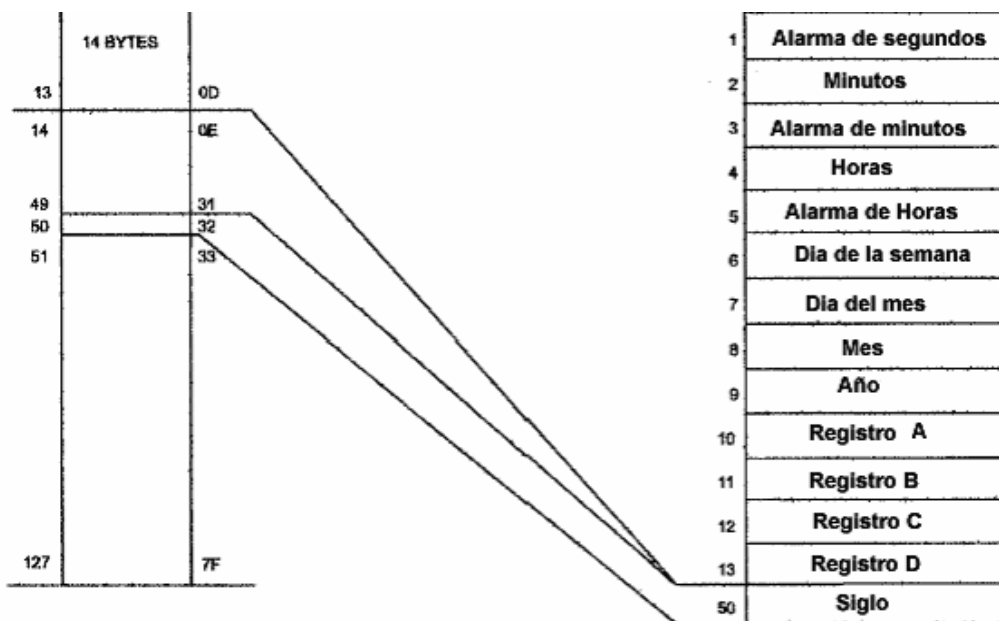
4.2.5 Reloj de Tiempo Real (RTC)

Para el manejo del reloj de tiempo real se utilizaron las siguientes salidas del microcontrolador:

- Para el direccionamiento del RTC se utiliza el bus de datos multiplexado para tal función.
- W/R Su estado permite leer o escribir el dato direccionado.
- RD Determina si el bus de datos esta como entrada o como salida
- D0-D7 salida paralela (comparte Bus de datos)
- CS selector de dispositivo, bit 3 del puerto A.
- ALE selecciona el si el bus esta como dirección o

El funcionamiento del RTC es simple ya que se maneja como una memoria (Ver figura). Únicamente es necesario configurar los registros especiales, el registro A y B, los cuales activan el oscilador interno y configuran la representación de los datos, binario o BCD.

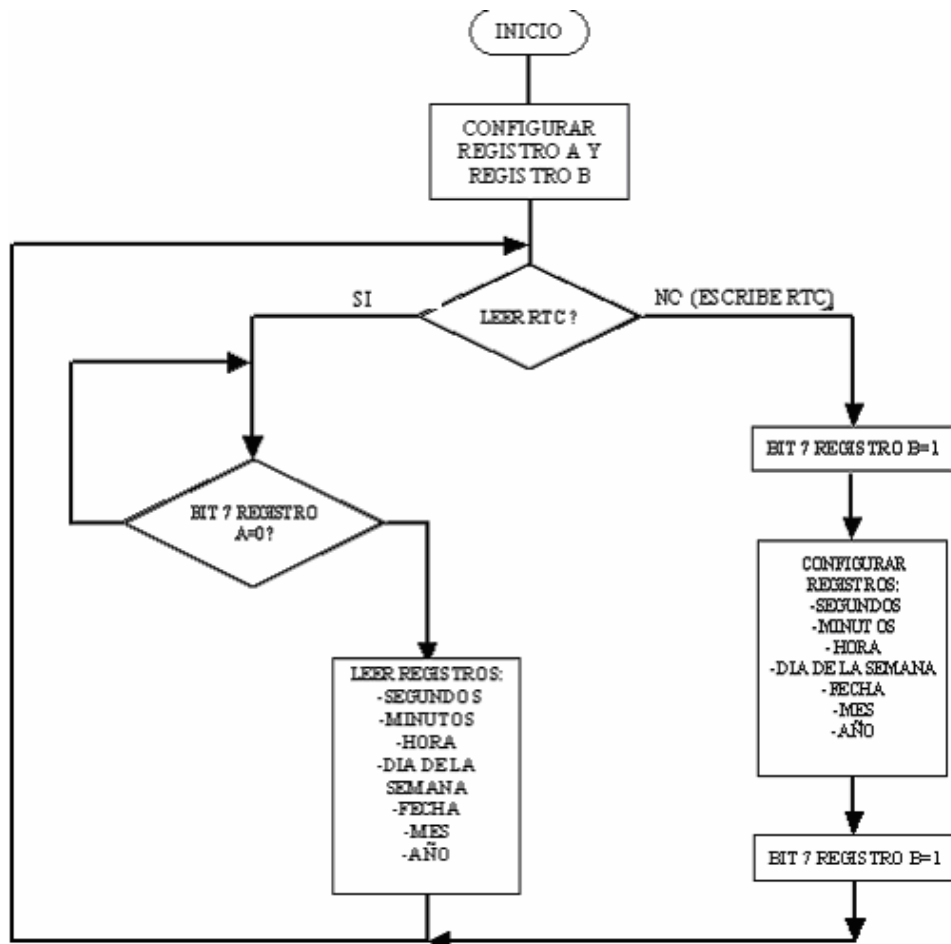
Figura 48. Posiciones de memoria del RTC DS12C887



Fuente: Hoja de datos del fabricante.

Para ilustrar el funcionamiento del RTC se realizó el siguiente diagrama de flujo.

Figura 49. Diagrama de flujo de funcionamiento del RTC



Fuente: Autores del proyecto.

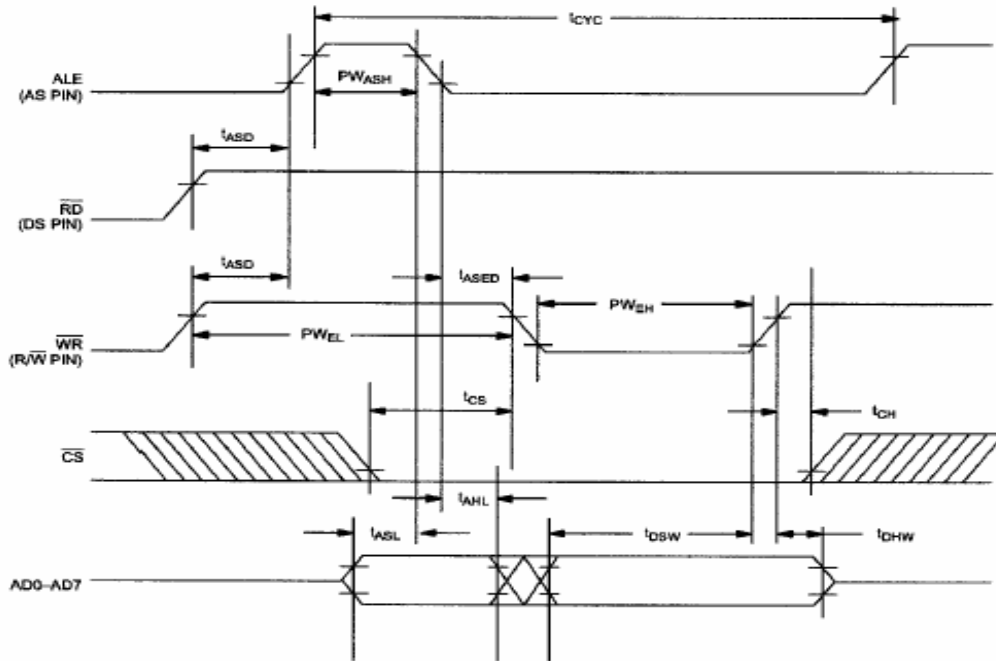
Para el manejo de este dispositivo se dispuso de dos subrutinas simples:

- **Rutina de escritura de RTC**

Consiste en introducir los valores de hora y fecha, los cuales cambiarán a medida que pase el tiempo. Para un ciclo de escritura se deben mantener en alto los bits de escritura (WR) y el de puerto de datos como entrada (Ds). A continuación se procede a colocar la dirección en el bus de datos con el bit de ALE en alto por un intervalo de tiempo no menor a 10 ns. Inmediatamente se procede a poner en bajo

el bit W/R, seguido del valor a guardar. Como se puede apreciar en la figura 50.

Figura 50. Diagrama de tiempo para un ciclo de escritura del RTC



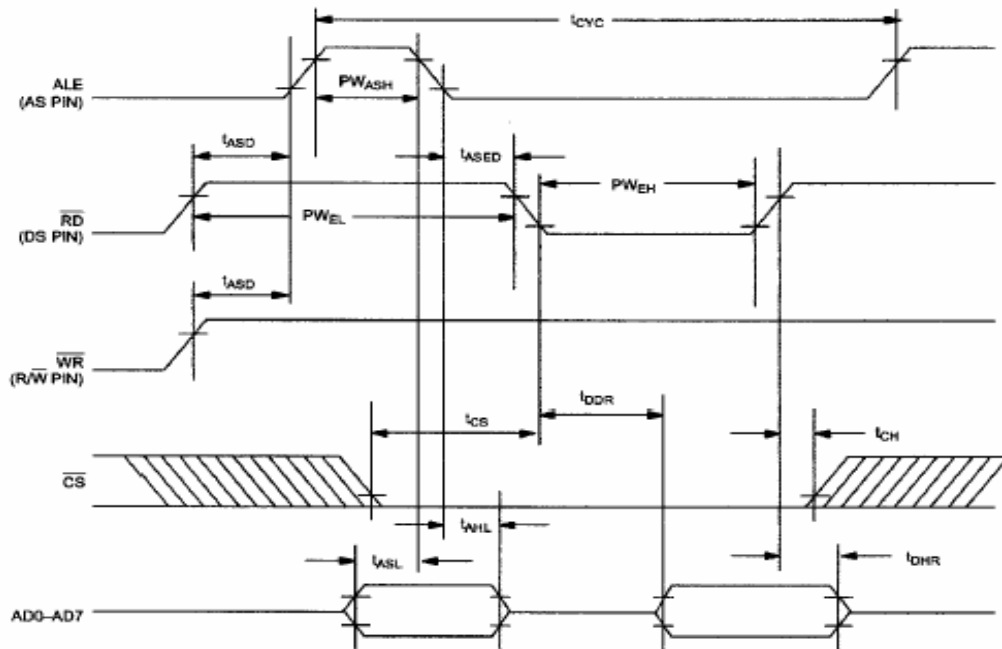
Fuente: Hoja de datos del fabricante.

- **Rutina de lectura de RTC**

Consiste en leer los valores de hora y fecha, previamente configurados un tiempo atrás.

Para un ciclo de lectura-escritura se deben mantener en alto los bits de escritura (WR) y el de puerto de datos como entrada (Ds). Luego se procede a colocar la dirección en el puerto con el bit de ALE en alto por un tiempo no menor a 10 ns, inmediatamente se procede a poner en bajo el bit DS, que activa el puerto como salida, y se procede a leer el dato del puerto como se aprecia en la figura 51.

Figura 51. Diagrama de tiempo para un ciclo de lectura del RTC.



Fuente: Hoja de datos del fabricante.

4.3. MÓDULO DE VISUALIZACIÓN:

Para la visualización y almacenamiento de los datos adquiridos, es necesaria la utilización de un PC, desarrollando una aplicación que permita una comunicación serial con el prototipo para realizar la descarga de datos, los cuales podrán ser visualizados en gráficas tanto en el dominio del tiempo como su espectro en potencia²⁵. Así mismo esta aplicación o interfaz deberá ser “amigable” y fácil de utilizar para el usuario final, ya que éste no necesitará tener conocimientos de programación para manejar el equipo y la interfaz con el computador.

Para tal propósito se decidió hacer ésta aplicación, en **LABVIEW®**, por encima de otros lenguajes de programación como Visual C++, Visual Basic, etc., debido a que LABVIEW (Laboratory Virtual Instrument Engineering Workbench) de la empresa **National Instruments**; es un lenguaje de programación gráfico para el diseño de sistemas de adquisición de datos, instrumentación y control, del cual la Escuela de Ingeniería Eléctrica, Electrónica y de Telecomunicaciones posee la licencia. Labview permite diseñar interfaces de usuario mediante una consola interactiva basada en software. Permite diseñar programas y aplicaciones a través de diagramas de bloques. Tiene la ventaja de facilitar una integración con hardware periférico al PC, específicamente con tarjetas de medición, adquisición y procesamiento de datos (incluyendo adquisición de imágenes).

Este software presenta características muy especiales sobre todo en la forma de programación ya que se realiza en lenguaje G u orientado a gráficos. Cuando se diseñan programas con Labview, se está trabajando siempre bajo algo denominado VI (Virtual Instrument), es decir, un instrumento virtual, ya que el panel frontal de cada aplicación, puede asemejar en aspecto a los aparatos de instrumentación electrónica.

Los VI's se caracterizan por: ser un cuadrado o bloque con su respectivo símbolo relacionado con su funcionalidad, tener una interfaz con el usuario, tener entradas con su color de identificación de dato y tener una o varias salidas.

²⁵ La programación realizada en Labview, para los diferentes modos de visualización se explica en el Anexo C.

Un VI puede utilizarse en cualquier otra aplicación como una subfunción dentro de un programa general; lo que facilitará eventualmente la programación haciéndola mas ordenada; modular y fácil de entender.

Finalmente para atender las necesidades de visualización de datos en este proyecto se diseñaron los siguientes Vis:



Panel Principal del software:

Este VI, es el panel principal y de presentación del modulo de visualización (Ver figura 52), en el está contemplado la configuración del modo de trabajo o la forma en que se van a descargar los datos provenientes del prototipo (modo “data logger” o modo “continuo”), también puede seleccionarse abrir un archivo de una prueba anteriormente guardada para visualizarla nuevamente. Este panel incluye botones con vínculos de interés hacia otras ventanas, con información relacionada con el programa; como créditos del proyecto y ayuda referente al software de visualización; así como un botón de salida del programa.



Ventana de Modo continuo:

Este VI contiene la interfaz relacionada al modo “continuo” de visualización de datos de las señales sísmicas, en él están contemplados los elementos necesarios para visualizar los datos adquiridos serialmente desde el prototipo en forma continua.



Ventana de Modo “Data logger”:

Este VI contiene la interfaz relacionada al modo “Data logger”. Contiene los elementos necesarios para visualizar las pruebas descargadas serialmente desde el prototipo.



Ventana de Modo “Abrir Prueba”:

Este VI permite al usuario leer desde un archivo *.xls, o desde el formato en que el usuario guardó la prueba, los datos de una prueba almacenada con anterioridad en el disco duro del computador, para que puedan ser visualizados nuevamente.



Ventana de Créditos del proyecto:

Muestra en pantalla los créditos del proyecto, con datos sobre los autores y directores del proyecto.



Ventana de Ayuda:

Proporciona una pequeña ayuda sobre como solucionar errores de conexión o configuración del equipo.

4.3.1. Descripción del programa

Al ejecutar el programa principal aparecerá un saludo de bienvenida, y se cargará la ventana del panel principal (Figura 52).

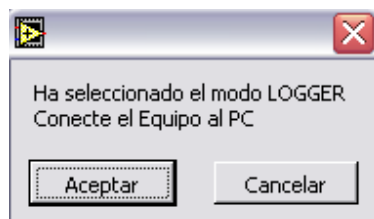
Al seleccionar una de las tres opciones de configuración o modo de trabajo se debe pulsar el botón OK, una vez pulsado este se desplegará una ventana de dialogo confirmando el modo de trabajo (Figura 53). Al confirmar el modo de trabajo, se desplegará la aplicación correspondiente al modo seleccionado.

Figura 52. Módulo de visualización. Panel principal

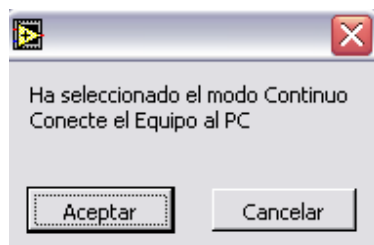


Fuente: Autores del proyecto.

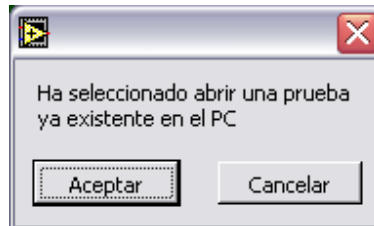
Figura 53. Ventanas de confirmación del modo de trabajo: a) ventana para el modo "Data logger"; b) Ventana para el modo "continuo"; c) Ventana para abrir un archivo existente.



(a)



(b)



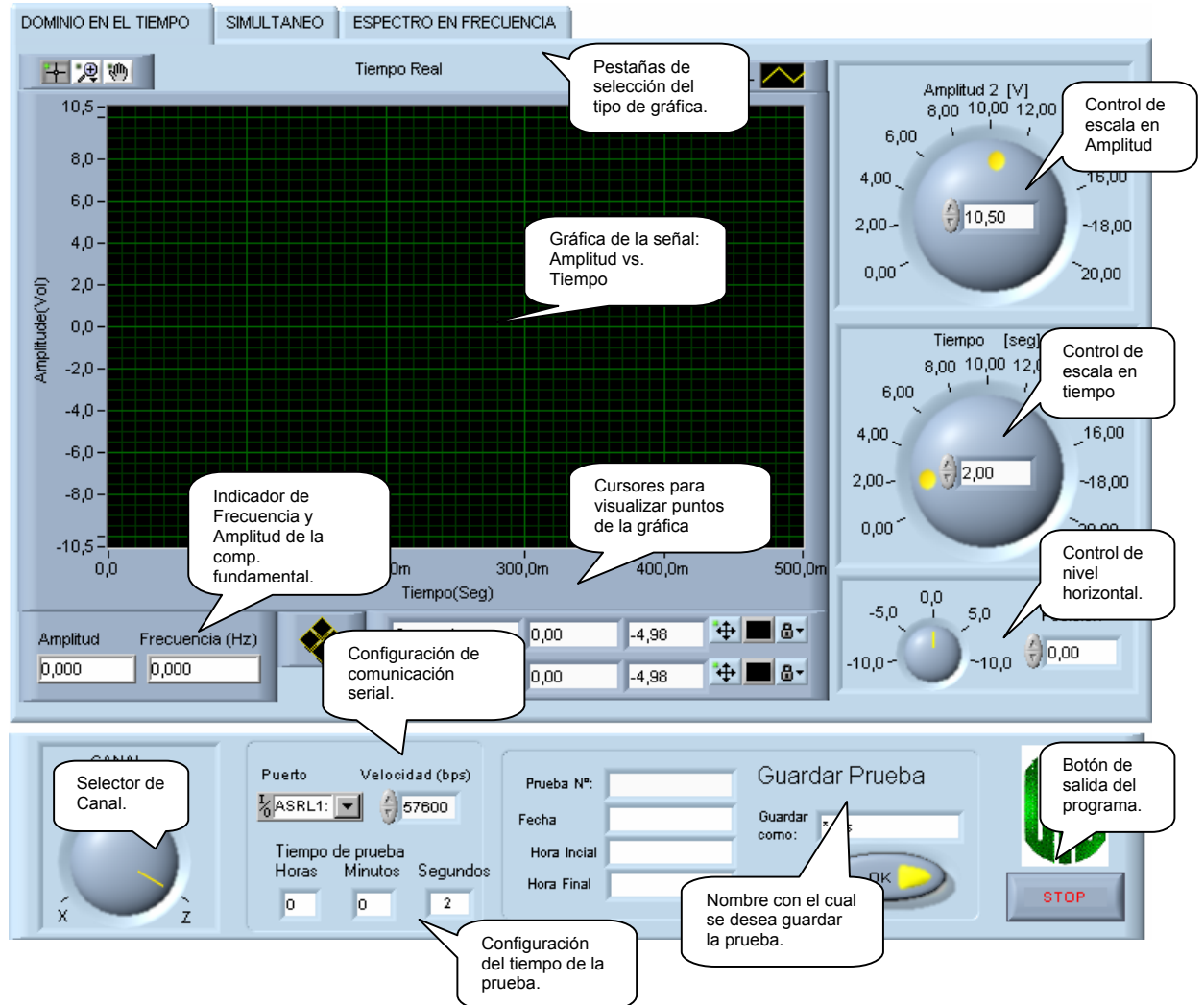
(c)

Fuente: Autores del proyecto.

Si la opción seleccionada fué abrir el modo “continuo” aparecerá el panel frontal para al modo de trabajo (Figura 54), el cual contiene los siguientes elementos:

- Dos gráficas de análisis: Respuesta en el dominio del tiempo y el espectro en potencia.
- Selector de canal, para facilitar la visualización y no confundir al usuario con múltiples señales en una sola pantalla; solo se permitirá ver un canal a la vez el cual es multiplexado por este control.
- Controles de selección de escala, tanto en amplitud como en tiempo o frecuencia, con el objetivo de facilitar la interpretación de los resultados por parte del usuario.
- Control de nivel horizontal, permite mover la gráfica en forma horizontal puede ser útil para visualizar detalles de la señal.
- Controles del puerto serial, nombre del puerto y velocidad de recepción en baudios.
- Tres indicadores que muestran la fecha, hora inicial y final de la prueba.
- Un cuadro de texto que es utilizado para introducir el nombre de la prueba con el cual el usuario quiere guardarla en disco.
- Botón que ejecuta la opción de guardar en disco y botón de parada.

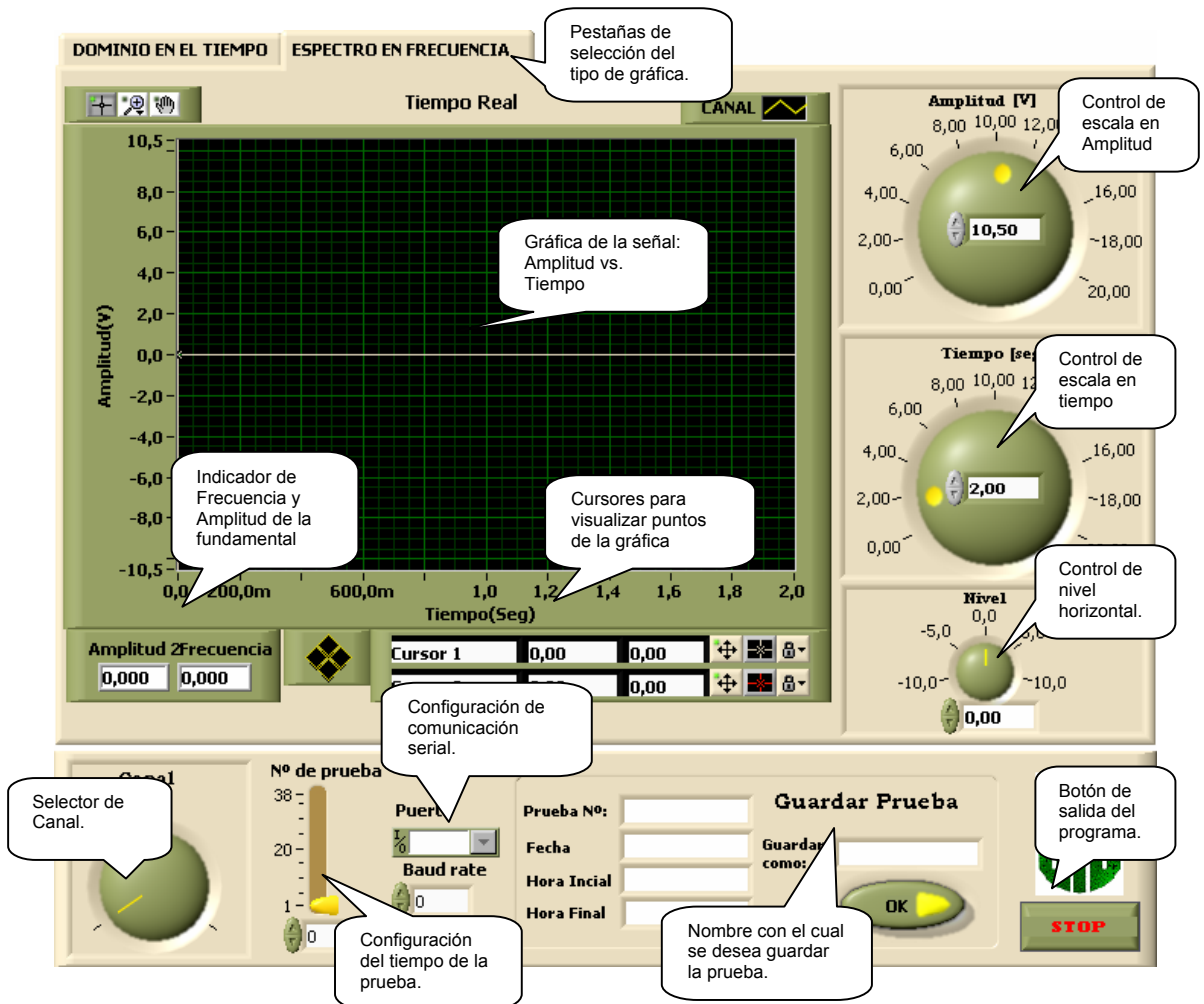
Figura 54. Panel frontal del Modo “continuo”.



Fuente: Autores del proyecto.

Si la opción es descargar pruebas almacenadas con anterioridad se utiliza el modo “data logger”, el cual tiene la siguiente interfaz (Figura 55), con sus respectivos elementos. El panel frontal de esta ventana es muy similar a la anterior, ésto con el fin de facilitar el cambio entre un modo de trabajo y el otro.

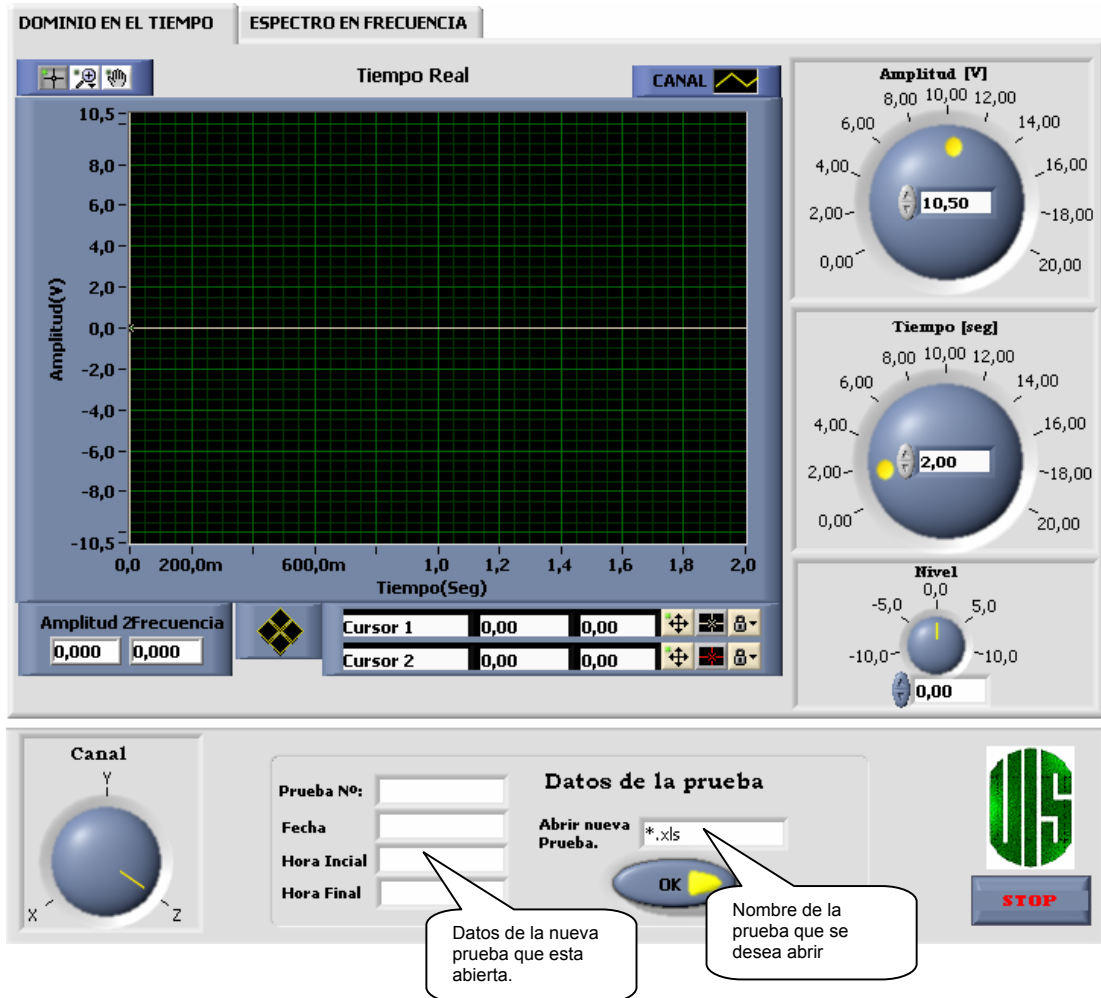
Figura 55. Panel frontal del modo "data logger".



Fuente: Autores del proyecto.

Si el usuario desea abrir una prueba ya almacenada en disco duro para visualizarla, se desplegará la siguiente ventana (Figura 56).

Figura 56. Panel frontal del modo abrir prueba.



Fuente: Autores del proyecto

5. PRUEBAS

Por último, para verificar el adecuado funcionamiento del sistema desarrollado, es necesario realizar pruebas que demuestren el comportamiento esperado, tanto de las tarjetas de adquisición de datos como del software de visualización. En este capítulo se presentarán tanto pruebas eléctricas (usando como entrada señales provenientes de un generador de señales), así como también pruebas de campo empleando el sistema completo.

Es importante mencionar en este momento, que no existe la disponibilidad de un equipo patrón que realice medición de vibración ambiental o microtemblores, razón por la cual las pruebas se enfocaron principalmente en asegurar el buen funcionamiento de las tarjetas de adquisición de datos y del software de adquisición de datos en Labview.

5.1 PRUEBAS ELÉCTRICAS.

Se denominaron pruebas eléctricas a las pruebas realizadas utilizando un generador de señales como entrada al sistema. Estas pruebas se hicieron con el fin de verificar los resultados esperados del diseño de las tarjetas de adquisición de datos (correcta amplificación y filtrado de las señales, manejo de las señales digitales y eficiente transmisión, manejo del teclado y el LCD, etc) y del software realizado en Labview (recuperación de las señales tanto para modo continuo como para modos data-logger y abrir prueba).

Debido al tamaño de las señales que entregan los generadores de señal, se optó por colocar las señales de entrada posteriores a la etapa de pre-amplificación (habiendo comprobado previamente el buen comportamiento de esta etapa), con el fin de que fueran amplificadas 100 veces y no 2200 veces para evitar efectos de saturación.

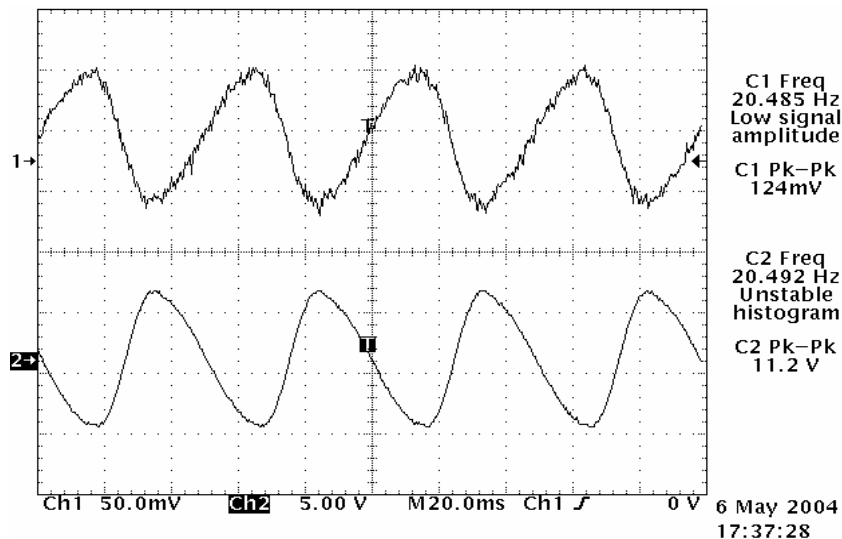
A continuación se presentará la respuesta del sistema para diferentes tipos de entrada tales como señal senoidal, señal triangular y señal cuadrada. Se trabajó con

las anteriores señales con el fin de comprobar el correcto comportamiento dinámico del sistema tanto para señales puras, como para señales conformadas por varios componentes de frecuencia, como lo son en últimas los microtemblores.

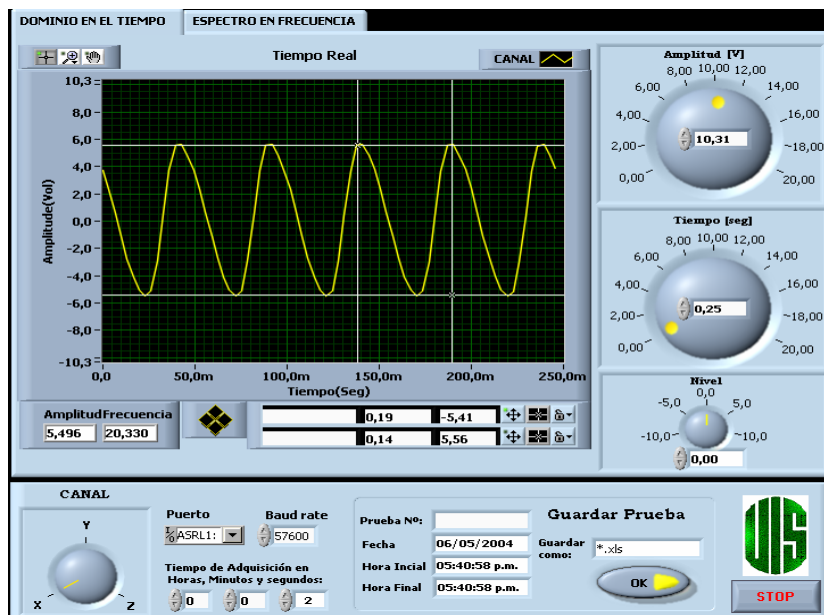
Como prueba inicial se incluyó la respuesta al sistema para una entrada senoidal tomada para el canal x, en este caso una de aproximadamente 20 Hz, en la cual se hacen evidentes los efectos de filtrado y amplificación a la señal original, a la vez que se aprecia la buena reconstrucción hecha por la aplicación implementada en Labview.

Figura 57. Prueba N°1

a) Señal senoidal de generador (1) y señal amplificada y filtrada (2).



b) Señal visualizada en Labview.

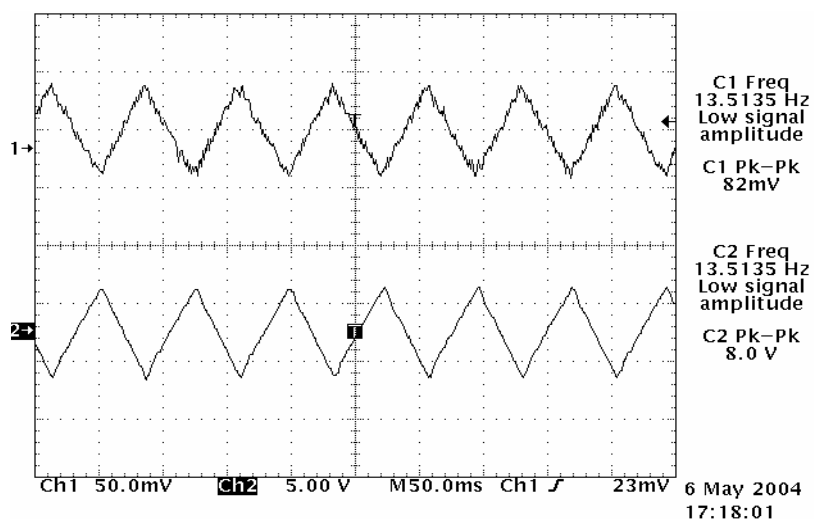


Fuente: Autores del proyecto.

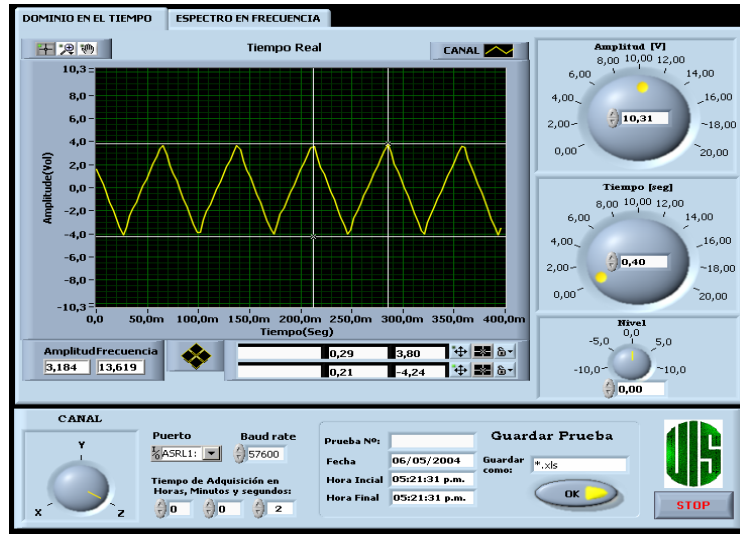
Como segunda señal se utilizó una señal triangular de aproximadamente 13.5 Hz para el canal z, con el objeto de probar el comportamiento del sistema ante señales conformadas por más de una componente de frecuencia.

Figura 58. Prueba N°2

a) Señal triangular de baja frecuencia (original y amplificada).



b) Señal triangular recuperada en Labview.



Fuente: Autores del proyecto.

En las anteriores gráficas se puede observar claramente la señal amplificada 100 veces y libre del ruido de alta frecuencia presente en la señal original. Además es evidente la eliminación de la componente de continua u "offset" que se puede apreciar en la ubicación de las referencias de las señales. La señal visualizada en Labview es básicamente la misma que se tiene a la entrada del conversor de datos y no se alcanzan a apreciar los efectos del muestreo en la recuperación de la señal.

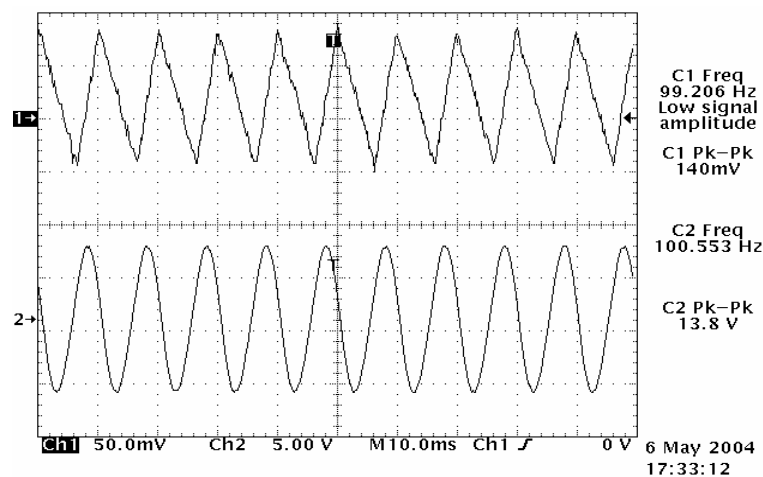
A continuación (Figura 59), se trabaja con una señal triangular de mayor frecuencia para el canal y, la cual se encuentra en la cercanía de la frecuencia de corte del filtro pasa-bajas. La onda triangular a la entrada del conversor de datos se aprecia como una onda senoidal, debido a que la componente fundamental de la señal se mantiene, pero las componentes de mayor frecuencia son eliminadas por efecto del filtrado. La señal introducida del generador presentaba una mayor componente de continua (comparativamente con la anterior señal de prueba) haciendo más evidente el efecto del filtrado pasa-altas; para esta señal, la etapa de amplificación presenta un buen comportamiento, al igual que en el caso anterior.

La visualización en Labview, aunque muestra la frecuencia correcta de la señal y aproximadamente los valores de amplitud, se ve afectada por el muestreo realizado,

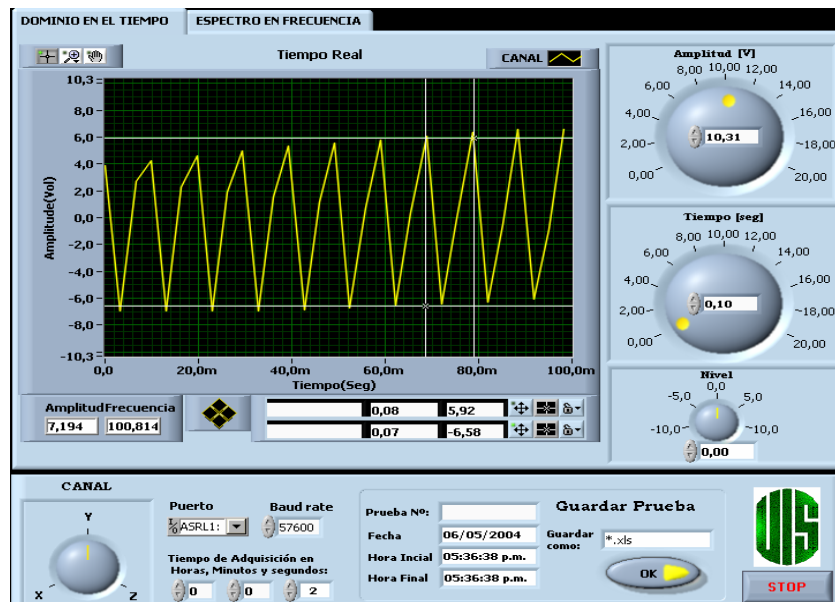
ésto debido a que para una onda más rápida la cantidad de muestras con las que se reconstruye la señal es menor, lo que ocasiona pérdida en la calidad de la visualización. Para esta señal de aproximadamente 100 Hz, el sistema está reconstruyendo la señal con aproximadamente tres muestras por ciclo, de aquí el regular comportamiento.

Figura 59. Prueba N°3

a) Señal triangular en la cercanía de f_{3dB}



b) Señal recuperada en Labview.

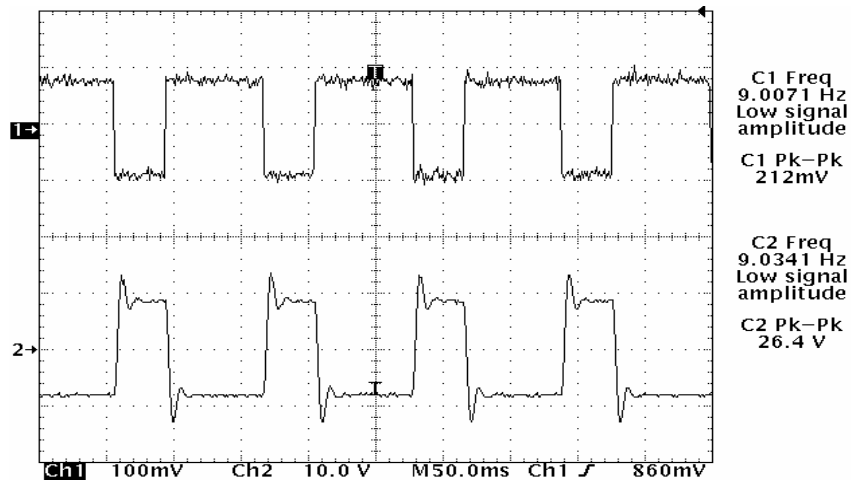


Fuente: Autores del proyecto.

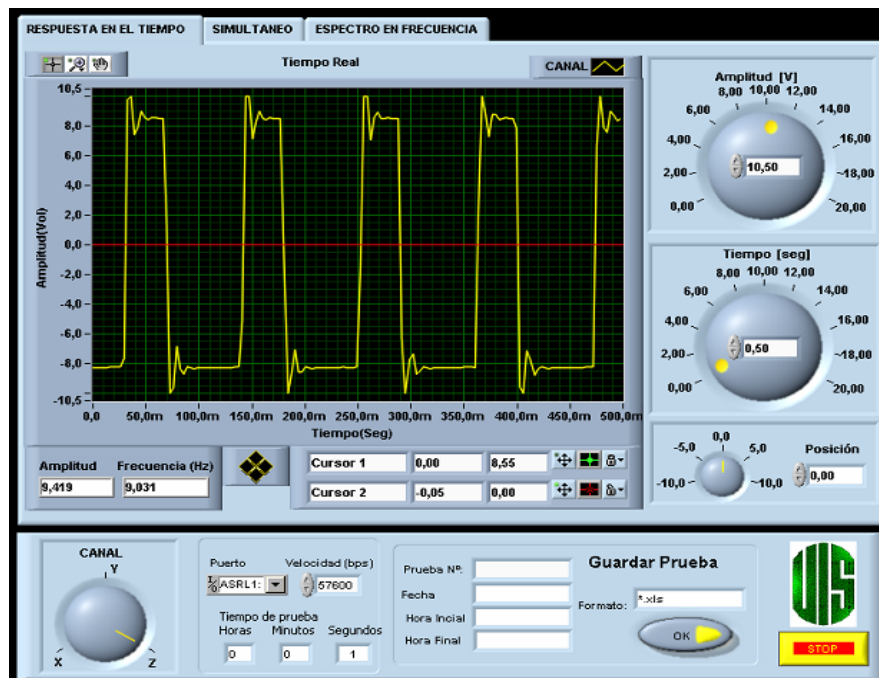
También se inyectó una señal de entrada cuadrada para observar el comportamiento del sistema de adquisición de datos y se encontró el siguiente comportamiento (Figura 60).

Figura 60. Prueba N°4

a) Señal cuadrada de baja frecuencia original (1) y señal amplificada y filtrada (2).



b) Señal visualizada en Labview.

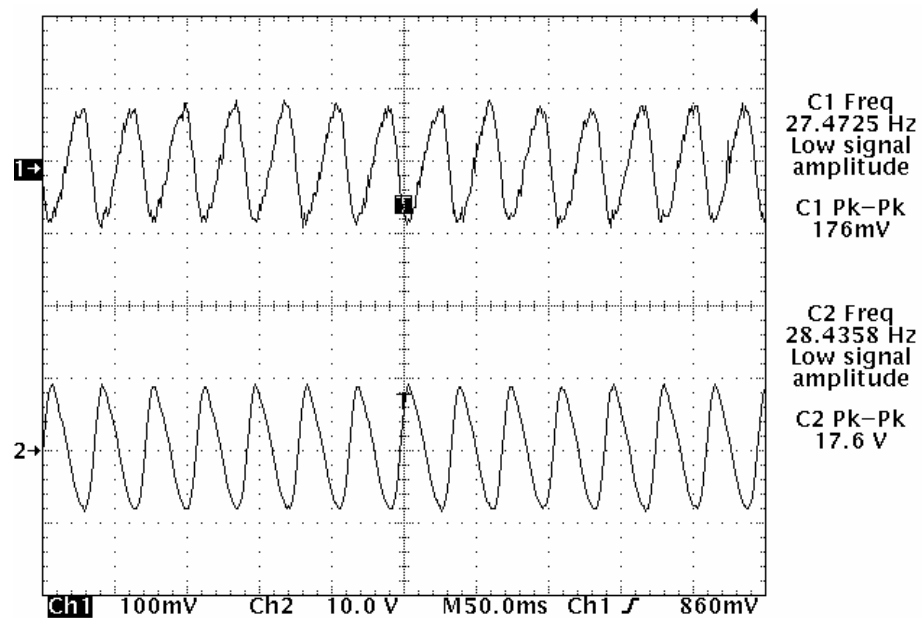


Fuente: Autores del proyecto.

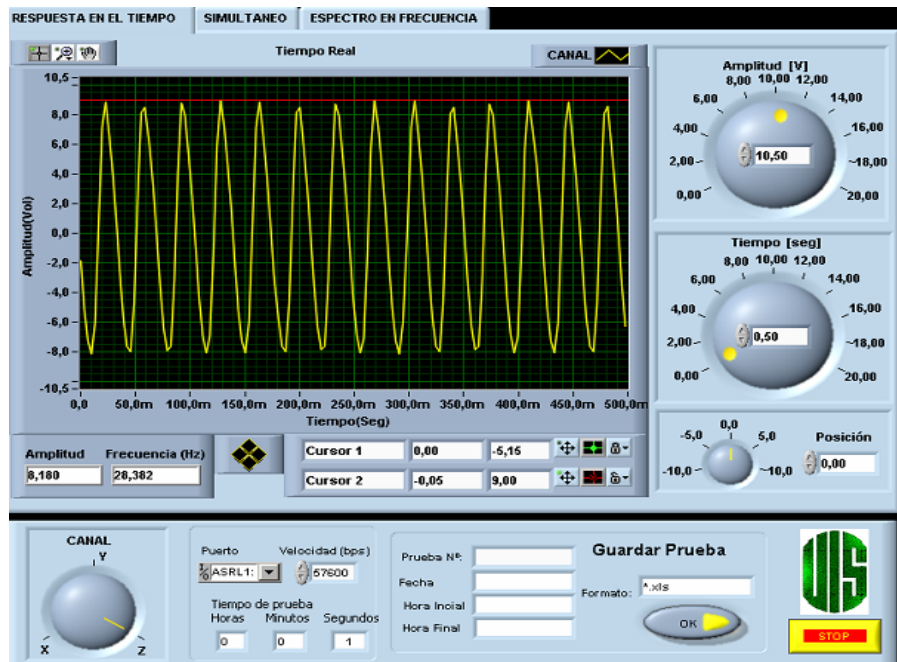
Por último, con el objeto de observar el comportamiento del sistema completo, se tomó una señal senoidal de aproximadamente 28 Hz utilizando el canal z. Esta señal se puede apreciar en la figura 61 y es posible observar a simple vista, que aunque es una señal proveniente de un generador, no es una señal pura. Lo anterior se puede comprobar observando la gráfica del espectro de la señal, donde se aprecia claramente la presencia de armónicos (segundo y tercero claramente diferenciados).

Figura 61. Prueba N°5

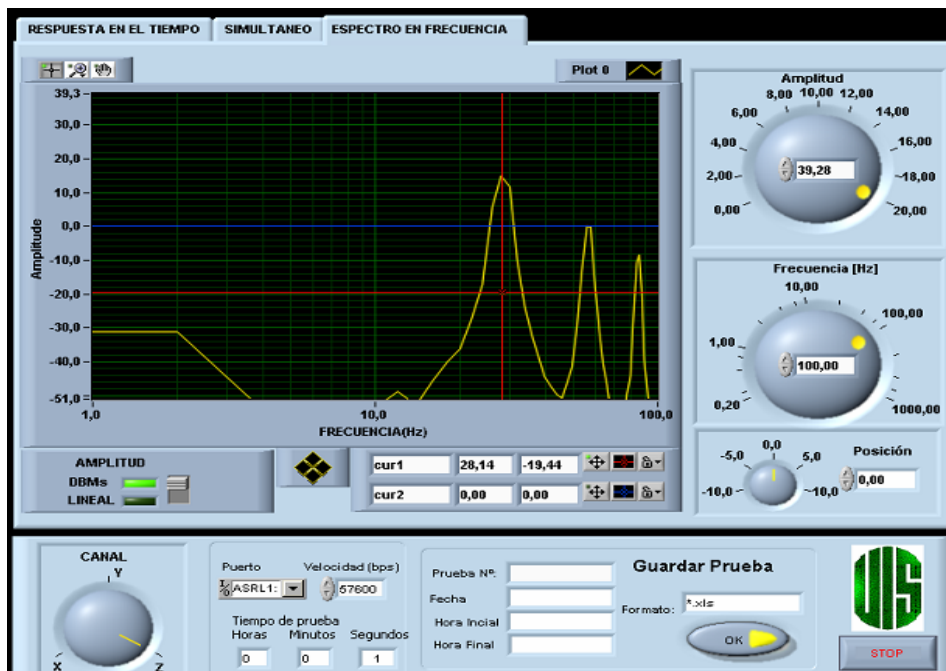
a) Señal senoidal de entrada (1) y señal amplificada y filtrada (2)



b) Señal visualizada en Labview



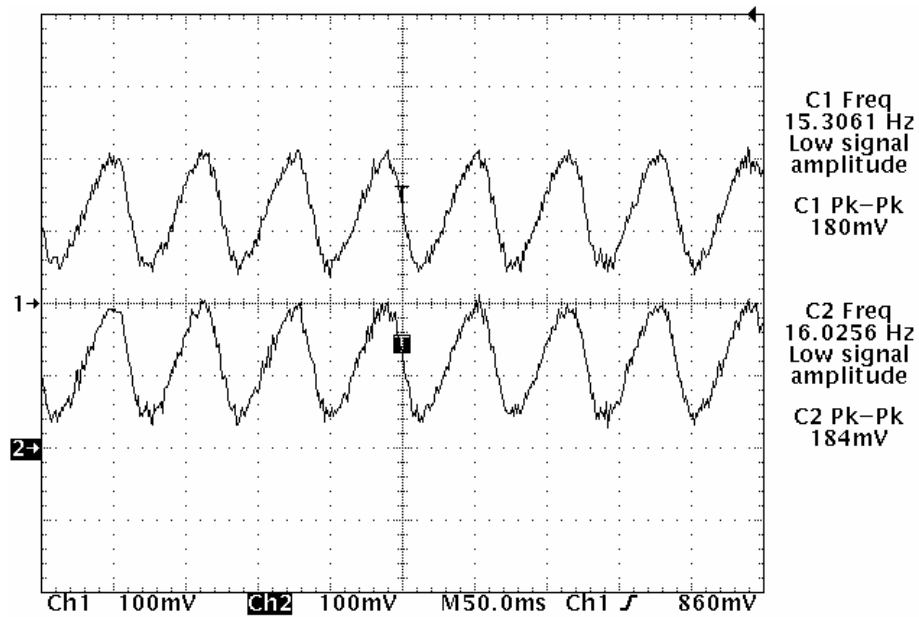
c) Espectro de la señal



Fuente: Autores del proyecto.

Por último, se muestra la figura 62, en donde se puede apreciar el efecto de tomar una misma señal proveniente del generador con dos puntas diferentes, lo cual podría explicar algunos de los pequeños cambios que se observan en la amplitud o en la frecuencia de las señales tomadas.

Figura 62. Efecto de las puntas en la visualización de señales en el osciloscopio.

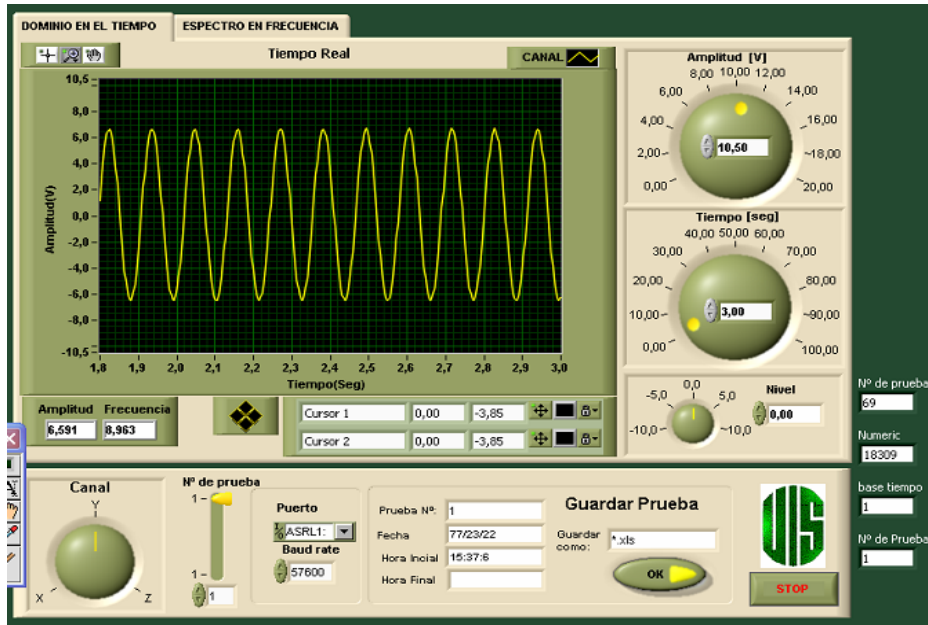


Fuente: Autores del proyecto.

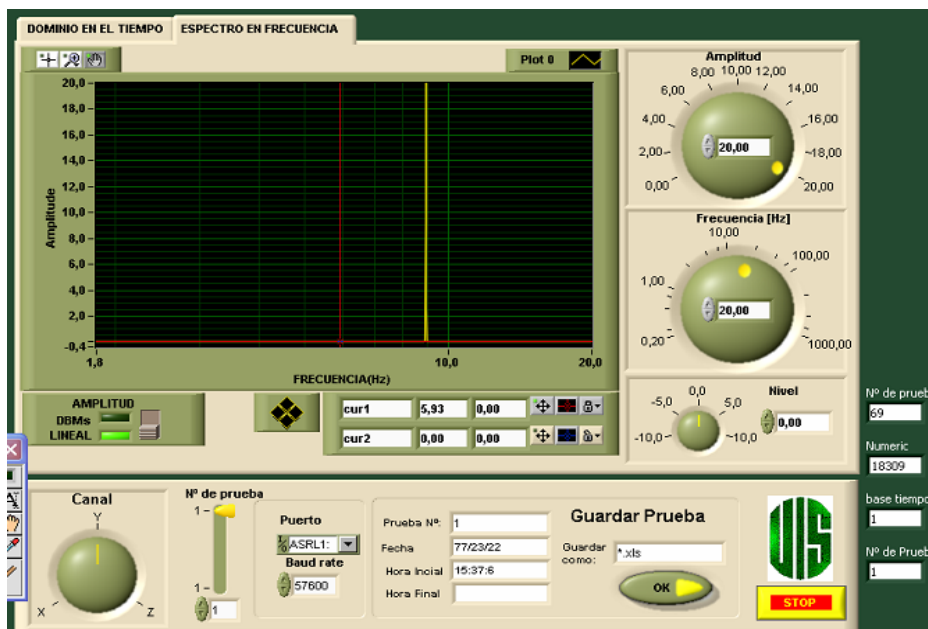
Una vez verificado el adecuado comportamiento de las tarjetas de adquisición de datos y su funcionamiento en el modo continuo, es necesario comprobar si la programación del microcontrolador y la aplicación implementada para la visualización se realizaron de la manera correcta para el modo “data-logger”. Con el objeto de mostrar lo anterior, a continuación se muestra una prueba de 1 minuto tomada a una señal senoidal pura de 9 Hz en el canal y, en la cual se muestra la señal reconstruída y además se observa una única componente de frecuencia apreciable, ubicada exactamente en 9 Hz.

Figura 63. Prueba modo data-logger

a) Señal en el tiempo proveniente de la memoria, modo data-logger.



b) Espectro de la señal adquirida.



Fuente: Autores del proyecto.

Al trabajar en modo “data-logger” se hacen importantes dos parámetros que son el número de muestras recibidas y el número de pruebas tomadas. Recordando que la frecuencia de muestreo es algo superior a 305 muestras por segundo, por cada minuto deberían llegar 18310 muestras.

En la figura anterior se muestra claramente en la parte inferior derecha (figura 63a), que se recibieron 18310 muestras ya que la prueba únicamente tuvo una duración de un minuto. También se puede apreciar en la parte inferior izquierda que el número de pruebas únicamente llega a uno, ya que un minuto es la base de tiempo y como se había dicho con anterioridad, es posible tomar hasta 38 muestras de 1 minuto de duración.

5.2 PRUEBAS FÍSICAS.

Una vez realizadas las pruebas a los componentes del sistema desarrollado, es necesario implementar pruebas físicas que permitan conocer el desempeño real del equipo, ante verdaderas señales de vibración. Con este fin, se tomaron pruebas en el Laboratorio de Vibraciones de Ingeniería Mecánica, con la ayuda del profesor Alfonso García de la Escuela de Ingeniería Mecánica, utilizando como entrada la vibración producida por un pequeño motor girando a una velocidad establecida, con el fin de tener un conocimiento de la frecuencia fundamental de vibración que se estaba generando.

Para realizar un barrido en frecuencia de las señales de interés de la aplicación, se tomaron varias muestras, variando la velocidad del motor y adquiriendo los datos de vibración producidos por el movimiento del motor sobre el banco de pruebas, tanto en el acelerómetro del laboratorio, como en el prototipo desarrollado.

A continuación (Tabla 12), se realiza una comparación entre los valores de frecuencia fundamental encontrados con tanto con el equipo de Ingeniería Mecánica como con el Sistema de Adquisición de Datos Microsísmicos (S.A.D.M), donde se puede apreciar la mínima diferencia existente entre los resultados obtenidos. La representación gráfica de estos resultados se muestra en la figura 64.

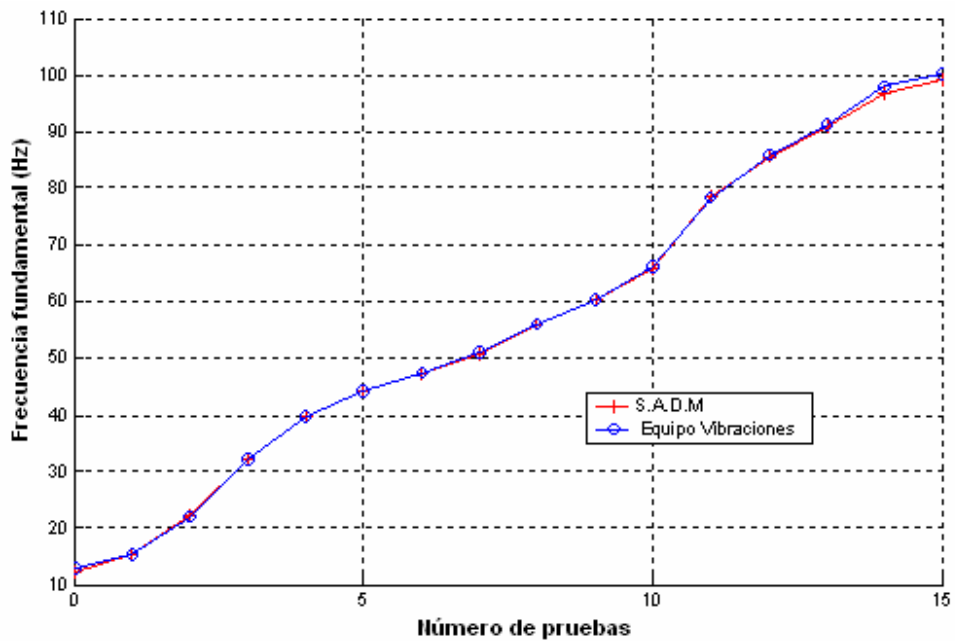
Tabla 12. Comparación de frecuencias fundamentales tomadas con los equipos trabajados.

S.A.D.M* (Hz)	Equipo LAB. Vibraciones (Hz)
12,64	12,92
15,26	15,4
22,24	22,1
32,25	32,29
39,65	39,65
44,01	44,23
47,27	47,27
50,93	51,01
56,01	56,11
60,27	60,3
65,89	66,1
78,6	78,3
85,6	85,9
90,78	91,2
96,78	98,02
99,3	100,2

* Sistema de Adquisición de Datos Microsísmicos.

Fuente: Autores del proyecto

Figura 64. Gráfico comparativo de frecuencias fundamentales medidas.



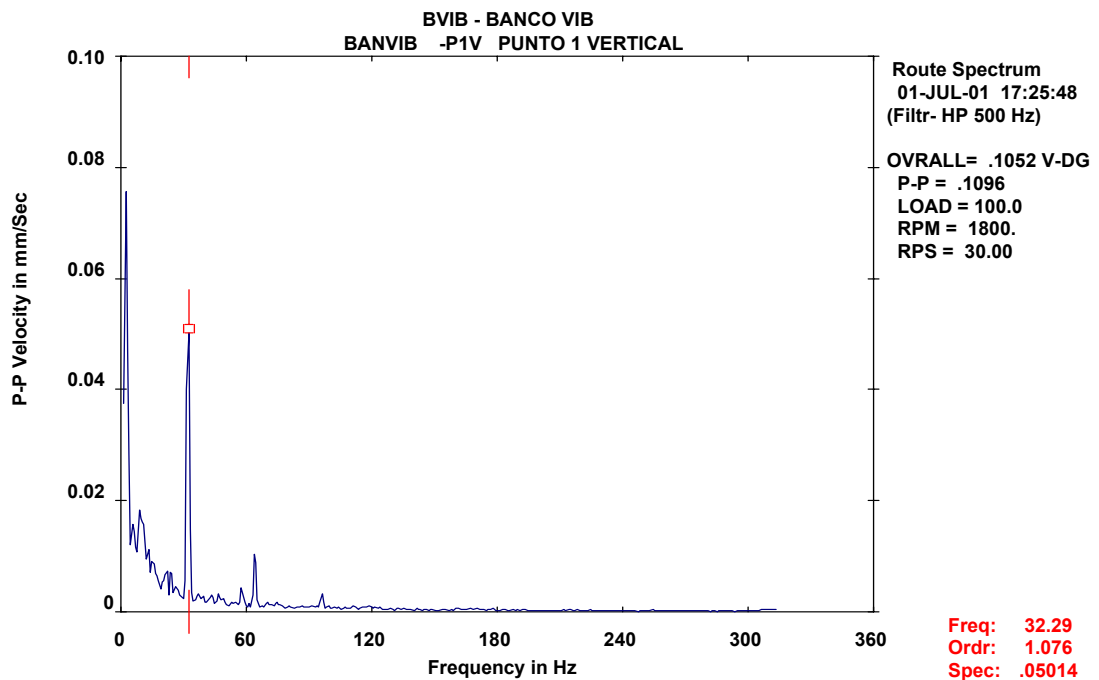
Fuente: Autores del proyecto

Aunque la prueba de frecuencias arroja un resultado satisfactorio, es necesario además validar el comportamiento del sistema en cuanto a amplitud se refiere. Debido a que el equipo con el que se empadrona el sistema desarrollado está basado en un sensor de aceleración y los datos de vibración son muy cambiantes en el tiempo, no es posible realizar una comprobación en el dominio del tiempo debido a la desincronización entre los equipos a la hora de tomar una prueba.

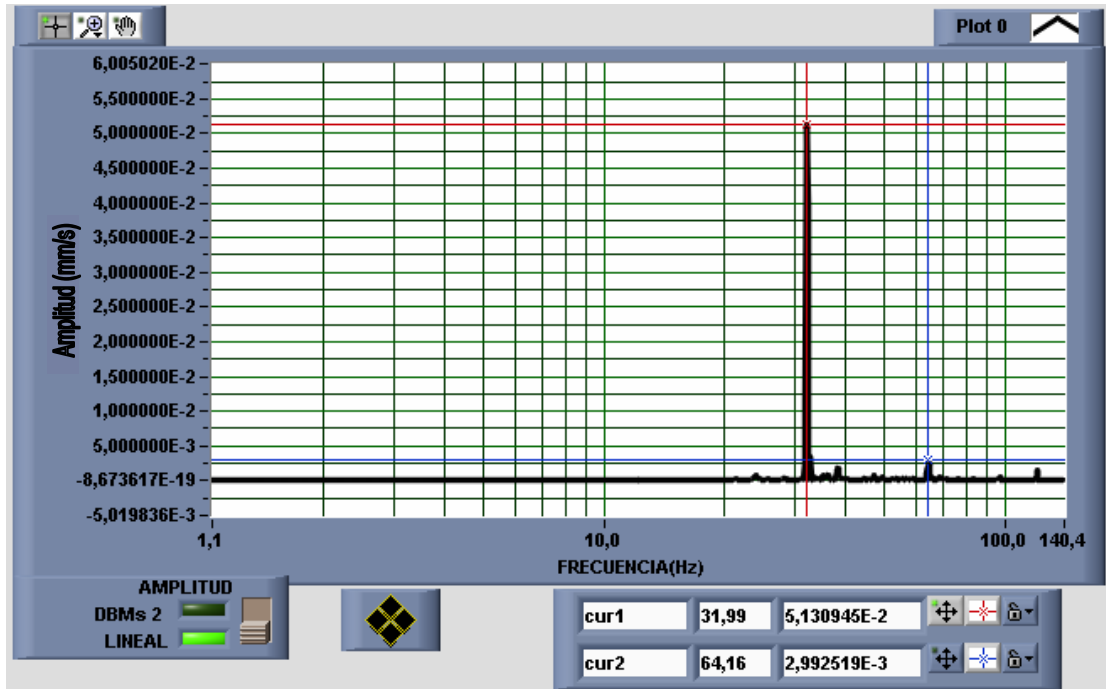
Finalmente, como método de validación de la respuesta en amplitud del S.A.D.M, se tomó la magnitud del espectro en frecuencia de la señal, ya que en ésta respuesta se encuentran diferenciadas las aportaciones individuales de las componentes frecuenciales, contenidas dentro de la vibración medida.

Figura 65. Prueba laboratorio Vibraciones.

a) Respuesta del acelerómetro del Laboratorio de Vibraciones.



b) Respuesta del S.A.D.M



Fuente: Autores del proyecto

La señal tomada por el acelerómetro del laboratorio presenta una amplitud de 0.05014 mm/s, mientras que la señal tomada por el S.A.D.M presenta una amplitud de 0.0513 mm/s, con estos valores se encuentra el porcentaje de error en el que se está incurriendo al realizar la toma de los datos.

$$\begin{aligned} \% \text{ Error} &= \left| \frac{\text{Valor esperado} - \text{Valor Experimental}}{\text{Valor Esperado}} \right| \times 100 \\ &= \left| \frac{0.05014 - 0.0513}{0.05014} \right| \times 100 \\ &= 2.25\% \end{aligned}$$

El anterior es el porcentaje de error encontrado entre las medidas realizadas entre los dos equipos utilizados, y se encuentra dentro de los rangos de error permitidos.

CONCLUSIONES Y OBSERVACIONES

- ✓ Se logró diseñar un equipo autónomo y portátil, operado ya sea con baterías o con alimentación de la red eléctrica, especialmente diseñado para la medición de vibraciones ambientales o microtemblores.
- ✓ Por razones de presupuesto, se utilizó un sensor de velocidad de bajo costo. Este sensor presenta dos características indeseadas en el momento de medir señales de baja frecuencia y bajo nivel, que son una tolerancia muy alta y un pobre comportamiento para frecuencias inferiores a 4 Hz, lo cual afecta negativamente la calidad del prototipo final.
- ✓ Tomando como base los análisis teóricos realizados, se concluye que debido a los niveles de amplificación empleados, no es posible implementar para ésta aplicación una tarjeta de adquisición de datos que tenga una resolución superior a 14 bits, sin el uso de sistemas en un chip (“system on a chip”) tales como los microconvertidores.
- ✓ La precisión del sistema desarrollado es limitada por la utilización de elementos discretos como resistencias y condensadores cuya precisión individual es muy baja comparada con la de los circuitos integrados que se utilizaron.
- ✓ Es importante destacar la utilización de un regulador conmutado como el PT5062, el cual con una alimentación unipolar superior a 4.5 V que puede provenir de cualquier fuente, entrega tensiones complementarias de $\pm 15V$,

para alimentar todo el sistema con una eficiencia superior al 80% y un tamaño reducido que lo hace ideal para aplicaciones portátiles.

- ✓ Por disponibilidad de recursos, se implementó el sistema de tarjetas de dos capas, aunque hubiera sido deseable trabajar con tarjetas multicapas, desarrolladas con plano de tierra de señal, plano de tierra de alimentación, plano de alimentación y tierra del sistema.

- ✓ La frecuencia de muestreo de 305,18 Hz se determinó teniendo en cuenta el criterio de Nyquist, la capacidad de almacenamiento en memoria del equipo y la velocidad de procesamiento y transmisión de datos del microcontrolador. Con ésta frecuencia se consiguió una capacidad en memoria considerablemente alta, ya que se podrán almacenar hasta 38 minutos de señal para cada uno de los tres canales.

- ✓ La transmisión de datos se hizo de manera serial, para permitir la posibilidad de implementar a futuro una red de equipos con el objetivo de realizar análisis estructural. Debido a la velocidad alcanzada en la transmisión de datos por puerto serial (57600 bps), fue posible además la implementación del modo continuo, ya que el sistema tiene la velocidad suficiente para convertir datos y transmitirlos inmediatamente después de que fueron tomados.

- ✓ Se implementó un manejo de LCD práctico, en el cual el usuario puede desplazarse a través de los menús de configuración del equipo con el fin de elegir el modo de trabajo que mejor se adapte a sus necesidades. A la par con lo anterior, se desarrolló una aplicación en Labview, la cual posee una interfaz de usuario “amigable”, en la cual se pueden visualizar los datos que fueron adquiridos en el dominio del tiempo, o el espectro en frecuencia de los mismos, como si se estuviera trabajando en un osciloscopio. Los datos

de las pruebas, podrán ser almacenados en formato de *Excel* (*.xls) o en formato de texto (*.txt). Los datos guardados en Excel presentan una limitante debido a que Excel solo puede almacenar 2^{16} filas, que es el equivalente a algo más de tres minutos de pruebas a la frecuencia de muestreo.

- ✓ Se pudo observar que por efectos del muestreo realizado, a medida que se reconstruyen señales de mayor frecuencia en Labview, la calidad de ésta reconstrucción se afecta, debido a la disminución de puntos por período de la señal, lo que provoca distorsiones en la amplitud y forma de la señal, pero mantiene el correcto comportamiento en frecuencia.

- ✓ Se presentaron dificultades en el momento de validar la respuesta del equipo debido a la dificultad de generar vibraciones a una frecuencia y amplitud conocidas que no fueran a saturar al equipo. Debido a esto se optó por utilizar como equipo patrón el acelerómetro del Laboratorio de Vibraciones de la escuela de Ingeniería Mecánica, con el inconveniente de la desincronización entre los equipos al momento de adquirir las pruebas.

- ✓ El sistema de adquisición de datos presenta buen desempeño según los resultados presentados en el capítulo 5. Aunque no existen aparatos similares con los cuales realizar la comprobación, las tarjetas de adquisición de datos del sistema desarrollado mostraron el comportamiento esperado, debido a lo cual, cualquier error que se presentara podría ser atribuido al transductor empleado. Sin embargo, en la prueba desarrollada teniendo como patrón el equipo del laboratorio de vibraciones, se obtuvieron resultados dentro de los rangos de error permitidos, ya que el error en la medición de la frecuencia fundamental, necesaria para la implementación del método de Nakamura, es del 1% máximo.

RECOMENDACIONES

- ✧ Tomando como punto de partida el desarrollo del prototipo entregado, se podría implementar una red de sensores con el objeto de realizar análisis de vulnerabilidad en estructuras, ya sea con geófonos o con acelerómetros.
- ✧ Sería conveniente utilizar un sensor de mejor calidad, con el objeto de mejorar el desempeño del sistema. Este sensor deberá poder resolver frecuencias inferiores a 1 Hz, lo que permitirá tomar todo el espectro de los microtemblores e incluso el de los microsismos si se fuera a necesitar. Además, se debe buscar la menor tolerancia posible, con el fin de que el transductor no sea la mayor limitante a la resolución del sistema, como lo fué en el presente proyecto.
- ✧ Podría ser interesante intentar mejorar el rango dinámico del equipo, por medio del uso de sistemas en chip, tales como un microconvertidor.
- ✧ La velocidad de transmisión podría incrementarse utilizando el puerto USB (Universal Serial Bus), contando con un dispositivo tipo microcontrolador o DSP que maneje ésta interfaz, lo cual sería útil para incrementar la frecuencia de muestreo de la señal y por lo tanto se mejoraría la reconstrucción de las señales en el software de visualización.
- ✧ Para mejorar las prestaciones del equipo, la visualización de la señal se podría implementar directamente en el equipo, por medio de una pantalla de cristal líquido gráfica.

GLOSARIO DE TÉRMINOS.

Acelerómetro – Instrumento para medir aceleraciones del suelo en función del tiempo.

Amenaza sísmica – Es el valor esperado de futuras acciones sísmicas en el sitio de interés y se cuantifica en términos de una aceleración horizontal del terreno esperada, que tiene una probabilidad de excedencia dada en un lapso de tiempo determinado.

Amplificación de la onda sísmica - Aumento en la amplitud de las ondas sísmicas, producido por su paso desde la roca hasta la superficie del terreno, a través de los estratos del suelo.

Corteza (de la tierra) – La parte rocosa más externa de la tierra, tiene 5 a 40 kms de espesor.

Epicentro – El punto de la superficie de la tierra directamente encima del foco (o hipocentro) de un terremoto.

Epicentro – Falla – Una fractura o zona de fractura en rocas a lo largo de la cual los dos lados se han desplazado, el uno con relación al otro. El desplazamiento total puede variar desde centímetros a kilómetros.

Falla activa – Falla a lo largo de la cual ha habido desplazamiento en tiempos históricos (Holoceno) o donde se han localizado focos de terremotos.

Foco (Hipocentro) – Lugar donde se origina el terremoto.

Intensidad (del movimiento) – Una medida del temblor obtenida de los efectos y daño causado a la infraestructura humana, cambios en la superficie de la tierra e informes de campo.

Interacción suelo-estructura - Es el efecto que tienen en la respuesta estática y dinámica de la estructura las propiedades del suelo que da apoyo a la edificación, sumado a las propiedades de rigidez de la cimentación y de la estructura.

Licuefacción (del suelo) – Proceso en el que la tierra y la arena se comportan como un fluido denso más que como un sólido húmedo durante un terremoto.

Magnitud (del movimiento) – Medida del tamaño de un terremoto, determinado tomando el logaritmo (en base 10) del mayor movimiento del suelo registrado durante la llegada de un tipo de onda sísmica y aplicando la corrección estándar por la distancia al epicentro. Tres tipos comunes de magnitud son: Richter (o local) (ML), onda de volumen P (mb) y onda superficial (Ms).

Manto (de la tierra) – La parte más voluminosa de la tierra entre la corteza y el núcleo, variando desde profundidades de unos 40 kilómetros a 2900 kilómetros.

Maremoto (Tsunami) – Serie de olas generalmente causado por movimientos del suelo oceánico en un terremoto.

Microzonificación sísmica - División de una región o de un área urbana en zonas más pequeñas, que presentan un cierto grado de similitud en la forma como se ven afectadas por los movimientos sísmicos, dadas las características de los estratos de suelo subyacente.

Núcleo (de la tierra) – Parte central de la tierra a una profundidad superior a los 2900 kilómetros.

Onda Love – Ondas sísmicas superficiales con movimiento horizontal normal a la dirección de propagación.

Onda P – La primera onda, o la más rápida; viaja desde el foco a través de las rocas y consiste en un tren de compresiones y dilataciones del material.

Onda Rayleigh – Onda sísmica superficial con movimiento del suelo en el plano vertical, conteniendo la dirección de propagación de la onda.

Onda S – Onda sísmica secundaria. Viaja más lentamente que la onda P y consiste en vibraciones elásticas transversales a la dirección de recorrido. No puede propagarse en líquidos.

Onda sísmica – Onda elástica en la tierra, normalmente generada por un terremoto o una explosión.

Onda superficial – Onda sísmica que sólo se propaga por la superficie de la tierra, con una velocidad menor que la de la onda S. Existen dos tipos de onda superficial: Onda Rayleigh y Onda Love.

Placa (tectónica) – Parte de la litósfera de la tierra, grande y relativamente rígida, que se mueve con relación con otras partes de la litósfera sobre zonas más profundas del interior de la tierra. Las placas chocan en zonas de convergencia y se separan en zonas de divergencia.

Premonitorios – Terremotos pequeños que preceden al mayor de una serie concentrada en un volumen de corteza restringido.

Réplicas – Terremotos menores que siguen a uno mayor, concentrados en la zona del terremoto principal.

Riesgo (sísmico) – El riesgo relativo es el peligro de terremoto en un lugar comparado con otro. El riesgo probabilística es la probabilidad de ocurrencia de un terremoto dentro de una región en un intervalo determinado de tiempo.

Sismógrafo – Instrumento para registrar los movimientos de la superficie de la tierra, en función del tiempo.

Sismología – El estudio de terremotos, fuentes sísmicas y propagación de ondas a través de la tierra.

Sismómetro – Parte sensora de un sismógrafo.

Solicitaciones - Son las fuerzas u otras acciones que afectan la estructura debido al peso propio de la misma, de los elementos no estructurales, de sus ocupantes y sus posesiones, de efectos ambientales tales como el viento o el sismo, de los asentamientos diferenciales, y de los cambios dimensionales causados por vibraciones en la temperatura o efectos geológicos de los materiales. En general, corresponden a todo lo que pueda afectar la estructura.

Tectónica de placas – Teoría del movimiento e interacción de placas. Un intento de explicar terremotos, volcanes y formación de montañas como consecuencia de grandes movimientos de la superficie de la tierra.

Terremoto – Movimiento repentino y violento que se origina en la corteza o manto superior de la tierra.

Terremoto tectónico – Terremoto que resulta de la liberación súbita de energía acumulada por deformación de la tierra.

Terremoto volcánico – Terremoto asociado con la actividad volcánica.

Tsunami – Ver maremoto.

Vulnerabilidad - Es la cuantificación del potencial del mal comportamiento de una edificación con respecto a una sollicitación.

BIBLIOGRAFÍA

- ALFARO A., M. NAVARRO, J. SÁNCHEZ Y L.G. PUJADES (1999).
Microzonificación Sísmica de Barcelona utilizando el Método de Nakamura.
Ventajas y Limitaciones. Proc. Primer Congreso Nacional de Ing. Sísmica.
Murcia. España. 1:273-278.
- ALFARO, J.A, MORENO, L., ACEVEDO, J.C Y PERALTA, S. Tecnologías
Novedosas para evaluar la amenaza sísmica local. . Artículo.
www.ainsuca.javeriana.edu.co
- AKI, K. Y P. RICHARDS (1980). Quantitative Seismology. Theory and Methods,
Freeman and Company. San Francisco.
- ANALOG DEVICES. Practical Design Techniques for Sensor Signal Conditioning.
U.S.A. 1999. www.analog.com
- ANALOG DEVICES. Practical Analog Design Techniques. U.S.A 1997.
www.analog.com
- ANGULO, J.M., E.M. CUENCA., I. ANGULO. Microcontroladores PIC - La solución
en un chip. Editorial Paraninfo. Barcelona, 1997.
- ANGULO, J.M., I. ANGULO. Microcontroladores PIC – Diseño Práctico de
Aplicaciones. Editorial Mc Graw Hill. Barcelona, 1997.
- BERESNEV, I. A., K-L. WEN, AND Y.T. YEH (1995). Nonlinear soil amplification:
Its corroboration in Taiwan, Bull. Seism. Soc, Am., 85. 496-515.
- CELEBI, M., C. DINTEL, J. PRINCE, M. ONATE AND G. CHAVEZ. (1987). Site
amplification in Mexico City (determined from 19 September 1985 strong-
motion records and from recordings of weak motions), in Ground Motion and
Engineering Seismology. Elsevier, Amsterdam, 141-151.

- CHIN, B. H. AND K. AKI (1991). Simultaneous study of the source, path, and site effects on strong ground motion during the 1989 Loma Prieta earthquake: a preliminary result on pervasive nonlinear site effects, Bull. Seism. Soc. Am., 81, 1859-1884.
- EDM Report on the Kocaeli, Turkey Earthquake of August 17, 1999.
www.edm.bosai.go.jp
- ESPINOZA BARRERAS, FORTUNATO. (1999). Determinación de Características Dinámicas de estructuras. Barcelona, España. Tesis Doctoral.
- GIRALDO, V., ALFARO, A.J., PUJADES, L.G., CANAS, J.A. (1999). Estimación de efectos locales con movimientos sísmicos y Microtemblores, Barcelona. España.
- KANAI, K. Y T. TANAKA. (1961). On microtremors. VIII, Bull. Earthquake Res. Inst. Tokyo Univ., 39,97-114.
- KARNIK, V. Y ALGERMISSEN, S.T. (1980). Zonificación sísmica en Terremotos. Evaluación y mitigación de su peligrosidad. Editorial Blume.
- KITCHIN, CHARLES Y COUNTS, LEW. A designer's guide to instrumentation Amplifiers. Analog Devices. U.S.A. 2000. 66p.
- KUDO, K. (1995) Practical Estimates of Site Response. State-of-art Report. Proc. 5th Int. Conf. on Seismic Zonation, Nice, France, 1878-1907.
- LÁZARO, ANTONIO MANUEL. Labview – Programación Gráfica para el Control de Instrumentación. Editorial Paraninfo. España, 1996.
- MANUAL DE USUARIO LABVIEW.
- MORENO, L Y A. ALFARO (2000) De los Microsismos a los Microtemblores – Investigaciones en el Instituto Geofísico, Memorias del VIII Congreso

Colombiano de Geotecnia. Bogotá. Pp 2.55-2.66.
<http://metis.javeriana.edu.co/digit/geo/bddc.html>.

NAKAMURA, Y. (1989) A Method For Dynamic Characteristics Estimation of Surface Using Microtremor On The Ground Surface. Quarterly Report of Railway Tech Res. Inst. 30, 25-33.

NAKAMURA, Y. (2000) Clear Identification of Fundamental Idea of Nakamura's Technique and its Applications, Procc. 12WCEE 2000.

NATIONAL SEMICONDUCTORS. National Analog and Interface Products. Databook. U.S.A 2002. 1870p

OLIVADOTTI, GIUSEPPE. Sensing, Analyzing, and Actino in the First Moments of an Earthquake. Analog Dialogue 35-1. 2001

ORDAZ, M. AND E. FACCIOLI (1994). Site response analysis in the Valley of Mexico: selection of input motion and extent of nonlinear soil behaviour, Earthq. Eng. And Struct. Dyn. 23,895-908.

RAMIREZ, J.E., (1939). An experimental investigation of the Nature and Origin of Microseisms at St. Louis, Missouri, PhD. Dissertation.

SAFAK, E. (1991). Problems with using spectral ratios to estimate site amplifications, Proc. 4th Int. Conf. on Seismic Zonation, Stanford, California, 2,227-284.

SEO, K. (1995). A joint research on Microtremor Measurements in Kushiro City Related to the 1993 Kushiro-Oki (Hokaido, Japan) Earthquake, Report of the Research Group on Microtremor Joint Measurements related to the 1993 Kushiro-Oki (Hokaido, Japan) Earthquake. Proc. 5th International Conference on Seismic Zonation, Vol. III, Pag 2271-2278.

TEXAS INSTRUMENTS. Active Low Pass Filter Design. Application Report. 2000.
www.ti.com

TEXAS INSTRUMENTS. Understanding Data Converters. Application Report.
1995. www.ti.com

TEXAS INSTRUMENTS. Amplifiers and Bits: An Introduction to Selecting
Amplifiers for Data Converters. Application Report. 2001. www.ti.com

THE GEOTECHNICAL CORPORATION. Seismogram Analysis - Training Outline.

TORRES MORALES, GILBERT FRANCISCO. M.I. Importancia de la
microzonificación sísmica de las principales ciudades del estado de Veracruz.
(Xalapa, Veracruz)

UDÍAS, A. (1999). Principles of seismology. Cambridge University Press.

UDWADIA, FIRDAUS ERACH. Investigation of earthquake and microtremor ground
motions. Tesis de Maestría. California Institute of Technology. 1972.

UDWADIA, F.E. AND M.D. TRIFUNAC (1973). Comparison of earthquake and
microtremor ground motions in El Centro, California, Bull. Seism. Soc. Am.,
63,1227-1253.

<http://mceer.buffalo.edu/info-service/faqs/eqaffect.asp>

www.inpres.gov.ar/seismology/mapas/fig.delta.htm

www.seismo.unr.edu

www.ujaen.es/investiga/rnm217/lineas_d.htm

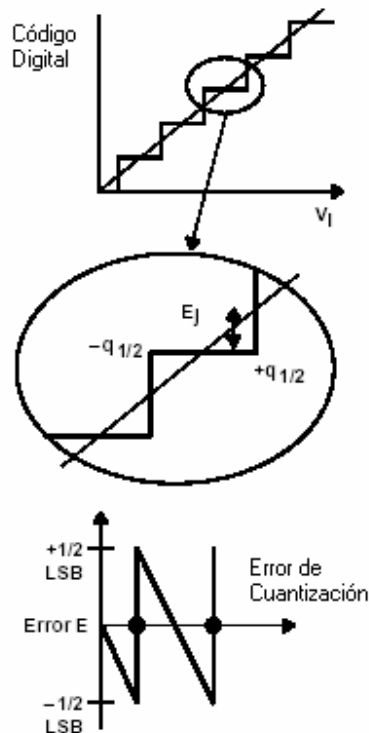
www.geophys.uni-stuttgart.de/seismometry/man.html

ANEXO A. EFECTOS DE CUANTIZACIÓN.

La entrada analógica a un conversor analógico-digital, es una señal continua que posee un número infinito de posibles estados; mientras que la salida digital es por naturaleza una función discreta con un número de estados determinado por la resolución del dispositivo.

A partir de lo anterior, al producirse el cambio de la señal entre analógica y digital, ciertas partes de la señal analógica que estaban representadas por una tensión diferente a la entrada del conversor, tendrán el mismo código digital a la salida. Es decir, que existirá pérdida de información y se introducirá distorsión a la señal. Esto último es el ruido de cuantización.

Figura A1. Efectos de Cuantización.



Para el caso de la función de transferencia ideal de un ADC, el error entre la entrada real y su salida digital tiene una densidad uniforme de probabilidad, si la señal de entrada se asume como aleatoria. Esta puede variar en el rango $\pm 1/2$ LSB o $q/2$ donde q es el ancho de un paso como se muestra en la figura A1.

Donde:

$$p(\varepsilon) = \frac{1}{q} \text{ para } \left(-\frac{q}{2} \leq \varepsilon \leq +\frac{q}{2} \right) \text{ y } p(\varepsilon) = 0 \text{ para cualquier otro caso.}$$

La potencia promedio del error (ruido) en un paso está dada por:

$$\overline{N^2} = \frac{1}{q} \int_{-\frac{q}{2}}^{\frac{q}{2}} \varepsilon^2 d\varepsilon$$

Lo que resulta:

$$\overline{N^2} = \frac{q^2}{12}$$

El error medio cuadrático total, N^2 , en toda el área de conversión, es la suma de los valores medios cuadráticos de cada nivel de cuantización multiplicados por su probabilidad asociada. Asumiendo el conversor como ideal, el ancho de cada paso (código) es idéntico y por lo tanto posee una probabilidad igual. Entonces, para el caso ideal:

Si se considera a una entrada senoidal $F(t)$ de amplitud A tal que:

$$F(t) = A \text{ sen } \omega t$$

la cual tiene un valor medio cuadrático de $F^2(t)$, donde

$$F^2(t) = \frac{1}{2\pi} \int_0^{2\pi} A^2 \text{sen}^2(\omega t) dt$$

que es la potencia de la señal.

Por lo tanto, la relación señal a ruido SNR está dada por

$$SNR(dB) = 10 \text{Log} \left[\left(\frac{A^2}{2} \right) / \left(\frac{q^2}{12} \right) \right]$$

Pero

$$q = 1 \text{ LSB} = \frac{2A}{2^n} = \frac{A}{2^{n-1}}$$

Entonces, sustituyendo q, se tiene que

$$SNR(dB) = 10 \text{Log} \left[\left(\frac{A^2}{2} \right) / \left(\frac{A^2}{3 \times 2^{2n}} \right) \right] = 10 \text{Log} \left(\frac{3 \times 2^{2n}}{2} \right)$$

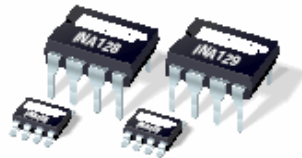
$$SNR(dB) = 6,02n + 1,76 \text{ dB}$$

Esto brinda el valor ideal para un conversor de n bits y muestra que cada bit extra de resolución provee aproximadamente 6 dB de mejora en la relación señal a ruido (SNR).

ANEXO B. HOJAS DE DATOS.

En este anexo se presentan las principales especificaciones de los circuitos integrados utilizados en la implementación del sistema de adquisición de datos microsísmicos. la información completa sobre cada uno de los dispositivos se encuentra en el cd del proyecto en la carpeta hojas de datos.

B.1. AMPLIFICADOR DE INSTRUMENTACIÓN, INA 129



INA128
INA129

Precision, Low Power INSTRUMENTATION AMPLIFIERS

FEATURES

- LOW OFFSET VOLTAGE: 50µV max
- LOW DRIFT: 0.5µV/°C max
- LOW INPUT BIAS CURRENT: 5nA max
- HIGH CMR: 120dB min
- INPUTS PROTECTED TO ±40V
- WIDE SUPPLY RANGE: ±2.25 to ±18V
- LOW QUIESCENT CURRENT: 700µA
- 8-PIN PLASTIC DIP, SO-8

APPLICATIONS

- BRIDGE AMPLIFIER
- THERMOCOUPLE AMPLIFIER
- RTD SENSOR AMPLIFIER
- MEDICAL INSTRUMENTATION
- DATA ACQUISITION

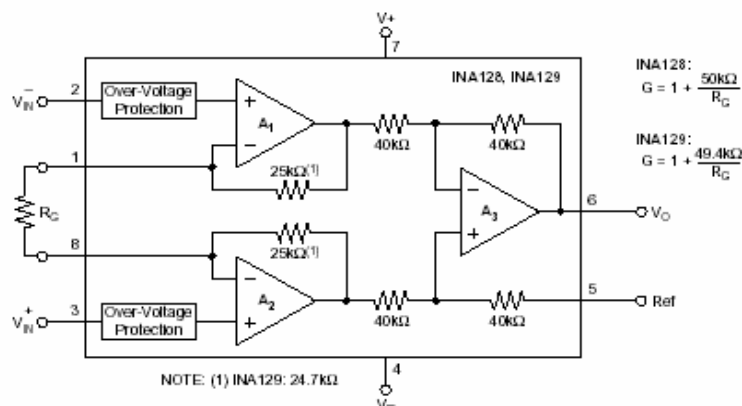
DESCRIPTION

The INA128 and INA129 are low power, general purpose instrumentation amplifiers offering excellent accuracy. Their versatile 3-op amp design and small size make them ideal for a wide range of applications. Current-feedback input circuitry provides wide bandwidth even at high gain (200kHz at $G = 100$).

A single external resistor sets any gain from 1 to 10,000. INA128 provides an industry standard gain equation; INA129's gain equation is compatible with the AD620.

The INA128/INA129 is laser trimmed for very low offset voltage (50µV), drift (0.5µV/°C) and high common-mode rejection (120dB at $G \geq 100$). It operates with power supplies as low as ±2.25V, and quiescent current is only 700µA—ideal for battery operated systems. Internal input protection can withstand up to ±40V without damage.

The INA128/INA129 is available in 8-pin plastic DIP, and SO-8 surface-mount packages, specified for the -40°C to +85°C temperature range. The INA128 is also available in dual configuration, the INA2128.



International Airport Industrial Park • Mailing Address: PO Box 11400, Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd., Tucson, AZ 85706 • Tel: (520) 746-1111 • Tw: 910-952-1111
Internet: <http://www.burr-brown.com/> • FAX Line: (800) 548-6133 (US/Canada Only) • Cable: BBRCORP • Telex: 066-6491 • FAX: (520) 899-1510 • Immediate Product Link: (800) 548-6132

SPECIFICATIONS

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $R_L = 10\text{k}\Omega$, unless otherwise noted.

PARAMETER	CONDITIONS	INA128P, U INA129P, U			INA128PA, UA INA129PA, UA			UNITS	
		MIN	TYP	MAX	MIN	TYP	MAX		
INPUT Offset Voltage, RTI Initial vs Temperature vs Power Supply Long-Term Stability Impedance, Differential Common-Mode Common-Mode Voltage Range ⁽¹⁾ Safe Input Voltage Common-Mode Rejection	$T_A = +25^\circ\text{C}$ $T_A = T_{\text{MIN}}$ to T_{MAX} $V_S = \pm 2.25\text{V}$ to $\pm 18\text{V}$ $V_{\text{CM}} = 0\text{V}$ $V_{\text{CM}} = \pm 13\text{V}$, $\Delta R_S = 1\text{k}\Omega$ G=1 G=10 G=100 G=1000		$\pm 10 \pm 100/\text{G}$ $\pm 0.2 \pm 2/\text{G}$ $\pm 0.2 \pm 20/\text{G}$ $\pm 0.1 \pm 3/\text{G}$ $10^{10} \parallel 2$ $10^{11} \parallel 9$	$\pm 50 \pm 500/\text{G}$ $\pm 0.5 \pm 20/\text{G}$ $\pm 1 \pm 100/\text{G}$		$\pm 25 \pm 100/\text{G}$ $\pm 0.2 \pm 5/\text{G}$ *	$\pm 125 \pm 1000/\text{G}$ $\pm 1 \pm 20/\text{G}$ $\pm 2 \pm 200/\text{G}$	μV $\mu\text{V}/^\circ\text{C}$ $\mu\text{V}/\text{V}$ $\mu\text{V}/\text{mV}$ $\Omega \parallel \text{pF}$ $\Omega \parallel \text{pF}$ V V V	
		80	86		73	*	*	dB	
		100	106		93	*	*	dB	
		120	125		110	*	*	dB	
		120	130		110	*	*	dB	
BIAS CURRENT vs Temperature Offset Current vs Temperature			± 2 ± 30 ± 1 ± 30	± 5		*	± 10	nA pA/ $^\circ\text{C}$ nA pA/ $^\circ\text{C}$	
	NOISE VOLTAGE, RTI f = 10Hz f = 100Hz f = 1kHz $f_B = 0.1\text{Hz}$ to 10Hz Noise Current f = 10Hz f = 1kHz $f_B = 0.1\text{Hz}$ to 10Hz	G = 1000, $R_S = 0\Omega$		10 8 8 0.2			*		nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ $\mu\text{V}/\text{p-p}$
				0.9			*		pA/ $\sqrt{\text{Hz}}$
			0.3			*		pA/ $\sqrt{\text{Hz}}$	
			30			*		pA/p-p	
GAIN Gain Equation, INA128 INA129 Range of Gain Gain Error Gain vs Temperature ⁽²⁾ 50k Ω (or 49.4k Ω) Resistance ^(2,3) Nonlinearity	$V_{\text{O}} = \pm 13.6\text{V}$, G=1 G=10 G=100 G=1000	1	$1 + (50\text{k}\Omega/R_C)$ $1 + (49.4\text{k}\Omega/R_C)$	10000	*	*	*	V/V V/V V/V	
			± 0.01 ± 0.02 ± 0.05 ± 0.5	± 0.024 ± 0.4 ± 0.5 ± 1		*	*	± 0.1 ± 0.5 ± 0.7 ± 2	% % % %
			± 1 ± 25	± 10 ± 100		*	*	*	ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$
			± 0.0001 ± 0.0003 ± 0.0005 ± 0.001	± 0.001 ± 0.002 ± 0.002 (Note 4)		*	*	± 0.002 ± 0.004 ± 0.004 *	% of FSR % of FSR % of FSR % of FSR
						*	*	*	
						*	*	*	
OUTPUT Voltage: Positive Negative Load Capacitance Stability Short-Circuit Current	$R_L = 10\text{k}\Omega$ $R_L = 10\text{k}\Omega$		$(V^+) - 1.4$ $(V^-) + 1.4$	$(V^+) - 0.9$ $(V^-) + 0.8$ 1000 $+6-15$		*	*	V V pF mA	
						*	*	*	
FREQUENCY RESPONSE Bandwidth, -3dB Slew Rate Settling Time, 0.01% Overload Recovery	$V_{\text{O}} = \pm 10\text{V}$, G=10 G=1 G=10 G=100 G=1000 50% Overdrive		1.3 700 200 20 4 7 7 9 80 4			*	*	MHz kHz kHz kHz V/ μs μs μs μs μs μs	
							*	*	
								*	*
								*	*
								*	*
								*	*
POWER SUPPLY Voltage Range Current, Total	$V_{\text{IN}} = 0\text{V}$	± 2.25	± 15 ± 700	± 18 ± 750	*	*	*	V μA	
TEMPERATURE RANGE Specification Operating θ_{JA} 8-Pin Dip SO-8 SOIC		-40 -40		85 125	*	*	*	$^\circ\text{C}$ $^\circ\text{C}$ $^\circ\text{C}/\text{W}$ $^\circ\text{C}/\text{W}$	
			80		*	*	*		
			150		*	*	*		
					*	*	*		

* Specification same as INA128P, U or INA129P, U.

NOTE: (1) Input common-mode range varies with output voltage—see typical curves. (2) Guaranteed by wafer test. (3) Temperature coefficient of the 50k Ω (or 49.4k Ω) term in the gain equation. (4) Nonlinearity measurements in G = 1000 are dominated by noise. Typical nonlinearity is $\pm 0.001\%$.

B.2 AMPLIFICADOR OPERACIONAL, OPA 227 – OPA 228



OPA227
OPA2227
OPA4227
OPA228
OPA2228
OPA4228

For most current data sheet and other product information, visit www.burr-brown.com

High Precision, Low Noise OPERATIONAL AMPLIFIERS

FEATURES

- **LOW NOISE:** $3nV/\sqrt{Hz}$
- **WIDE BANDWIDTH:**
OPA227: 8MHz, 2.3V/ μ s
OPA228: 33MHz, 10V/ μ s
- **SETTLING TIME:** 5 μ s
(significant improvement over OP-27)
- **HIGH CMRR:** 138dB
- **HIGH OPEN-LOOP GAIN:** 160dB
- **LOW INPUT BIAS CURRENT:** 10nA max
- **LOW OFFSET VOLTAGE:** 75 μ V max
- **WIDE SUPPLY RANGE:** $\pm 2.5V$ to $\pm 18V$
- **OPA227 REPLACES OP-27, LT1007, MAX427**
- **OPA228 REPLACES OP-37, LT1037, MAX437**
- **SINGLE, DUAL, AND QUAD VERSIONS**

APPLICATIONS

- DATA ACQUISITION
- TELECOM EQUIPMENT
- GEOPHYSICAL ANALYSIS
- VIBRATION ANALYSIS
- SPECTRAL ANALYSIS
- PROFESSIONAL AUDIO EQUIPMENT
- ACTIVE FILTERS
- POWER SUPPLY CONTROL

DESCRIPTION

The OPA227 and OPA228 series op amps combine low noise and wide bandwidth with high precision to make them the ideal choice for applications requiring both ac and precision dc performance.

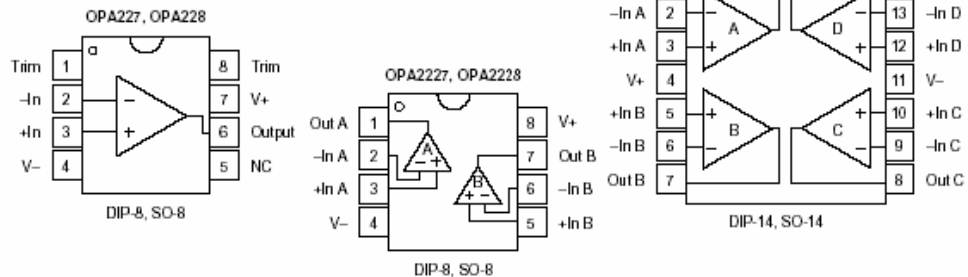
The OPA227 is unity gain stable and features high slew rate (2.3V/ μ s) and wide bandwidth (8MHz). The OPA228 is optimized for closed-loop gains of 5 or greater, and offers higher speed with a slew rate of 10V/ μ s and a bandwidth of 33MHz.

The OPA227 and OPA228 series op amps are ideal for professional audio equipment. In addition, low quiescent current and low cost make them ideal for portable applications requiring high precision.

The OPA227 and OPA228 series op amps are pin-for-pin replacements for the industry standard OP-27 and OP-37 with substantial improvements across the board. The dual and quad versions are available for space savings and per-channel cost reduction.

The OPA227, OPA228, OPA2227, and OPA2228 are available in DIP-8 and SO-8 packages. The OPA4227 and OPA4228 are available in DIP-14 and SO-14 packages with standard pin configurations. Operation is specified from $-40^{\circ}C$ to $+85^{\circ}C$.

SPICE Model available for OPA227 at www.burr-brown.com



International Airport Industrial Park • Mailing Address: PO Box 11400, Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd., Tucson, AZ 85706 • Tel: (520) 746-1111
Twx: 910-952-1111 • Internet: <http://www.burr-brown.com/> • Cable: BBRCORP • Telex: 066-6491 • FAX: (520) 899-1510 • Immediate Product Info: (800) 548-6132

SPECIFICATIONS: $V_S = \pm 5V$ to $\pm 15V$

OPA227 Series

At $T_A = +25^\circ\text{C}$, and $R_L = 10\text{k}\Omega$, unless otherwise noted.

Boldface limits apply over the specified temperature range, $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$.

PARAMETER	CONDITION	OPA227P, U OPA2227P, U			OPA227PA, UA OPA2227PA, UA OPA4227PA, UA			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
OFFSET VOLTAGE								
Input Offset Voltage $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	V_{OS}		± 5	± 75		± 10	± 200	μV
vs Temperature	dV_{OS}/dT		± 0.1	± 0.6		± 0.3	± 2	$\mu\text{V}/^\circ\text{C}$
vs Power Supply	PSRR		± 0.5	± 2		*	*	$\mu\text{V}/\text{V}$
$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$ vs Time				± 2		*	*	$\mu\text{V}/\text{ms}$
Channel Separation (dual, quad)	dc $f = 1\text{kHz}$, $R_L = 5\text{k}\Omega$		0.2 0.2 110			*	*	$\mu\text{V}/\text{V}$ dB
INPUT BIAS CURRENT								
Input Bias Current $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	I_B		± 2.5	± 10		*	*	nA
Input Offset Current $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	I_{OS}		± 2.5	± 10		*	*	nA
NOISE								
Input Voltage Noise, $f = 0.1\text{Hz}$ to 10Hz			90			*		nV/pp
Input Voltage Noise Density, $f = 10\text{Hz}$	e_n		15			*		nV/rms
$f = 100\text{Hz}$			3.5			*		nV/√Hz
$f = 1\text{kHz}$			3			*		nV/√Hz
Current Noise Density, $f = 1\text{kHz}$	i_n		3			*		nV/√Hz
			0.4			*		pA/√Hz
INPUT VOLTAGE RANGE								
Common-Mode Voltage Range	V_{CM}	$(V_-)+2$		$(V_+)-2$	*		*	V
Common-Mode Rejection $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	CMRR	120 120	138		*	*	*	dB dB
INPUT IMPEDANCE								
Differential			$10^7 \parallel 12$			*		$\Omega \parallel \text{pF}$
Common-Mode	$V_{CM} = (V_-)+2\text{V}$ to $(V_+)-2\text{V}$		$10^9 \parallel 3$			*		$\Omega \parallel \text{pF}$
OPEN-LOOP GAIN								
Open-Loop Voltage Gain $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	A_{CL}	$V_O = (V_-)+2\text{V}$ to $(V_+)-2\text{V}$, $R_L = 10\text{k}\Omega$	132 132	160		*	*	dB dB
$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		$V_O = (V_-)+3.5\text{V}$ to $(V_+)-3.5\text{V}$, $R_L = 600\Omega$	132 132	160		*	*	dB dB
FREQUENCY RESPONSE								
Gain Bandwidth Product	GBW		8			*		MHz
Slew Rate	SR		2.3			*		V/ μs
Settling Time: 0.1%		$G = 1$, 10V Step, $C_L = 100\text{pF}$	5			*		μs
0.01%		$G = 1$, 10V Step, $C_L = 100\text{pF}$	5.6			*		μs
Overload Recovery Time		$V_{IN} = G \cdot V_S$	1.3			*		μs
Total Harmonic Distortion + Noise	THD+N	$f = 1\text{kHz}$, $G = 1$, $V_O = 3.5\text{Vrms}$	0.00005			*		%
OUTPUT								
Voltage Output $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		$R_L = 10\text{k}\Omega$	$(V_-)+2$		$(V_+)-2$	*	*	V
$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		$R_L = 10\text{k}\Omega$	$(V_-)+2$		$(V_+)-2$	*	*	V
$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		$R_L = 600\Omega$	$(V_-)+3.5$		$(V_+)-3.5$	*	*	V
Short-Circuit Current	I_{SC}	$R_L = 600\Omega$	$(V_-)+3.5$		$(V_+)-3.5$	*	*	V
Capacitive Load Drive	C_{LOAD}		± 45			*	*	mA
			See Typical Curve				*	
POWER SUPPLY								
Specified Voltage Range	V_S		± 5		± 15	*	*	V
Operating Voltage Range			± 2.5		± 18	*	*	V
Quiescent Current (per amplifier) $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	I_Q	$I_Q = 0$ $I_Q = 0$		± 3.7	± 3.8 ± 4.2	*	*	mA mA
TEMPERATURE RANGE								
Specified Range			-40		+85	*	*	$^\circ\text{C}$
Operating Range			-55		+125	*	*	$^\circ\text{C}$
Storage Range			-65		+150	*	*	$^\circ\text{C}$
Thermal Resistance	θ_{JA}							$^\circ\text{C}/\text{W}$
SO-8 Surface Mount				150		*		$^\circ\text{C}/\text{W}$
DIP-8				100		*		$^\circ\text{C}/\text{W}$
DIP-14				80		*		$^\circ\text{C}/\text{W}$
SO-14 Surface Mount				100		*		$^\circ\text{C}/\text{W}$

* Specifications same as OPA227P, U.

SPECIFICATIONS: $V_S = \pm 5V$ to $\pm 15V$

OPA228 Series

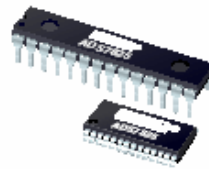
At $T_A = +25^\circ C$, and $R_L = 10k\Omega$, unless otherwise noted.

Boldface limits apply over the specified temperature range, $T_A = -40^\circ C$ to $+85^\circ C$.

PARAMETER	CONDITION	OPA228P, U OPA2228P, U			OPA228PA, UA OPA2228PA, UA OPA4228PA, UA			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
OFFSET VOLTAGE Input Offset Voltage $T_A = -40^\circ C$ to $+85^\circ C$ vs Temperature vs Power Supply $T_A = -40^\circ C$ to $+85^\circ C$ vs Time Channel Separation (dual, quad)	V_{OS} dV_{OS}/dT PSRR dc $f = 1kHz, R_L = 5k\Omega$		± 5 ± 0.1 ± 0.5 0.2 0.2 110	± 75 ± 100 ± 0.6 ± 2 ± 2		± 10 ± 0.3 $*$ $*$ $*$	± 200 ± 200 ± 2 $*$ $*$	μV μV $\mu V/^\circ C$ $\mu V/V$ $\mu V/V$ $\mu V/mo$ dB
INPUT BIAS CURRENT Input Bias Current $T_A = -40^\circ C$ to $+85^\circ C$ Input Offset Current $T_A = -40^\circ C$ to $+85^\circ C$	I_B I_{OS}		± 2.5 ± 2.5	± 10 ± 10 ± 10 ± 10		$*$ $*$ $*$ $*$	nA nA nA nA	
NOISE Input Voltage Noise, $f = 0.1Hz$ to $10Hz$ Input Voltage Noise Density, $f = 10Hz$ $f = 100Hz$ $f = 1kHz$ Current Noise Density, $f = 1kHz$	e_n e_n i_n		90 15 3.5 3 3 0.4			$*$ $*$ $*$ $*$ $*$	$nVp-p$ $nVrms$ nV/\sqrt{Hz} nV/\sqrt{Hz} pA/\sqrt{Hz}	
INPUT VOLTAGE RANGE Common-Mode Voltage Range Common-Mode Rejection $T_A = -40^\circ C$ to $+85^\circ C$	V_{CM} CMRR $V_{CM} = (V-)+2V$ to $(V+)-2V$	$(V-)+2$ 120 120	138	$(V+)-2$	$*$ $*$ $*$	$*$ $*$	V dB dB	
INPUT IMPEDANCE Differential Common-Mode	$V_{CM} = (V-)+2V$ to $(V+)-2V$		$10^7 \parallel 12$ $10^8 \parallel 3$		$*$ $*$	$*$ $*$	$\Omega \parallel pF$ $\Omega \parallel pF$	
OPEN-LOOP GAIN Open-Loop Voltage Gain $T_A = -40^\circ C$ to $+85^\circ C$ $T_A = -40^\circ C$ to $+85^\circ C$	A_{OL} $V_O = (V-)+2V$ to $(V+)-2V, R_L = 10k\Omega$ $V_O = (V-)+3.5V$ to $(V+)-3.5V, R_L = 600\Omega$	132 132 132 132	160 160		$*$ $*$ $*$ $*$	$*$ $*$ $*$ $*$	dB dB dB dB	
FREQUENCY RESPONSE Minimum Closed-Loop Gain Gain Bandwidth Product Slew Rate Settling Time: 0.1% 0.01% Overload Recovery Time Total Harmonic Distortion + Noise	GBW SR $G = 5, 10V$ Step, $C_L = 100pF, C_F = 12pF$ $G = 5, 10V$ Step, $C_L = 100pF, C_F = 12pF$ $V_{IN} \cdot G = V_S$ $f = 1kHz, G = 5, V_O = 3.5Vrms$		5 33 11 1.5 2 0.6 0.00005			$*$ $*$ $*$ $*$ $*$ $*$ $*$	V/V MHz $V/\mu s$ μs μs μs μs $\%$	
OUTPUT Voltage Output $T_A = -40^\circ C$ to $+85^\circ C$ $T_A = -40^\circ C$ to $+85^\circ C$ Short-Circuit Current Capacitive Load Drive	I_{SD} C_{LOAD} $R_L = 10k\Omega$ $R_L = 10k\Omega$ $R_L = 600\Omega$ $R_L = 600\Omega$	$(V-)+2$ $(V-)+2$ $(V-)+3.5$ $(V-)+3.5$	± 45	$(V+)-2$ $(V+)-2$ $(V+)-3.5$ $(V+)-3.5$	$*$ $*$ $*$ $*$	$*$ $*$ $*$ $*$	V V V V mA	
POWER SUPPLY Specified Voltage Range Operating Voltage Range Quiescent Current (per amplifier) $T_A = -40^\circ C$ to $+85^\circ C$	V_S I_Q $I_Q = 0$ $I_Q = 0$	± 5 ± 2.5	± 3.7	± 15 ± 18 ± 3.8 ± 4.2	$*$ $*$ $*$ $*$	$*$ $*$ $*$ $*$	V V mA mA	
TEMPERATURE RANGE Specified Range Operating Range Storage Range Thermal Resistance SO-8 Surface Mount DIP-8 DIP-14 SO-14 Surface Mount	θ_{JA}	-40 -55 -65		+85 +125 +150	$*$ $*$ $*$ $*$	$*$ $*$ $*$ $*$	$^\circ C$ $^\circ C$ $^\circ C$ $^\circ C/W$ $^\circ C/W$ $^\circ C/W$ $^\circ C/W$	

* Specifications same as OPA228P, U.

B.3 CONVERSOR ANALÓGICO-DIGITAL, ADS7825



ADS7825

www.burr-brown.com/databook/ADS7825.html

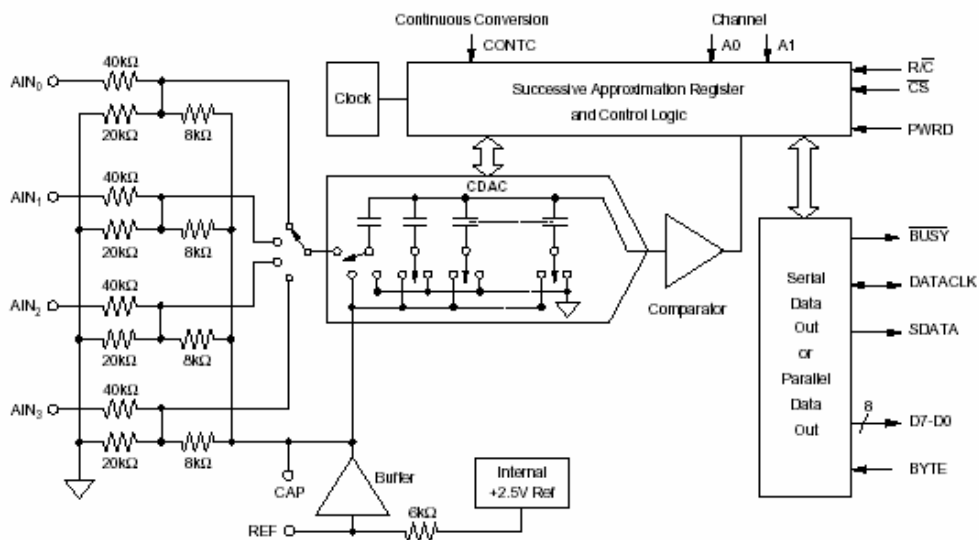
4 Channel, 16-Bit Sampling CMOS A/D Converter

FEATURES

- 25 μ s max SAMPLING AND CONVERSION
- SINGLE +5V SUPPLY OPERATION
- PIN-COMPATIBLE WITH 12-BIT ADS7824
- PARALLEL AND SERIAL DATA OUTPUT
- 28-PIN 0.3" PLASTIC DIP AND SOIC
- ± 2.0 LSB max INL
- 50mW max POWER DISSIPATION
- 50 μ W POWER DOWN MODE
- ± 10 V INPUT RANGE, FOUR CHANNEL MULTIPLEXER
- CONTINUOUS CONVERSION MODE

DESCRIPTION

The ADS7825 can acquire and convert 16 bits to within ± 2.0 LSB in 25 μ s max while consuming only 50mW max. Laser-trimmed scaling resistors provide the standard industrial ± 10 V input range and channel-to-channel matching of $\pm 0.1\%$. The ADS7825 is a low-power 16-bit sampling A/D with a four channel input multiplexer, S/H, clock, reference, and a parallel/serial microprocessor interface. It can be configured in a continuous conversion mode to sequentially digitize all four channels. The 28-pin ADS7825 is available in a plastic 0.3" DIP and in a SOIC, both fully specified for operation over the industrial -40°C to $+85^{\circ}\text{C}$ range.



International Airport Industrial Park • Mailing Address: PO Box 11400, Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd., Tucson, AZ 85706 • Tel: (520) 746-1111 • Twx: 910-952-1111
Internet: <http://www.burr-brown.com/> • FAXLine: (800) 548-6133 (US/Canada Only) • Cable: BBRCORP • Telex: 065-6481 • FAX: (520) 889-1510 • Immediate Product Info: (800) 548-6132

SPECIFICATIONS

ELECTRICAL

At $T_A = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, $f_S = 40\text{kHz}$, $V_{S1} = V_{S2} = V_S = +5\text{V} \pm 5\%$, using external reference, $\text{CONTC} = 0\text{V}$, unless otherwise specified.

PARAMETER	CONDITIONS	AD57825P, U			AD57825PB, UB			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
RESOLUTION				16			*[1]	Bits
ANALOG INPUT Voltage Range Impedance Capacitance	Channel On or Off		$\pm 10\text{V}$ 45.7 35			*	*	V k Ω pF
THROUGHPUT SPEED Conversion Time Acquisition Time Multiplexer Settling Time Complete Cycle (Acquire and Convert) Complete Cycle (Acquire and Convert) Throughput Rate	Includes Acquisition CONTC = +5V		20 5 5			*	*	μs μs μs μs μs kHz
DC ACCURACY Integral Linearity Error No Missing Codes Transition Noise[3] Full Scale Error[4] Full Scale Error Drift Full Scale Error[4] Full Scale Error Drift Bipolar Zero Error Bipolar Zero Error Drift Channel-to-Channel Mismatch Power Supply Sensitivity	Internal Reference Internal Reference +4.75 < V_S < +5.25	15	0.8 ± 7 ± 2	± 3 ± 0.5 ± 0.5 ± 10 ± 8	16	*	± 2 ± 0.25 ± 0.25 *	LSB[2] % ppm/ $^{\circ}\text{C}$ % ppm/ $^{\circ}\text{C}$ mV ppm/ $^{\circ}\text{C}$ % LSB
AC ACCURACY Sputious-Free Dynamic Range[5] Total Harmonic Distortion Signal-to-(Noise+Distortion) Signal-to-Noise Channel Separation[6] -3dB Bandwidth Useable Bandwidth[7]	$f_N = 1\text{kHz}$ $f_N = 1\text{kHz}$ $f_N = 1\text{kHz}$ $f_N = 1\text{kHz}$ $f_N = 1\text{kHz}$	90 83 83 100	120 2 90	-90	*	*	*	dB dB dB dB MHz kHz
SAMPLING DYNAMICS Aperture Delay Transient Response[8] Overshoot Recovery[9]	FS Step		40 5 1			*	*	ns μs μs
REFERENCE Internal Reference Voltage Internal Reference Source Current (Must use external buffer) External Reference Voltage Range for Specified Linearity External Reference Current Drain	 $V_{\text{REF}} = +2.5\text{V}$	2.48 2.3	2.5 1 2.5	2.52 2.7 100	*	*	*	V μA V μA
DIGITAL INPUTS Logic Levels V_{IL} V_{IH} I_{L} I_{H}		-0.3 +2.4		+0.8 $V_S + 0.3\text{V}$ ± 10 ± 10	*	*	*	V V μA μA
DIGITAL OUTPUTS Data Format Data Coding V_{OL} V_{OH} Leakage Current Output Capacitance	 $I_{\text{SINK}} = 1.6\text{mA}$ $I_{\text{SOURCE}} = 500\mu\text{A}$ High-Z State, $V_{\text{OUT}} = 0\text{V}$ to V_S High-Z State		+4	+0.4 ± 5 15	*	*	*	V V μA pF

SPECIFICATIONS (CONT)

ELECTRICAL

At $T_A = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, $f_S = 40\text{kHz}$, $V_{S1} = V_{S2} = V_S = +5\text{V} \pm 1\%$, using external reference, $\text{CONTC} = 0\text{V}$, unless otherwise specified.

PARAMETER	CONDITIONS	ADS7825P, U			ADS7825PB, UB			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
DIGITAL TIMING								
Bus Access Time	PAR/SER = +5V			83			*	ns
Bus Relinquish Time	PAR/SER = +5V			83			*	ns
Data Clock	PAR/SER = 0V							
Internal Clock (Output only when transmitting data)	EXT/INT LOW	0.5		1.5	*		*	MHz
External Clock	EXT/INT HIGH	0.1		10	*		*	MHz
POWER SUPPLIES								
$V_{S1} = V_{S2} = V_S$		+4.75	+5	+5.25	*	*	*	V
Power Dissipation	$f_S = 40\text{kHz}$ PWRD HIGH		50	50		*	*	mW μW
TEMPERATURE RANGE								
Specified Performance		-40		+85	*		*	$^{\circ}\text{C}$
Storage		-65		+150	*		*	$^{\circ}\text{C}$
Thermal Resistance (θ_{JA})								
Plastic DIP			75			*		$^{\circ}\text{C/W}$
SOIC			75			*		$^{\circ}\text{C/W}$

NOTES: (1) An asterisk (*) specifies same value as grade to the left. (2) LSB means Least Significant Bit. For the 16-bit, $\pm 10\text{V}$ input ADS7825, one LSB is $305\mu\text{V}$. (3) Typical rms noise at worst case transitions and temperatures. (4) Full scale error is the worst case of -Full Scale or +Full Scale untrimmed deviation from ideal first and last code transitions, divided by the transition voltage (not divided by the full-scale range) and includes the effect of offset error. (5) All specifications in dB are referred to a full-scale $\pm 10\text{V}$ input. (6) A full scale sinewave input on one channel will be attenuated by this amount on the other channels. (7) Useable Bandwidth defined as Full-Scale input frequency at which Signal-to-(Noise+Distortion) degrades to 60dB, or 10 bits of accuracy. (8) The ADS7825 will accurately acquire any input step if given a full acquisition period after the step. (9) Recovers to specified performance after 2 x FS input overvoltage, and normal acquisitions can begin.

PACKAGE/ORDERING INFORMATION

PRODUCT	PACKAGE	PACKAGE DRAWING NUMBER(1)	TEMPERATURE RANGE	MAXIMUM INTEGRAL LINEARITY ERROR (LSB)	MINIMUM SIGNAL-TO-(NOISE + DISTORTION) RATIO (dB)
ADS7825P	Plastic Dip	246	-40°C to $+85^{\circ}\text{C}$	± 3	83
ADS7825PB	Plastic Dip	246	-40°C to $+85^{\circ}\text{C}$	± 2	86
ADS7825U	SOIC	217	-40°C to $+85^{\circ}\text{C}$	± 3	83
ADS7825UB	SOIC	217	-40°C to $+85^{\circ}\text{C}$	± 2	86

NOTE: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix C of Burr-Brown IC Data Book.

ABSOLUTE MAXIMUM RATINGS

Analog Inputs: $\text{AIN}_0, \text{AIN}_1, \text{AIN}_2, \text{AIN}_3$	$\pm 15\text{V}$
REF	(AGND2 - 0.3V) to ($V_S + 0.3\text{V}$)
CAP	Indefinite Short to AGND2, Momentary Short to V_S
V_{S1} and V_{S2} to AGND2	7V
V_{S1} to V_{S2}	$\pm 0.3\text{V}$
Difference between AGND1, AGND2 and DGND	$\pm 0.3\text{V}$
Digital Inputs and Outputs	-0.3V to ($V_S + 0.3\text{V}$)
Maximum Junction Temperature	150 $^{\circ}\text{C}$
Internal Power Dissipation	825mW
Lead Temperature (soldering, 10s)	+300 $^{\circ}\text{C}$
Maximum Input Current to Any Pin	100mA

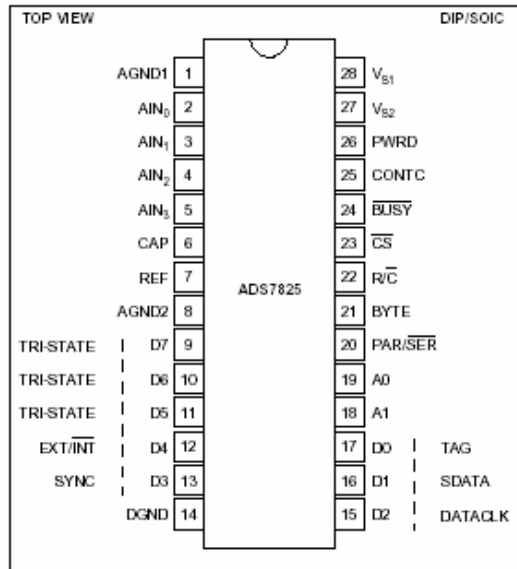


ELECTROSTATIC DISCHARGE SENSITIVITY

This integrated circuit can be damaged by ESD. Burr-Brown recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

PIN CONFIGURATION



PIN ASSIGNMENTS

PIN #	NAME	I/O	DESCRIPTION
1	AGND1		Analog Ground. Used internally as ground reference point.
2	AIN ₀		Analog Input Channel 0. Full-scale input range is $\pm 10V$.
3	AIN ₁		Analog Input Channel 1. Full-scale input range is $\pm 10V$.
4	AIN ₂		Analog Input Channel 2. Full-scale input range is $\pm 10V$.
5	AIN ₃		Analog Input Channel 3. Full-scale input range is $\pm 10V$.
6	CAP		Internal Reference Output Buffer. 2.2 μ F Tantalum to ground.
7	REF		Reference Input/Output. Outputs +2.5V nominal. If used externally, must be buffered to maintain ADS7825 accuracy. Can also be driven by external system reference. In both cases, bypass to ground with a 2.2 μ F Tantalum capacitor.
8	AGND2		Analog Ground.
9	D7	O	Parallel Data Bit 7 if $\overline{\text{PAR/SER}}$ HIGH; Tri-state if $\overline{\text{PAR/SER}}$ LOW. See Table 1.
10	D6	O	Parallel Data Bit 6 if $\overline{\text{PAR/SER}}$ HIGH; Tri-state if $\overline{\text{PAR/SER}}$ LOW. See Table 1.
11	D5	O	Parallel Data Bit 5 if $\overline{\text{PAR/SER}}$ HIGH; Tri-state if $\overline{\text{PAR/SER}}$ LOW. See Table 1.
12	D4	I/O	Parallel Data Bit 4 if $\overline{\text{PAR/SER}}$ HIGH; if $\overline{\text{PAR/SER}}$ LOW, a LOW level input here will transmit serial data on SDATA from the previous conversion using the internal serial clock; a HIGH input here will transmit serial data using an external serial clock input on DATACLK (D2). See Table 1.
13	D3	O	Parallel Data Bit 3 if $\overline{\text{PAR/SER}}$ HIGH; SYNC output if $\overline{\text{PAR/SER}}$ LOW. See Table 1.
14	DGND		Digital Ground.
15	D2	I/O	Parallel Data Bit 2 if $\overline{\text{PAR/SER}}$ HIGH; if $\overline{\text{PAR/SER}}$ LOW, this will output the internal serial clock if $\overline{\text{EXT/INT}}$ (D4) is LOW; will be an input for an external serial clock if $\overline{\text{EXT/INT}}$ (D4) is HIGH. See Table 1.
16	D1	O	Parallel Data Bit 1 if $\overline{\text{PAR/SER}}$ HIGH; SDATA serial data output if $\overline{\text{PAR/SER}}$ LOW. See Table 1.
17	D0	I/O	Parallel Data Bit 0 if $\overline{\text{PAR/SER}}$ HIGH; TAG data input if $\overline{\text{PAR/SER}}$ LOW. See Table 1.
18	A1	I/O	Channel Address. Input if $\overline{\text{CONTC}}$ LOW, output if $\overline{\text{CONTC}}$ HIGH. See Table 1.
19	A0	I/O	Channel Address. Input if $\overline{\text{CONTC}}$ LOW, output if $\overline{\text{CONTC}}$ HIGH. See Table 1.
20	$\overline{\text{PAR/SER}}$	I	Select Parallel or Serial Output. If HIGH, parallel data will be output on D0 thru D7. If LOW, serial data will be output on SDATA. See Table 1 and Figure 1.
21	BYTE	I	Byte Select. Only used with parallel data, when $\overline{\text{PAR/SER}}$ HIGH. Determines which byte is available on D0 thru D7. Changing BYTE with $\overline{\text{CS}}$ LOW and $\overline{\text{R/C}}$ HIGH will cause the data bus to change accordingly. LOW selects the 8 MSBs; HIGH selects the 8 LSBs. See Figures 2 and 3.
22	$\overline{\text{R/C}}$	I	Read/Convert Input. With $\overline{\text{CS}}$ LOW, a falling edge on $\overline{\text{R/C}}$ puts the internal sample/hold into the hold state and starts a conversion. With $\overline{\text{CS}}$ LOW, a rising edge on $\overline{\text{R/C}}$ enables the output data bits if $\overline{\text{PAR/SER}}$ HIGH, or starts transmission of serial data if $\overline{\text{PAR/SER}}$ LOW and $\overline{\text{EXT/INT}}$ HIGH.
23	$\overline{\text{CS}}$	I	Chip Select. Internally OR'd with $\overline{\text{R/C}}$. With $\overline{\text{CONTC}}$ LOW and $\overline{\text{R/C}}$ LOW, a falling edge on $\overline{\text{CS}}$ will initiate a conversion. With $\overline{\text{R/C}}$ HIGH, a falling edge on $\overline{\text{CS}}$ will enable the output data bits if $\overline{\text{PAR/SER}}$ HIGH, or starts transmission of serial data if $\overline{\text{PAR/SER}}$ LOW and $\overline{\text{EXT/INT}}$ HIGH.
24	$\overline{\text{BUSY}}$	O	Busy Output. Falls when conversion is started; remains LOW until the conversion is completed and the data is latched into the output register. In parallel output mode, output data will be valid when $\overline{\text{BUSY}}$ rises, so that the rising edge can be used to latch the data.
25	$\overline{\text{CONTC}}$	I	Continuous Conversion Input. If LOW, conversions will occur normally when initiated using $\overline{\text{CS}}$ and $\overline{\text{R/C}}$; if HIGH, acquisition and conversions will take place continually, cycling through all four input channels, as long as $\overline{\text{CS}}$, $\overline{\text{R/C}}$ and $\overline{\text{PWRD}}$ are LOW. See Table 1. For serial mode only.
26	$\overline{\text{PWRD}}$	I	Power Down Input. If HIGH, conversions are inhibited and power consumption is significantly reduced. Results from the previous conversion are maintained in the output register. In the continuous conversion mode, the multiplexer address channel is reset to channel 0.
27	V _{S2}		Supply Input. Nominally +5V. Connect directly to pin 28. Decouple to ground with 0.1 μ F ceramic and 10 μ F Tantalum capacitors.
28	V _{S1}		Supply Input. Nominally +5V. Connect directly to pin 27.

B.4 MICROCONTROLADOR, PIC 16F877



PIC16F87X

28/40-Pin 8-Bit CMOS FLASH Microcontrollers

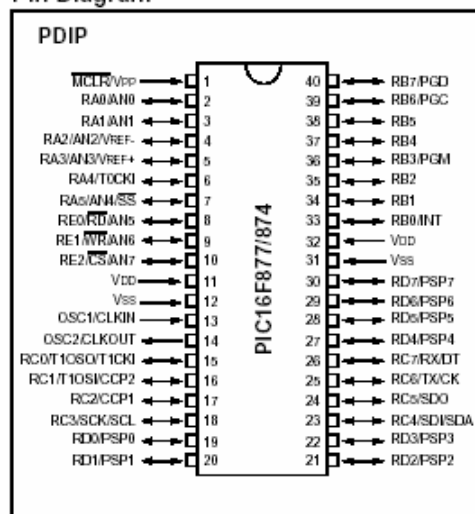
Devices Included in this Data Sheet:

- PIC16F873
- PIC16F874
- PIC16F877
- PIC16F877

Microcontroller Core Features:

- High performance RISC CPU
- Only 35 single word instructions to learn
- All single cycle instructions except for program branches which are two cycle
- Operating speed: DC - 20 MHz clock input
DC - 200 ns instruction cycle
- Up to 8K x 14 words of FLASH Program Memory,
Up to 368 x 8 bytes of Data Memory (RAM)
Up to 256 x 8 bytes of EEPROM Data Memory
- Pinout compatible to the PIC16C73B/74B/76/77
- Interrupt capability (up to 14 sources)
- Eight level deep hardware stack
- Direct, indirect and relative addressing modes
- Power-on Reset (POR)
- Power-up Timer (PWRT) and
Oscillator Start-up Timer (OST)
- Watchdog Timer (WDT) with its own on-chip RC
oscillator for reliable operation
- Programmable code protection
- Power saving SLEEP mode
- Selectable oscillator options
- Low power, high speed CMOS FLASH/EEPROM
technology
- Fully static design
- In-Circuit Serial Programming™ (ICSP) via two
pins
- Single 5V In-Circuit Serial Programming capability
- In-Circuit Debugging via two pins
- Processor read/write access to program memory
- Wide operating voltage range: 2.0V to 5.5V
- High Sink/Source Current: 25 mA
- Commercial, Industrial and Extended temperature
ranges
- Low-power consumption:
 - < 0.6 mA typical @ 3V, 4 MHz
 - 20 µA typical @ 3V, 32 kHz
 - < 1 µA typical standby current

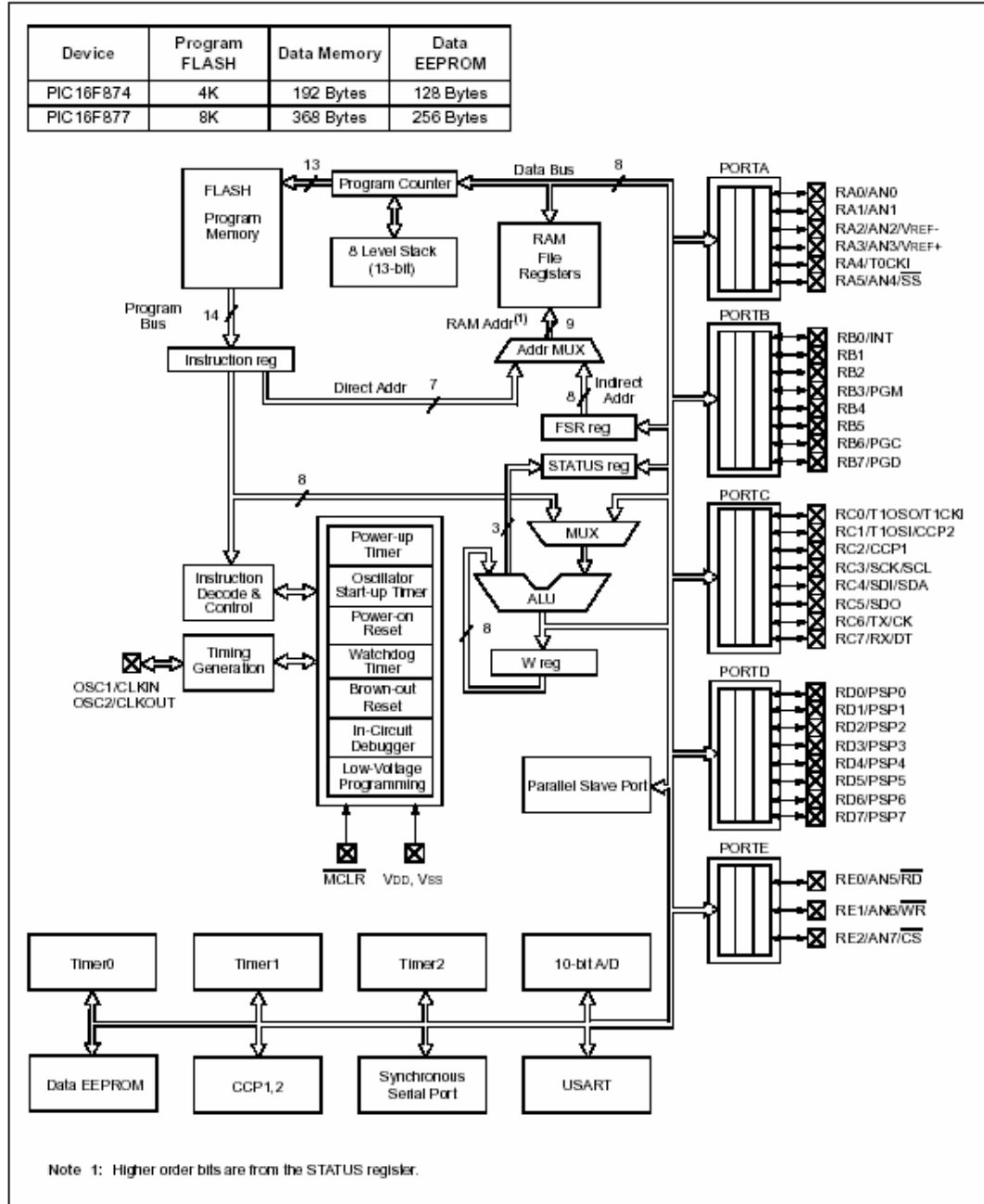
Pin Diagram



Peripheral Features:

- Timer0: 8-bit timer/counter with 8-bit prescaler
- Timer1: 16-bit timer/counter with prescaler,
can be incremented during SLEEP via external
crystal/dock
- Timer2: 8-bit timer/counter with 8-bit period
register, prescaler and postscaler
- Two Capture, Compare, PWM modules
 - Capture is 16-bit, max. resolution is 12.5 ns
 - Compare is 16-bit, max. resolution is 200 ns
 - PWM max. resolution is 10-bit
- 10-bit multi-channel Analog-to-Digital converter
- Synchronous Serial Port (SSP) with SPI™ (Master
mode) and I²C™ (Master/Slave)
- Universal Synchronous Asynchronous Receiver
Transmitter (USART/SCI) with 9-bit address
detection
- Parallel Slave Port (PSP) 8-bits wide, with
external RD, WR and CS controls (40/44-pin only)
- Brown-out detection circuitry for
Brown-out Reset (BOR)

FIGURE 1-2: PIC16F874 AND PIC16F877 BLOCK DIAGRAM



B.5 MEMORIA PARALELA, BQ4017



bq4017/bq4017Y

2048Kx8 Nonvolatile SRAM

Features

- ▶ Data retention in the absence of power
- ▶ Automatic write-protection during power-up/power-down cycles
- ▶ Conventional SRAM operation; unlimited write cycles
- ▶ 5-year minimum data retention in absence of power
- ▶ Battery internally isolated until power is applied

General Description

The CMOS bq4017 is a nonvolatile 16,777,216-bit static RAM organized as 2,097,152 words by 8 bits. The integral control circuitry and lithium energy source provide reliable nonvolatility coupled with the unlimited write cycles of standard SRAM.

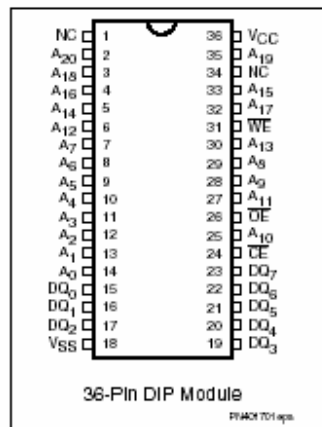
The control circuitry constantly monitors the single 5V supply for an out-of-tolerance condition. When V_{CC} falls out of tolerance, the SRAM is unconditionally write-protected to prevent an inadvertent write operation.

At this time the integral energy source is switched on to sustain the memory until after V_{CC} returns valid.

The bq4017 uses extremely low standby current CMOS SRAMs, coupled with small lithium coin cells to provide nonvolatility without long write-cycle times and the write-cycle limitations associated with EEPROM.

The bq4017 has the same interface as industry-standard SRAMs and requires no external circuitry.

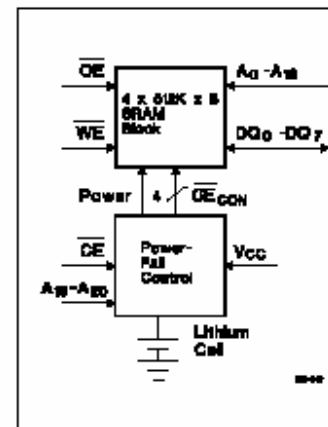
Pin Connections



Pin Names

- A₀-A₂₀ Address inputs
- DQ₀-DQ₇ Data input/output
- CE Chip enable input
- OE Output enable input
- WE Write enable input
- V_{CC} Supply voltage input
- V_{SS} Ground
- NC No connect

Block Diagram



Selection Guide

Part Number	Maximum Access Time (ns)	Negative Supply Tolerance	Part Number	Maximum Access Time (ns)	Negative Supply Tolerance
bq4017MC -70	70	-5%	bq4017YMC -70	70	-10%

Truth Table

Mode	\overline{CE}	\overline{WE}	\overline{OE}	I/O Operation	Power
Not selected	H	X	X	High Z	Standby
Output disable	L	H	H	High Z	Active
Read	L	H	L	DOUT	Active
Write	L	L	X	DIN	Active

Recommended DC Operating Conditions ($T_A = 0$ to 70°C)

Symbol	Parameter	Minimum	Typical	Maximum	Unit	Notes
V_{CC}	Supply voltage	4.5	5.0	5.5	V	bq4017Y
		4.75	5.0	5.5	V	bq4017
V_{SS}	Supply voltage	0	0	0	V	
V_{IL}	Input low voltage	-0.3	-	0.8	V	
V_{IH}	Input high voltage	2.2	-	$V_{CC} + 0.3$	V	

Note: Typical values indicate operation at $T_A = 25^\circ\text{C}$.

DC Electrical Characteristics ($T_A = 0$ to 70°C , $V_{CCmin} \leq V_{CC} \leq V_{CCmax}$)

Symbol	Parameter	Minimum	Typical	Maximum	Unit	Conditions/Notes
I_{LI}	Input leakage current	-	-	± 4	μA	$V_{IN} = V_{SS}$ to V_{CC}
I_{LO}	Output leakage current	-	-	± 4	μA	$\overline{CE} = V_{IH}$ or $\overline{OE} = V_{IH}$ or $\overline{WE} = V_{IL}$
V_{OH}	Output high voltage	2.4	-	-	V	$I_{OH} = -1.0$ mA
V_{OL}	Output low voltage	-	-	0.4	V	$I_{OL} = 2.1$ mA
I_{SB1}	Standby supply current	-	7	17	mA	$\overline{CE} = V_{IH}$
I_{SB2}	Standby supply current	-	2.5	5	mA	$0V \leq V_{IN} \leq 0.2V$, $\overline{CE} \geq V_{CC} - 0.2V$, or $V_{IN} \geq V_{CC} - 0.2$
I_{CC}	Operating supply current	-	75	115	mA	Min. cycle, duty = 100%, $\overline{CE} = V_{IL}$, $I_{IO} = 0$ mA, $A19 < V_{IL}$ or $A19 > V_{IH}$, $A20 < V_{IL}$ or $A20 > V_{IH}$
V_{PFD}	Power-fail-detect voltage	4.55	4.62	4.75	V	bq4017
		4.30	4.37	4.50	V	bq4017Y
V_{SO}	Supply switch-over voltage	-	3	-	V	

Note: Typical values indicate operation at $T_A = 25^\circ\text{C}$, $V_{CC} = 5V$.

B.6 RELOJ DE TIEMPO REAL, DS12C887



DS12C887 Real Time Clock

www.dalsemi.com

FEATURES

- Drop-in replacement for IBM AT computer clock/calendar
- Pin compatible with the MC146818B and DS1287
- Totally nonvolatile with over 10 years of operation in the absence of power
- Self-contained subsystem includes lithium, quartz, and support circuitry.
- Counts seconds, minutes, hours, days, day of the week, date, month, and year with leap year compensation valid up to 2100
- Binary or BCD representation of time, calendar, and alarm
- 12- or 24-hour clock with AM and PM in 12-hour mode
- Daylight Savings Time option
- Selectable between Motorola and Intel bus timing
- Multiplex bus for pin efficiency
- Interfaced with software as 128 RAM locations
 - 15 bytes of clock and control registers
 - 113 bytes of general purpose RAM
- Programmable square wave output signal
- Bus-compatible interrupt signals (IRQ)
- Three interrupts are separately software maskable and testable
 - Time-of-day alarm once/second to once/day
 - Periodic rates from 122 ms to 500 ms
 - End of clock update cycle
- Century register

DESCRIPTION

The DS12C887 Real Time Clock plus RAM is designed as a direct upgrade replacement for the DS12887 in existing IBM compatible personal computers to add hardware year 2000 compliance. A century byte was added to memory location 50, 32h, as called out by the PC AT specification. A lithium energy source, quartz crystal, and write-protection circuitry are contained within a 24-pin dual in-line package. As such, the DS12C887 is a complete subsystem replacing 16 components in a typical application. The functions include a nonvolatile time-of-day clock, an alarm, a one-hundred-year calendar, programmable interrupt, square wave generator, and 113 bytes of nonvolatile static RAM. The real time clock is distinctive in that time-of-day and memory are maintained even in the absence of power.

PIN ASSIGNMENT

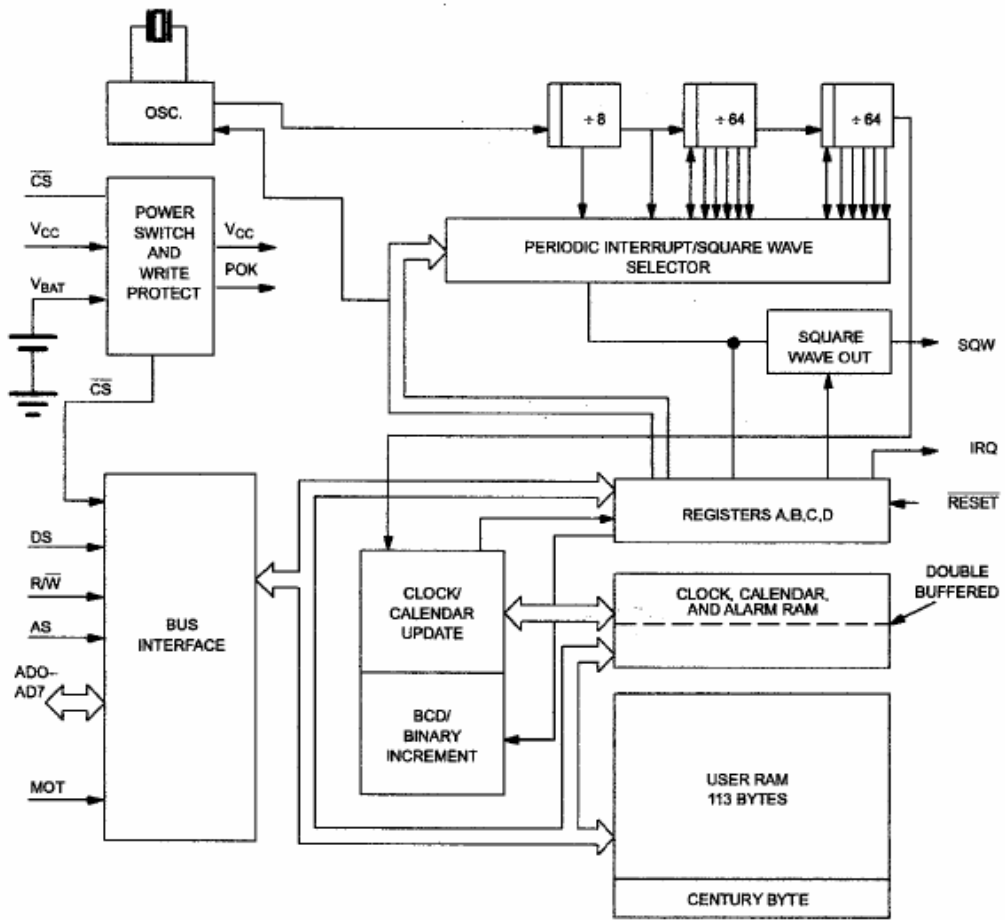
MOT	1	24	V _{CC}
NC	2	23	SQW
NC	3	22	NC
AD0	4	21	NC
AD1	5	20	NC
AD2	6	19	IRQ
AD3	7	18	RESET
AD4	8	17	DS
AD5	9	16	NC
AD6	10	15	R/W
AD7	11	14	AS
GND	12	13	CS

DS12C887 24-Pin
ENCAPSULATED PACKAGE

PIN DESCRIPTION

- AD0-AD7 - Multiplexed Address/Data Bus
- NC - No Connect
- MOT - Bus Type Selection
- CS - RTC Chip Select Input
- AS - Address Strobe
- R/W - Read/Write Input
- DS - Data Strobe
- RESET - Reset Input
- IRQ - Interrupt Request Output
- SQW - Square Wave Output
- V_{CC} - +5 Volt Main Supply
- GND - Ground

DS12C887 BLOCK DIAGRAM Figure 1



B.7 CONTADOR BINARIO, CD4040



Data sheet acquired from Harris Semiconductor
SCHS030C - Revised July 2003

CMOS Ripple-Carry Binary Counter/Dividers

High-Voltage Types (20-Volt Rating)

CD4020B - 14 Stage

CD4024B - 7 Stage

CD4040B - 12 Stage

■ CD4020B, CD4024B, and CD4040B are ripple-carry binary counters. All counter stages are master-slave flip-flops. The state of a counter advances one count on the negative transition of each input pulse; a high level on the RESET line resets the counter to its all zeros state. Schmitt trigger action on the input-pulse line permits unlimited rise and fall times. All inputs and outputs are buffered.

The CD4020B and CD4040B types are supplied in 16-lead hermetic dual-in-line ceramic packages (F3A suffix), 16-lead dual-in-line plastic packages (E suffix), 16-lead small-outline packages (NSR suffix), and 16-lead thin shrink small-outline packages (PW and PWR suffixes).

The CD4024B types are supplied in 14-lead hermetic dual-in-line ceramic packages (F3A suffix), 14-lead dual-in-line plastic packages (E suffix), 14-lead small-outline packages (M, M96, and NSR suffixes), and 14-lead thin shrink small-outline packages (PW and PWR suffixes).

MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V_{DD})

Voltages referenced to V_{SS} Terminal) -0.5V to +20V

INPUT VOLTAGE RANGE, ALL INPUTS -0.5V to V_{DD} +0.5V

DC INPUT CURRENT, ANY ONE INPUT ±10mA

POWER DISSIPATION PER PACKAGE (P_D):

For T_A = -55°C to +100°C 500mW

For T_A = +100°C to +125°C Derate Linearly at 12mW/°C to 200mW

DEVICE DISSIPATION PER OUTPUT TRANSISTOR

FOR T_A = FULL PACKAGE-TEMPERATURE RANGE (All Package Types) 100mW

OPERATING-TEMPERATURE RANGE (T_A) -55°C to +125°C

STORAGE TEMPERATURE RANGE (T_{stg}) -65°C to +150°C

LEAD TEMPERATURE (DURING SOLDERING):

At distance 1/16 ± 1/32 inch (1.59 ± 0.79mm) from case for 10s max +265°C

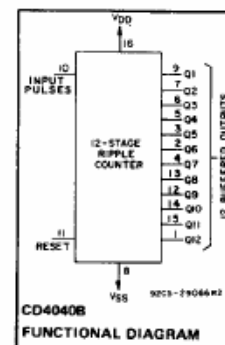
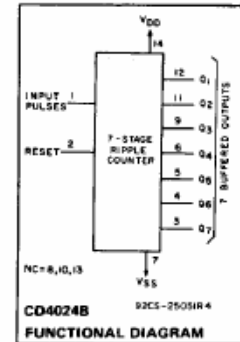
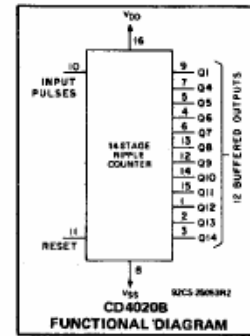
CD4020B, CD4024B, CD4040B Types

Features:

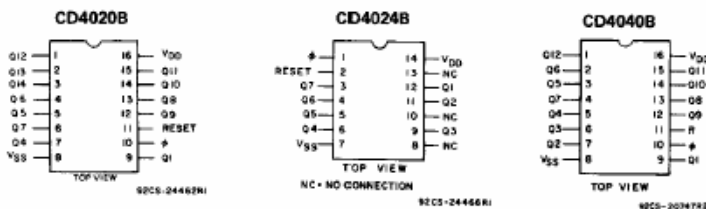
- Medium-speed operation
- Fully static operation
- Buffered inputs and outputs
- 100% tested for quiescent current at 20 V
- Standardized, symmetrical output characteristics
- Fully static operation
- Common reset
- 5-V, 10-V, and 15-V parametric ratings
- Maximum input current of 1 μA at 18 V over full package-temperature range; 100 nA at 18 V and 25°C
- Noise margin (over full package-temperature range):
 - 1 V at V_{DD} = 5 V
 - 2 V at V_{DD} = 10 V
 - 2.5 V at V_{DD} = 15 V
- Meets all requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of 'B' Series CMOS Devices"

Applications:

- Control counters
- Timers
- Frequency dividers
- Time-delay circuits



TERMINAL ASSIGNMENTS



B.8 BUFFER, DM74LS244



August 1989

54LS244/DM74LS244 Octal TRI-STATE® Buffers/Line Drivers/Line Receivers

General Description

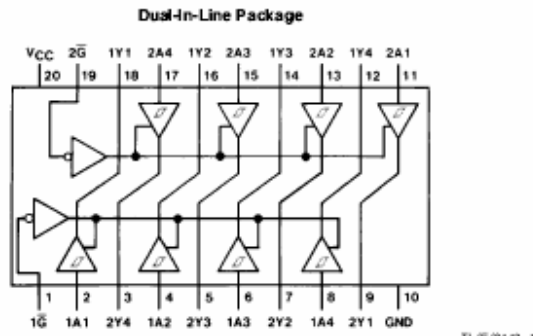
These buffers/line drivers are designed to improve both the performance and PC board density of TRI-STATE buffers/drivers employed as memory-address drivers, clock drivers, and bus-oriented transmitters/receivers. Featuring 400 mV of hysteresis at each low current PNP data line input, they provide improved noise rejection and high fanout outputs and can be used to drive terminated lines down to 133Ω.

Features

- TRI-STATE outputs drive bus lines directly
- PNP inputs reduce DC loading on bus lines
- Hysteresis at data inputs improves noise margins

- Typical I_{OL} (sink current)
 - 54LS 12 mA
 - 74LS 24 mA
- Typical I_{OH} (source current)
 - 54LS -12 mA
 - 74LS -15 mA
- Typical propagation delay times
 - Inverting 10.5 ns
 - Noninverting 12 ns
- Typical enable/disable time 18 ns
- Typical power dissipation (enabled)
 - Inverting 130 mW
 - Noninverting 135 mW

Connection Diagram



Order Number 54LS244DMQB, 54LS244FMQB, 54LS244LMQB,
DM74LS244WM or DM74LS244N
See NS Package Number E20A, J20A, M20B, N20A or W20A

Function Table

Inputs		Output
\bar{G}	A	Y
L	L	L
L	H	H
H	X	Z

L = Low Logic Level
H = High Logic Level
X = Either Low or High Logic Level
Z = High Impedance

TRI-STATE® is a registered trademark of National Semiconductor Corporation.

©1989 National Semiconductor Corporation TL/F/8442

PRD-880/M05/Printed in U.S.A.

54LS244/DM74LS244 Octal TRI-STATE Buffers/Line Drivers/Line Receivers

B9. TRANSMISOR-RECEPTOR, MAX232

19-4323; Rev 10; 8/01

MAXIM

+5V-Powered, Multichannel RS-232 Drivers/Receivers

General Description

The MAX220-MAX249 family of line drivers/receivers is intended for all EIA/TIA-232E and V.28/V.24 communications interfaces, particularly applications where $\pm 12V$ is not available.

These parts are especially useful in battery-powered systems, since their low-power shutdown mode reduces power dissipation to less than 5 μ W. The MAX225, MAX233, MAX235, and MAX245/MAX246/MAX247 use no external components and are recommended for applications where printed circuit board space is critical.

Applications

Portable Computers
 Low-Power Modems
 Interface Translation
 Battery-Powered RS-232 Systems
 Multidrop RS-232 Networks

Features

Superior to Bipolar

- ◆ Operate from Single +5V Power Supply (+5V and +12V—MAX231/MAX239)
- ◆ Low-Power Receive Mode in Shutdown (MAX223/MAX242)
- ◆ Meet All EIA/TIA-232E and V.28 Specifications
- ◆ Multiple Drivers and Receivers
- ◆ 3-State Driver and Receiver Outputs
- ◆ Open-Line Detection (MAX243)

Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX220CPE	0°C to +70°C	16 Plastic DIP
MAX220CSE	0°C to +70°C	16 Narrow SO
MAX220CWE	0°C to +70°C	16 Wide SO
MAX220C/D	0°C to +70°C	Dice*
MAX220EPE	-40°C to +85°C	16 Plastic DIP
MAX220ESE	-40°C to +85°C	16 Narrow SO
MAX220EWE	-40°C to +85°C	16 Wide SO
MAX220EJE	-40°C to +85°C	16 CERDIP
MAX220MJE	-55°C to +125°C	16 CERDIP

Ordering Information continued at end of data sheet.
 *Contact factory for dice specifications.

Selection Table

Part Number	Power Supply (V)	No. of RS-232 Drivers/Rx	No. of Ext. Caps	Nominal Cap. Value (μ F)	SHDN & Three-State	Rx Active in SHDN	Data Rate (kbps)	Features
MAX220	+5	2/2	4	0.1	No	—	120	Ultra-low-power, industry-standard pinout
MAX222	+5	2/2	4	0.1	Yes	—	200	Low-power shutdown
MAX223 (MAX213)	+5	4/5	4	1.0 (0.1)	Yes	✓	120	MAX241 and receivers active in shutdown
MAX225	+5	5/5	0	—	Yes	✓	120	Available in SO
MAX230 (MAX200)	+5	5/0	4	1.0 (0.1)	Yes	—	120	5 drivers with shutdown
MAX231 (MAX201)	+5 and +7.5 to +13.2	2/2	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; same functions as MAX232
MAX232 (MAX202)	+5	2/2	4	1.0 (0.1)	No	—	120 (64)	Industry standard
MAX232A	+5	2/2	4	0.1	No	—	200	Higher slew rate, small caps
MAX233 (MAX203)	+5	2/2	0	—	No	—	120	No external caps
MAX233A	+5	2/2	0	—	No	—	200	No external caps, high slew rate
MAX234 (MAX204)	+5	4/0	4	1.0 (0.1)	No	—	120	Replaces 1488
MAX235 (MAX205)	+5	5/5	0	—	Yes	—	120	No external caps
MAX236 (MAX206)	+5	4/3	4	1.0 (0.1)	Yes	—	120	Shutdown, three state
MAX237 (MAX207)	+5	5/3	4	1.0 (0.1)	No	—	120	Complements IBM PC serial port
MAX238 (MAX208)	+5	4/4	4	1.0 (0.1)	No	—	120	Replaces 1488 and 1489
MAX239 (MAX209)	+5 and +7.5 to +13.2	3/5	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; single-package solution for IBM PC serial port
MAX240	+5	5/5	4	1.0	Yes	—	120	DIP or flatpack package
MAX241 (MAX211)	+5	4/5	4	1.0 (0.1)	Yes	—	120	Complete IBM PC serial port
MAX242	+5	2/2	4	0.1	Yes	✓	200	Separate shutdown and enable
MAX243	+5	2/2	4	0.1	No	—	200	Open-line detection simplifies cabling
MAX244	+5	8/10	4	1.0	No	—	120	High slew rate
MAX245	+5	8/10	0	—	Yes	✓	120	High slew rate, int. caps, two shutdown modes
MAX246	+5	8/10	0	—	Yes	✓	120	High slew rate, int. caps, three shutdown modes
MAX247	+5	8/9	0	—	Yes	✓	120	High slew rate, int. caps, nine operating modes
MAX248	+5	8/8	4	1.0	Yes	✓	120	High slew rate, selective half-chip enables
MAX249	+5	6/10	4	1.0	Yes	✓	120	Available in quad flatpack package

MAXIM

Maxim Integrated Products 1

MAX220-MAX249

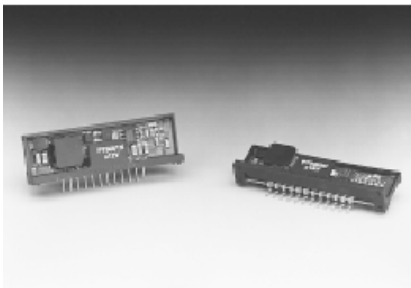
B.10 REGULADOR CONMUTADO, PT5062

PT5060 Series

9-W +5V-Input Dual-Output
Integrated Switching Regulator

SLTS027B

(Revised 12/19/2001)



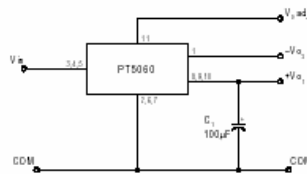
Features

- Single Device: +5V Input
- Complimentary Dual Output: $\pm 12V$, $\pm 15V$
- Wide Input Voltage Range
- 85% Efficiency
- Adjustable Output Voltage
- Laser-trimmed

Description

The PT5060 series of dual-output Integrated Switching Regulators (ISRs) provide a complimentary $\pm 12V$ or $\pm 15V$ from a single +5V input. Applications include systems that require power for analog interface circuitry, such as D/A and A/D converters, and Op Amps. The output voltage can be adjusted with an external resistor. These ISRs are made available in a 12-pin single in-line pin (SIP) package. Note that these modules are not short-circuit protected.

Standard Application



C₁ = Required 100µF electrolytic

Pin-Out Information

Pin	Function
1	-Vo ₂
2	GND
3	V _{in}
4	V _{in}
5	V _{in}
6	GND
7	GND
8	+Vo ₁
9	+Vo ₁
10	+Vo ₁
11	V _{adj}
12	Do Not Connect

Ordering Information

PT5061□ = ± 12 Volts
PT5062□ = ± 15 Volts

PT Series Suffix (PT1234x)

Case/Pin Configuration	Order Suffix	Package Code *
Vertical	N	(ECD)
Horizontal	A	(ECA)
SMD	C	(ECC)
Vertical, Side Tabs	R	(ECE)
Horizontal, Side Tabs	G	(ECG)
SMD, Side Tabs	B	(ECK)

* Previously known as package style 300.
(Reference the applicable package code drawing for the dimensions and PC board layout)

Specifications (Unless otherwise stated, T_a = 25°C, V_{in} = +5V, I_o = I_{o,max}, C₁ = 100µF)

Characteristics	Symbol	Conditions	PT5060 SERIES			Units	
			Min	Typ	Max		
Output Current	I _o	Over V _{in} range	V _{O1} = +12V	0.05	—	0.50	A
			V _{O2} = -12V	0.05 (1)	—	0.25	
			V _{O1} = +15V	0.05	—	0.40	A
			V _{O2} = -15V	0.05 (1)	—	0.20	
Current Limit	I _{lim}	—	1.50 (2)	—	% I _{o,max}		
Inrush Current	I _r	On start up	—	5.5 (3)	—	A	
			—	2	—	mSec	
Input Voltage Range	V _{in}	Over I _o range	4.75	—	+V _{in} -1	V	
Output Voltage Tolerance	ΔV _o	Over V _{in} and I _o ranges T _a = 0°C to SOA limit (5)	+V _{O1}	—	+1.5	+3.0	% V _o
			-V _{O2}	—	+5	+1.0	% V _o
Line Regulation	Reg _{line}	Over V _{in} range	—	±0.5	±1.0	% V _o	
Load Regulation	Reg _{load}	0.1 ≤ I _o ≤ I _{o,max}	—	±0.5	±1.0	% V _o	
V _o Ripple (pk-pk)	V _r	20MHz bandwidth	+V _{O1}	—	+1.5	+3	% V _o
			-V _{O2}	—	+2	+3	% V _o
Transient Response	t _{tr} V _{in}	25% load change V _o over/undershoot	—	100	—	µSec	
			—	3	5	% V _o	
Efficiency	η	I _o = 0.2A each output	—	85	—	%	
Switching Frequency	f _s	Over V _{in} and I _o ranges	—	650	—	kHz	
Operating Temperature Range	T _o	—	0	—	+85 (4)	°C	
Storage Temperature	T _s	—	-40	—	+125	°C	
Mechanical Shock		Per Mil-STD-883D, Method 2002.3, 1 msec, Half Sine, mounted to a fixture	—	500	—	G's	
Mechanical Vibration		Per Mil-STD-883D, Method 2007.2 20-2000 Hz, Soldered in a PC board	—	15	—	G's	
Weight			—	6.5	—	grams	

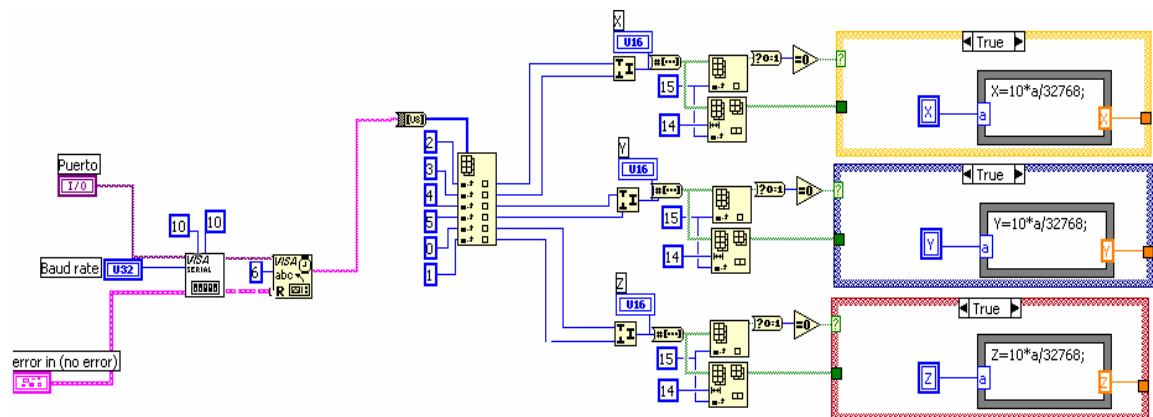
- Notes: (1) Do not operate the negative output rail of these ISRs below the minimum load.
(2) ISRs based on a boost topology are not short-circuit protected.
(3) The inrush current started is above the normal input current for the associated output load.
(4) See Safe Operating Area curves or consult the factory for the appropriate derating.

ANEXO C: PROGRAMACIÓN DEL MÓDULO DE VISUALIZACIÓN:

C.1 MODO CONTINUO:

En el modo continuo, se reciben paquetes de datos correspondientes a las muestras adquiridas en un ciclo de conversión para los tres canales. Este VI consta de dos etapas fundamentales: La primera consiste en la configuración del puerto serial, para ello hay que tener en cuenta la cantidad de bytes que serán leídos en cada ciclo (en este caso serán 6 bytes que corresponden a los datos de los tres canales adquiridos por el conversor analógico-digital). Para obtener un valor válido, debe concatenarse el byte alto con el bajo, ya que los datos de salida del conversor son de 16 bits y la interfaz serial solo permite transmitir palabras de 8 bits en código ASCII. Estos datos son convertidos a valor numérico en un arreglo de 6 bytes; una vez obtenido el arreglo se procede a preescalar los datos a valores adecuados para su visualización (Ver figura C1).

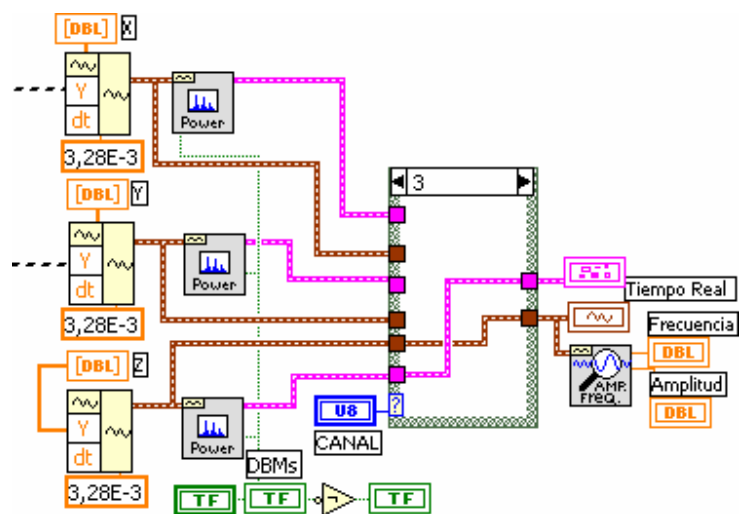
Figura C1. Diagrama de bloques: adquisición, concatenación y preescalado de los datos adquiridos por puerto serie.



Fuente: Autores del proyecto.

La siguiente etapa consiste en la visualización de los tres canales tanto en el dominio del tiempo como su respuesta en frecuencia por medio de la transformada rápida de Fourier. En esta etapa, debe hacerse un arreglo vectorial por cada uno de los tres canales de datos; con este vector se procede a formar la gráfica correspondiente al dominio del tiempo y a su respuesta en frecuencia; este proceso se puede apreciar en la Figura C2.

Figura C2. Diagrama de bloques para la visualización de la señal.



Fuente: Autores del proyecto.

Finalmente el usuario tendrá la posibilidad de guardar la prueba realizada en disco duro, para ello se dispuso del subVI "GUARDAR" que se explicará mas adelante.

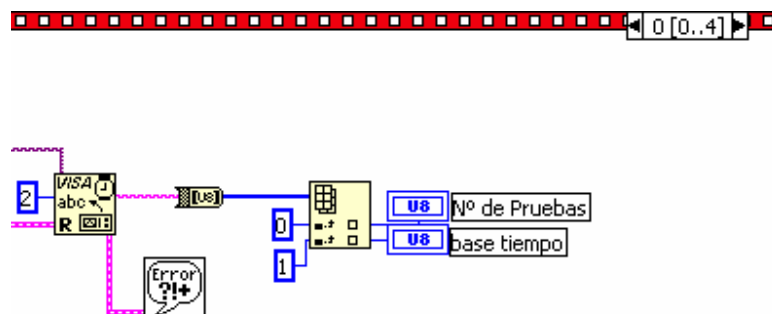
C2. MODO DATA LOGGER:

En el modo "data-logger" se descargarán los datos del banco de memoria del equipo, correspondientes a pruebas adquiridas con anterioridad.

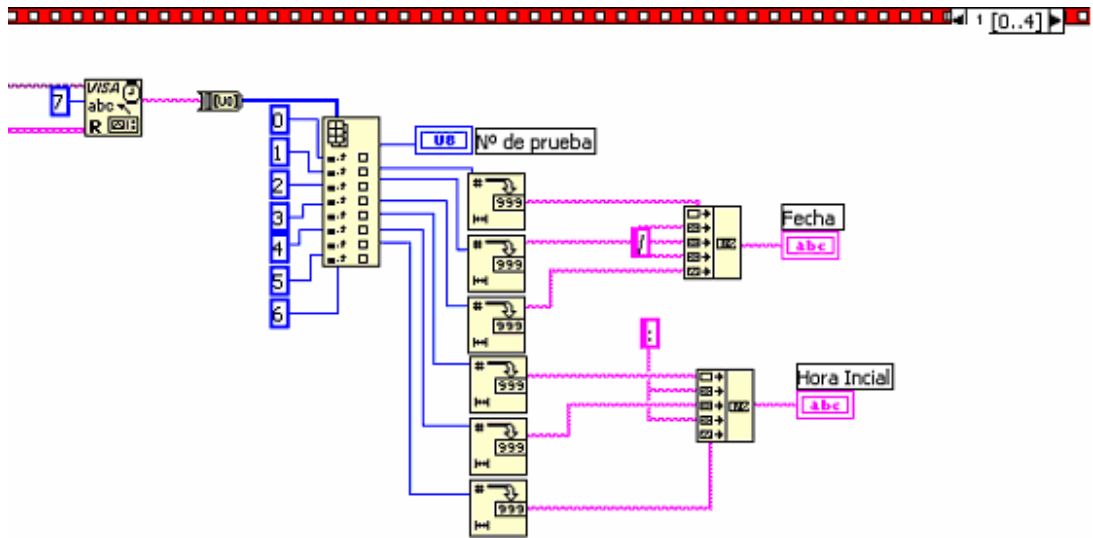
Bajo esta condición, se plantea la necesidad de reconocer el tamaño y la cantidad de pruebas que se realizaron; para ello debe usarse la cabecera de datos del banco de memoria y marcas especiales para diferenciar una prueba de la otra.

Este VI es esencialmente el mismo del modo “continuo”; solo presenta unas pequeñas diferencias en su estructura debido a la necesidad de leer una cabecera principal y la cabecera de datos por cada prueba (Figura C3)

Figura C3. Diagrama de bloques para lectura de cabeceras de memoria: (a) Cabecera general del banco de memoria; (b) Cabecera particular de cada prueba.



(a)



(b)

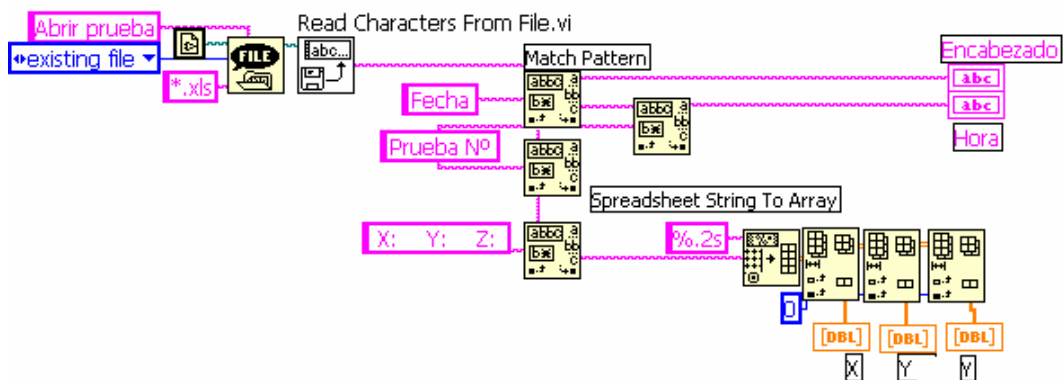
Fuente: Autores del proyecto.

Obtenidos estos datos, se procede a armar los vectores en los tres ejes para cada prueba, este proceso es similar al del modo “continuo”, por lo tanto su explicación no es necesaria.

C3. MODO ABRIR PRUEBA

El algoritmo consiste en abrir un archivo de Excel u otro formato y extraer los vectores de los tres canales (X, Y y Z) (Ver figura C4); con éstos se procederá a visualizar los tres canales utilizando el proceso contemplado en los VI anteriores.

Figura C4: Diagrama de bloques para abrir una prueba guardada en disco duro.



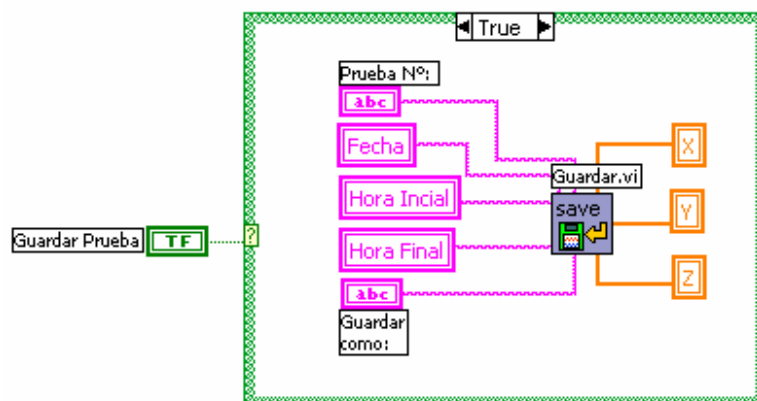
Fuente: Autores del proyecto.

C.4 SUBVI DE ALMACENAMIENTO:

Este subVI hace parte de los VI “modo Continuo” y “modo Data logger”. Permite almacenar las pruebas en formato de hoja de calculo (*.xls) o formato de texto (*.txt).

Consiste en un arreglo de caracteres, que concatena una cabecera formada por datos de la prueba como son: número de prueba, fecha, hora inicial y final de la prueba; con los tres vectores de datos que corresponden a las señales de los tres sensores. (Ver Figura C5.)

Figura C5. Diagrama de bloques del programa guardar.



Fuente: Autores del proyecto.

ANEXO D. MANUAL DE USUARIO DEL EQUIPO

El presente anexo se hizo con el fin de familiarizar al usuario con los elementos que conforman al equipo, así como con la interfaz de usuario y los pasos que se deben seguir para realizar y descargar pruebas.

A continuación se describen en detalle las partes del prototipo y sus respectivas funciones (Figura D1).

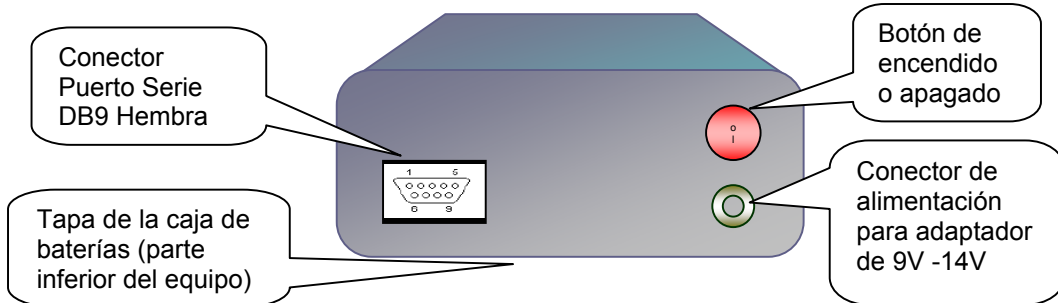
Figura D1. Vista del Prototipo.



Autores del proyecto.

En la figura D2, vemos la parte trasera del equipo y sus respectivos elementos.

Figura D2. Vista trasera del prototipo



Fuente: Autores del proyecto.

D.1. CONEXIONES BÁSICAS:

El equipo utiliza los siguientes elementos externos para su funcionamiento:

- Cable para puerto serie, DB9 macho-hembra: utilizado para descargar datos al PC por puerto serie.
- Cable redondo con terminal hembra de 8 pines para conectar a la caja de sensores.
- Fuente de poder: El equipo se puede alimentar con 6 Baterías tipo AA, o con un adaptador de 9V a 14V de salida.

D.2. TABLA DE EQUIVALENCIAS DEL TECLADO:

1	2	3	A
4	5	6	B
7	8	9	C
#	0	*	D

0-9: Igual a su valor numérico

A: Aceptar o tecla Enter

B: Selector de visualización de Hora o Fecha

C: Cancela procesos o retrocede al menú anterior

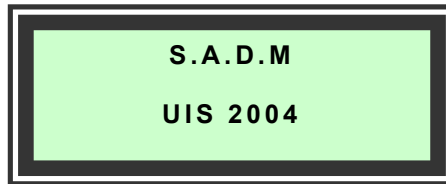
D: Selector de Menús u opciones de menú

***, #:** No usados.

D.3. FUNCIONAMIENTO DEL EQUIPO:

Al encender el equipo aparece en la pantalla el siguiente mensaje:

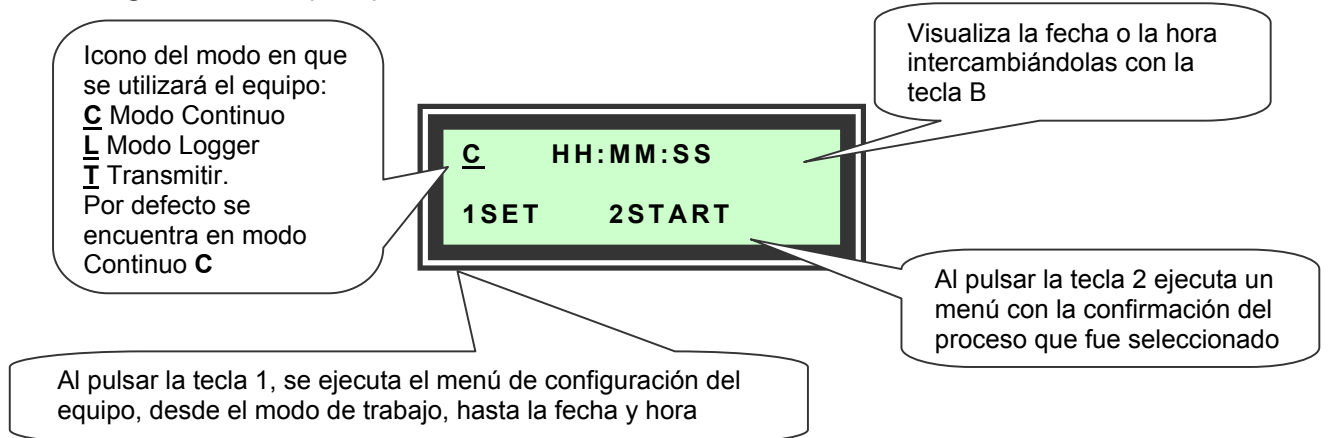
Figura D3. Pantalla de saludo Inicial



Fuente: Autores del proyecto

Al pulsar cualquier tecla se desplegará el menú principal, que se explica en la Figura D4.

Figura D4. Menú principal

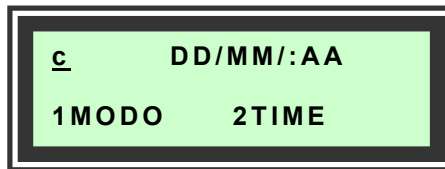


Fuente: Autores del proyecto

D.3.1. Configuración del equipo.

Si el usuario presiona 1 "SET", se configura el equipo ya sea para seleccionar el modo de trabajo o para configurar la hora y fecha.

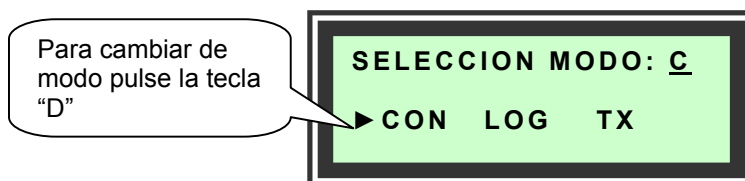
Figura D5. Menú de configuración del equipo (SET)



Fuente: Autores del proyecto

Si se desea cambiar el modo de trabajo se debe pulsar **1**, donde se mostrará el siguiente menú de selección de modo (figura D6). La selección se realiza con la tecla “**D**”.

Figura D6. Menú de configuración del modo de trabajo del equipo

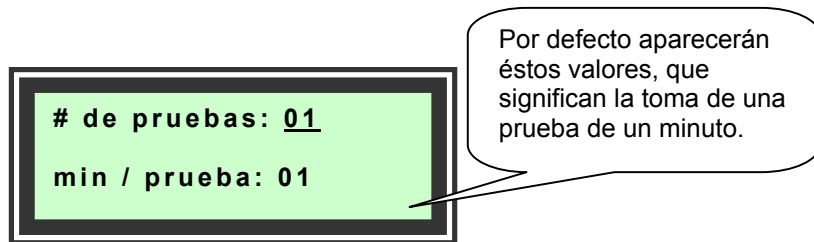


Fuente: Autores del proyecto

mm

Al seleccionar uno de los modos de trabajo, se debe oprimir la tecla “**A**” (Aceptar). Si el modo seleccionado es Logger, aparecerá un nuevo menú (Figura D7) que le pedirá al usuario configurar el número de pruebas que desea hacer y el tiempo de cada prueba. El tiempo mínimo de prueba es de un minuto, con un máximo de 38 minutos; el equipo no aceptará valores que estén fuera de rango y simplemente esperará un valor correcto. Hecho esto se debe aceptar nuevamente, luego de lo cual aparecerá nuevamente el menú principal con el icono correspondiente a la configuración que el usuario dispuso, y el equipo esperará hasta que el usuario ordene iniciar mediante el uso de la tecla **2 “START”**.

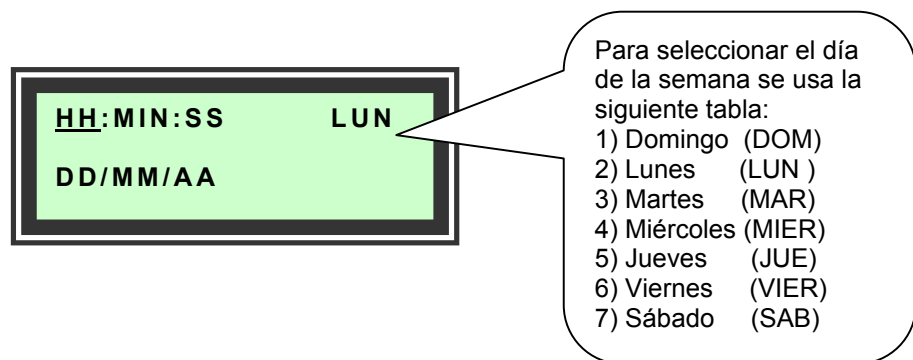
Figura D7. Menú de configuración del modo Data Logger



Fuente: Autores del proyecto

Para configurar la hora y fecha, deberá pulsar **2** “**TIME**” en el menú de “**SET**”, en seguida se desplegará la pantalla de la figura D8; el cursor se posará sobre la primera posición de hora; para cambiar el valor sencillamente se debe pulsar un número dentro del rango y el cursor irá cambiando entre las diferentes partes de la hora y la fecha. Si se pulsa algún valor no permitido para la hora o fecha el sistema lo rechazará y esperará un valor correcto. Luego de configurar la hora se debe pulsar la tecla “**A**” (aceptar), e inmediatamente el sistema desplegará el menú principal, mostrando la fecha y hora configuradas.

Figura D8. Menú de configuración de la fecha y hora



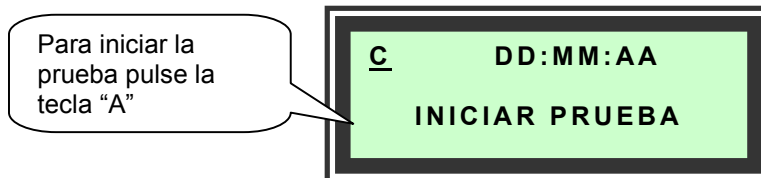
Fuente: Autores del proyecto

D.3.2. Iniciar Prueba

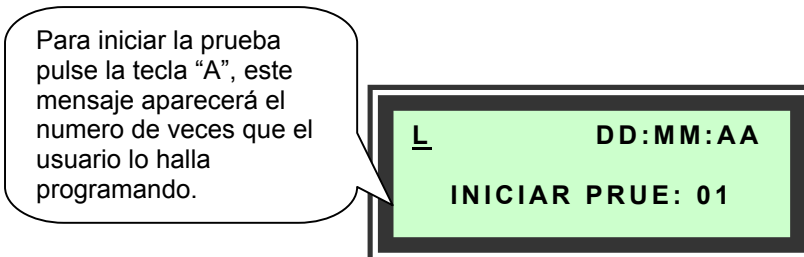
De acuerdo a la configuración seleccionada, al presionar 2 “**START**”, aparecerán los siguientes mensajes (Figura D9).

Figura D9. Mensajes de confirmación antes de inicio de prueba o transmisión de datos provenientes de memoria.

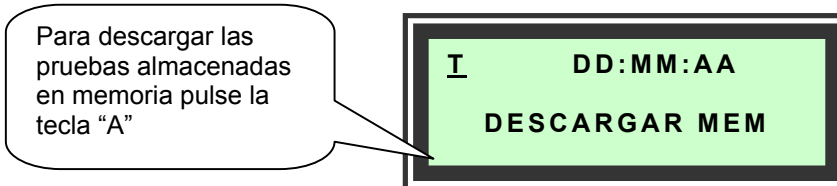
a) Mensaje de espera para prueba en el modo continuo.



b) Mensaje de espera para prueba en el modo Data Logger.



c) Mensaje de espera para descargar los datos de memoria.



Fuente: Autores del proyecto

NOTA IMPORTANTE

Antes de comenzar a descargar datos, ya sea en el modo continuo o en el modo “data-logger”, es absolutamente necesario que el equipo se encuentre conectado al PC por medio del cable serial. Una vez se encuentren hechas las conexiones necesarias, se debe correr la aplicación de visualización en Labview y luego de esto, comenzar la descarga de datos.