

**DISEÑO E IMPLEMENTACIÓN DE UN PROTOTIPO DE CONTADOR DE  
ENERGÍA TRIFÁSICO UTILIZANDO UN PROCESADOR DE SEÑALES  
DIGITALES (DSP)**

**AUTORES:  
WILSON ANDRÉS PÉREZ DÍAZ  
JUAN MANUEL QUIROGA JORDAN  
OSCAR FERNANDO ROMERO LEÓN**

**UNIVERSIDAD INDUSTRIAL DE SANTANDER  
FACULTAD DE INGENIERIAS FÍSICO-MECÁNICAS  
ESCUELA DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA Y DE  
TELECOMUNICACIONES  
BUCARAMANGA  
2006**

**DISEÑO E IMPLEMENTACIÓN DE UN PROTOTIPO DE CONTADOR DE  
ENERGÍA TRIFÁSICO UTILIZANDO UN PROCESADOR DE SEÑALES  
DIGITALES (DSP)**

**AUTORES:  
WILSON ANDRÉS PÉREZ DÍAZ  
JUAN MANUEL QUIROGA JÓRDAN  
OSCAR FERNANDO ROMERO LEÓN**

**PROYECTO DE GRADO**

**DIRECTOR:  
Dr. GABRIEL ORDÓÑEZ PLATA  
CODIRECTOR:  
MPE. JAIME GUILLERMO BARRERO PÉREZ**

**UNIVERSIDAD INDUSTRIAL DE SANTANDER  
FACULTAD DE INGENIERIAS FÍSICO-MECÁNICAS  
ESCUELA DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA Y DE  
TELECOMUNICACIONES  
BUCARAMANGA  
2006**

## INDICE GENERAL

<b>INTRODUCCIÓN</b> .....	<b>1</b>
<b>1. FUNDAMENTOS DE METROLOGÍA Y TRATAMIENTO DE SEÑALES</b> .....	<b>4</b>
<b>1.1. DEFINICIONES Y TÉRMINOS</b> .....	<b>4</b>
<b>1.2. LA CIENCIA DE LA METROLOGÍA</b> .....	<b>6</b>
<b>1.3. TRATAMIENTO DIGITAL DE SEÑALES</b> .....	<b>7</b>
1.3.1. Adquisición de las señales .....	8
1.3.2. Adecuación.....	9
1.3.3. Muestreo y cuantificación .....	9
1.3.4. Filtro antisolapamiento .....	11
1.3.5. Filtrado digital .....	13
1.3.6. Transformada Discreta de Fourier (DFT) .....	14
1.3.6.1. Generalidades .....	14
1.3.6.2. Algoritmo de implementación de la DFT .....	15
1.3.6.3. El algoritmo de GOERTZEL .....	16
<b>2. MEDICIÓN DE ENERGÍA ELÉCTRICA</b> .....	<b>19</b>
<b>2.1. MARCO HISTÓRICO</b> .....	<b>19</b>
<b>2.2. EL MEDIDOR DIGITAL DE ENERGÍA ELÉCTRICA</b> .....	<b>21</b>
2.2.1. Etapas de desarrollo del medidor digital de energía .....	22
2.2.1.1. Adquisición de datos .....	23
2.2.1.2. Procesamiento digital y almacenamiento .....	24
2.2.1.3. Interfaz con el usuario .....	25
2.2.2. Ventajas de los medidores digitales .....	26
2.2.3. Medidores digitales en Colombia .....	27
<b>3. DEFINICIONES DE POTENCIA EN EL MARCO DEL ESTANDAR IEEE 1459-2000</b> .....	<b>33</b>
<b>3.1. RESEÑA HISTÓRICA</b> .....	<b>34</b>
<b>3.2. LA NECESIDAD DE UN NUEVO ESTÁNDAR</b> .....	<b>35</b>

<b>3.3. DESARROLLOS DEL GRUPO DE TRABAJO DEL IEEE.....</b>	<b>38</b>
3.3.1. Sistemas monofásicos .....	39
3.3.2. Sistemas trifásicos .....	43
<b>3.4. EL ANÁLISIS DE DEPENDENCIA.....</b>	<b>49</b>
<b>3.5. EL ESTÁNDAR IEEE 1459-2000 .....</b>	<b>51</b>
<b>3.6. DESARROLLOS POSTERIORES AL ESTÁNDAR .....</b>	<b>56</b>
<b>4. IMPLEMENTACIÓN DEL MEDIDOR .....</b>	<b>59</b>
<b>4.1. ESPECIFICACIONES TÉCNICAS .....</b>	<b>59</b>
4.1.1. Hardware.....	59
4.1.1.1. El procesador de señales digitales 56f8345 .....	60
4.1.1.1.1. Arquitectura de la familia 56800E.....	60
4.1.1.1.2. Características de memoria .....	66
4.1.1.1.3. Circuitos Periféricos .....	67
4.1.1.1.4. Conversores A / D .....	71
4.1.1.2. Etapa de adquisición de señales.....	73
4.1.1.2.1. Transductores .....	73
4.1.1.2.2. Amplificación .....	74
4.1.1.2.3. Filtrado .....	75
4.1.1.3. Pantalla gráfica LCD HYUNDAI .....	76
4.1.2. Software y plataforma de programación Codewarrior .....	77
<b>4.2. DESARROLLO Y CARACTERÍSTICAS .....</b>	<b>80</b>
4.2.1. Hardware.....	81
4.2.1.1. Módulo DSP .....	82
4.2.1.2. Módulo de sensado .....	88
4.2.1.3. Módulo de filtrado.....	90
4.2.2. Software .....	98
4.2.2.1. Descripción.....	99
4.2.2.2. Algoritmo de medición.....	99
4.2.2.3. Algoritmo de programación del medidor digital .....	105
4.2.2.3.1. Bloque principal.....	106
4.2.2.3.2. Bloque de inicialización .....	108
4.2.2.3.3. Bloque de medición.....	108
4.2.2.3.4. Bloque de actualización de datos.....	110
4.2.2.3.5. Bloque de despliegue de datos .....	112
4.2.2.3.6. Bloque de envío de datos RS232.....	113
<b>5. INTERFAZ GRÁFICA IMPLEMENTADA EN LABVIEW.....</b>	<b>115</b>
<b>5.1. INTERFAZ GRÁFICA PARA LA ADQUISICIÓN DE DATOS.....</b>	<b>115</b>
<b>5.2. DESPLIEGUE FUNCIONAL INTERNO DE LA INTERFAZ .....</b>	<b>119</b>
<b>6. PRUEBAS DE MEDICIÓN Y CARACTERIZACIÓN DEL MEDIDOR ...</b>	<b>130</b>

<b>7. OBSERVACIONES, CONCLUSIONES Y FUTUROS DESARROLLOS.</b>	<b>139</b>
<b>7.1 OBSERVACIONES .....</b>	<b>139</b>
<b>7.2 CONCLUSIONES .....</b>	<b>140</b>
<b>7.3 FUTUROS DESARROLLOS .....</b>	<b>142</b>
<b>REFERENCIAS BIBLIOGRÁFICAS .....</b>	<b>145</b>
<b>ANEXOS.....</b>	<b>149</b>
<b>A. ESPECIFICACIONES TÉCNICAS DEL MEDIDOR.....</b>	<b>150</b>
<b>B. LISTA DE SÍMBOLOS.....</b>	<b>151</b>
<b>C. CARACTERÍSTICAS TÉCNICAS DE LOS EQUIPOS DE INYECCIÓN.....</b>	<b>152</b>
<b>D. EL ENTORNO DE PROGRAMACIÓN GRÁFICO DE LABVIEW.....</b>	<b>156</b>
<b>E. INTRODUCCIÓN A CODEWARRIOR.....</b>	<b>167</b>

## ÍNDICE DE FIGURAS

Figura 1. Uso del filtrado previo para evitar el solapamiento.....	12
Figura 2. Grafo de flujo para el algoritmo Goertzel.....	18
Figura 3. Sistema trifásico de cuatro conductores donde las resistencias de los conductores de línea y de neutro son iguales .....	52
Figura 4. Circuito trifásico equivalente para la definición de le .....	53
Figura 5. Conductancias que representan las pérdidas que dependen de la tensión.....	54
Figura 6. Diagrama de bloques del DSP56F8345.....	61
Figura 7. Diagrama de bloques del puerto JTAG.....	65
Figura 8. Señales del 56F8345 identificadas por grupo funcional.....	69
Figura 9. En vista superior, configuración de pines del 56F8345.....	70
Figura 10. Circuito equivalente para la carga análogo a digital.....	71
Figura 11. Diagrama de bloques del “hardware”.....	82
Figura 12. Diagrama de pines del regulador a 3.3 V TPS76833QP.....	84
Figura 13. Diagrama de bloques del circuito fuente de alimentación del DSP.....	84
Figura 14. Conexión del oscilador externo al DSP.....	85
Figura 15. Diagrama de pines del regulador a 5V DCR021205P.....	87
Figura 16. Diagrama de bloques del circuito de la fuente de alimentación dual $\pm 5V$ .....	87
Figura 17. Diagrama de bloques del Modulo DSP.....	88
Figura 18. Diagrama de bloques del módulo de sensado.....	89
Figura 19. Diagrama de pines del Amplificador INA217.....	91
Figura 20. Diagrama de bloques de la etapa de Amplificación.....	91
Figura 21. Diagrama de bloques del circuito para cada fase.....	92
Figura 22. Diagrama de pines del integrado TL084.....	93
Figura 23. Circuito del filtro para cada una de las 7 señales.....	96
Figura 24. Respuesta en frecuencia del filtro pasa bajas.....	97
Figura 25. Respuesta en frecuencia del filtro pasa bajas Chebychev (izquierda) y Bessel (derecha).....	97
Figura 26. Diagrama de bloques de la etapa de Filtrado.....	98
Figura 27. Respuesta en el tiempo del filtro con variaciones en la magnitud de la señal (De mayor a menor valor) .....	102
Figura 28. Respuesta en el tiempo del filtro con variaciones en la magnitud de la señal (De menor a mayor valor) .....	102
Figura 29. Respuesta del filtro con una señal de 60 Hz pura.....	103

Figura 30. Respuesta del filtro con una señal de 60+ 180 + 300+2100(hz)	104
Figura 31. Diagrama de flujo del bloque principal.	107
Figura 32. Diagrama de flujo del bloque de medición	109
Figura 33. Tiempo requerido para el procesamiento de cada muestra en tiempo real.	110
Figura 34. Diagrama de flujo del bloque de adquisición de datos	111
Figura 35. Diagrama de flujo del bloque de despliegue de datos.	113
Figura 36. Diagrama de flujo del bloque envío de datos RS232	114
Figura 37. Pantalla principal del software de comunicación Medidor – PC.	115
Figura 38. Pantalla de registros históricos del consumo de energía.	117
Figura 39. Actualización de datos.	118
Figura 40. Histogramas del consumo horario de energía.	119
Figura 41. Trama de datos para la señal de alarma de sobrecorriente en la fase 'a'.	121
Figura 42. Trama de datos para la señal de alarma de sobrecorriente en la fase 'b'.	121
Figura 43. Trama de datos para la señal de alarma de sobrecorriente en la fase 'c'.	121
Figura 44. Trama de datos para la señal de alarma de sobrecorriente en todas las fases.	122
Figura 45. Subrutinas para la configuración del puerto, lectura de datos y búsqueda de cabeceras de trama de las alarmas de sobrecorriente.	122
Figura 46. Subrutinas para la extracción de datos, agrupación y ajuste de los mismos de las alarmas de sobrecorriente.	123
Figura 47. Subrutinas para los arreglos de hora y fecha de aplicación, control de las ventanas de registros y créditos.	124
Figura 48. Subrutinas para el cierre del puerto serial y ventana de error.	124
Figura 49. Empaquetado de los datos para la información de Potencia .	126
Figura 50. Empaquetado de los datos para la información de Potencias Diarias.	126
Figura 51. Empaquetado de los datos para la información de Potencias Mensuales.	126
Figura 52. Empaquetado de los datos para la información de Potencias Anuales	126
Figura 53. Rutina para la configuración del puerto para la recepción de datos de los registros históricos	127
Figura 54. Rutinas para la adquisición y selección de los datos	128
Figura 55. Rutinas para la agrupación de datos y visualización de los mismos	128
Figura 56. Subrutina para la exportación de la información obtenida en un documento '.txt'	129
Figura 57. Diagrama de conexión para pruebas del medidor.	131

Figura 58. Magnitud de tensión inyectada Vs. Magnitud de la señal de tensión de entrada de los ADCs.....	134
Figura 59. Magnitud de Corriente inyectada Vs. Magnitud de la señal de corriente en la entrada de los ADCs.....	134
Figura 60. Panel frontal y panel de programación.....	157
Figura 61. Paleta de herramientas .....	160
Figura 62. Paleta de controles .....	161
Figura 63. Paleta de funciones.....	163
Figura 64. Flujo de datos.....	166
Figura 65. Ventana de Proyecto.....	170
Figura 66. Ventana de editor de construcción.....	171

**ÍNDICE DE TABLAS**

Tabla 1. Configuraciones de puertos GPIO del DSP 56F8345. ....	63
Tabla 2. Configuraciones de puertos GPIO del DSP 56F8345. ....	65
Tabla 3. Configuración de memoria interna del DSP 56F8345 .....	67
Tabla 4. Pruebas de potencia del medidor.....	135
Tabla 5. Pruebas de seguimiento de las señales de entrada.....	136
Tabla 6. Características y aplicaciones del equipo de inyección trifásico PTE 50 CET .....	152
Tabla 7. Especificaciones técnicas de salida de potencia por canal del equipo PTE 50 CET .....	153
Tabla 8. Especificaciones técnicas de la selección de armónicos del equipo de inyección trifásico PTE 50 CET .....	153
Tabla 9. Características y aplicaciones del equipo de inyección trifásico PTE 300 V.....	154
Tabla 10. Especificaciones técnicas de salida de potencia por canal del equipo PTE 300 V .....	154
Tabla 11. Especificaciones técnicas de generación de frecuencia del equipo de inyección PTE 300 V .....	155

## TITULO:

**DISEÑO E IMPLEMENTACIÓN DE UN PROTOTIPO DE CONTADOR DE ENERGÍA TRIFÁSICO UTILIZANDO UN PROCESADOR DE SEÑALES DIGITALES (DSP)\***

## AUTORES:

Oscar Fernando Romero León, Juan Manuel Quiroga Jordan, Wilson Andrés Pérez Díaz\*\*

PALABRAS CLAVE: DSP, Motorola, Medidor, Contador, IEEE 1459, Trifásico.

## DESCRIPCIÓN:

El objeto del presente trabajo de grado consiste en desarrollar un prototipo de un contador digital de energía eléctrica trifásico implementándolo por medio de un procesador de señales digitales (DSP), teniendo en cuenta a su vez la incorporación de los algoritmos recomendados en el estándar IEEE 1459 – 2000 para situaciones de ondas no sinusoidales o en presencia de cargas desbalanceadas.

La potencia aparente es una de las cantidades de mayor uso y aplicación en el ámbito de la potencia eléctrica. Su significado para el caso de sistemas monofásicos y sistemas trifásicos equilibrados senoidales es claro, pero ya no es así cuando se trata de sistemas desequilibrados y/o distorsionados, donde no existe un acuerdo unánime para definir la potencia aparente y donde es aún más discutible los términos de potencia más apropiados para su discriminación.

El estándar IEEE 1459 intenta resolver esta cuestión con la propuesta de una definición basada en la tensión e intensidad efectiva y una descomposición de la potencia aparente efectiva que separa convenientemente la potencia aparente fundamental y sus componentes activa y reactiva, de la potencia aparente no fundamental, suministra una medida útil del grado de “polución” armónica a través de la potencia aparente no fundamental.

A partir esta definición, se diseñó un prototipo de medidor que consiste en un conjunto de hardware y software que obtiene las señales de tensión y corriente de la red eléctrica y las procesa usando un algoritmo basado en esta norma, visualizando los resultados en una pantalla LCD y en PC.

---

\* Trabajo de grado.

\*\* Facultad de ingenierías Físico Mecánicas, Ingeniería Eléctrica y Electrónica, Director: Dr. Gabriel Ordoñez Plata.

## TITLE:

**DESIGN AND IMPLEMENTATION OF A PROTOTYPE OF METER OF THREE-PHASE ENERGY UTILIZING A DIGITAL SIGNAL PROCESSOR (DSP) \***

## AUTHORS:

Oscar Fernando Romero León, Juan Manuel Quiroga Jordan, Wilson Andrés Pérez Díaz \*\*

KEYWORDS: DSP, Motorola, Meter, Counter, IEEE 1459, Three-Phase.

## DESCRIPTION:

The object of the current degree work involves developing a prototype of a digital meter of three-phase electric power implementing it in a digital signal processor ( DSP ), Taking into account in turn the incorporation of the algorithms recommended in the standard IEEE 1459–2000 for situations of waves not sinusoidal or in the presence of unbalanced loads.

The apparent potency is one of the quantities of bigger use and application in the space of electric power. Its significance for the case of single-phase systems and three-phase well-balanced sinusoidal systems is obvious, but it no longer is that way when it has to do with unbalanced systems and or distorted, where does not exist an unanimous agreement to define the apparent potency and where it is still more debatable the best-suited terms of potency for its discrimination.

The standard IEEE 1459 attempts solving this matter with the proposal of a definition based in effective tension and intensity and a decomposition of the apparent effective potency that separates conveniently the apparent fundamental potency and its components active and reactive, of the apparent potency not fundamental, supply an useful measure of the grade of harmonious pollution through the apparent potency not fundamental.

Beginning from this definition, it was designed a prototype of meter that consists in a set of hardware and software that gets the tension and current signs from the electric net and processes them using an algorithm based in this standard, visualizing the results in a screen LCD and in PC.

---

\* Degree work.

\*\* Physics and Mechanic Engineering College, Electrical and Electronic Engineering, Director: Dr. Gabriel Ordoñez Plata.

## INTRODUCCIÓN

Desde inicios del siglo XX, las transacciones en el mercado entre las empresas generadoras, transmisoras y distribuidoras de energía eléctrica y el consumidor final se vieron en la necesidad de contabilizar no sólo la energía activa consumida por los diversos tipos de aparatos eléctricos sino también la energía reactiva debida a las cargas inductivas o capacitivas en ellos presentes, ya que ésta provocaba el desaprovechamiento de la capacidad de los sistemas de energía eléctrica.

La política general de las empresas de energía para resolver este problema fue facturar al consumidor final un costo adicional asociado al consumo de energía reactiva, para ello implementaron un parámetro eléctrico que cuantificara directamente el aumento de las pérdidas y el desaprovechamiento de la red conocido como factor de potencia. Con este parámetro se establece que todo aquel usuario consumidor de energía eléctrica cuyo factor de potencia esté por debajo de un valor estipulado por las empresas de energía (0,9 en el caso colombiano), deberá asumir un costo adicional en su factura.

Con el advenimiento de la electrónica de potencia y la presencia de cargas monofásicas, la aparición de componentes armónicas en las redes de distribución y el desbalance en las cargas formaron parte de los aspectos a tener en cuenta en el sector energético. Por tal razón, en el campo de la metrología la situación ha cambiado, los métodos empleados en los

medidores tradicionales de energía eléctrica para el cálculo del factor de potencia y su consecuente equivalencia con la energía reactiva consumida son inapropiados bajo algunas circunstancias.

En la actualidad, se cuenta con diversos métodos alternativos para el desarrollo de algoritmos empleados en el diseño de medidores digitales de energía eléctrica, teniendo en cuenta el comportamiento no sinusoidal de las ondas de tensión y de corriente así como el posible desbalance en sistemas trifásicos debido a las cargas distribuidas monofásicas y trifilares gracias a la incorporación de nuevos dispositivos electrónicos que almacenan y procesan todo tipo de señales a muy alta velocidad conocidos como DSP (Procesador de Señales Digitales) capaces de obtener valores aceptables para el mercado de las transacciones de energía.

El objeto fundamental de este proyecto es el de desarrollar un prototipo de un contador digital de energía eléctrica trifásico implementándolo por medio de un procesador de señales digitales, teniendo en cuenta a su vez la incorporación de los algoritmos recomendados en el estándar *IEEE 1459 – 2000* para situaciones de ondas no sinusoidales o en presencia de cargas desbalanceadas.

Los resultados obtenidos durante el desarrollo de este prototipo y las bases teóricas sobre las cuales se encuentra fundamentado son presentados en este documento, pretendiendo con ello brindar las herramientas necesarias para todos aquellos interesados en realizar futuros desarrollos de este tipo.

El contenido del documento se encuentra dividido por capítulos. El primer capítulo abarca las bases teóricas requeridas para la realización de este proyecto, como lo son las definiciones de metrología y el estudio del tratamiento digital de las señales. En el segundo capítulo, se establecen las

especificaciones de los medidores digitales de energía, sus etapas de desarrollo y principales ventajas.

En el capítulo tres se realiza el estudio de los algoritmos empleados para la obtención de los diferentes tipos de potencia eléctrica bajo condiciones no sinusoidales de las señales de tensión y de corriente o para cargas desbalanceadas en sistemas trifásicos, teniendo en cuenta el estándar *IEEE 1459 – 2000*.

El cuerpo como tal del proyecto, es decir, los desarrollos llevados a cabo para la implementación del medidor están consignados en el capítulo cuarto. Este capítulo contiene todas las especificaciones técnicas, los desarrollos y características tanto en “*Hardware*” como en “*Software*” realizados para el adecuado funcionamiento del prototipo.

El capítulo quinto hace alusión al desarrollo de la interfaz gráfica implementada en la plataforma de programación ‘*Labview*’ para la adquisición de datos enviados desde el medidor digital a un computador (PC). En este capítulo se encuentran las principales características de la plataforma de programación y de las técnicas implementadas para la recepción y envío de información a través del protocolo de comunicación RS-232 implementado en el prototipo.

El capítulo sexto se refiere a las pruebas realizadas para la caracterización y estudios de estimación del dispositivo.

Por último, se presentan las observaciones, conclusiones y futuros desarrollos que se pueden llevar a cabo en pro del mejoramiento y perfeccionamiento de este proyecto.

## 1. FUNDAMENTOS DE METROLOGÍA Y TRATAMIENTO DE SEÑALES

Este capítulo tiene el propósito fundamental de informar al lector sobre los fundamentos de metrología y el establecimiento de las técnicas empleadas en el tratamiento digital de señales para lograr el objetivo de este proyecto.

Inicialmente se presentan las definiciones y términos de mayor interés para facilitar una mejor comprensión y entendimiento de los procedimientos llevados a cabo en el desarrollo e implementación del prototipo de un contador digital de energía eléctrica utilizando un Procesador de Señales Digitales, DSP. Por otra parte, se da una breve definición de la ciencia de la metrología y de los tipos de medida, y por último se presenta, la base teórica del tratamiento digital de señales, el algoritmo de implementación de la Transformada Discreta de Fourier y el algoritmo de Goertzel.

### 1.1. DEFINICIONES Y TÉRMINOS

En este apartado se presentan algunas definiciones que son utilizadas en el desarrollo del proyecto.

**Solapamiento (Aliasing):** Fenómeno que se presenta cuando se muestrea una señal a una frecuencia menor que el doble de la frecuencia mas alta de ella. En éste caso, las frecuencias altas se pueden observar como bajas.

**Error aleatorio:** Resultado de una medición menos la media que resultaría a partir de un número infinito de mediciones de la misma magnitud por medir, efectuadas en condiciones de repetibilidad.

**Error de medición:** Es el resultado de una medición menos un valor verdadero de la magnitud por medir.

**Error relativo:** Es el error de medición dividido por un valor verdadero de la magnitud por medir.

**Exactitud:** Cercanía del acuerdo entre el resultado de una medición y un valor verdadero de la magnitud por medir.

**Medición:** Conjunto de operaciones cuyo objeto es determinar un valor de una magnitud.

**Metrología:** Es la ciencia de la medición.

**Repetibilidad:** Cercanía entre los resultados de mediciones sucesivas de la misma magnitud por medir, efectuadas en las mismas condiciones de medición.

**Reproducibilidad:** Cercanía entre los resultados de las mediciones de la misma magnitud por medir, efectuadas bajo condiciones de medición diferentes.

**Potencia aparente efectiva en sistemas trifásicos:**  $S_e = 3V_e I_e$ , donde  $V_e$  y  $I_e$  son las tensiones y corrientes equivalentes. En casos sinusoidales y balanceados,  $S_e$  es igual a la potencia aparente convencional  $S = 3V_{ln} I = \sqrt{3}V_{l-l} I$ , donde  $V_{ln}$  y  $V_{l-l}$  son las tensiones de línea a neutro y de línea a línea respectivamente. Para casos sinusoidales desbalanceados o para no sinusoidales balanceados o desbalanceados, Se permite un cálculo correcto y racional del factor de potencia.

**Potencia aparente de frecuencia diferente a 60Hz o no fundamental,  $S_N$ :** Esta potencia cuantifica la cantidad total de armónicos contaminantes entregados o absorbidos por una carga. También cuantifica la capacitancia

requerida de los compensadores dinámicos cuando son usados para compensación no fundamental.

**Potencia de distorsión de corriente,  $D_I$ :** Identifica el segmento de potencia no activa y no fundamental debido a la distorsión de corriente. Generalmente es la componente dominante de  $S_N$ .

**Potencia de distorsión de tensión,  $D_V$ :** Separa la componente de potencia no activa y no fundamental, debida a la distorsión de tensión.

**Potencia armónica aparente,  $S_H$ :** Indica el nivel de potencia aparente debido solo a tensiones y corrientes armónicas. Es la componente más pequeña de  $S_N$  e incluye la potencia activa armónica  $P_H$ .

**Throughput:** Cantidad de datos procesados en un tiempo determinado.

**Transductor<sup>1</sup>,** Es un dispositivo que acepta energía proveniente de una parte del sistema y la emite con diferente forma a otra parte del mismo.

## 1.2. LA CIENCIA DE LA METROLOGÍA

Las mediciones o medidas desempeñan una misión trascendental en el progreso del hombre, cuya importancia quizá solamente sea superada por las facultades intelectivas. La medición es el medio que el hombre dispone para complementar su sistema sensorial y su cerebro. Es la base para establecer el cómputo de sus actividades y economía, guiando todo trabajo científico y dirigiendo el empleo de las máquinas economizadoras de esfuerzos en la industria y en el hogar. Los fenómenos eléctricos proporcionan el medio más importante y adaptable para efectuar no sólo las medidas eléctricas, sino también casi todas las medidas no eléctricas. Con adecuados detectores primarios, las medidas eléctricas pueden ser utilizadas

---

<sup>1</sup> BANNISTER, B. R. , WHITEHEAD, D.G. Instrumentación, transductores e interfaz. Edit. Addison – Wesley Iberoamericana. 1994. p. 1.

en el proceso de cualquier información de medidas para fines de iniciación de control, registro, indicación, telemetría y cómputo<sup>2</sup>.

Usualmente los métodos de medidas<sup>3</sup> se clasifican en tres grandes categorías citadas a continuación.

**Medidas analógicas.** La cantidad que está siendo medida se controla continuamente y el instrumento utilizado da una respuesta análoga a la cantidad, es decir, la magnitud de la salida del instrumento representa el tamaño de la cantidad que está siendo medida.

**Medidas comparadas.** La cantidad que está siendo medida se compara con unos estándares y su valor se da cuando se ha obtenido la igualación.

**Medidas digitales.** Con los instrumentos digitales la cantidad que esta siendo medida se muestrea a intervalos regulares de tiempo y el valor de la muestra se convierte en un número, es decir, una secuencia de dígitos.

### 1.3. TRATAMIENTO DIGITAL DE SEÑALES

El tratamiento digital de señales abarca todo un proceso integral de desarrollo, desde la adquisición hasta la manipulación de las señales y de la información que estas contienen, pasando por las etapas de representación y transformación.

Antes de los años 60, la tecnología para el tratamiento de señales era casi exclusivamente tecnología analógica, sin embargo, la rápida evolución de los computadores y los microprocesadores digitales junto con algunos importantes desarrollos teóricos como el algoritmo de la transformada rápida de Fourier (FFT) fueron la causa de un importante desplazamiento hacia las

---

<sup>2</sup> KINNARD, Isaac F. Medidas eléctricas y sus aplicaciones. Ediciones técnicas Marcombo, 1958. p. 3.

<sup>3</sup> BOLTON, W. Mediciones y pruebas eléctricas y electrónicas. Editorial Alfaomega, 1995. p. 1

tecnologías digitales, naciendo de esta manera, el campo del tratamiento de señales digitales, que se basa en el procesamiento de secuencias de muestras. Las señales se representan como secuencias de números de precisión finita y el procesado se realiza mediante el cómputo digital.

El tratamiento de las señales digitales es muy empleado en la medición de parámetros eléctricos debido a que se ha demostrado la confiabilidad y precisión en la medida con la implementación de equipos de medición digitales.

Es importante resaltar el aporte de los algoritmos de Fourier en los equipos de medición digitales, ya que muchas de las formas de onda eléctricas que se encuentran en los equipos y circuitos eléctricos y electrónicos no son senoidales puras, sin embargo, todas las formas de onda eléctricas repetitivas pueden considerarse realizadas a partir de la combinación de formas de onda senoidales de diferentes frecuencias y amplitudes.

Las etapas previas para el tratamiento de las señales digitales comienza desde la adquisición y adecuación de las mismas pasando luego por una etapa de filtrado y por último la etapa de muestreo y cuantificación donde se obtiene ya la señal digitalizada para ser procesada.

### **1.3.1. Adquisición de las señales**

La adquisición de las señales que van a ser procesadas en los dispositivos digitales, en este caso de medida, se realizan mediante transductores. Los transductores son dispositivos de entrada de los sistemas de medida que, desde la entrada de la variable que se quiere medir, dan una salida eléctrica. También se puede considerar como un dispositivo que acepta energía

proveniente de una parte del sistema y la emite con diferente forma a otra parte del mismo. El transductor más simple empleado en el proceso de adquisición de señales eléctricas es el transductor de resistencia. Éste se basa en el flujo de corriente para generar un nivel de tensión determinado.

### 1.3.2. Adecuación

La adecuación de una señal o acondicionamiento se emplea para el elemento de un sistema de medida que convierte la señal del transductor en un formato adecuado para realizar el posterior procesado y así, la visualización o tratamiento de la señal digitalizada como tal. La salida de un acondicionador de señal es, normalmente, una tensión o una intensidad de corriente en DC. Típicamente, los acondicionadores de señal son puentes donde un cambio de resistencia, capacidad o inductancia se convierte en una diferencia de potencial o corriente de desequilibrio.

### 1.3.3. Muestreo y cuantificación

La técnica del muestreo es aquella por medio de la cual una señal continua es representada por una secuencia de muestras igualmente espaciadas. La forma típica de obtener una representación discreta de una señal continua es mediante la realización de un muestreo periódico. A partir de una señal continua  $x_c(t)$  se obtiene una secuencia de muestras  $x[n]$  mediante la relación<sup>4</sup>:

$$x[n]=x_c(nT) \quad , \quad -\infty < n < \infty \quad [1]$$

---

<sup>4</sup> OPPENHEIM, Alan V y SCHAFER, Ronald W, Tratamiento de Señales en tiempo discreto. 2da edición. Edit. Prentice Hall, 2000. p. 141.

En la ecuación (1),  $T$  es el *periodo de muestreo*, y su inverso  $f_s = 1/T$  se denomina *frecuencia de muestreo*, en unidades de muestras por segundo o Hz.

Para conservar toda la información contenida en una señal analógica variable con el tiempo, al convertirla a forma digital se deben tomar con la frecuencia adecuada las muestras analógicas que serán convertidas a forma digital. Una elevada velocidad de muestreo asegurará que se conserve toda la información y, en caso extremo, se podría considerar como señal muestreada a la misma señal analógica con un periodo de muestreo infinitamente pequeño. Sin embargo, conviene utilizar, si es posible, una velocidad menor de muestreo; en especial por la capacidad que esto proporciona para multiplexar diversas señales para compartir el tiempo en un solo canal cuando es necesario transmitir más datos. Desafortunadamente, al reducir la velocidad de toma de muestras hay un punto en el cual se deteriora la capacidad de interpolación correcta de las muestras, lo cual se relaciona directamente con el contenido de alta frecuencia de la forma de onda. Si la velocidad de muestreo es demasiado baja, la señal reconstruida carece de los componentes de alta frecuencia, y se produce una señal falsa a velocidades muy bajas.

El límite al cual puede reducirse la velocidad de toma de muestras sin perder precisión está definido por el teorema de muestreo de Nyquist el cual dice que *“para reconstruir una señal continua con componentes de frecuencia hasta de  $f_B$  Hz, la velocidad de muestreo con intervalos de tiempo constantes debe exceder una frecuencia de  $2f_B$  muestras por segundo”*.

En los sistemas de energía eléctrica, el análisis espectral debe permitir estimar componentes hasta el 50avo armónico, razón por la cual la frecuencia de muestreo a tenerse en cuenta es de 3KHz, [Ordoñez, 2002].

Una vez decidida la frecuencia adecuada de muestreo para asegurar la retención completa de la información contenida en la forma de onda, el siguiente paso a seguir es verificar que la representación digital de cada muestra sea correcta. El proceso por el cual se asigna un equivalente digital al valor de la muestra analógica se llama *cuantificación*, y su precisión se determina por el número de valores discretos posibles entre los dos límites de la señal. A su vez, ésta es gobernada por el número de bits disponible en el conversor A / D. Para  $n$  bits hay  $2^n$  valores posibles y, si están espaciados con uniformidad, el incremento para una señal de amplitud máxima  $2V_p$  es  $2V_p / 2^n$ . Así, el máximo error de cuantificación, que es la diferencia entre el valor real de la señal y el valor digital más cercano, es

$$\Delta_{m\acute{a}x} = \frac{1}{2} \left[ \frac{2V_p}{2^n} \right] = \frac{V_p}{2^n} \quad [2]$$

El error de cuantificación puede considerarse como una señal de ruido en la parte más alta de la señal analógica de entrada y se considera que el ruido tiene un valor eficaz de  $\Delta_{m\acute{a}x} / \sqrt{3}$ .

#### 1.3.4. Filtro antisolapamiento

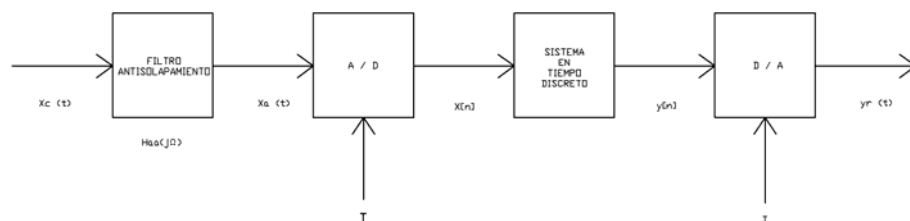
Al procesar señales analógicas utilizando sistemas discretos, generalmente es deseable minimizar la frecuencia de muestreo. El motivo es que la cantidad de cálculo aritmético necesario para realizar el sistema es

proporcional al número de muestras que hay que procesar. Si la entrada no es de banda limitada o la frecuencia de Nyquist de la entrada es demasiado alta, puede ser necesario realizar un filtrado previo. Otras veces, aunque la señal sea ya de banda limitada, puede estar contaminada por ruido aditivo de banda ancha que puede ocupar la banda de frecuencias altas. Como resultado del proceso de muestreo, las componentes solapadas de ese ruido ocuparían las componentes de baja frecuencia. Para evitar este solapamiento, es necesario forzar que la señal de entrada sea de banda limitada a las frecuencias por debajo de la mitad de la frecuencia de muestreo deseada. Esto se puede realizar mediante un filtrado paso bajo de la señal continua previo a la conversión A / D, como se muestra en la figura 1.

De este modo, el filtro paso bajo que precede al conversor A / D se denomina *filtro antisolapamiento*. Idealmente, la respuesta en frecuencia del filtro antisolapamiento debería ser

$$H_{aa}(j\Omega) = \begin{cases} 1, & |\Omega| < \Omega_c < \pi/T, \\ 0, & |\Omega| > \Omega_c \end{cases} \quad [3]$$

Figura 1. Uso del filtrado previo para evitar el solapamiento<sup>5</sup>



<sup>5</sup> Fuente: OPPENHEIM, Alan V y SCHAFER, Ronald W, Tratamiento de Señales en tiempo discreto. 2da edición. Edit. Prentice Hall, 2000. p. 187.

### 1.3.5. Filtrado digital

Los filtros son sistemas que se diseñan principalmente para eliminar ciertas componentes no deseadas de una señal. Generalmente estas componentes no deseadas se describen en función de sus contenidos en frecuencia. Un filtro ideal permite el paso de ciertas frecuencias sin modificarlas y elimina completamente las otras frecuencias. El intervalo de frecuencias que se dejan pasar sin atenuación se denomina “banda pasante” del filtro y el intervalo de frecuencia que se elimina se denomina “banda atenuada”.

El método de diseño de un filtro consiste en dado un conjunto de especificaciones, obtener una aproximación analítica en forma de una función de transferencia  $H(s)$  para sistemas continuos y  $H(z)$  para sistemas discretos. Los filtros digitales, así como los sistemas discretos, pueden ser FIR o IIR. Los métodos de diseño de filtros son especialmente especificados en el dominio analógico y mediante transformación encontrar su equivalente discreto o diseñar este directamente en el dominio discreto.

Los filtros FIR son filtros estables que pueden diseñarse para que presenten fase lineal, no distorsionando las características de fase y el retardo de grupo. Estos requieren un mayor orden para valores de la atenuación y zonas de transición similares lo que supone un mayor retardo en la obtención de la respuesta y mayor consumo de memoria.

Por otra parte, los filtros IIR pueden presentar inestabilidades si se implementan en sistemas con aritmética de coma fija, presentan mayor error de cuantificación en función del número de bits empleado para almacenar los coeficientes y las variables intermedias, sin embargo, son más apropiados cuando se desea obtener regiones de transición estrechas.

### **1.3.6. Transformada Discreta de Fourier (DFT)**

El desarrollo de algoritmos basados en el análisis discreto de Fourier hoy día presentan las mejores características en el procesamiento digital de señales. Las diversas variantes que se pueden implementar con la DFT, permiten estimar los valores de magnitud y fase hasta el armónico correspondiente a la mitad de la frecuencia de muestreo, o tan solo los valores correspondientes a la componente fundamental o a algún armónico en particular.

#### **1.3.6.1. Generalidades**

Las señales a medir en los sistemas eléctricos son cuasi-estacionarias, para las cuales la aplicación del algoritmo de la DFT, arroja resultados adecuados en comparación con otros algoritmos.

La DFT es una representación de Fourier alternativa empleada para el caso de secuencias de duración finita. Es importante resaltar que la DFT es una secuencia, no una función de una variable continua, y corresponde a muestras equiespaciadas en frecuencia de la transformada de Fourier.

La DFT juega un papel muy importante en la realización de una gran variedad de algoritmos de tratamiento de señales digitales. Sin embargo, para que los resultados arrojados por este algoritmo sean correctos requiere que la toma de muestras corresponda a un número exacto de ciclos de la señal [Ordoñez, 1993].

No obstante, las estimaciones obtenidas mediante el algoritmo de la DFT no dependen del algoritmo como tal, sino que dependen fundamentalmente de las características del sistema.

Los sistemas de energía eléctrica son sistemas dinámicos, con pequeñas variaciones en la frecuencia nominal lo que conlleva a que la toma de muestras no corresponda de esta manera a un número exacto de ciclos de la señal.

### 1.3.6.2. Algoritmo de implementación de la DFT

La transformada discreta de Fourier, DFT, consiste en muestras de la transformada de Fourier en frecuencias equiespaciadas. Por consiguiente, el cálculo de de una DFT de N puntos corresponde al cálculo de N muestras de la transformada de Fourier en las N frecuencias equiespaciadas  $\omega_k = 2\pi k / N$ , es decir, en N puntos de la circunferencia de radio unidad del plano  $z^6$ .

La DFT es una secuencia de duración finita y está denotada con el símbolo  $X[k]$  y se encuentra relacionada con los coeficientes en serie de Fourier, denotados por el símbolo  $\tilde{X}[k]$  mediante la relación

$$X[k] = \begin{cases} \tilde{X}[k], & 0 \leq k \leq N-1 \\ 0, & \text{en el resto,} \end{cases} \quad [4]$$

Por otra parte, la relación entre los coeficientes en serie de Fourier  $\tilde{X}[k]$ , y una secuencia periódica  $\tilde{x}[n]$  de periodo N está dada por

$$\tilde{X}[k] = \sum_{n=0}^{N-1} \tilde{x}[n] W_N^{kn} \quad [5]$$

---

<sup>6</sup> OPPENHEIM, Alan V y SCHAFER, Ronald W, Tratamiento de Señales en tiempo discreto. 2da edición. Edit. Prentice Hall, 2000. p. 631.

$$\tilde{x}[n] = \frac{1}{N} \sum_{k=0}^{N-1} \tilde{X}[k] W_N^{-kn} \quad [6]$$

Donde,

$$W_N = e^{-j(2\pi/N)} \quad [7]$$

Como las sumatorias de las ecuaciones (5) y (6) sólo involucran el intervalo entre cero y (N - 1) las ecuaciones de análisis y síntesis de la DFT están dadas por

$$X[k] = \sum_{n=0}^{N-1} x[n] W_N^{kn} \quad [8]$$

### 1.3.6.3. El algoritmo de GOERTZEL<sup>7</sup>

El algoritmo de Goertzel hace parte de los algoritmos eficientes para calcular valores de la DFT, se emplea fundamentalmente cuando sólo se requieren los valores de la DFT en una parte del intervalo de frecuencias  $0 \leq \omega \leq 2\pi$ . Consiste fundamentalmente en un filtro IIR recursivo con un par de polos conjugados.

Este algoritmo es una aplicación de las características de la periodicidad de la secuencia  $W_N^{kn}$ , teniendo en cuenta que:

$$W_N^{-kN} = e^{j(2\pi/N)Nk} = e^{j2\pi k} = 1 \quad [10]$$

De esta forma, se puede multiplicar el lado derecho de la ecuación (8) por  $W_N^{-kN}$ , por tanto,

<sup>7</sup> OPPENHEIM, Alan V y SCHAFER, Ronald W, Tratamiento de Señales en tiempo discreto. 2da edición. Edit. Prentice Hall, 2000. p. 635.

$$X[k] = W_N^{-kN} \sum_{n=0}^{N-1} x[n] W_N^{kn} = \sum_{n=0}^{N-1} x[n] W_N^{-k(N-n)} \quad [11]$$

Conforme a la información obtenida en la ecuación (11) se puede definir la secuencia

$$y_k[n] = \sum_{r=-\infty}^{\infty} x[n] W_N^{-k(n-r)} u[n-r] \quad [12]$$

De este modo y partiendo del concepto de la DFT que establece que  $x[n] = 0$  para  $n < 0$  y  $n \geq N$ , se obtiene:

$$X[k] = y_k[n] \Big|_{n=N} \quad [13]$$

La ecuación (12) se puede interpretar como una convolución discreta de la secuencia de duración finita  $x[n]$ ,  $0 \leq n \leq N - 1$  con la secuencia  $W_N^{-kn} u[n]$ . Concluyendo así que  $X[k]$  es el valor de la salida cuando  $n = N$ . La función de transferencia de este sistema se indica en la ecuación (14).

$$H_k(z) = \frac{1}{1 - W_N^{-k} z^{-1}} \quad [14]$$

Para reducir las operaciones que se deben realizar en un algoritmo computacional por medio de esta función de transferencia se multiplica el numerador y el denominador de  $H_k(z)$  por el factor  $(1 - W_N^{-k} z^{-1})$  obteniendo

$$\begin{aligned} H_k(z) &= \frac{1 - W_N^{-k} z^{-1}}{(1 - W_N^{-k} z^{-1})(1 - W_N^{-k} z^{-1})} \\ &= \frac{1 - W_N^{-k} z^{-1}}{1 - 2 \cos(2\pi k/N) z^{-1} + z^{-2}} \end{aligned} \quad [15]$$

El grafo de flujo de señales de la figura 2 corresponde al sistema de la ecuación (15). La implementación computacional del algoritmo Goertzel se plantea en las ecuaciones (16) y (17).

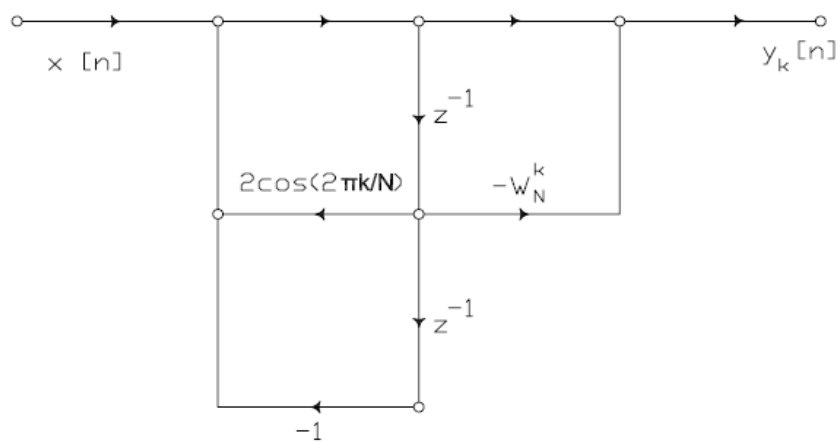
$$s_k[n] = x[n] + 2 \cos(2\pi k/N) s_k[n-1] - s_k[n-2] \quad [16]$$

$$y_k[n] = s_k[n] - W_N^k s_k[n-1] \quad [17]$$

Siendo,

$$s_k[-2] = s_k[-1] = 0 \quad [18]$$

Figura 2. Grafo de flujo para el algoritmo Goertzel<sup>8</sup>



<sup>8</sup> Fuente: OPPENHEIM, Alan V y SCHAFFER, Ronald W, Tratamiento de Señales en tiempo discreto. 2da edición. Edit. Prentice Hall, 2000. p. 636.

## **2. MEDICIÓN DE ENERGÍA ELÉCTRICA**

Este capítulo abarca lo concerniente a los dispositivos empleados para la realización de la medición de energía eléctrica, sin embargo, está más enfocado a lo que son los medidores digitales, ya que es este el objeto de análisis. En primera instancia, el apartado de reseña histórica busca dar al lector un enfoque a través del tiempo sobre los diversos tipos de medidores que han existido y de sus desventajas conforme a las tendencias actuales de los sistemas de energía eléctrica y los inconvenientes presentes a causa del acrecentamiento de las componentes armónicas. El segundo apartado, hace un estudio detallado sobre los etapas de desarrollo de los medidores digitales de energía, teniendo en cuenta a su vez, las principales características y ventajas en comparación con los medidores de inducción, por último, se presenta un estudio de los algoritmos de medición implementados en los medidores digitales de energía actualmente comercializados en Colombia.

### **2.1. MARCO HISTÓRICO**

La medición de energía eléctrica se remonta al año 1892 cuando las compañías Thomson-Houston y Edison General Electric se unen en General Electric Co y desarrollan el primer medidor de inducción. Sólo hasta finales de la década de los ochenta comienza la era de los medidores digitales y los antiguos medidores de inducción se van proyectando hacia la extinción.

La distorsión armónica y en sí la proliferación de cargas no lineales en las redes de energía eléctrica, los errores intrínsecos provocados por el desgaste

de las piezas mecánicas que componen los medidores de tipo inducción y la fluctuación de las variables a medir por causa de condiciones ambientales como la temperatura, humedad, etc., son los principales causales para la proyección a la utilización de medidores digitales de energía eléctrica tanto en uso residencial como en uso industrial.

Los contadores de inducción cuando son sometidos a formas de onda de corriente y de tensión distorsionadas presentan valores porcentuales de error superiores a la clase del medidor, en el registro de la energía eléctrica, debido a que son calibrados y probados para desempeñarse a 60 Hz con formas de onda senoidales.

Las características propias del contador de inducción conducen a concluir que cuando la distorsión en tensión y corriente produce flujos de potencia armónica total que solo se dirigen de la carga hacia la fuente, el medidor sobre-registra el flujo neto total de energía activa. Cuando se presenta el caso contrario el instrumento subregistra. En este sentido, se podría caer en el error de justificar la aplicabilidad de los medidores de inducción aún en presencia de señales no sinusoidales, no obstante, el sobregistro o el subregistro ocurre de manera aleatoria y no existe algún mecanismo que pueda determinar dicho factor de ajuste.

Por tal razón, las principales tendencias en materia de medición de energía eléctrica se encausan hoy en día a la consecución y perfeccionamiento de algoritmos eficientes, de alta velocidad y fiabilidad para el desarrollo de medidores digitales robustos de amplias aplicaciones de medición como la programación de tarifas horarias y por otra parte, generando un completo sistema de protección alternativo.

Actualmente, en el mercado se encuentran medidores digitales de energía eléctrica cuyas características difieren del simple medidor de Watts-hora a los medidores robustos distribuidos por las grandes industrias eléctricas. No obstante, los diferentes puntos de vista con respecto a la problemática de las componentes armónicas en las señales de tensión y corriente ha provocado la variabilidad de los algoritmos de programación empleados en estos dispositivos generándose de esta forma incongruencias en los valores medidos entre uno y otro medidor digital.

## **2.2. EL MEDIDOR DIGITAL DE ENERGÍA ELÉCTRICA**

El medidor digital de energía eléctrica es un dispositivo cuya función principal es capturar las señales analógicas de tensión y corriente, digitalizarlas y procesarlas, obteniendo de este modo los valores de potencia y energía para almacenarlos y visualizarlos por medio de una pantalla de cristal líquido (*LCD*)<sup>9</sup>. Además de estas aplicaciones básicas, los medidores digitales de energía eléctrica son provistos de otro tipo de funciones complementarias que los hacen más atractivos en el mercado. Las principales aplicaciones que se pueden encontrar en los medidores digitales son:

- Programación de la información a obtener.
- Almacenamiento de: kWh, kVAh, kVARh, eventos en tensión (huecos y elevaciones),  $V^2h$ ,  $I^2h$ .
- Modos de prueba que permiten realizar diagnósticos y encontrar posibles errores de conexión como: polaridad y cruce de fases de la tensión, desvío de fase de la tensión, fase de corriente inactiva, desplazamiento del ángulo de fase, desbalance en la magnitud de la corriente, polaridad de energía.

---

<sup>9</sup> Liquid Crystal Display- Pantalla de Cristal Líquido.

- Medición de la demanda con intervalos de 1, 5, 10, 15, 30 y 60 minutos.
- Cambio de tarifas.
- Información sobre la calidad de la tensión de alimentación.
- Lecturas automáticas.
- Comunicaciones a través de *MODEM* y RS-232
- Programación de relés de salida para alarmas.

### **2.2.1. Etapas de desarrollo del medidor digital de energía**

Un medidor digital esta constituido fundamentalmente por tres etapas básicas: La etapa de acondicionamiento y adquisición de las señales analógicas, la etapa de procesamiento de las señales digitales y almacenamiento de la información obtenida, y por último, la etapa de interfaz con el usuario donde se encuentra implícita la etapa de comunicación. Para el desarrollo óptimo de cada una de las etapas básicas, se deben tener en cuenta unos factores y requerimientos que a su vez constituyen todo un proceso secuencial.

Dentro de los requerimientos básicos de la etapa de adquisición de las señales se debe tener en cuenta la frecuencia de muestreo, el rango dinámico de la señal de entrada, la resolución, el filtro antisolapamiento, la susceptibilidad a la interferencia electromagnética, los canales de adquisición modulares y su respectiva sincronización, el escalado y la calibración automática<sup>10</sup>.

En cuanto a las características y requerimientos para la etapa de procesamiento digital de las señales y almacenamiento de información se

---

<sup>10</sup> Notas de clase del profesor Gabriel Ordóñez Plata, Asignatura: Mediciones Eléctricas.

pueden citar la arquitectura del sistema, la arquitectura de la memoria, la capacidad de procesamiento, la modularidad y procesamiento múltiple, la capacidad de almacenamiento, los diferentes algoritmos de procesamiento, la operación del sistema en tiempo real y la normalización industrial.

En la etapa de interfaz con el usuario se deben tener en cuenta requerimientos como el desarrollo de una interfaz gráfica, la presentación de las magnitudes estimadas, el control integrado, la monitorización y control remoto y la lectura y análisis de los datos almacenados, entre otros.

#### **2.2.1.1. Adquisición de datos**

En la etapa de adquisición de datos juegan un papel muy importante tanto la caracterización y ajuste de los transductores a utilizar en el diseño como la capacidad de los filtros empleados para atenuar en una frecuencia determinada con el menor error posible y la cantidad de bits a los que están sujetos los conversores A/D.

En esta etapa, los transductores realizan la monitorización de las señales de tensión y las de corriente del sistema trifásico y mediante divisores de tensión se encargan de establecer una tensión adecuada para que el sistema pueda adquirirla y continuar de esta manera con el proceso secuencial.

Luego de la caracterización de las señales analógicas por medio de los transductores, éstas deben ser filtradas en un filtro antisolapamiento (*antialiasing*) para evitar que aparezcan muestras en la señal que no correspondan a las componentes de frecuencia.

El último proceso correspondiente a la etapa de adquisición de datos es la conversión analógica – digital como tal, existen varias formas de conversores analógicos – digitales, siendo los más comunes el de aproximaciones sucesivas, *flash*, rampa, doble rampa y tensión -frecuencia. Los de aproximaciones sucesivas, *flash* y rampa son ejemplos de los que pueden conocerse como conversores A/D de muestreo; ellos proporcionan el valor digital equivalente en el instante en que la señal es muestreada. Los de doble rampa y tensión – frecuencia son ejemplos de conversores A/D integradores en los que se promedia el valor de tensión sobre un tiempo de medida fijo. Los conversores de este tipo tardan más tiempo para dar una medida, pero tienen mejor rechazo al ruido.

El muestreo de la señal es una parte esencial en esta etapa, ya que para conservar toda la información contenida en una señal analógica variable en el tiempo en una señal equivalente digital se deben tomar la mayor cantidad de muestras posibles.

#### **2.2.1.2. Procesamiento digital y almacenamiento**

Luego de haber convertido las señales analógicas a una representación digital equivalente se desarrolla una etapa de filtrado adicional por medio de técnicas digitales como registros de desplazamiento, sumadores y elementos de retraso que permitan la aproximación mas acertada de la respuesta digital deseada.

En la actualidad y gracias a los avances tecnológicos en materia de dispositivos de estado sólido, toda la etapa de almacenamiento y

procesamiento de las señales digitales se realiza mediante los Procesadores de Señales Digitales, DSP<sup>11</sup>.

Los Procesadores de Señales Digitales son dispositivos que poseen una alta capacidad de procesamiento de datos en un tiempo determinado o *throughput*, algunas de sus características más básicas como el formato aritmético, la velocidad, la organización de la memoria o la arquitectura interna hacen que sean los más adecuados para la aplicación en medidores digitales. Otra de las ventajas apreciables de los Procesadores de Señales Digitales es la capacidad de conversión analógica – digital mediante conversores internos.

El paso a seguir es el de procesamiento de la señal digitalizada, llevando a cabo los algoritmos estimados para la medición de potencias y energía eléctrica, antepuestos por los algoritmos de adecuación de las señales y escalamiento.

Dentro de los algoritmos comúnmente implementados en medidores digitales para la caracterización de las señales digitales se encuentra el de análisis de Fourier y los respectivos algoritmos de aplicación como lo es el de Goertzel.

### **2.2.1.3. Interfaz con el usuario**

En la etapa de visualización, los medidores digitales ofrecen varias formas de comunicación con el usuario con el objeto de realizar el despliegue de los datos obtenidos en la medición y la parametrización de los mismos. Dentro de los tipos de comunicación de mayor relevancia en los medidores digitales se encuentran:

---

<sup>11</sup> Digital Signal Processor

- La pantalla de cristal líquido que permite el despliegue de la información para el usuario y la visualización de datos de facturación, así como información estadística.
- Una interfase del módulo principal que permite la conexión de un módem externo, el cual se comunica por puerto serial con el equipo y a través de teledatotelemedida o con un PC local permite la visualización de datos de facturación, así como la información estadística y de parametrización del medidor por medio de un “software” especializado para cada marca.

### **2.2.2. Ventajas de los medidores digitales**

Las principales ventajas en la aplicación de medidores digitales de energía eléctrica se mencionan a continuación:

- Alta exactitud y precisión en la medida en comparación con los medidores analógicos.
- La información de salida puede ser enviada a un “*display*” o se puede transmitir a otro dispositivo para realizar otros cálculos, es decir que a través de un módem se puede estar interrogando el equipo para obtener la energía consumida en un determinado lapso de tiempo.
- La calibración se realiza mediante “*software*”.
- Existe un mejor control sobre el consumo de energía al disponer de mayor información y de más fácil acceso tanto para el consumidor como para la empresa prestadora del servicio.
- Permite el almacenamiento de variables como kWh, kVAh, kVARh, eventos en tensión (huecos y elevaciones),  $V^2h$ ,  $I^2h$ .

- Disminuye la posibilidad de fraude.
- Se logra disminuir el error humano en la realización de lectura de la medida.
- Permite la ejecución en modos de prueba que para la realización de diagnósticos y estudio de posibles errores de conexión como: polaridad y cruce de fases de tensión, desvío de fase de la tensión, fase de corriente inactiva, desplazamiento del ángulo de fase, desbalance en la magnitud de la corriente, polaridad de energía.
- Facilita la programación de tarifas horarias permitiendo el cálculo del consumo de energía de acuerdo a las características fundamentales de la curva de demanda.
- Facilita la comunicación con el usuario a través de *MODEM* y puerto *RS-232*
- Permite la programación de relés de salida para alarmas y protecciones del sistema.

### **2.2.3. Medidores digitales en Colombia**

No son muchas las marcas de medidores digitales de energía eléctrica instalados en Colombia actualmente, sin embargo, los medidores de EMH-ELGAMA, ABB, SCHLUMBERGER y SIEMENS son los que más se encuentran actualmente en el mercado nacional.

Los principales parámetros registrados por estos medidores son:

- Tensiones y corrientes de fase.
- Factor de potencia.
- Energía activa, reactiva y de dimensionamiento (aparente).
- Cortes de servicio.

- Distorsión armónica.

Los desarrollos de los algoritmos de medición de los equipos de medida que existen actualmente en Colombia no difieren en cuanto a los parámetros de medición de potencia activa, sin embargo, los algoritmos de implementación para la medición de la potencia reactiva varían. Las principales características generales de los medidores existentes actualmente en el país son:

- Las potencias de dimensionamiento y activa se obtienen a partir de las muestras de las señales de tensión y corriente.
- Frecuencia de muestreo de hasta 3,34 kHz lo cual permite que puedan estimar componentes armónicas hasta el orden 27.
- La potencia activa se obtiene integrando en un periodo la potencia instantánea y dividiendo en el periodo este valor.

Las principales características de los algoritmos implementados para la estimación de las potencias del medidor ABB ALPHA II son:

- La potencia activa se obtiene integrando en un periodo la potencia instantánea y dividiendo en el periodo este resultado.
- La potencia de dimensionamiento es estimada como el producto entre el valor eficaz de la tensión y el valor eficaz de la corriente. Los valores eficaces de tensión y corriente se obtienen con las muestras de tensión y corriente. La ecuación evaluada por el medidor digital es:

$$S = V I = \sqrt{\frac{1}{N} \sum_{n=0}^{N-1} v_n^2} \sqrt{\frac{1}{N} \sum_{n=0}^{N-1} i_n^2} \quad [19]$$

Revisando la ecuación anterior que rige el comportamiento del medidor para la estimación de la potencia de dimensionamiento se puede observar que ésta presenta un buen comportamiento cuando actúan señales no sinusoidales en el sistema, sin embargo, y como se verá más adelante, la no consideración del desbalance de las cargas presenciadas en sistemas trifásicos puede llevar a un error mayor a la clase del medidor en la estimación de la potencia trifásica de dimensionamiento.

La magnitud de la potencia reactiva por fase, es estimada a partir de las potencias activa y de dimensionamiento, por medio de la expresión:

$$Q = \sqrt{S^2 - P^2} \quad [20]$$

El posible error de estimación en la determinación de la potencia reactiva dependerá del algoritmo empleado para encontrar la potencia de dimensionamiento bajo condiciones de cargas desbalanceadas en sistemas trifásicos.

Las potencias trifásicas activa, reactiva y de dimensionamiento, se obtienen sumando aritméticamente las potencias de cada fase. Esta forma de obtener la potencia trifásica es adecuada para la potencia activa, para las demás potencias en determinadas situaciones no es lo más adecuado.

Las principales características de los algoritmos implementados para la estimación de las potencias del medidor SIEMENS S4 son:

- Las potencias de dimensionamiento, activa y reactiva se determinan a través de la medición de las tensiones y corrientes instantáneas.
- La potencia activa se obtiene integrando en un periodo la potencia instantánea y dividiendo en el periodo este resultado

- La potencia reactiva se estima integrando inicialmente la señal de tensión para obtener un cambio de fase de 90° y posteriormente multiplicarla por la corriente para luego realizar la integral de este producto de señales y obtener el valor medio. El medidor digital evalúa esta potencia a partir de las muestras de tensión y corriente como:

$$V_Q = \sum_{n=0}^{N-1} v_n \quad [21]$$

$$Q = \frac{1}{N} \sum_{n=0}^{N-1} V_{Q_n} \cdot i_n \quad [22]$$

Al integrar inicialmente la tensión, se garantiza que las señales de tensión de todas las frecuencias se atrasan 90°, sin embargo, al integrar la tensión, este resultado debe multiplicarse por una constante que depende de la frecuencia de la señal, por consiguiente las magnitudes de las componentes de frecuencias distintas a la fundamental se verían disminuidas por un factor igual al orden del armónico. Por consiguiente, este algoritmo de medición de la potencia reactiva puede presentar errores superiores a los de la clase del medidor en sistemas trifásicos con presencia de armónicos y/o con cargas desbalanceadas. La potencia de dimensionamiento se evalúa como el producto del valor eficaz de la tensión por el valor eficaz de la corriente.

Las potencias trifásicas activa, reactiva y de dimensionamiento, se obtienen sumando aritméticamente las potencias de cada fase.

Las principales características de los algoritmos implementados para la estimación de las potencias del medidor EMH-ELGAMA LZQM son:

- Las potencias aparente, activa y reactiva se determinan a través de la medición de las tensiones y corrientes instantáneas.

- El medidor digital estima la potencia reactiva como el valor medio de la integral del producto de la señal de tensión atrasado  $\frac{\pi}{2\omega}$  con la señal de corriente. Para ello, el algoritmo implementado es el que se indica en la ecuación (23):

$$Q = \frac{1}{N} \sum_{n=0}^{N-1} v_n^{(90)} \cdot i_n \quad [23]$$

Este algoritmo de estimación de energía reactiva es similar al utilizado en medidores de energía reactiva de inducción; el cual considera que las señales de tensión y corriente tienen una única componente de frecuencia (60 Hz). Por consiguiente, los errores de estimación pueden ser mayores a los especificados por los fabricantes cuando las señales de tensión y corriente presenten componentes armónicas.

La potencia de dimensionamiento se estima como la raíz cuadrada de la suma de los cuadrados de la potencia activa y reactiva.

Nuevamente, debido al error causado en la estimación de la potencia reactiva, la potencia de dimensionamiento se ve afectada.

Las potencias trifásicas activa, reactiva y de dimensionamiento, se obtienen sumando aritméticamente las potencias de cada fase.

Los algoritmos para la determinación de las potencias en los medidores SCHLUMBERGER son similares a los empleados por los medidores EMH-ELGAMA, de este modo, los errores en la estimación de las potencias reactiva y de dimensionamiento son similares.

Como conclusión a este análisis de algunos de los algoritmos implementados en los medidores digitales de energía eléctrica que existen actualmente en Colombia es que todos pueden presentar errores superiores a los especificados por el medidor en la determinación de las potencias reactiva y de dimensionamiento

### **3. DEFINICIONES DE POTENCIA EN EL MARCO DEL ESTANDAR IEEE 1459-2000**

La potencia aparente es una de las cantidades de mayor uso y aplicación en el ámbito de la potencia eléctrica. Su significado para el caso de sistemas monofásicos y sistemas trifásicos equilibrados senoidales es claro, así como los términos de potencia activa y potencia reactiva en que es posible su división. Esto ya no es así cuando se trata de sistemas desequilibrados y/o distorsionados, donde no existe un acuerdo unánime para definir la potencia aparente y donde es aún más discutible los términos de potencia más apropiados para su discriminación. El estándar *IEEE 1459-2000* intenta resolver esta cuestión con la propuesta de una definición basada en la tensión e intensidad efectiva y una descomposición de la potencia aparente efectiva que tiene tres características útiles:

- Separa convenientemente la potencia aparente fundamental y sus componentes activa y reactiva, de la potencia aparente no fundamental.
- Suministra una medida útil del grado de “polución” armónica a través de la potencia aparente no fundamental.
- Suministra una medida del grado de desequilibrio a partir de la introducción de la potencia aparente fundamental de desequilibrio.

### 3.1. RESEÑA HISTÓRICA

Desde los inicios de la corriente alterna, los ingenieros fueron conscientes de la importancia del ángulo de fase entre la tensión y la intensidad, y sus efectos en la transmisión de energía eléctrica. Desarrollos ulteriores condujeron al concepto de factor de potencia como una figura de mérito que representaba la eficiencia en la utilización de un sistema de suministro eléctrico y definido como el cociente de la potencia media y la potencia aparente. La noción de factor de potencia, ganó una pronta aceptación como un parámetro importante en la economía de ingeniería de los sistemas de potencia. Su cálculo y su medida no tuvieron problemas mientras fue aplicada a sistemas monofásicos y sistemas trifásicos equilibrados.

No obstante, desde muy pronto, con la extensión de las redes trifásicas, se puso de manifiesto que la definición del factor de potencia presentaba serios inconvenientes cuando se aplicaba a sistemas desequilibrados. Desde los años veinte comenzaron a utilizarse un par de definiciones de potencia aparente surgidas como extensiones de las definiciones encontradas para circuitos monofásicos.

Desde finales de los años veinte se planteó una amplia controversia sobre el significado de los distintos términos de potencia utilizados por los ingenieros cuando se encontraban con formas de onda no senoidales y/o la presencia de desequilibrios y/o desbalances en el caso de sistemas trifásicos. Esto ha dado lugar a una ambigüedad en las definiciones básicas que permaneció sin cambios durante más de cincuenta años.

En 1996 se publican los resultados del trabajo realizado durante cuatro años por el *grupo de trabajo en situaciones no sinusoidales* de la *IEEE* presidido por A. Emmanuel. En este trabajo se proponen una serie de términos de

potencia con la vocación de ser prácticos en las situaciones en las que la tensión y/o intensidad es distorsionada y/o desequilibrada. Esos términos podrían incluso ser utilizados para medir el nivel de distorsión y desequilibrio de un sistema.

El grupo de trabajo del *IEEE* dice de forma expresa que no intenta resolver controversias teóricas sobre la división de la potencia aparente en componentes activa, reactiva, de distorsión, y otras componentes no activas, sino dar una guía a ingenieros y fabricantes de equipos de medida, respecto a las cantidades que deben medirse con propósito de facturación. El destino final de los desarrollos del grupo de trabajo de la *IEEE* fue la edición del *IEEE* estándar 1459-2000 que recogía en buena medida el trabajo por aquel desarrollado.

### 3.2. LA NECESIDAD DE UN NUEVO ESTÁNDAR

Desde las primeras ediciones, el diccionario estándar de la *IEEE* utiliza dos clases de potencia aparente para sistemas trifásicos: la potencia aparente aritmética  $S_A$  y la potencia aparente vectorial  $S_V$ .  $S_A$  es la suma aritmética de las potencias aparentes de las fases individuales,

$$S_A = \sum_{\forall j=a,b,c} S_j = \sum_{\forall j=a,b,c} V_j I_j = V_a I_a + V_b I_b + V_c I_c = \sum_{\forall j=a,b,c} \sqrt{P_j^2 + Q_j^2 + D_j^2}$$

$$S_A = \sqrt{P_a^2 + Q_a^2 + D_a^2} + \sqrt{P_b^2 + Q_b^2 + D_b^2} + \sqrt{P_c^2 + Q_c^2 + D_c^2} \quad [24]$$

Donde  $V_j$  e  $I_j$  representan los valores rms<sup>12</sup> de la tensión y la intensidad de la fase “j”.

---

<sup>12</sup> Root mean square- Raíz media cuadrática

En situaciones no senoidales, el cuadrado de la potencia aparente de cada fase se descompone según el modelo de Budeanu distinguiendo la potencia activa  $P_j$ , la potencia reactiva de Budeanu  $Q_j$  y la potencia de distorsión,  $D_j$ .  $S_V$  se define como una suma vectorial,

$$S_V = \sqrt{\left(\sum_{\forall j=a,b,c} P_j\right)^2 + \left(\sum_{\forall j=a,b,c} Q_j\right)^2 + \left(\sum_{\forall j=a,b,c} D_j\right)^2} \quad [25]$$

$$S_V = \sqrt{(P_a + P_b + P_c)^2 + (Q_a + Q_b + Q_c)^2 + (D_a + D_b + D_c)^2} \quad [26]$$

A la vista de las definiciones se verifica que  $S_A > S_V$ . Ambas dan lugar a otras tantas definiciones de factor de potencia,  $PF_A$  y  $PF_V$ . En sistemas equilibrados senoidales los dos valores son iguales. Sin embargo, fuera de las condiciones ideales los resultados pueden ser diferentes.

Aunque la controversia ha seguido hasta la actualidad, el *IEEE* mantuvo esas definiciones hasta la aparición del estándar 1459, ajena a otro tipo de propuestas que han sido motivo de distintas publicaciones científicas a lo largo de los años.

Una de las propiedades de la potencia aparente monofásica que ha sido considerada más importante es que la potencia aparente es numéricamente igual a la máxima potencia activa que existe en los terminales de entrada de un sistema para un valor de intensidad y tensión eficaz dado y por lo tanto directamente relacionado con el tamaño del equipo y de las pérdidas de generación y transmisión. Este concepto puede extenderse a circuitos equilibrados senoidales, en un sentido limitado a circuitos equilibrados no senoidales, pero no directamente a circuitos desequilibrados. Esto principalmente es debido a la no trivialidad a la hora de elegir la referencia de tensión para los conductores de línea.

Sin embargo, esto no impide tratar de buscar una definición que tenga utilidad práctica para determinadas situaciones específicas. Así, una aplicación importante de la potencia aparente es su uso en la determinación del factor de potencia, una medida de la eficiencia del consumo de energía de una carga arbitraria alimentada por una fuente trifásica. Para determinar la forma más eficiente de entregar la energía a la carga se puede distinguir en las intensidades de línea las componentes activas “indispensables” que transportan la potencia activa de aquellas partes de las intensidades no activas que son esas componentes “sin uso”.

Mientras las componentes activas deben ser entregadas por la fuente de energía, las componentes no activas pueden ser entregadas a la carga por un compensador teóricamente sin pérdidas situado cerca de la carga, no causando de esta manera pérdidas en la generación y el transporte.

La potencia activa máxima, la potencia aparente, que puede ser entregada por la fuente a una carga perfectamente compensada puede ser considerada una cantidad de referencia para determinar el *FP* de la carga sin compensar. Si se adopta el enfoque de “sistema”, la potencia aparente del sistema es la máxima potencia entregada del sistema como un conjunto, esto es, el máximo de la suma de las potencias activas de fase, con la condición de que las pérdidas de generación y transporte proporcionales a  $\sum I_j^2$  y a  $\sum V_j^2$  sean constantes.

El significado de la potencia aparente puede obtenerse por aplicación sucesiva de la desigualdad de Schwarz,

$$|P| = \left| \frac{1}{T} \int_0^T \sum v_j i_j dt \right| \leq \sum_{\forall j} \left| \frac{1}{T} \int_0^T v_j i_j dt \right| \leq \sum_{\forall j} \left( \sqrt{\frac{1}{T} \int_0^T v_j^2 dt} \sqrt{\frac{1}{T} \int_0^T i_j^2 dt} \right) = \sum_{\forall j} V_j I_j \quad [27]$$

Pero por otro lado,

$$\sum_{\forall j} V_j I_j \leq \sqrt{\sum_{\forall j} V_j^2} \sqrt{\sum_{\forall j} I_j^2} \quad [28]$$

Esto permitió a Buchholtz definir la potencia aparente como la máxima potencia activa posible para una intensidad eficaz dada y un conjunto de tensiones dadas en el sistema,

$$S_{sist} = 3 \sqrt{\frac{1}{3} \sum_{\forall j} V_j^2} \sqrt{\frac{1}{3} \sum_{\forall j} I_j^2} \quad [29]$$

Esta definición conserva uno de los atributos más significativos esperados de la potencia aparente como es que las pérdidas de potencia producidas en el transporte de energía sean proporcionales al cuadrado del factor de potencia obtenido a partir de ella. La definición fue recuperada por el grupo de trabajo del *IEEE* y posteriormente extendida para incluir el conductor de neutro, hasta adoptarse en el *IEEE* estándar 1459.

### 3.3. DESARROLLOS DEL GRUPO DE TRABAJO DEL IEEE

Como ha quedado establecido, originariamente el único consenso que existía era que las definiciones utilizadas para evaluar el flujo de energía eléctrica en redes de potencia no eran adecuadas en regímenes no senoidales y/o cuando las cargas desequilibradas causaban regímenes asimétricos en sistemas trifásicos. Sin embargo, era particularmente interesante alcanzar un consenso sobre las definiciones de potencia en aquel momento en que aparecían nuevos equipos de medida basados en el muestreo digital. En esencia se trataba de establecer la estrategia de medida más apropiada para

ser adoptada por fabricantes y usuarios técnicos cuando crecía el número de cargas no lineales en los puntos de conexión común, que debían ser medidas a efectos de facturación.

Por otra parte, la energía generada por las centrales eléctricas es casi senoidal de secuencia positiva, por lo tanto las tensiones están libres de armónicos y de componentes de secuencia inversa y homopolar. En el lado del usuario, los motores síncronos y asíncronos desarrollan pares que son el resultado de la interacción entre las intensidades del rotor y el campo magnético giratorio de secuencia positiva. La distorsión y el desequilibrio de la tensión lo único que causan son pares parásitos y pérdidas adicionales. Por ello parece lógico separar las potencias fundamentales (60/50-Hz) del resto. Este enfoque tiene la ventaja de permitir tratar a los términos de potencia fundamental en la forma clásica. Al mismo tiempo, suministra medidas aceptables del nivel de “polución” armónica presente en la red.

El grupo de trabajo del *IEEE* considera “intensidad fundamental” la intensidad que circula a la misma frecuencia que la tensión fundamental de red. Así, la filosofía seguida fue separar el “producto” principal, los términos de potencia fundamental, de la “polución”, las componentes no fundamentales y sus términos cruzados.

### 3.3.1. Sistemas monofásicos

La tensión instantánea  $v(t)$  en función del tiempo viene dada por

$$v(t) = V_0 + \sqrt{2} \sum_{h \neq 0}^{\infty} V_h \text{sen}(h\omega t + \alpha_h) \quad [30]$$

Donde  $V_0$  es el valor medio,  $V_h$  es el valor rms del armónico  $h$  de tensión y  $\alpha_h$  es el ángulo de fase del armónico de tensión de orden  $h$ . De la misma forma se tiene la intensidad instantánea  $i(t)$

$$i(t) = I_0 + \sqrt{2} \sum_{h \neq 0}^{\infty} I_h \text{sen}(h\omega t + \beta_h) \quad [31]$$

Donde  $I_0$  es el valor medio o componente DC,  $I_h$  es el valor rms del armónico  $h$  de intensidad y  $\beta_h$  es el ángulo de fase del armónico de intensidad de orden  $h$ .

Los valores eficaces o rms de tensión e intensidad son:

$$V = \sqrt{\sum_{h=0}^{\infty} V_h^2} \quad ; \quad I = \sqrt{\sum_{h=0}^{\infty} I_h^2} \quad [32]$$

A continuación se separan las componentes fundamentales  $V_1, I_1$  de las componentes armónicas  $V_H, I_H$ ,

$$V^2 = V_1^2 + V_H^2 \quad ; \quad I^2 = I_1^2 + I_H^2 \quad [33]$$

Donde,

$$V_H^2 = \sum_{h \neq 1} V_h^2 \quad ; \quad I_H^2 = \sum_{h \neq 1} I_h^2 \quad [34]$$

De (33) se obtiene para la potencia aparente  $S$  la siguiente descomposición,

$$S^2 = (VI)^2 = (V_1 I_1)^2 + (V_1 I_H)^2 + (V_H I_1)^2 + (V_H I_H)^2 \quad [35]$$

Así, se distinguen en (35), dos componentes para la potencia aparente:

$$S^2 = S_1^2 + S_N^2 \quad [36]$$

Donde:

-  $S_1$  es la potencia aparente fundamental, que a su vez se descompone en una potencia activa fundamental  $P_1$  y una potencia reactiva fundamental  $Q_1$ .

$$S_1^2 = (V_1 I_1)^2 = P_1^2 + Q_1^2 \quad [37]$$

Con

$$P_1 = V_1 I_1 \cos \theta_1 \quad ; \quad Q_1 = V_1 I_1 \operatorname{sen} \theta_1 \quad ; \quad \theta_1 = \alpha_1 - \beta_1 \quad [38]$$

-  $S_N$  es la potencia aparente no fundamental y se compone de la potencia de distorsión de intensidad  $V_1 I_H$ , la potencia de distorsión de tensión  $V_H I_1$ , y la potencia aparente armónica  $V_H I_H$ ,

$$S_N^2 = D_1^2 + D_V^2 + S_H^2 \quad [39]$$

La potencia aparente armónica  $S_H$  puede ulteriormente dividirse como,

$$S_H^2 = (V_H I_H)^2 = P_H^2 + N_H^2 \quad [40]$$

Donde  $P_H$  es la potencia activa armónica total,

$$P_H = \sum_{h \neq 1} V_h I_h \cos \theta_h \quad ; \quad \theta_h = \alpha_h - \beta_h \quad [41]$$

$N_H$  es la potencia no activa armónica total.

Se reconoce que mientras que es posible asignar una dirección del flujo tanto a  $P_1$  como a  $Q_1$ , ello no es posible hacerlo con las tres componentes establecidas para  $S_N$ . Estos realmente son sólo productos formales, y a

diferencia de la potencia activa no tienen significado físico. Sin embargo, tales componentes formales pueden servir como indicadores útiles para la operación de una red. En efecto, de (39) se obtiene,

$$S_N^2 = \left(\frac{I_H}{I_1}\right)^2 S_1^2 + \left(\frac{V_H}{V_1}\right)^2 S_1^2 + \left(\frac{V_H I_H}{V_1 I_1}\right)^2 S_1^2 \quad [42]$$

Que puede reescribirse en función de los índices de distorsión armónica total, *THD*, de la tensión y de la intensidad. La potencia aparente no fundamental normalizada a la potencia aparente fundamental es,

$$\left(\frac{S_N}{S_1}\right)^2 = (ITHD)^2 + (VTHD)^2 + (ITHD \cdot VTHD)^2 \quad [43]$$

En la práctica  $S_N/S_1 \approx ITHD$ . Para  $VTHD < 5\%$  e  $ITHD > 40\%$ , el error que se comete al utilizar la aproximación anterior es menor del 1%.

En general, tanto el valor de  $S_N$  como su valor normalizado  $S_N/S_1$  son mejores indicadores del nivel de “polución” armónica que el valor de  $P_H$ . Así una carga no lineal bien compensada vendrá caracterizada por un valor bajo de  $S_N/S_1$ . Un aumento de la distorsión de intensidad no necesariamente supone un aumento del valor de  $P_H$  pero siempre conllevará un aumento del valor normalizado  $S_N/S_1$ .

Por otro lado, la figura de mérito más conveniente para cuantificar la efectividad del flujo de energía eléctrica en un sistema es el “factor de potencia total”,

$$FP = \frac{P}{S} = \frac{P_1 + P_H}{S} \quad [44]$$

No obstante, aislar  $P_1$ ,  $Q_1$  y  $S_1$  de la potencia no fundamental facilita el seguimiento del flujo de potencia fundamental no polucionada de la energía eléctrica, y permite la aplicación de técnicas clásicas de compensación como la corrección del factor de potencia con condensadores. De ahí el valor del factor de desplazamiento dFP,

$$dFP = \frac{P_1}{S_1} = \cos\theta_1 \quad [45]$$

Que conserva un valor significativo en los casos donde son monitorizadas las potencias fundamentales de forma separada de las potencias no fundamentales.

### 3.3.2. Sistemas trifásicos

Los sistemas trifásicos equilibrados son analizados según el esquema sugerido en el apartado anterior. Los sistemas desequilibrados requieren unas consideraciones adicionales. El grupo de trabajo del *IEEE* a la hora de definir la potencia aparente sigue las propuestas sugeridas por Filipski, Arseneau, y Emanuel, entre otros. Así se adopta la potencia aparente del sistema  $S_e$  o potencia aparente equivalente sugerida originariamente por F. Buchholz en 1922 y clarificada por W. M. Goodhue en 1933,<sup>13</sup>,

$$S_e = 3V_e I_e \quad [46]$$

---

<sup>13</sup> Remítase al contenido bibliográfico

Donde

$$V_e = \sqrt{\frac{1}{18} [3(V_a^2 + V_b^2 + V_c^2) + V_{ab}^2 + V_{bc}^2 + V_{ca}^2]} ; I_e = \sqrt{\frac{I_a^2 + I_b^2 + I_c^2 + I_n^2}{3}} \quad (\text{Cuatro hilos})$$

$$V_e = \sqrt{\frac{V_a^2 + V_b^2 + V_c^2}{3}} ; I_e = \sqrt{\frac{I_a^2 + I_b^2 + I_c^2}{3}} \quad (\text{Tres hilos})$$

[47]

El grupo de trabajo del *IEEE* establece las siguientes indicaciones para calcular  $V_e$ :

Para un sistema de cuatro conductores,  $V_a$ ,  $V_b$ ,  $V_c$ , son los valores rms de las tensiones *fase-neutro*. Para un sistema de tres conductores, la tensión equivalente puede ser calculada con la misma expresión donde ahora  $V_a$ ,  $V_b$ ,  $V_c$  son las tensiones medidas desde cada conductor a un punto neutro artificial (el punto neutro de una estrella de tres resistencias iguales), o bien por,

$$V_e = \sqrt{\frac{V_{ab}^2 + V_{bc}^2 + V_{ca}^2}{9}} \quad [48]$$

Donde las tensiones rms corresponden a las tensiones de línea. La intensidad equivalente  $I_e$  se obtiene a partir de los valores rms de las intensidades de los conductores  $I_a$ ,  $I_b$  e  $I_c$ .

Cada uno de los valores rms de tensión e intensidad de fase se determinan en la forma,

$$V_a^2 = V_{a1}^2 + \sum_{\forall h \neq 1} V_{ah}^2$$

$$I_c^2 = I_{c1}^2 + \sum_{\forall h \neq 1} I_{ch}^2$$
[49]

De la misma forma que en el caso monofásico, resulta conveniente la resolución de la tensión y la intensidad efectiva (como las denomina el Std 1459) en la componente efectiva fundamental y la componente efectiva armónica,

$$V_e^2 = V_{e1}^2 + V_{eH}^2 \quad ; \quad I_e^2 = I_{e1}^2 + I_{eH}^2$$
[50]

Donde el subíndice '1' se refiere a los valores rms de la componente fundamental,

$$V_{e1} = \sqrt{\frac{V_{a1}^2 + V_{b1}^2 + V_{c1}^2}{3}} \quad ; \quad I_{e1} = \sqrt{\frac{I_{a1}^2 + I_{b1}^2 + I_{c1}^2}{3}}$$
[51]

Y el subíndice 'H' se refiere a las componentes no fundamentales totalizadas en la forma,

$$V_{eH} = \sqrt{\sum_{h \neq 1} \left( \frac{V_{ah}^2 + V_{bh}^2 + V_{ch}^2}{3} \right)} \quad ; \quad I_{eH} = \sqrt{\sum_{h \neq 1} \left( \frac{I_{ah}^2 + I_{bh}^2 + I_{ch}^2}{3} \right)}$$
[52]

Si se utiliza el mismo enfoque como el utilizado en el apartado anterior, se separa de la potencia aparente efectiva  $S_e$ , la potencia aparente fundamental de los términos de la potencia aparente no fundamental:

$$S_e^2 = (3V_e I_e)^2 = (3V_{e1} I_{e1})^2 + (3V_{e1} I_{eH})^2 + (3V_{eH} I_{e1})^2 + (3V_{eH} I_{eH})^2$$
[53]

El primer término es la potencia aparente efectiva fundamental,

$$S_{e1} = 3V_{e1} I_{e1} \quad [54]$$

Esta potencia puede separarse en la potencia aparente fundamental de secuencia positiva  $S_1^+$  y una componente complementaria,  $S_{U1}$ , atribuida al desequilibrio del sistema.  $S_1^+$  es convenientemente resuelta en las potencias activa y reactiva fundamental de secuencia positiva,

$$(S_1^+)^2 = (P_1^+)^2 + (Q_1^+)^2 \quad [55]$$

Con

$$P_1^+ = 3V_1^+ I_1^+ \cos \theta_1^+ \quad ; \quad Q_1^+ = 3V_1^+ I_1^+ \text{sen} \theta_1^+ \quad [56]$$

Los siguientes tres términos constituyen la potencia aparente efectiva no fundamental

$$S_{eN} = \sqrt{S_e^2 - S_{e1}^2} = \sqrt{D_{e1}^2 + D_{eV}^2 + S_{eH}^2} \quad [57]$$

Donde

$$D_{e1} = 3V_{e1} I_{eH} = 3S_{e1} (THD_{e1}) \quad [58]$$

Es la potencia de distorsión de intensidad efectiva y,

$$THD_{e1} = \frac{I_{eH}}{I_{e1}} \quad [59]$$

Es la distorsión armónica total equivalente de la intensidad.

$$D_{eI} = 3V_{eH} I_{eI} = 3S_{eI} (THD_{eV}) \quad [60]$$

Es la potencia de distorsión de tensión efectiva, y

$$THD_{eV} = \frac{V_{eH}}{V_{eI}} \quad [61]$$

Es la distorsión armónica total equivalente de la tensión.

$$S_{eH} = 3V_{eH} I_{eH} = 3S_{eI} (THD_{eI})(THD_{eV}) \quad [62]$$

Es la potencia aparente armónica efectiva, que contiene la potencia activa armónica,

$$P_H = \sum_{\substack{h \neq 1 \\ i=a,b,c}} V_{ih} I_{ih} \cos \theta_{ih} = P - P_1 \quad [63]$$

Y por último, el término no activo restante,

$$D_{eH} = \sqrt{S_{eH}^2 - P_H^2} \quad [64]$$

La expresión (65) describe la descomposición analizada según siete términos de potencia para  $S_e$  y ayuda a resumir la situación,

$$S_e^2 = (P_1^+)^2 + (Q_1^+)^2 + S_{UI}^2 + D_{eI}^2 + D_{eV}^2 + P_H^2 + D_{eH}^2 \quad [65]$$

Según el *grupo de trabajo* del *IEEE*, el enfoque seguido tiene las siguientes ventajas:

- El “producto principal”  $P_1^+$  es separado de las restantes componentes de potencia activa. Las cargas no lineales convierten una pequeña parte de  $P_1^+$  en  $P_H$ ,  $P_1^-$  y  $P_1^0$  que son generadas hacia la red de potencia y disipada. Normalmente,  $P_H$ ,  $P_1^-$  y  $P_1^0 < 0$ , y comparado con  $P_1^+$  tienen valores muy pequeños, lo que hace su medida problemática. Un valor típico es  $P_H/P_1 < 0,02$ .
- La potencia reactiva de secuencia positiva,  $Q_1^+$ , también es separada, así ayuda a estimar los bancos de condensadores necesarios para corregir el factor de potencia fundamental,  $\cos \theta_1^+$ .
- La potencia aparente no fundamental,  $S_{eN}$ , es una cantidad de gran utilidad para evaluar de un vistazo la severidad de la distorsión. Indica si una carga particular, o grupo de cargas, opera bajo unas condiciones de polución armónica baja, moderada, o excesiva.  $S_{eN}$  ayuda a determinar la potencia del equipo de compensación. También puede servir para detectar y proteger equipos que están siendo sumideros de armónicos, comportándose de forma semejante a filtros de armónicos.
- La potencia aparente efectiva  $S_e$  y sus componentes reproducen el formato de las definiciones senoidales clásicas que fueron la norma durante más de un siglo y siempre han sido bien comprendidas.

### 3.4. EL ANÁLISIS DE DEPENBROCK

El profesor alemán M. Depenbrock presenta en un artículo de discusión una propuesta alternativa para la definición de potencia aparente para sistemas de cuatro conductores que en buena medida fueron posteriormente adoptadas por el Standard 1459-2000.

En un primer ejemplo Depenbrock presenta dos circuitos, uno de tres conductores y otro de cuatro conductores. Ambos consumen la misma potencia activa, y tienen el mismo valor rms de intensidad de línea, la misma potencia aparente, y el mismo factor de potencia según el *IEEE*. Sin embargo, por el neutro del segundo circuito circula una intensidad de 1,565 veces el valor rms de las intensidades de fase. Depenbrock razona que si el factor de potencia es la figura de mérito más conveniente para cuantificar la efectividad del flujo de energía eléctrica en un sistema, ambos circuitos no deberían tener el mismo factor de potencia. Es más, cualquier intensidad que circula en el neutro es una intensidad de secuencia cero; como la tensión de secuencia cero normalmente puede considerarse despreciable en las redes de distribución, la intensidad de secuencia cero no transfiere potencia activa alguna. Los costos de un conductor neutro adicional podrían ahorrarse si no existiera intensidad de secuencia cero. Por lo tanto, está justificado considerar a las siempre no activas intensidades de secuencia cero como una cantidad incluso más perniciosa que otras intensidades no activas que no requieren conductor de neutro.

El comentario de Depenbrock incluye un ulterior ejemplo de una carga no lineal simétrica (tres rectificadores monofásicos conectados en estrella con neutro accesible) con un alto contenido de intensidad de secuencia cero. En este caso, el valor rms de la intensidad que circula en el conductor neutro es  $\sqrt{3}$  veces el valor rms de cada una de las intensidades de fase, cuando el

grupo de trabajo del *IEEE* no considera esta intensidad en el cálculo de la potencia aparente. Por ello Depenbrock concluye que la intensidad de neutro,  $I_n$ , debe ser contabilizada en el cálculo de la potencia aparente de un sistema trifásico de cuatro conductores. Por otra parte, la intensidad  $I_n$  debe medirse específicamente, ya que es imposible calcular el valor rms de  $I_n$  a partir de los valores rms de las tres intensidades de fase.

Si bien los ejemplos anteriores forman parte de un argumento práctico, además es posible apoyar esta reivindicación con la siguiente consideración teórica: La potencia aparente puede ser definida como aquella igual a la máxima potencia activa posible que puede ser alcanzada sin variación de las sumas, tomadas sobre un período, de todos los valores instantáneos al cuadrado de todas las tensiones y de todas las intensidades sin limitación de que cualquiera de los conductores de un sistema multiconductor pueda suponerse un conductor especial de retorno que recoja y devuelva todas las intensidades de los otros conductores. Por supuesto, la potencia colectiva (total) no depende de la elección del conductor señalado como de retorno. Si la potencia aparente se define como el valor límite de la potencia activa, la potencia aparente debe ser también independiente de la elección del conductor de retorno.

Como ha quedado indicado, el valor rms de la intensidad en el conductor de retorno no puede expresarse a partir de los valores rms de los otros conductores, por lo tanto, las intensidades de todos los conductores tienen que contribuir a la intensidad colectiva (o equivalente) de la misma forma, ninguna intensidad puede ser omitida. Esta es la única forma de evitar que el valor determinado de la potencia aparente dependa de qué conductor se elija como conductor de retorno. Así, para un sistema de 'n' conductores y una referencia exterior 'O', la propuesta de Depenbrock adopta la siguiente expresión,

$$S_{\Sigma} = U_{\Sigma} I_{\Sigma} \quad [66]$$

Donde los valores rms de tensión U e intensidad I se determinan como,

$$U_{\Sigma} = \sqrt{\sum_{r=1}^n U_{rO}^2} \quad ; \quad I_{\Sigma} = \sqrt{\sum_{r=1}^n I_r^2} \quad [67]$$

El punto 'O' de referencia puede ser el punto de una estrella constituida por 'n' resistencias iguales conectadas a los terminales 1, 2, ..., n del sistema. El valor rms de la tensión también se puede determinar a través de los valores de tensión de línea,

$$U_{\Sigma} = \sqrt{\frac{1}{2n} \sum_{r=1}^n \sum_{s=1}^n U_{rs}^2} \quad [68]$$

### 3.5. EL ESTÁNDAR IEEE 1459-2000

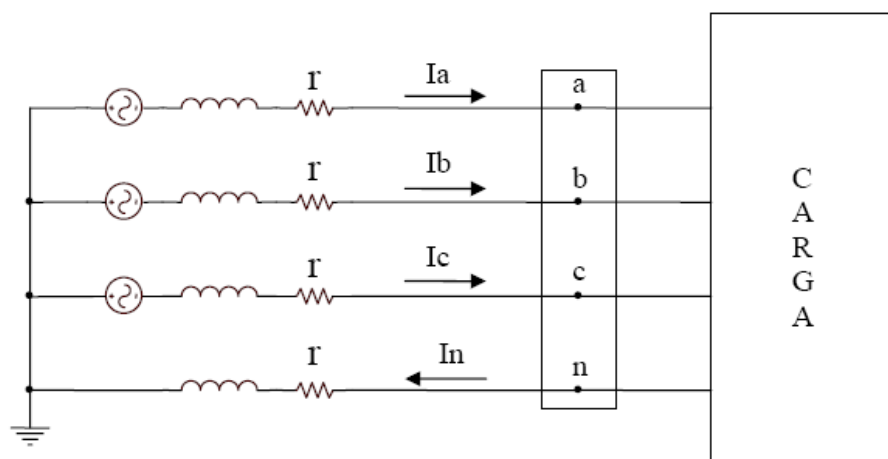
En los años 1998 y 1999 aparecen sendos artículos de Emanuel, [10],[12], sobre el particular. En estos trabajos Emanuel adopta la propuesta de Depenbrock y redefine los resultados de la *IEEE* según la visión de un sistema trifásico con conductor de neutro como un sistema de cuatro conductores. Así, el Standard establece una definición genérica de potencia aparente, define las denominadas tensión efectiva e intensidad efectiva, y a partir de ahí asume la descomposición de la potencia aparente efectiva en los términos de potencia propuestos por el grupo de trabajo del *IEEE*, [5-6].

La definición de potencia aparente que maneja el estándar 1459 es la siguiente: La potencia aparente es la máxima potencia que puede ser

transmitida bajo condiciones ideales (sistema monofásico senoidal o trifásico equilibrado senoidal) con el mismo impacto de tensión (sobre el aislamiento y sobre las pérdidas en vacío) y el mismo impacto de intensidad (o pérdidas en la línea) del sistema sobre la red.

Para esta definición, el valor rms de tensión y el valor rms de intensidad caracterizan el impacto de la carga sobre el sistema de potencia, esto es, qué valor de intensidad es transportada por la línea, y qué aislamiento es necesario y qué pérdidas en vacío son esperadas. La expresión explícita de la potencia aparente depende de la forma en que son caracterizados esos impactos de tensión e intensidad. En resumen, para determinar la potencia aparente según la definición establecida, debe determinarse una intensidad y una tensión equivalente de un sistema equilibrado de secuencia positiva que produzcan el mismo impacto sobre la red que las tensiones e intensidades del sistema. La figura 3., esquematiza un sistema trifásico general, donde una carga desequilibrada es alimentada por un sistema de cuatro conductores.

Figura 3. Sistema trifásico de cuatro conductores donde las resistencias de los conductores de línea y de neutro son iguales<sup>14</sup>



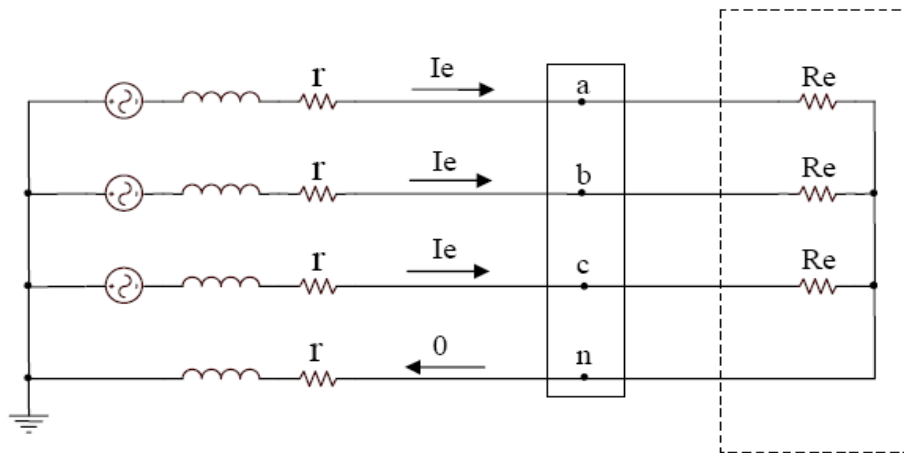
<sup>14</sup> Fuente: Los autores

Las pérdidas de potencia en la línea son,

$$\Delta P = r(I_a^2 + I_b^2 + I_c^2 + I_n^2) \quad [69]$$

El sistema ideal debe disipar exactamente la misma potencia en la línea (ver figura 4).

Figura 4. Circuito trifásico equivalente para la definición de  $I_e$ <sup>15</sup>



La carga la forman tres resistencias iguales y por las líneas circulan tres intensidades idénticas  $I_e$ , luego,

$$\Delta P = 3r I_e^2 \quad [70]$$

De la igualdad de ambas expresiones, [69] y [70], se obtiene la intensidad equivalente o efectiva,

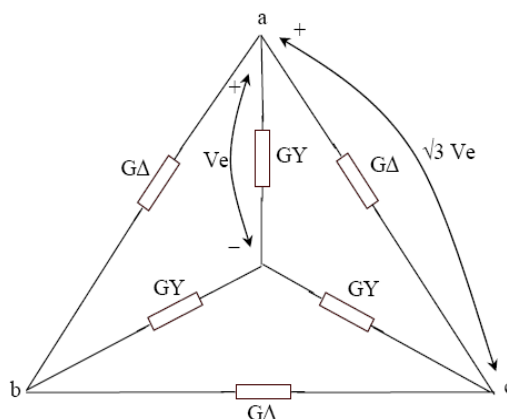
$$I_e = \sqrt{\frac{1}{3}(I_a^2 + I_b^2 + I_c^2 + I_n^2)} \quad [71]$$

El siguiente paso es encontrar una tensión equivalente  $V_e$ . Para ello se tienen en cuenta las pérdidas de potencia en vacío en los núcleos magnéticos de los transformadores y de los aislamientos 'aguas arriba' de la carga.

<sup>15</sup> Fuente: Los autores

En el Standard se supone que las pérdidas (en vacío) que dependen de la tensión,  $P_Y$ , que son debidas a las tensiones de fase y las pérdidas (en vacío) que dependen de la tensión,  $P_\Delta$ , que son debidas a las tensiones de línea, son iguales, ver figura 5.

Figura 5. Conductancias que representan las pérdidas que dependen de la tensión<sup>16</sup>.



Esto es,

$$P_\Delta = 3G_\Delta (\sqrt{3}V_e)^2 = 3G_Y V_e^2 = P_Y \quad \Rightarrow \quad G_\Delta = \frac{1}{3}G_Y \quad [72]$$

Donde las conductancias  $G_\Delta$  y  $G_Y$  se introducen para representar las pérdidas que dependen de la tensión,  $P_\Delta$  y  $P_Y$ , respectivamente. La tensión equivalente viene dada por:

$$G_\Delta (V_{ab}^2 + V_{bc}^2 + V_{ca}^2) + G_Y (V_{an}^2 + V_{bn}^2 + V_{cn}^2) = 9G_\Delta V_e^2 + 3G_Y V_e^2 \quad [73]$$

Si se considera como se ha dicho que ambas potencias son iguales, o lo que es lo mismo que  $G_\Delta = (1/3)G_Y$ , entonces,

$$G_\Delta (V_{ab}^2 + V_{bc}^2 + V_{ca}^2) + 3G_\Delta (V_{an}^2 + V_{bn}^2 + V_{cn}^2) = 18G_\Delta V_e^2 \quad [74]$$

<sup>16</sup> Fuente: Los autores

De donde sigue,

$$V_e = \sqrt{\frac{1}{18} \{3(V_{an}^2 + V_{bn}^2 + V_{cn}^2) + (V_{ab}^2 + V_{bc}^2 + V_{ca}^2)\}} \quad [75]$$

Para un sistema trifásico de tres conductores donde  $I_n=0$ , el Standard recomienda las expresiones simplificadas,

$$V_e = \sqrt{\frac{V_{ab}^2 + V_{bc}^2 + V_{ca}^2}{9}} \quad ; \quad I_e = \sqrt{\frac{1}{3}(I_a^2 + I_b^2 + I_c^2)} \quad [76]$$

Referidas como de Buchholz-Goodhue, y propuestas por los trabajos originales del *IEEE*. Finalmente, se incluye como resumen la resolución de la potencia aparente efectiva tal y como aparece publicado en el estándar *IEEE 1459-2000*.

$$S_e^2 = (P_1^+)^2 + (Q_1^+)^2 + S_{UI}^2 + D_{eI}^2 + D_{eV}^2 + P_H^2 + D_{eH}^2 \quad [77]$$

Las componentes efectivas fundamental y armónica de tensión e intensidad, en el entorno del estándar *IEEE* para sistemas de cuatro hilos están dadas mediante las siguientes expresiones,

$$I_{e1}^2 = \frac{1}{3}(I_{a1}^2 + I_{b1}^2 + I_{c1}^2 + I_{n1}^2) \quad ; \quad I_{eH}^2 = I_e^2 - I_{e1}^2 \quad [78]$$

Para la intensidad, y,

$$V_{e1}^2 = \frac{1}{18} \{3(V_{a1}^2 + V_{b1}^2 + V_{c1}^2) + (V_{ab1}^2 + V_{bc1}^2 + V_{ca1}^2)\} \quad ; \quad V_{eH}^2 = V_e^2 - V_{e1}^2 \quad [79]$$

Para la tensión.

### 3.6. DESARROLLOS POSTERIORES AL ESTÁNDAR

Una vez publicado el estándar, Emanuel vuelve a redefinir los valores de tensión e intensidad equivalente. Para la determinación de la intensidad equivalente, se supone un sistema trifásico constituido por una carga desequilibrada que se alimenta por un sistema de cuatro conductores donde cada una de las líneas tiene resistencia  $r$  y el conductor de neutro tiene resistencia  $r_n$ . Las pérdidas de potencia de la línea son,

$$\Delta P = r(I_a^2 + I_b^2 + I_c^2) + r_n I_n^2 \quad [80]$$

El sistema ideal constituido por tres resistencias de carga iguales alimentado por un sistema equilibrado de tensiones verifica que  $I_a = I_b = I_c = I_e$ ,  $I_n = 0$ , y por tanto, debe disipar exactamente la misma potencia en la línea que el sistema original,

$$\Delta P = 3r I_e^2 \quad [81]$$

De la igualdad de ambas expresiones para  $\Delta P$  resulta el valor de la intensidad equivalente o efectiva,  $I_e$ ,

$$I_e = \sqrt{\frac{1}{3}(I_a^2 + I_b^2 + I_c^2 + \rho I_n^2)} ; \rho = \frac{r_n}{r} \quad [82]$$

El estándar *IEEE1459* supone  $\rho = 1$ . En las instalaciones de media y baja tensión típicas  $\rho = 0.2 - 4$ . Hoy día, la instrumentación digital puede desarrollar equipos que permitan ajustar  $\rho$  para cualquier valor determinado.

Para determinar la tensión equivalente  $V_e$ , se supone que la carga consiste de un grupo de resistencias conectadas en Y y un grupo restante conectado en  $\Delta$ . Cada grupo está caracterizado por una resistencia equivalente  $R_Y$  y  $R_\Delta$ ,

respectivamente. El criterio de equivalencia está basado en efectos electotérmicos idénticos, esto es,

$$\frac{V_{an}^2 + V_{bn}^2 + V_{cn}^2}{R_Y} + \frac{V_{ab}^2 + V_{bc}^2 + V_{ca}^2}{R_\Delta} = \frac{3V_e^2}{R_Y} + \frac{9V_e^2}{R_\Delta} \quad [83]$$

Si se define la razón de potencias,

$$\xi = \frac{P_\Delta}{P_Y} = \frac{\frac{9V_e^2}{R_\Delta}}{\frac{3V_e^2}{R_Y}} = \frac{3R_Y}{R_\Delta} \quad [84]$$

Y se sustituye en la expresión [83], resulta [85],

$$\frac{V_{an}^2 + V_{bn}^2 + V_{cn}^2}{R_Y} + \frac{V_{ab}^2 + V_{bc}^2 + V_{ca}^2}{3R_Y} \xi = \frac{3V_e^2}{R_Y} + \frac{9V_e^2}{3R_\Delta} \xi \quad [85]$$

Que produce finalmente,

$$V_e = \sqrt{\frac{3(V_{an}^2 + V_{bn}^2 + V_{cn}^2) + \xi(V_{ab}^2 + V_{bc}^2 + V_{ca}^2)}{9(1 + \xi)}} \quad [86]$$

De este modo, el concepto de pérdidas que dependen de la tensión fue abandonado en favor de un enfoque de carga que consume una potencia activa equivalente. El significado eléctrico asociado a estos conceptos se resume en el siguiente enunciado; el sistema que permite la máxima transferencia de potencia es uno perfectamente equilibrado y simétrico con una intensidad de línea  $I_e$  y una tensión de fase  $V_e$ .

La potencia aparente y la tensión e intensidad equivalente pueden también expresarse por medio de las componentes simétricas. Si se denota con los subíndices +, -, y 0, las componentes de secuencia positiva, negativa y cero, respectivamente, se tiene,

$$I_e = \sqrt{I_+^2 + I_-^2 + (1 + 3\rho)I_0^2} \quad [87]$$

$$V_e = \sqrt{V_+^2 + V_-^2 + \frac{1}{1+\xi} V_0^2} \quad [88]$$

## 4. IMPLEMENTACIÓN DEL MEDIDOR

Este capítulo contiene las especificaciones técnicas, desarrollos y características mediante los cuales se llevó a cabo la implementación del prototipo del medidor digital de energía trifásico. El apartado 4.1 hace alusión a las especificaciones técnicas tanto en “*Hardware*” como en “*Software*”, de las diferentes etapas de desarrollo implementadas en este dispositivo. El apartado 4.2 menciona las descripciones y características funcionales llevadas a cabo para el desempeño adecuado del dispositivo.

### 4.1. ESPECIFICACIONES TÉCNICAS

Este apartado hace alusión a las descripciones fundamentales del procesador de señales digitales, de los dispositivos empleados para la realización de la etapa de sensado y de la pantalla gráfica *LCD*, así como de la plataforma de programación ‘*Codewarrior*’ y el protocolo de comunicación *RS-232*.

#### 4.1.1. *Hardware*

El hardware del medidor está compuesto por el DSP, una tarjeta que permite su funcionamiento como fuentes de alimentación, accesibilidad a sus puertos, entre otros. Incluye tarjetas con amplificadores de instrumentación y operacionales para acondicionamiento de las señales dispuestas individualmente para facilitar su observación y medición, una pantalla “*LCD*”, circuitos de sensado y cables de conexión todo ubicado dentro de una

carcasa diseñada para medidores de energía que permite una fácil operación y conexión.

#### **4.1.1.1. El procesador de señales digitales 56f8345**

El Procesador de Señales Digitales DSP 56f8345 hace parte de la familia 56800E de Motorola, es la combinación en un solo *chip* del poder de procesamiento de un Procesador de Señales Digitales, DSP y la funcionalidad de un microcontrolador, con un juego flexible de periféricos para crear una solución efectiva y económica. Debido a su bajo costo, flexibilidad de la configuración, y la robustez de su código de programación son muy útiles en diversas aplicaciones ingenieriles, como las comunicaciones, el control y la medición sistemática y la automatización industrial.

La arquitectura de los 56800E esta compuesta de tres unidades de ejecución que operan en paralelo, permitiendo cuanto más seis (6) operaciones por ciclo de instrucción. La ejecución del programa de soporte se da mediante memorias internas. Estos dispositivos también proporcionan dos pines de interrupción externa y contienen cuarenta y nueve (49) pines de propósito general Input/Output (*GPIO*), dependiendo de la configuración periférica.

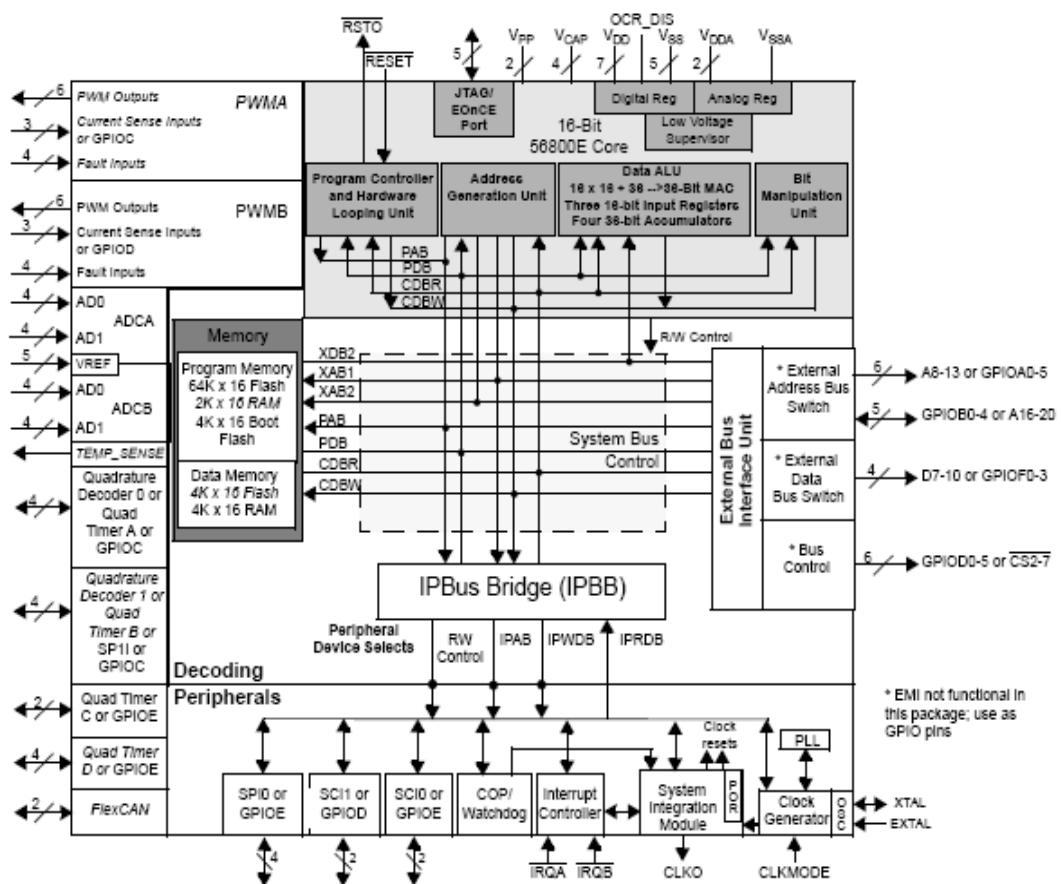
##### **4.1.1.1.1. Arquitectura de la familia 56800E**

El DSP 56F8345 tiene una arquitectura ordenada en grupos funcionales como muestra la figura 6. Las principales características de la familia 56800E son:

- Procesa hasta 60 millones de instrucciones por segundo, *MIPS*, a una frecuencia de ejecución de 60 MHz.

- Procesador de señales digitales y microcontrolador funcionalmente unificados en un solo *chip*.
- Arquitectura en C eficiente.
- Cuatro (4) acumuladores de 36 bits.
- “Hardware” DO y REP.
- Tres buses de dirección de 16 bits
- Cuatro buses de datos de 16 bits

Figura 6. Diagrama de bloques del DSP56F8345<sup>17</sup>.



<sup>17</sup> Fuente: Freescale, 56F8345/56F5145 Datasheet, 2005

### Información de energía

- Fabricado en CMOS de alta densidad, hasta 5V de tolerancia, entradas digitales compatibles con TTL.
- Regulador de tensión externo (en tarjeta) de 3,3V a 2,6V para alimentar lógica interna y memoria, puede ser deshabilitada.
- Reguladores internos para circuitería analógica y digital a bajo costo y bajo ruido.
- Modos de espera y detención disponibles.
- Manejo de potencia inteligente en los ADC.
- Cada periférico puede ser desactivado individualmente para ahorrar energía.

La tolerancia de 5V hace referencia a la capacidad de un *pin* de entrada-salida construido en tecnología compatible de 3,3V, de soportar una tensión de hasta 5,5V sin que el dispositivo sufra daño alguno. Un dispositivo de 3,3V puede soportar un máximo de tensión de  $3,3V \pm 10\%$  sin causar efectos nocivos, la capacidad de tolerancia de 5V permite tener la funcionalidad de ahorro de potencia de 3,3V combinada con la capacidad de soportar niveles de 5V.

### Entradas - Salidas de propósito general (GPIO)

Existen seis grupos de puertos *GPIO* definidos para el 56F8345, el ancho de cada puerto y su función periférica se muestran en la tabla 1. El ancho del puerto *GPIO* define cuantos bits son implementados en cada uno de los registros del *GPIO*.

Tabla 1. Configuraciones de puertos GPIO del DSP 56F8345<sup>18</sup>.

GPIO Port	Port Width	Available Pins in 56F8345	Peripheral Function	Reset Function
A	14	6	6 pins - EMI Address pins - Can only be used as GPIO 8 pins - EMI Address pins - Not available in this package	EMI Address N/A
B	8	5	5 pins - EMI Address pins - Can only be used as GPIO 3 pins - EMI Address pins - Not available in this package	GPIO N/A
C	11	11	4 pins - DEC1 / TMRB / SPI1 4 pins - DEC0 / TMRA 3 pins - PWMA current sense	DEC1 / TMRB DEC0 / TMRA PWMA current sense
D	13	11	2 pins - EMI $\overline{CSn}$ 4 pins - EMI $\overline{CSn}$ - Can only be used as GPIO 2 pins - SCI1 2 pins - EMI $\overline{CSn}$ - Not available in this package 3 pins - PWMB current sense	EMI Chip Selects EMI Chip Selects SCI1 N/A PWMB current sense
E	14	12	2 pins - SCI0 2 pins - EMI Address pins - Not available in this package 4 pins - SPI0 2 pins - TMRC 4 pins - TMRD	SCI0 N/A SPI0 TMRC TMRD
F	16	4	4 pins - EMI Data - Can only be used as GPIO 12 pins - EMI Data - Not available in this package	EMI Data N/A

### **JTAG / OnCE**

El DSP tiene la capacidad de prueba de tarjeta y de *chip* a través de dos módulos internos del *chip*, el *JTAG* y el *OnCE*. El *JTAG* es una recopilación de la norma *IEEE 1149.1a.1993*. Los puertos *OnCE* y *JTAG* permiten principalmente entrar a modo de depuración, salvar líneas de registro, leer desde un *búfer* trazado, escribir a memoria y leer de la memoria.

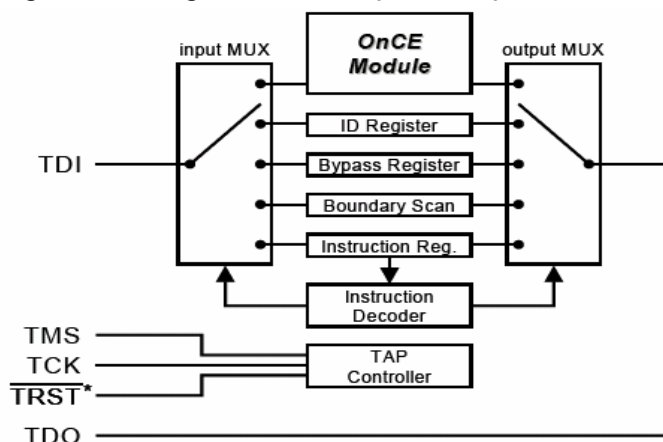
El módulo *OnCE* (*On Chip Emulation*, Emulación sobre el *chip*) permite al usuario examinar registros, memoria y periféricos del *chip*, lo cual facilita el desempeño de “*hardware*” y “*software*” del DSP. El módulo *OnCE* interactúa con el núcleo y sus periféricos de forma no intrusiva y se accede a través del

<sup>18</sup> Fuente: Freescale, 56F8345/56F5145 Datasheet, 2005

puerto *JTAG*. Para comunicarse con el *OnCE* el *chip* debe estar en modo de depuración.

En la figura 7 se observa la configuración del puerto *JTAG* (*Joint Action Group*). El *JTAG* es un puerto de acceso de prueba *TAP* (*Test Access Port*) que ofrece una manera de entrar en modo de depuración y acceder al controlador *OnCE*. Contiene cinco señales tal como muestra la tabla 2, el puerto *OnCE* tiene una sola señal, *DE* para ser usada por el módulo *OnCE*. Las señales en negrita son activas bajas. El *JTAG* sigue las recomendaciones del estándar *IEEE 1149.1 1149.1a-1993 Standard Test Access Port and Boundary Scan Architecture*, (Estándar de acceso de prueba de puerto y revisión de contorno de arquitectura).

Desarrollado para solucionar problemas asociados a circuitos de alta densidad, ya que través de la máquina de estados que compone el *TAP*, accede y cambia el estado de cada uno de los pines del *chip*; la acción de prueba resulta muy lenta ya que una operación tan sencilla como escribir en una dirección de memoria puede tardar miles de ciclos de reloj, pero permite tener total control sobre las líneas del *chip*, siendo esto de gran utilidad cuando el *chip* está ya implementado en la tarjeta que lo contiene.

Figura 7. Diagrama de bloques del puerto JTAG<sup>19</sup>.Tabla 2. Configuraciones de puertos GPIO del DSP 56F8345<sup>20</sup>.

Señal		Descripción
DE	Evento de Depuración	<ul style="list-style-type: none"> <li>• Bidireccional</li> <li>• Como entrada permite inicializar el modo de depuración con un convertor de comando externo.</li> <li>• Como salida informa al convertor externo que el <i>chip</i> ha entrado en modo de depuración.</li> </ul>
TCK	Reloj de prueba	<ul style="list-style-type: none"> <li>• Entrada.</li> <li>• Sincroniza la lógica de prueba.</li> </ul>
TMS	Selección de modo prueba	<ul style="list-style-type: none"> <li>• Entrada.</li> <li>• Secuencializa la máquina de estados del controlador de pruebas.</li> <li>• Muestreado en el flanco de subida de TCK.</li> </ul>
TDI	Datos de prueba de entrada	<ul style="list-style-type: none"> <li>• Entrada.</li> <li>• Recibe instrucciones de prueba seriales y datos.</li> <li>• Muestreado en el flanco de subida de TCK.</li> </ul>
TDO	Datos de prueba de salida	<ul style="list-style-type: none"> <li>• Salida.</li> <li>• Envía instrucciones de prueba y datos.</li> <li>• Muestreado en el flanco de bajada de TCK.</li> </ul>
TRST	Reset de prueba	<ul style="list-style-type: none"> <li>• Entrada.</li> <li>• Inicializa el controlador de prueba.</li> </ul>

<sup>19</sup> Fuente: Freescale, *Programming On-Chip Flash Memories of 56F80x Devices Using the JTAG/OnCE Interface* por Daniel Malik, 2005

<sup>20</sup> Fuente traducción de Freescale, *Programming the 56300 OnCE and JTAG ports* por Barbara Johnson, 2005

Para acceder al bus *JTAG* es necesario disponer de una interfaz entre las cinco líneas del puerto del *chip* y el PC desde donde se entregará al *chip* los datos que se requieran permitiendo abordar la memoria *Flash* dentro del *chip* reprogramándola como se desea. Esta interfaz generalmente es sencilla siendo un circuito que transforma las cinco líneas de *JTAG* a pines de puerto paralelo; el “*software*” de programación de PC para el *chip* envía la información a este puerto y el circuito *JTAG* se encarga de transmitirla a la tarjeta.

#### **4.1.1.1.2. Características de memoria**

Las características de la memoria del DSP se muestran a continuación, de todos los espacios de memoria, el código de programación se almacena en la *Flash* programable de 128KB.

- Arquitectura Harvard que permite hasta tres accesos de memoria simultáneos para programar y obtener datos de memoria.
- Protección de seguridad de *flash*.
- Memoria interna de *chip* que incluye solución de *Flash* de alto volumen.
- 128KB de *Flash* programable.
- 4KB de RAM programable.
- 8KB de *Flash* para datos.
- 8KB de RAM para datos.
- 8KB de *Flash* para auto arranque.
- Capacidad de emulación de EEPROM.
- Las memorias operan a 60MHz.

La tabla 3 muestra la configuración de la memoria interna del DSP.

Tabla 3. Configuración de memoria interna del DSP 56F8345<sup>21</sup>

On-Chip Memory	56F8345	56F8145	Use Restrictions
Program Flash	128KB	128KB	Erase / Program via Flash interface unit and word writes to CDBW
Data Flash	8KB	—	Erase / Program via Flash interface unit and word writes to CDBW. Data Flash can be read via either CDBR or XDB2, but not by both simultaneously
Program RAM	4KB	—	None
Data RAM	8KB	8KB	None
Program Boot Flash	8KB	8KB	Erase / Program via Flash Interface unit and word writes to CDBW

#### 4.1.1.1.3. Circuitos Periféricos

El DSP dispone de una amplia variedad de circuitos periféricos que le permiten desarrollar su funcionalidad en adquisición de señales, control, comunicación, entre otros, con elementos externos. Estos periféricos se describen a continuación.

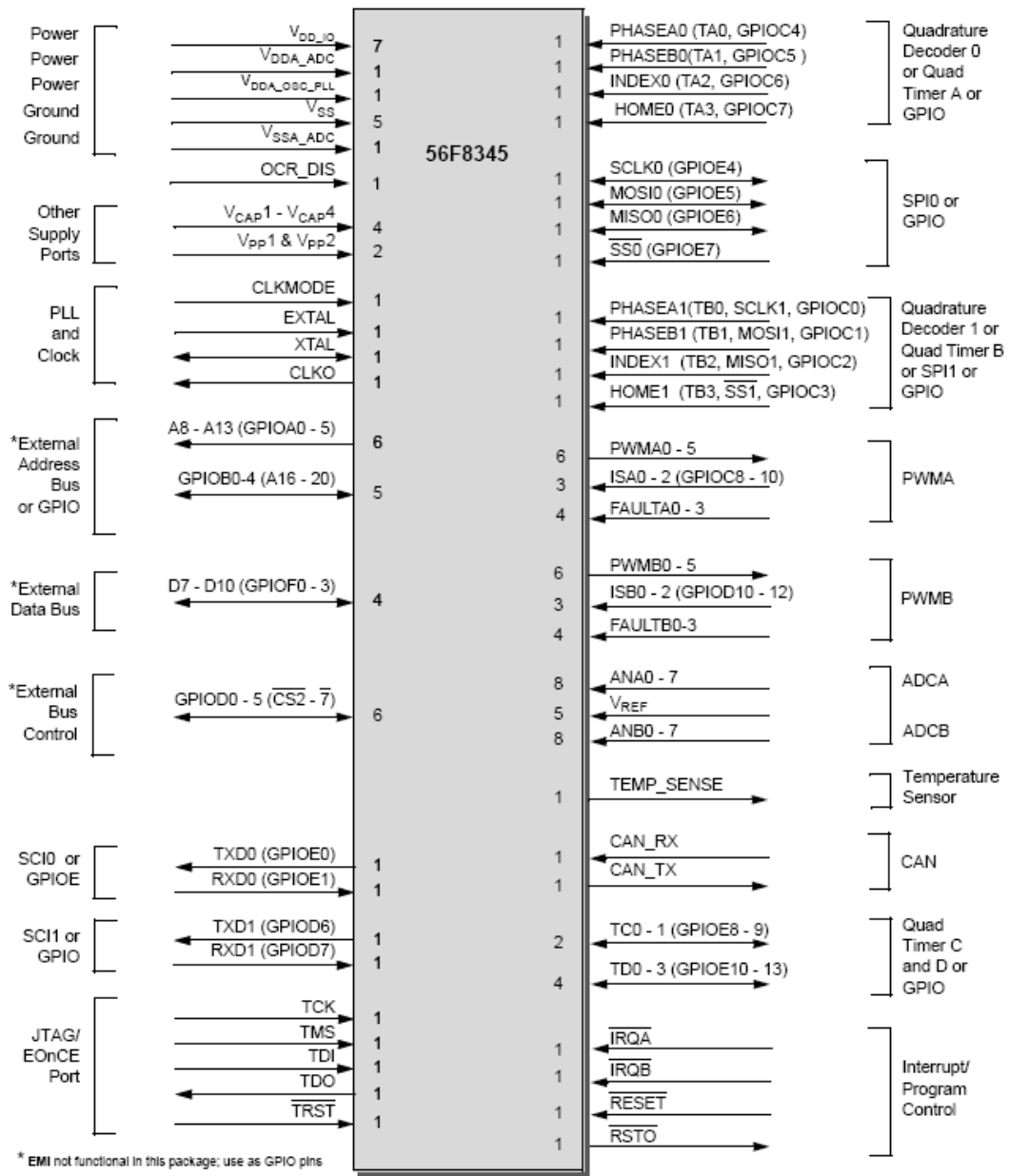
- Dos módulos de PWM cada uno con seis salidas PWM, tres entradas de sensores de corriente y cuatro entradas por defecto, permitiendo modo de alineado al centro y alineado al margen.
- Cuatro conversores analógico a digital (ADCs) de 12 bits, los cuales soportan cuatro conversiones simultáneas con cuadratura, entradas multiplexadas de 4 pines
- Dos decodificadores de cuadratura de cuatro entradas.
- El sensor de temperatura puede ser conectado en la tarjeta en cualquiera de las entradas de los ADCs para monitorizar la temperatura del *chip*.
- Cuatro temporizadores de cuadratura dedicados de propósito general completando en total seis pines dedicados.

<sup>21</sup> Fuente Freescale, 56F8345/56F5145 Datasheet, 20055

- Regulador opcional interno.
- Módulo *FlexCAN* con puerto de 2 pines para transmitir y recibir.
- Dos interfaces de comunicación serial (SCIs) cada uno con dos pines (o cuatro líneas *GPIO* adicionales)
- Dos interfaces periféricas seriales (SPIs) ambas con puerto configurables de 4 pines (o 8 líneas adicionales *GPIO*; SPI1 puede usarse también como decodificador de cuadratura.
- Operación apropiada de computador (COP)/ temporizador *Watchdog*.
- Dos pines de interrupciones externas dedicados.
- 49 pines *GPIO*; 28 pines dedicados a *GPIO*.
- Pin de *reset* externo para reinicio de hardware.
- Pin externo de *reset* para reinicio de sistema.
- Módulo integrado de interrupción de baja tensión.
- *JTAG/OnCE* para depurado no intrusivo en tiempo real, independiente de la velocidad de procesador.
- PLL basado en sintetizador de frecuencia, programable en software para el reloj de núcleo.

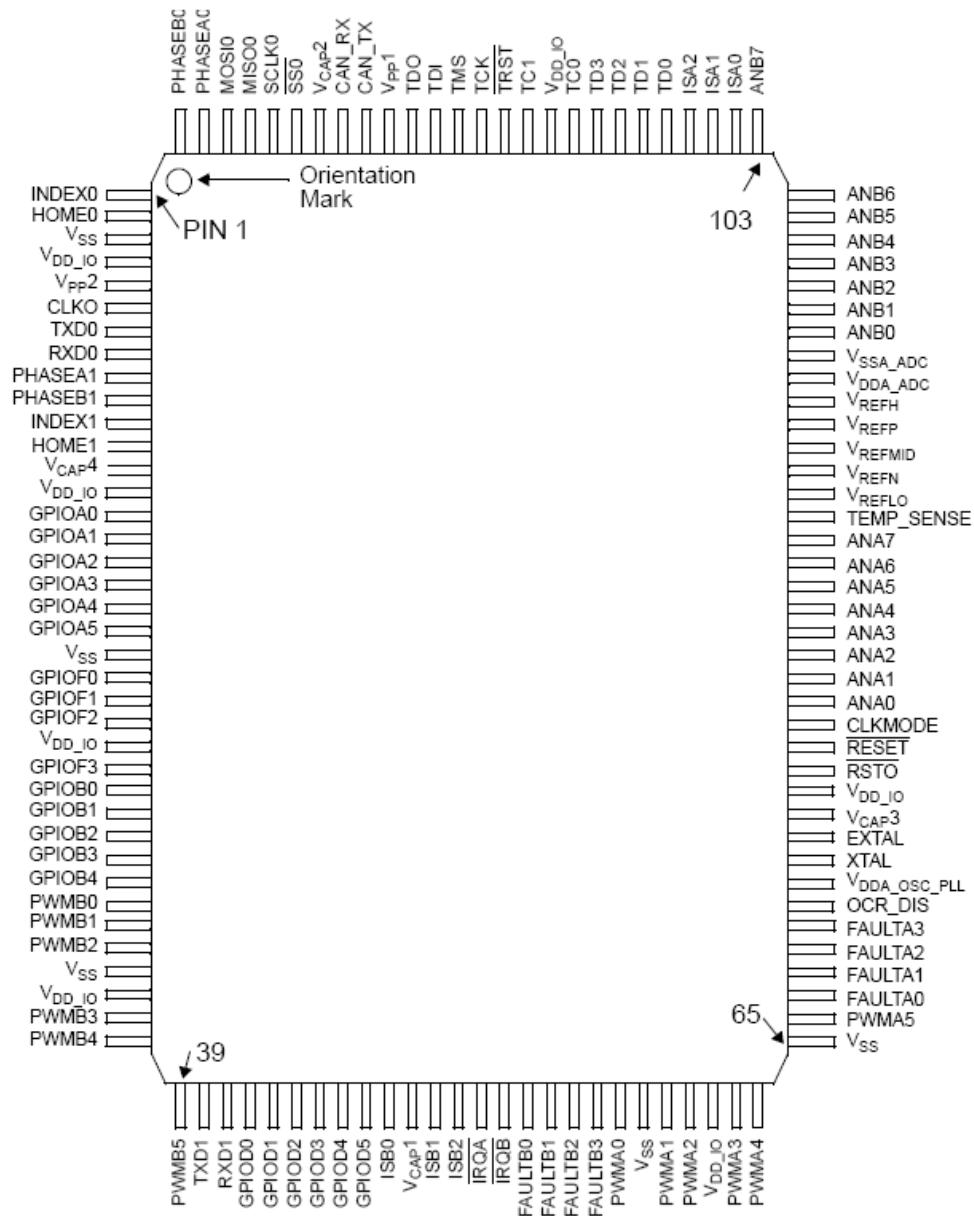
En la figura 8 se aprecian los grupos funcionales del 56F8345, se identifican las señales por su función principal además de las funciones alternas entre paréntesis. La dirección y el tipo de señal mostrados son para la función por defecto. En la figura 9 se muestra una vista superior del integrado, con las funciones para las señales de cada uno de sus 128 pines, estas señales son las definidas por defecto, tal como se muestran en la figura 8.

Figura 8. Señales del 56F8345 identificadas por grupo funcional<sup>22</sup>.



<sup>22</sup> Fuente Freescale, 56F8345/56F5145 Datasheet, 2005

Figura 9. En vista superior, configuración de pines del 56F8345<sup>23</sup>.



<sup>23</sup> Fuente Freescale, 56F8345/56F5145 Datasheet, 2005

#### 4.1.1.1.4. Conversores A / D

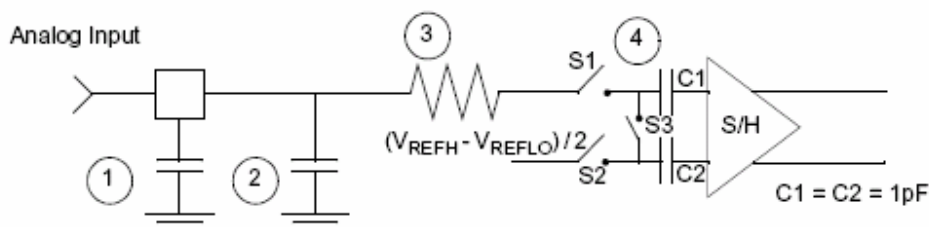
Los conversores analógico a digital (ADC) permiten tomar las señales analógicas que se desean y las digitalizan para permitir su procesamiento.

Sus características principales son:

- Resolución de 12 bits.
- Tensión de entrada y rango de conversión entre  $V_{REFL}$  hasta  $V_{REFH}$  (0V hasta 3,3V).
- Reloj interno hasta 5MHz.
- Tiempo de conversión de la primera muestra 8,5 ciclos de reloj, 1,7 $\mu$ s.
- Tiempo de conversión para las siguientes muestras de 6 ciclos de reloj, 1,2 $\mu$ s.
- Tiempo de muestreo de 1 ciclo de reloj, 200 ns.
- Capacitancia de entrada de 5 pF.
- Corriente consumida por cada conversor (A o B) de 25mA.
- Error de ganancia (ideal=1) de  $\pm 0,04\%$ .
- Relación señal a ruido de 64,6 db.

En la figura 10 se muestra un circuito equivalente del circuito conversor, los interruptores S1 y S2 se cierran y abren en cada período de la señal de muestreo.

Figura 10. Circuito equivalente para la carga analógico a digital<sup>24</sup>.



1. Capacitancia parásita debida al empaquetado (1.8pF).
2. Capacitancia parásita debida al asentamiento de unión del *chip* (2.04pF).

<sup>24</sup> Fuente Freescale, 56F8345/56F5145 Datasheet, 2005

3. Resistencia equivalente para aislante contra descarga electrostática (500Ω).
4. Capacitor de muestreo en el circuito de muestreo y retención –S/H- (1pF), normalmente desconectado de la entrada y solo conectado a ella en cada tiempo de muestreo.

Cuando se implementa la interfaz con los convertidores se debe tener en cuenta la frecuencia del reloj de los ADC y el capacitor de muestreo<sup>25</sup>, este capacitor se carga a la tensión de la muestra y se descarga a VDD/2 durante cada ciclo de reloj del ADC. Esto crea una representación de interruptor de un resistor que es dependiente de la frecuencia del reloj y de tensión de la entrada, este resistor es la impedancia de entrada equivalente del ADC. Esto es válido para cada señal que esté siendo convertida es decir, alimentada al circuito de muestreo y retención, mientras no se esté utilizando la entrada permanece en un estado de alta impedancia. Incrementando la impedancia de la entrada se introduce error de ganancia pero no pérdida de exactitud.

Por ejemplo, la impedancia de entrada en el caso en que la tensión de la señal analógica de entrada sea 1V más grande que  $(V_{REFH} - V_{REFLO}) / 2$  y la frecuencia de reloj del ADC es 5MHz, es:

$$i = C \frac{dv}{dt}, \quad [89]$$

Luego,

$$idt = Cdv \quad [90]$$

Donde:

$$dt = \frac{1}{5E + 6} = 200\mu s \quad [91]$$

$$dv = 1V \quad [92]$$

$$C = 1E - 12 = 1pF \quad [93]$$

Entonces:

$$i = (5E + 6) * (1E - 12)(1) = 5E - 6 = 5\mu A \quad [94]$$

---

<sup>25</sup> No. 4 en la figura 10

$$R = \frac{V}{I} = \frac{1}{5E-6} = 200K\Omega \quad [95]$$

Todos los miembros de la familia 56F8300 tienen incorporada la cualidad de calibración dentro del *chip*, la cual permite remover los efectos de error de ganancia y *offset*, pero se limita a corregir los errores internos y compensa los efectos que se generan fuera de este.

#### 4.1.1.2. Etapa de adquisición de señales

Esta etapa consta de dos módulos de “*Hardware*” compuestas por tres circuitos impresos cuya función es tomar las señales que se procesarán en el DSP y adecuarlas de manera tal que éste las pueda interpretar. Costa de:

- Tarjeta de sensado, para tomar las señales en tensiones.
- Tarjeta de medición de amplificadores de instrumentación, para obtener las señales diferenciales y simples a bajo ruido.
- Tarjeta de medición de filtrado, para acondicionar las señales permitiendo su conversión a señales digitales.

##### 4.1.1.2.1. Transductores

Los transductores son elementos que permiten transformar una cantidad de una unidad o estado de energía en otro. En este caso, los transductores son cuatro pares de resistencias que están dispuestas de tal manera que por ellas fluya la corriente desde los transformadores de corriente, esta corriente se mide tomando la tensión en cada extremo del transductor, de manera que la diferencia entre las tensiones en estos dos extremos resulta proporcional – en términos de la resistencia equivalente del transductor- a la corriente que fluye por él.

Cada transductor para sensado de corriente tiene una resistencia equivalente promedio de  $50\text{m}\Omega$ , una distancia aproximada de 1 cm.

Para el sensado de tensión, para cada fase se implementa un circuito divisor de tensión entre una terminal de la fase y la tierra del circuito con valores de resistencia promedio de 1,2K y 681K tomando la tensión de la resistencia mas pequeña de manera tal que se atenúe la amplitud de la señal de tensión en un factor aproximado de 0,00176, asegurando que para una tensión de línea de 110V la tensión a la salida del divisor se atenúe a 0,2V. Esto se realiza con el fin de llevar la amplitud de la señal a niveles óptimos para su posterior procesamiento.

#### **4.1.1.2.2. Amplificación**

Durante la amplificación de las señales obtenidas de los transductores se acondiciona la señal de manera que se acomode al rango de entrada de los conversores ADC y permitir maximizar la resolución de conversión.

Esta etapa se compone por un amplificador de instrumentación por cada señal, es decir, siete amplificadores, tres para tensión ( $V_a$ ,  $V_b$ ,  $V_c$ ) y cuatro para corriente ( $I_a$ ,  $I_b$ ,  $I_c$ ,  $I_n$ ). Se ubica principalmente para garantizar que la señal quede libre de ruido lo mejor posible ya que la que se obtiene del transductor tiene altos componentes de ruido del ambiente, este ruido se caracteriza como una señal de modo común, es decir, que tiene el mismo valor en todas las señales y si no se compensa antes del filtrado pasa a través y llega así a los conversores.

Dado que las señales obtenidas tienen una amplitud pequeña debido a que se desea que no se perturbe demasiado el sistema –la caída de tensión en los transductores debe ser pequeña- se debe amplificar la señal para que se pueda llenar todo el intervalo de conversión en los ADC y obtener de esta manera una mayor resolución en la señal digital aumentando la precisión en la medición. Por esta razón se amplifica con amplificadores de instrumentación y no con amplificadores operacionales comunes, ya que además de las ventajas explicadas en el párrafo anterior estos amplificadores permiten una gran ganancia -1000X- con baja distorsión.

#### **4.1.1.2.3. Filtrado**

Este proceso es el más importante del acondicionamiento ya que evitará que durante el proceso de muestreo de la señal se presente el problema de solapamiento.

Cuando se muestrea una señal analógica, el espectro en frecuencia obtenido es similar al espectro original –sin muestrear- pero es periódico, lo que significa que si el espectro de la señal original tiene componentes a grandes frecuencias, estas componentes se solaparán con las componentes de baja frecuencia por el comportamiento periódico del espectro. Por lo tanto se debe limitar el espectro de la señal.

Esta limitación se debe realizar hasta la frecuencia a la que se desea obtener en la señal digital; según el teorema de Nyquist, la frecuencia de muestreo debe ser mínimo dos (2) veces esta frecuencia máxima deseada.

Si se desea obtener un espectro hasta 1,8KHz, entonces se debe muestrear mínimo a 3,6KHz, de esta manera el espectro obtenido de la señal digital

será fiel al espectro original. Por lo tanto los filtros deben ser pasabajas con alta atenuación en 1,8KHz.

Esta etapa se compone de siete filtros dispuestos de igual manera que la etapa anterior, de tal manera que cada señal de salida de la etapa de amplificación sea filtrada por esta etapa. En esta etapa se le introduce un nivel de continua con el fin de canalizar la amplitud de la señal entre 0V y 3,3V para aumentar el rango de conversión en los ADC, aumentando con esto la precisión en la conversión. Las componentes fundamentales se obtienen mediante filtrado digital (en “*software*”) como se detalla en el numeral 4.2.2.2 Algoritmo de medición.

#### 4.1.1.3. Pantalla gráfica LCD HYUNDAI

La pantalla gráfica está integrada en una tarjeta controladora que permite su direccionamiento, acceso y entrada de información fácilmente por medio de un puerto de datos de 17 pines. Esta tarjeta contiene el *chip* controlador SED1330F14 que opera con las siguientes características:

- **Facilidad de despliegue de textos y gráficos.** Con instrucciones de registros y una previa inicialización, se configuran las dos capas de gráficos (una para barrido vertical y otra para barrido horizontal) y la capa de texto indicando la resolución en píxeles y las características de la fuente para el texto a desplegar.
- **Memoria.** El *chip* controlador SED1330F14 cuenta con memoria ROM y RAM donde se almacenan y generan caracteres; con un código hexadecimal se determina la fuente a utilizar, almacenada en la memoria ROM, en la RAM se almacenan los datos que se desplegarán mientras se procesa la información de posición, esta memoria tiene una capacidad de 64KB dato a considerar para

determinar la tasa de transferencia de datos sin correr el riesgo de saturar la memoria y perder información.

- **Cursor manejable.** El cursor se puede mover libremente por toda el área gráfica arriba, abajo, izquierda y derecha mediante instrucciones paso a paso (píxel a píxel) dadas desde el código de programa.
- **Amplia distribución de pines.** Utilizables y de acceso al programador se dispone de 17 pines dispuestos así:
  - 8 bits de datos.
  - 1 entrada de selección de tipo de datos.
  - 1 entrada de habilitación.
  - 1 entrada de escritura.
  - 1 entrada de lectura.
  - 1 entrada de reinicio.
  - 1 entrada de tensión variable para ajustar el contraste.
  - 3 pines de alimentación (uno de Vcc y dos de Tierra).
- **Consumo de energía.** La lógica y la pantalla requieren normalmente una corriente de 15 mA, alimentándose con una fuente de tensión de 5V, además de la tensión variable de contraste que varía entre -12V y 0V. El consumo de potencia promedio es de 100mW, lo que la hace un elemento de bajo consumo de energía, aspecto indispensable para este tipo de aplicaciones.

#### 4.1.2. Software y plataforma de programación Codewarrior

El DSP es un *chip* de propósito general, lo que significa que al salir de fábrica está completamente vacío y por supuesto debe ser programado para que realice las funciones que se desean llevar a cabo.

Al utilizar el DSP 56F8345 de Motorola, la herramienta de programación y diseño de software utilizada es la recomendada por el fabricante, el reconocido *CodeWarrior IDE™* desarrollado por MetroWerks, el cual ha sido creado para diseñar software en microcontroladores y DSPs de Motorola.

Para diseñar el “*software*” para una aplicación general se recomienda seguir el siguiente proceso:

- Comenzar con la idea para el nuevo software.
- Implementar esta idea en código de fuente.
- Llevar el código fuente compilado a código de máquina.
- Teniendo el código de máquina, crear un archivo ejecutable.
- Corregir errores (Depurar).
- Compilar, editar y acoplar un archivo ejecutable final.

Esta recomendación se puede seguir fácilmente pues no es muy detallada, de esta manera, el diseño del “*software*” del medidor se divide en cuatro módulos que son:

- Adecuación de registros necesarios para el funcionamiento específico en hardware.
- Procesamiento aritmético de las señales.
- Comunicación con el PC (incluye protocolo *RS-232*).
- Cálculo y almacenamiento de datos históricos.

El *CodeWarrior* cuenta con el Entorno de Desarrollo Integrado *IDE* (*Integrated Development Environment*), el cual ofrece un conjunto de herramientas para desarrollo de software eficiente y flexible. Las principales características del *CodeWarrior IDE* son:

- Desarrollo entre plataformas (para funcionar en múltiples sistemas operativos o múltiples *hosts* en el mismo proyecto).
- Múltiples lenguajes (para escoger entre varios lenguajes de programación entre ellos los más populares como C, C++, Java y Assembler).
- Entorno de desarrollo estable (para migrar “software” entre procesadores sin perder código base).
- Permite anexar herramientas (para aumentar las capacidades del *IDE*, mediante el uso de *plug-ins*).

El *CodeWarrior IDE*<sup>™</sup> ofrece una serie de herramientas para desarrollar “software” computacional, usando el *IDE*, se puede desarrollar el programa, *plug-in*, bibliotecas, u otros códigos ejecutables para correr en una gran variedad de computadoras usando múltiples lenguajes de programación.

Se puede llevar a cabo todo el desarrollo del código usando las herramientas gráficas de la interfaz de usuario del *IDE*, que incluye también compiladores, acopladores, navegador de código fuente, un editor y un conjunto de herramientas para un rápido desarrollo de aplicaciones.

Se puede utilizar el *IDE* para editar, navegar, examinar, compilar y acoplar código a lo largo del proceso de desarrollo del “software”.

Las herramientas estándar que componen el *IDE* son:

- Un administrador de proyectos, encargado de manipular ítemes asociados a un proyecto.
- Un editor, que crea y modifica el código fuente.
- Un motor de búsqueda, que encuentra y reemplaza texto.
- Un navegador de fuente, que manipula y visualiza símbolos de programa.

- Un sistema de construcción, encargado de convertir el código fuente en un archivo ejecutable.
- Un depurador, que resuelve errores.

El *CodeWarrior IDE™* incluye el procesador experto (*Processor Expert, PE*) para la familia Motorola 56800, es un *IDE* para diseño, implementación, verificación y optimización de las aplicaciones de microcontrolador basadas en 56800. El *PE* tiene conocimiento interno del *chip* incluyendo sus periféricos. Algunos elementos funcionales han sido integrados en componentes configurables llamados *beans*, que incluyen subrutinas predefinidas. La fácil e intuitiva interfaz de usuario permite combinar en el proyecto el código escrito por el usuario y el código ofrecido en los *beans*.

Un *bean* es un componente que puede ser utilizado en el Procesador Experto, estos *beans* embebidos agrupan la funcionalidad de elementos básicos de sistemas embebidos (núcleo de CPU, periféricos internos de CPU, periféricos externos y virtuales y algoritmos puros) y ofrecer el control de esos dispositivos a través de propiedades, métodos y eventos (como objetos en programación orientada a objetos). El Procesador Experto genera controladores para el compilador de *CodeWarrior* desde cada *bean*.

## **4.2. DESARROLLO Y CARACTERÍSTICAS**

El diseño y la implementación del hardware y del software del medidor se desarrollaron teniendo siempre presente que se trata de un prototipo, lo cual se traduce en que el resultado final debe permitir fácilmente la prueba de las señales intermedias importantes que puedan ofrecer información del proceso en cuanto a que se pueda determinar la funcionalidad y corregir posibles errores o carencias que se presenten en el momento que se integren las diferentes partes que componen el producto final. Así mismo esta

característica permite que personas ajenas al proyecto puedan acceder a él de manera sencilla permitiendo que resulte de fácil comprensión.

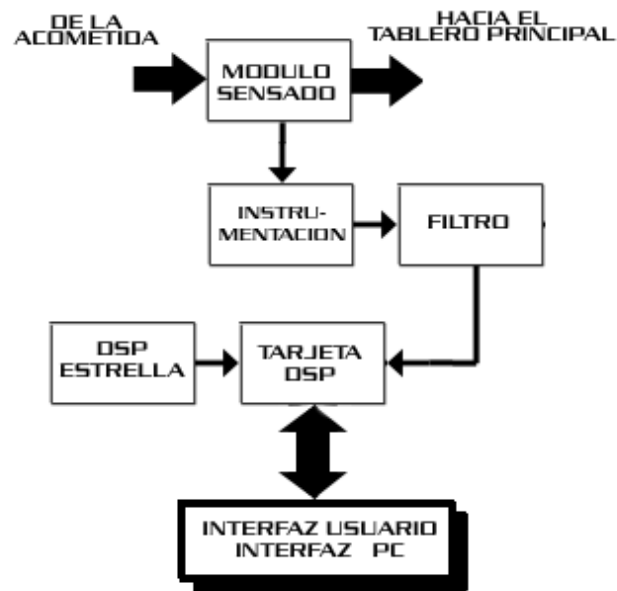
#### **4.2.1. Hardware**

Para realizar la implementación del “hardware” del medidor, se dividieron las etapas de adquisición y transformación de las señales en tres módulos básicos determinados por funciones específicas.

El diseño de los circuitos impresos se llevó a cabo en el “software” *Eagle V4.01* desarrollado por Cadsoft, poderosa y versátil herramienta que a consideración de los autores es la más práctica para realizar tales diseños.

La figura 11 es un diagrama de bloques de los distintos módulos separados en sus respectivas tarjetas (circuitos impresos) que permite visualizar el orden y participación de ellas en el conjunto total que compone el “hardware” del medidor.

Figura 11. Diagrama de bloques del “hardware”<sup>26</sup>.



#### 4.2.1.1. Módulo DSP

El módulo DSP se compone de dos tarjetas, la primera de ellas, módulo DSP estrella, es una transformación de pines *LQFP* superficial a pines *DIP*, esto permite que en caso de un daño en el *chip*, éste pueda ser reemplazado fácilmente sin necesidad de sacrificar las conexiones y circuitos necesarios que permiten su funcionamiento.

Las conexiones y circuitos utilizados se realizaron en la segunda tarjeta que compone este módulo, módulo tarjeta DSP, en la cual no solo se realizaron las conexiones básicas de funcionamiento sino que también se situaron los

<sup>26</sup> Fuente: Los autores.

terminales que van a las interfaces, el PC y la alimentación de todo el “*hardware*” como se explica en detalle a continuación.

Para la tarjeta Modulo DSP se diseñó un circuito de alimentación que satisficiera el requisito de alimentación del DSP. El DSP56F8345 dispone de dos posibles formas de alimentación: la primera, utiliza una fuente de tensión dual de +3,3V y +2,5V; la segunda utiliza una fuente de tensión sencilla de +3,3V.

Por razones prácticas se escogió la segunda opción lo que se traduce en un diseño simple que requiere de una sola etapa de acondicionamiento de la tensión de entrada, reduciendo su amplitud de 12V -tensión de entrada- hasta 3,3V (tensión requerida para alimentar al DSP).

Para realizar esta función se diseñó el circuito utilizando principalmente el integrado regulador TPS76833QP de Texas Instruments (Figura 12), que permite una tensión de entrada entre -0,3V hasta 13,5V y para obtener una tensión de salida de 3,3V y con corrientes de hasta 1A.

El diagrama de bloques de conexión del circuito de fuente de alimentación del DSP se muestra en la figura 13.

Este integrado tiene la gran ventaja de ofrecer una tensión de salida estable incluso en circunstancias de carga cero, lo que significa que no tiene requerimientos mínimos de carga. El encapsulado viene tipo *SO/C-8*.

Figura 12. Diagrama de pines del regulador a 3.3 V TPS76833QP<sup>27</sup>.

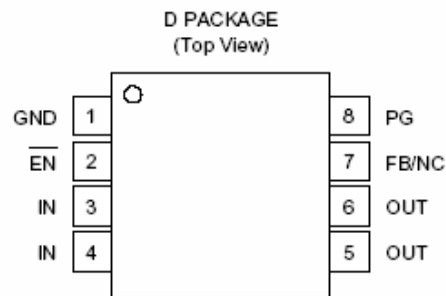
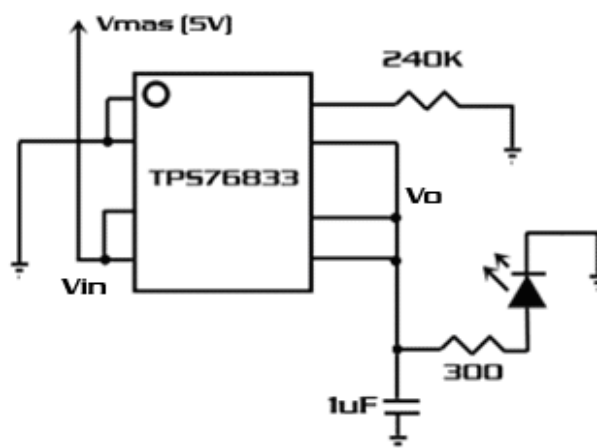


Figura 13. Diagrama de bloques del circuito fuente de alimentación del DSP<sup>28</sup>.



Se debe notar que se coloca un diodo LED a la salida ( $V_o$ ) del regulador como indicador de la existencia de tensión de alimentación.

La familia DSP56F83XX permite derivar el reloj del sistema de una fuente osciladora externa –una fuente de reloj externa-. El oscilador interno está diseñado para interactuar con un cristal resonante en paralelo para ser

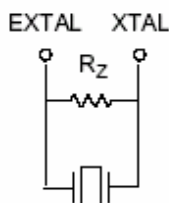
<sup>27</sup> Fuente: Texas Instruments.

<sup>28</sup> Fuente: Los autores.

utilizado como la entrada de reloj del PLL interno del *chip* y ser escalado por este.

Para integrar el oscilador de 8 MHz, este se conecta en paralelo a los pines XTAL y EXTAL del DSP tal como muestra la figura 14. CLKMODE debe estar anclado a 0V. El valor de resistencia para  $R_Z$  recomendado es de 2,7 M $\Omega$ .

Figura 14. Conexión del oscilador externo al DSP<sup>29</sup>.



Se dispuso de 8 salidas de propósito general del DSP56F8345 asignadas como interrupciones externas, esto significa que dado el caso, se pueden programar individualmente como entradas o salidas para aumentar la flexibilidad del diseño tanto a nivel de pruebas de funcionamiento y procesamiento como para ser utilizadas en futuras ampliaciones o mejoras de funcionalidad.

Para la implementación de la pantalla LCD, se dispuso de 11 pines de propósito general asignados como salidas con el fin de direccionar y enviar la información que debe ser desplegada en la pantalla.

Dada la gran importancia de los conversores ADC en este proyecto, se dispuso de todas las entradas de conversión que se encuentran disponibles en el DSP. Este *chip* tiene dos bloques de conversión cada uno de 8 bits en paralelo, por lo que la tarjeta cuenta con 16 pines de conversión ADC.

<sup>29</sup> Fuente: Freescale Semiconductor.

Debido a que se diseñó la tarjeta para ser alimentada con una fuente de tensión sencilla, se requiere anclar varios pines de control del *chip* a capacitores de *bypass*, para lo cual se realizó esta tarea en 4 de estos pines de control, otros 3 pines del DSP van anclados a capacitores de *bypass* para garantizar una correcta conversión en los ADC.

Para llevar a cabo la comunicación serial entre el dispositivo y un PC externo, se dispuso de 2 pines diseñados en el *chip* para tal objeto, uno de transmisión y uno de recepción.

Igualmente se diseñó la tarjeta con la opción de permitir programar el DSP "IN CIRCUIT" es decir, sin tener que sacar el *chip* de la tarjeta Módulo DSP para ser programado. Esto se logró colocando un conector y los circuitos necesarios para la interfaz entre la tarjeta y el *JTAG*.

Dentro de este módulo se encuentra el circuito de alimentación de las etapas de filtrado, ya que se requiere alimentar los *chips* de esa etapa - amplificadores de instrumentación y amplificadores operacionales - con una fuente dual de  $\pm 5V$ .

El diseño de esta fuente dual se llevó a cabo con el integrado DCR021205P fabricado por Texas Instruments que regula una tensión de entrada de 12V a una salida de 5V teniendo la ventaja que al ser un transformador DC/DC, estas tensiones son aisladas por un transformador interno entregando una potencia máxima de 2W, que permite alimentar las etapas de filtrado completamente. El encapsulado es de tipo DIP-18, su diagrama de pines se muestra en la figura 15.

Figura 15. Diagrama de pines del regulador a 5V DCR021205P.<sup>30</sup>

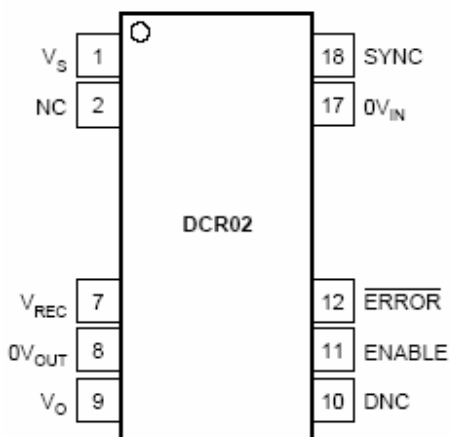
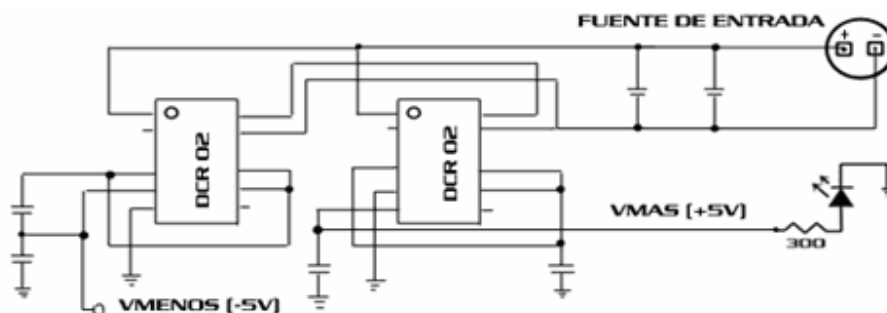


Figura 16. Diagrama de bloques del circuito de la fuente de alimentación dual  $\pm 5V$ .<sup>31</sup>

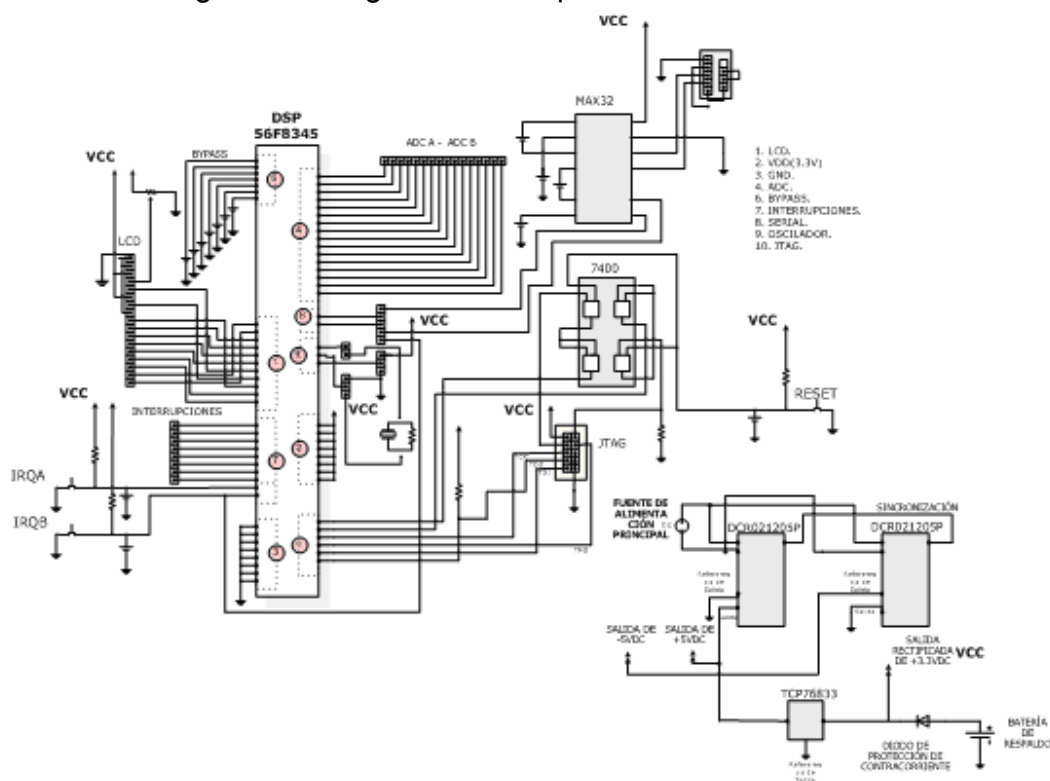


El diagrama de bloques del circuito de la fuente de alimentación dual se presenta en la figura 16. Esta configuración típica ofrecida por el fabricante permite obtener  $\pm 5V$  al anclar a tierra la referencia a cero de la salida de uno ( $0V_{out}$ ) a la salida del otro ( $V_o$ ).

En la figura 17 se observa el diagrama de bloques del módulo que contiene al DSP, accesos a sus periféricos y que además incluye los circuitos de fuentes de tensión, la fuente dual de  $\pm 5V$  y de  $3,3V$ .

<sup>30</sup> Fuente: [www.ti.com](http://www.ti.com)

<sup>31</sup> Fuente: los autores.

Figura 17. Diagrama de bloques del Modulo DSP.<sup>32</sup>

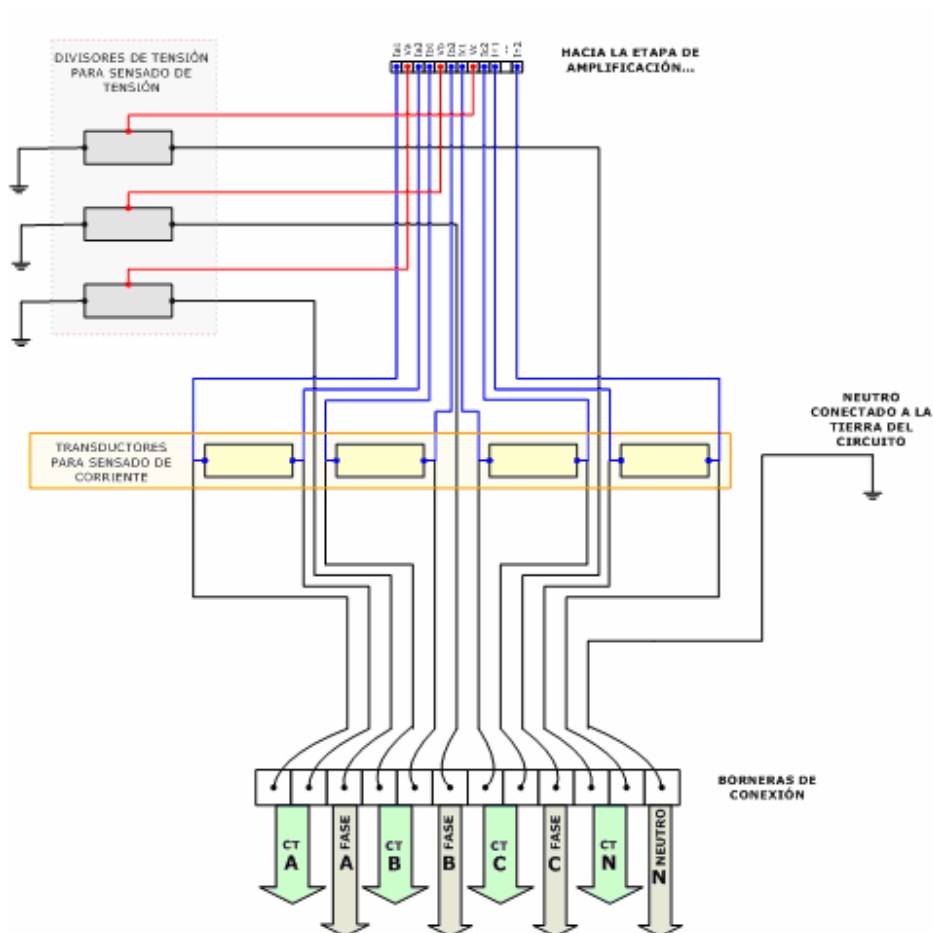
#### 4.2.1.2. Módulo de sensado

Este módulo consta de una tarjeta en la cual se implementan los divisores de tensión con quienes se realiza la operación de sensado de tensión. Los transductores para el sensado de corriente se implementan justo a la entrada del dispositivo anclados en las borneras de conexión y llevando las señales de tensiones diferenciales provenientes de estos hacia la tarjeta. Dispone de doce salidas divididas en 4 grupos para las 3 fases y para el Neutro; cada uno de estos grupos dispone de 3 salidas según: 1 para tensión de fase y 2 para corriente realizando la diferencia entre las tensiones entre los terminales del transductor como indica la figura 18.

<sup>32</sup> Fuente: los autores.

El transductor consta de un par de resistencias en paralelo que se caracterizaron<sup>33</sup> para determinar su resistencia, de manera que a través de la diferencia de tensiones entre sus extremos se pueda determinar la corriente que circula por ella. El sensado de corriente es no intrusivo, debido a que se realiza utilizando transformadores de corriente de rango de salida de 0 a 5A. El sensado de tensión si requiere de la conexión directa al barraje, aunque la pérdida de potencia en este circuito es considerado despreciable puesto que la resistencia equivalente del divisor es del orden de M $\Omega$ .

Figura 18. Diagrama de bloques del módulo de sensado.<sup>34</sup>



<sup>33</sup> Ver Capítulo de Pruebas.

<sup>34</sup> Fuente: Los autores.

#### 4.2.1.3. Módulo de filtrado

Este módulo consta de dos tarjetas, la primera con la implementación de siete amplificadores de instrumentación para realizar la medición de las tensiones y las corrientes y la segunda con la implementación de siete filtros antisolapamiento<sup>35</sup> para realizar el acondicionamiento de las señales de entrada de los conversores analógicos digitales, ADC del DSP.

La primera tarjeta, Módulo de amplificación, está conformada por cuatro circuitos, (tres fases y neutro), cada uno de ellos para obtener como salida los valores de tensión y corriente para cada señal, cada circuito tiene la forma mostrada en la figura 20.

Se utilizó el amplificador de instrumentación INA217 fabricado por Texas Instruments que ofrece un buen desempeño en cuanto a relación de rechazo de modo común –típicamente 73db a bajas frecuencias-, ganancia máxima de 1000 V/V y bajo error de ganancia típicamente de 0,1%; y lo más importante permite obtener amplificación de señales diferenciales con bajo ruido. El encapsulado es de tipo *DIP 8*, su diagrama de pines se muestra en la figura 19.

Para el ajuste de la ganancia se dispuso de un *trimmer* por cada amplificador ya que las señales de tensión y de corriente deben tener ganancias diferentes para su ajuste al rango de tensión permitido por los ADC del DSP.

---

<sup>35</sup> *anti-aliasing*

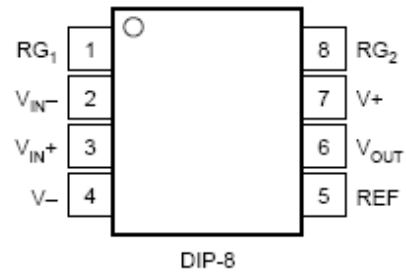
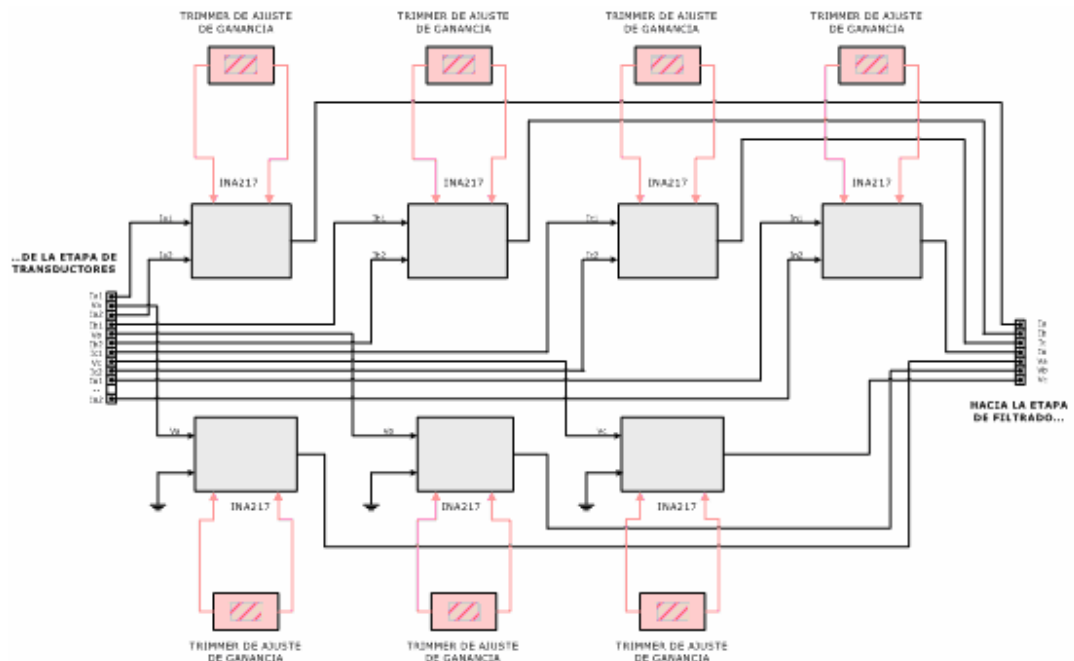
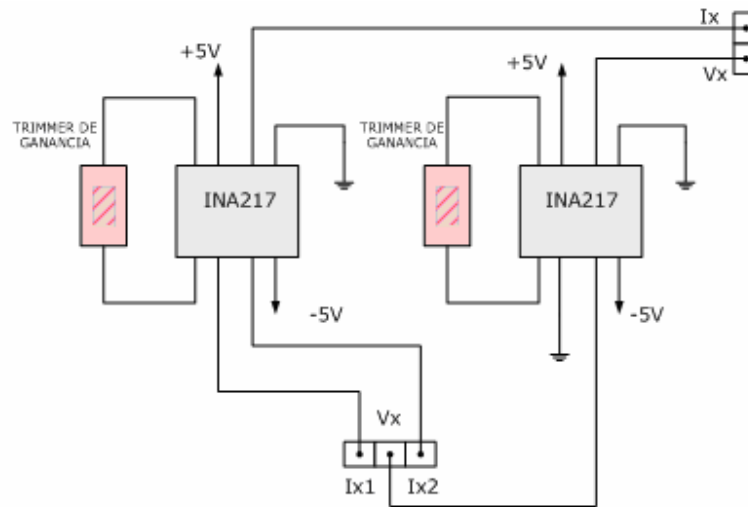
Figura 19. Diagrama de pines del Amplificador INA217.<sup>36</sup>Figura 20. Diagrama de bloques de la etapa de Amplificación.<sup>37</sup><sup>36</sup> Fuente: [www.ti.com](http://www.ti.com).<sup>37</sup> Fuente: [www.ti.com](http://www.ti.com).

Figura 21. Diagrama de bloques del circuito para cada fase.<sup>38</sup>



En la figura 21 se muestra detalladamente el diagrama de cada circuito. Debido a que la tensión de neutro se define como la tierra de todos los circuitos, no es necesario utilizar un amplificador para esa señal, luego para el neutro solo se emplea la parte izquierda de la gráfica, la que realiza la diferencia de tensiones para determinar la corriente.

La segunda tarjeta, módulo de filtrado, consta de un mismo circuito repetido siete veces, uno por cada señal (tres tensiones y cuatro corrientes).

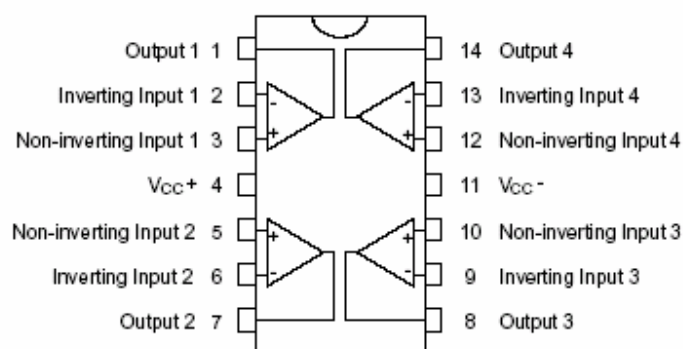
El filtro antisolapamiento se diseñó utilizando el integrado TL084 fabricado por Texas Instruments, consta de 4 amplificadores operacionales con características muy deseables para esta aplicación como baja relación de rechazo a modo común, típicamente de 86db, distorsión armónica total de 0,01%, una tensión de *offset* de 3 a 15mV y buena respuesta – de las anteriores características- ante cargas de alta impedancia como los conversores ADC. El encapsulado es de tipo DIP14, su diagrama de pines se muestra en la figura 22.

<sup>38</sup> Fuente: Los autores.

El circuito del filtro se diseñó utilizando el “software” *Filterpro* de Texas Instruments, este “software” ofrece un circuito esquemático del filtro diseñado con los valores de resistencias y capacitancias ante la entrada de los parámetros característicos del filtro: la frecuencia de corte de 3db (1200Hz), el número de polos (6 en este caso), el tipo de filtro (pasabajas Butterworth) y la configuración de realimentación (múltiple realimentación –escogida por la gran ventaja que ofrece sobre la topología de realimentación sencilla debido a su baja sensibilidad a los valores de los componentes-).

Como dato extra de diseño se pueden ingresar los valores de capacitancia deseados (resultando de gran utilidad debido a la dificultad práctica de disponer de amplia variedad de valores, resultando en un proceso iterativo para encontrar valores comerciales ya que algunos de estos valores están correlacionados entre sí –el valor de una capacitancia depende del valor de otra- y dejando como objeto de cálculo del “software” los valores de resistencia que si ofrecen una alta variedad de valores en el mercado, facilitando su implementación en “hardware”).

Figura 22. Diagrama de pines del integrado TL084.<sup>39</sup>



<sup>39</sup> Fuente: [www.ti.com](http://www.ti.com).

La figura 23 muestra el circuito final resultado del diseño, cada operacional en topología de realimentación ofrece dos polos en el filtro pasa bajas, por lo tanto se utilizan 3 operacionales y el cuarto se dispone como filtro pasa todo pero con un divisor de tensión implementado con un *trimmer* en común para todos los operacionales utilizados en este módulo (esto se puede realizar ya que este divisor de tensión no suministra corriente apreciable al operacional, solo un nivel de tensión), con el fin de permitir que señales con valores positivos y negativos (como una señal senoidal) puedan ser perfectamente capturadas por el conversor ADC, que depende del nivel de tensión de alimentación del DSP, esta fuente de tensión permite al conversor obtener señales en el rango de 0 a 3,3V.

Para obtener el máximo rango de precisión, se opta por limitar la señal en un rango de 0 a 3,3V, aumentando el nivel de *offset* de la señal, originalmente de unos cuantos mV, hasta 1,5V, permitiendo que la señal oscile en este rango. Llegar al límite de alimentación no ofrece problemas ni peligros para los conversores ya que estos soportan hasta 5V en la entrada, además el circuito del filtro se diseñó para entrar en saturación a los 3,3V, evitando posibles riesgos de sobre tensión.

Debido a que el propósito del proyecto requiere realizar la medición de armónicos hasta el número  $30^{\text{vo}}$ , con frecuencia fundamental de 60Hz, se debe limitar la señal a  $60 \cdot 30 = 1800\text{Hz}$ . Para garantizar que a frecuencias superiores la amplitud de la señal sea despreciable y permitir disminuir la frecuencia de muestreo para aumentar la precisión del equipo, la frecuencia de corte del filtro se diseñó en 1200Hz con el fin de evitar el solapamiento propio del muestreo en la conversión analógica a digital y permitiendo aumentar la clase del medidor al disminuir la frecuencia de muestreo a 2,4 KHz. Permitiendo procesar hasta el  $20^{\text{vo}}$  armónico sin pérdida de muestras

ocasionadas por el límite de operaciones del DSP (ver sección 4.1.1.1 '*El procesador de señales digitales 56f8345*').

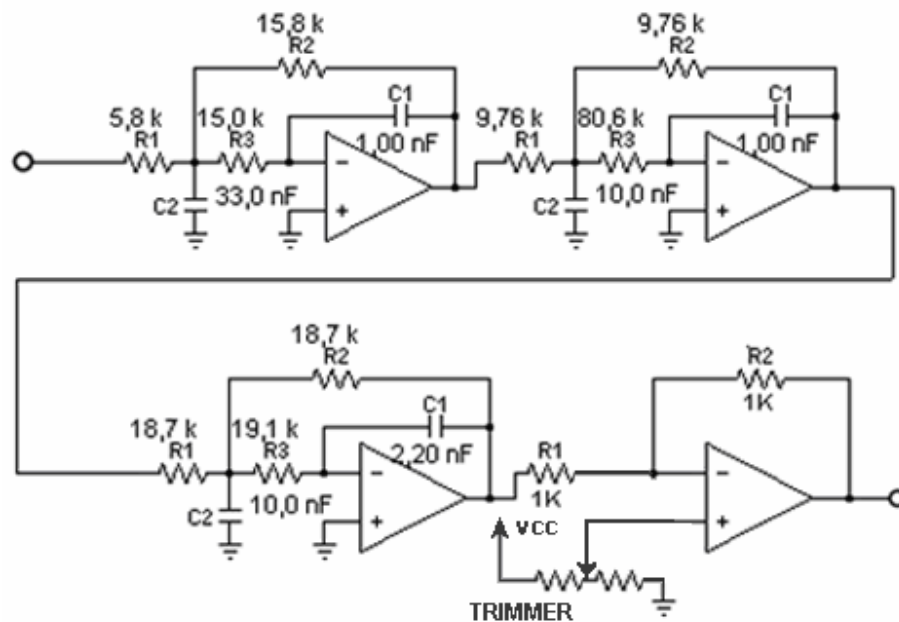
La respuesta del filtro en frecuencia se muestra en la figura 24, donde se puede apreciar que en 2.4kHz (frecuencia a partir de la cual debería estar completamente atenuada la señal por la teoría de muestreo y el teorema de Nyquist) se obtiene una atenuación de -40dB, no se puede considerar estrictamente como cero pero sí como despreciable en cuanto los valores de magnitud de los armónicos a esas frecuencias que de por sí son muy pequeños, serán atenuados lo suficiente como para no afectar los valores de magnitud con los cuales se solaparán, los de los primeros armónicos.

En la teoría de tratamiento de señales se tiene como criterio de desprecio de señales eléctricas (en armónicos) una atenuación de -98dB, valor notoriamente distante del obtenido pero considerando el nivel de cuantificación del DSP ofrecido por el fabricante, como muestra la ecuación (96) [Motorola, DSP56F800 User Manual, 2004], se requiere que una señal sea superior a 805,67μV para que sea detectada como significativa.

$$\Delta = \frac{V_{REF}}{2^{12}} = \frac{3.3V}{4096} = 805.666667 \mu V \quad [96]$$

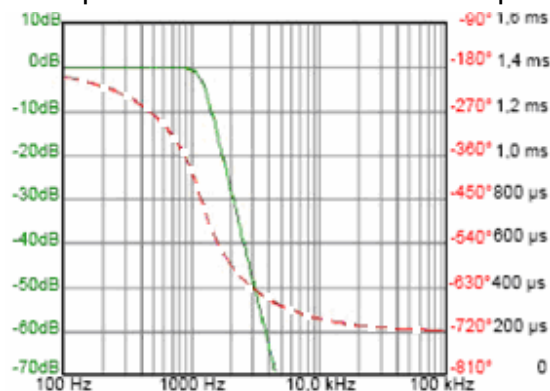
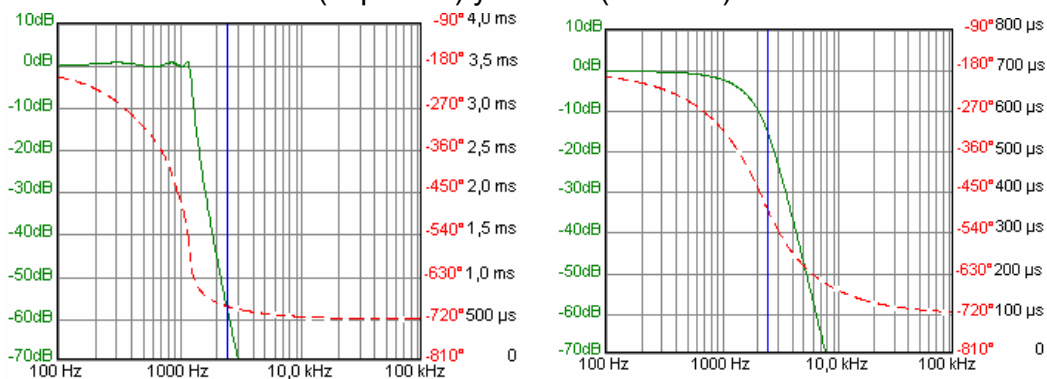
Este valor corresponde a -61.88db Según se observa en la gráfica de ganancia contra frecuencia (figura 24, línea verde – trazo continuo -) este valor de ganancia se obtiene en 4KHz. Este resultado es satisfactorio en cuanto el solapamiento no será un inconveniente importante.

Figura 23. Circuito del filtro para cada una de las 7 señales.<sup>40</sup>



La figura 24 muestra la respuesta en frecuencia de dos señales, tal como un diagrama de Bode, la primera en color verde representa la magnitud (trazo continuo) y la de color rojo representa la fase (trazo discontinuo) , Comparado con las alternativas (Bessel o Chebychev de la figura 25 para filtros con iguales condiciones) el filtro Butterworth ofrece una respuesta mas fina y estable ya que el filtro Bessel se presenta mas lento en el cambio en las frecuencias cercanas a la de corte y el filtro Chebychev se muestra menos estable en ganancia, tal como se aprecia en la figura 24 donde se muestran las otras dos posibles opciones para el diseño del filtro. En la frecuencia de muestreo, de 2,4 kHz, se obtiene una magnitud de -40dB.

<sup>40</sup> Fuente: Los autores.

Figura 24. Respuesta en frecuencia del filtro pasa bajas.<sup>41</sup>Figura 25. Respuesta en frecuencia del filtro pasa bajas Chebychev (izquierda) y Bessel (derecha).<sup>42</sup>

En la figura 26, que muestra el diagrama de bloques de la etapa de filtrado, se aprecia que todos los filtros comparten la tensión del *trimmer* de ajuste de *offset*, con lo cual se garantiza que todas las salidas de señales filtradas que entrarán a los ADC del DSP tengan el mismo nivel de continua.

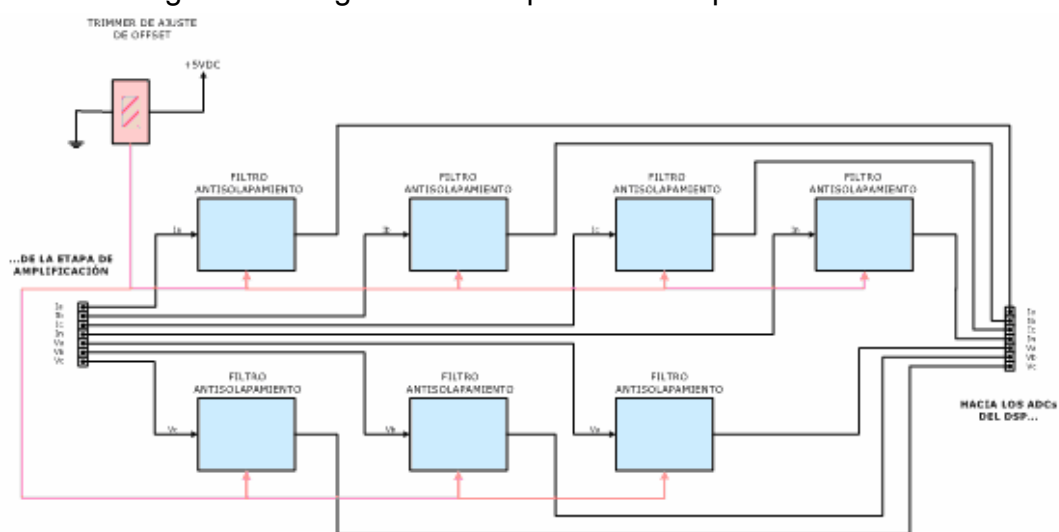
Se puede observar de la gráfica de respuesta en frecuencia que existe un cambio de fase no lineal a lo largo de las frecuencias de interés, pero considerando que este cambio se aplicará de igual manera a cada señal,

<sup>41</sup> Fuente: Texas Instruments FilterPro.

<sup>42</sup> Fuente: Texas Instruments FilterPro.

entonces el cambio de fase no se apreciará de forma tal que si se presta atención a un armónico establecido en todas las señales en una frecuencia determinada, todos tendrán el mismo corrimiento de fase respecto a la fundamental pero no existirá desfase entre ellos como si fuese visto desde una posición relativa al cambio de fase.

Figura 26. Diagrama de bloques de la etapa de Filtrado.<sup>43</sup>



#### 4.2.2. Software

El “software” se puede considerar como el corazón del medidor siendo en este apartado donde se aplican las definiciones de potencia del estándar IEEE 1459-2000 y se realizan los procesos para el cálculo de las potencias, de la medición y el control de periféricos para la visualización y comunicación de datos.

<sup>43</sup> Fuente: Los autores.

#### 4.2.2.1. Descripción

Para realizar la implementación del “software” se subdividió el algoritmo de programación en cuatro etapas fundamentales, las cuales son:

- Medición
- Almacenamiento de datos históricos
- Envío de datos al PC por protocolo *RS-232*
- Envío de datos a la LCD en paralelo

La implementación de esta forma se llevó a cabo con el propósito que el algoritmo de medición tenga mayor prioridad en comparación con los otros algoritmos. De esta manera se evita el truncamiento de programas debido a que el esquema de programación es descentralizado mediante rutinas específicas, ya sea por medio de interrupciones externas como internas.

Es importante resaltar que el tratamiento de dichas interrupciones no se realiza de forma periódica, por tanto, no se puede predecir cuando van a ser ejecutadas. Esta situación conlleva a optar por una desactivación del código de forma predeterminada de las demás rutinas cuando la rutina principal (medición) se encuentra en desarrollo.

#### 4.2.2.2. Algoritmo de medición

Para la implementación del algoritmo *IEEE 1459* es necesario obtener los valores de tensión e intensidad de corriente eficaces de las ondas fundamental ( $V_1, I_1$ ) y las componentes totales ( $V, I$ ) de cada una de las tres fase y la componente fundamental y el valor eficaz de la intensidad de corriente que circula por el neutro. Para evaluar estos parámetros, es

necesario realizar un proceso de filtrado a las señales que permita obtener la magnitud y la fase de la componente fundamental.

En principio, se realizaron estudios implementando el algoritmo de la transformada rápida de Fourier, FFT, ya que es uno de los métodos más empleados en el tratamiento de señales digitales y además la plataforma de programación 'Codewarrior' contiene una biblioteca específica para su implementación directa. Sin embargo, y después de realizar los estudios pertinentes, se encontró que este algoritmo solo permite una entrada mínima de 128 muestras por canal y como se deben muestrear siete canales, tres de tensión y cuatro de corriente, esto daría 896 muestras a procesar. Por esta razón, el tiempo de procesamiento es demasiado alto comparado con el tiempo que existe entre muestra y muestra y se considera que los errores por pérdidas de muestras en la estimación de las potencias son altos, aproximadamente de un ciclo por procesamiento.

La implementación de un algoritmo de medición de energía empleando la Transformada Rápida de Fourier requeriría de esta forma una extrapolación del 30% de la energía total consumida. Se estima que el tiempo de procesamiento es demasiado alto ya que se requiere determinar los valores de magnitud y fase en el espectro total de cada una de las señales lo cual es innecesario para la implementación del algoritmo *IEEE 1459* ya que éste solo requiere de los valores eficaces de las componentes fundamentales de las señales y los valores eficaces totales de las mismas. Por esta razón, el algoritmo de la FFT quedó descartado para este desarrollo en particular.

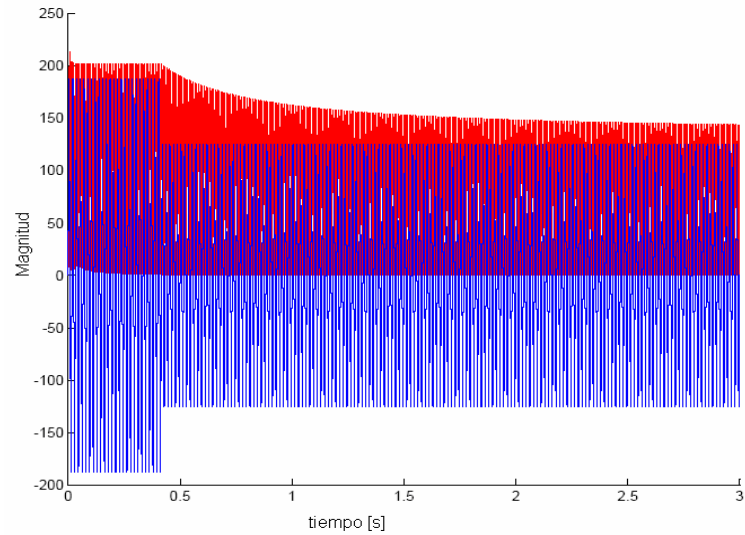
La segunda opción fue emplear filtros digitales pasabajas con una banda de transición pequeña y una atenuación completa a partir de los 150 Hz. Para el estudio de estos filtros se empleó un *Toolbox* en *Matlab* que arrojó polinomios de alto orden lo cual implica tener que almacenar muchos datos

por cada fase y los retardos de grupo son considerables, esto implica que la componente fundamental estaría atrasada de la onda total del sistema lo que conlleva a guardar muchas muestras de información para poder calcular la potencia instantánea de los periodos, lo que conlleva a copar la memoria RAM del Procesador de Señales Digitales, DSP. Este algoritmo podría ser implementado si el filtro digital no es muy selectivo. De este modo se descarta la implementación de filtros digitales para el desarrollo del algoritmo del medidor.

El otro método estudiado para la implementación fue el desarrollo de un filtro resonante en la frecuencia de 60 Hz, este filtro presenta un buen comportamiento si las señales no tuvieran características dinámicas, es decir, si las señales presentaran una estabilidad en magnitud. Cuando se presentan fluctuaciones en el sistema, el filtro tiene un comportamiento demasiado lento y se demora un tiempo considerable en alcanzar la señal. Sin embargo, el estudio de los filtros resonantes condujo al desarrollo final del algoritmo implementado en el medidor. En las figura 27 a 30 se muestran la respuesta del filtro en el tiempo simulados en *Matlab* para diferentes fluctuaciones de la señal.

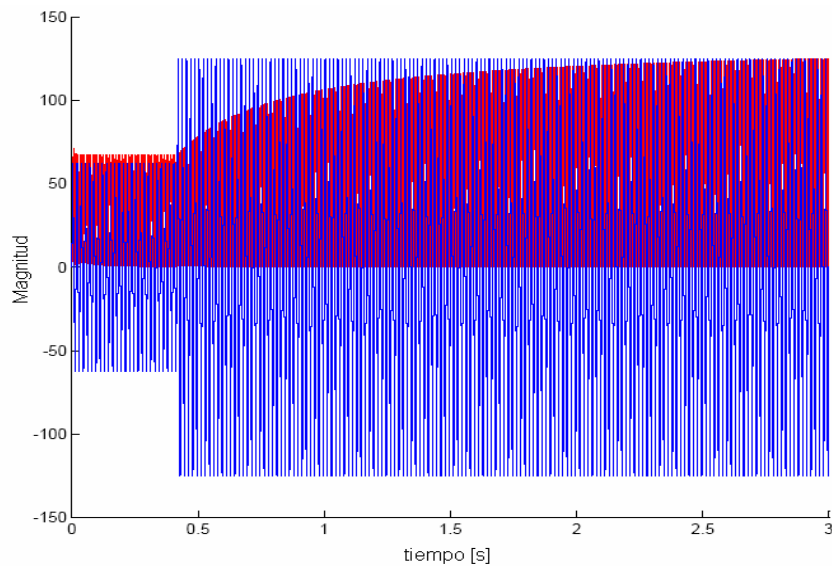
En la figura 27 se muestra la respuesta respecto al tiempo de una variación abrupta decreciente de tensión o corriente, como se observa, este filtro tiene una respuesta lenta en el tiempo.

Figura 27. Respuesta en el tiempo del filtro con variaciones en la magnitud de la señal (De mayor a menor valor)<sup>44</sup>



En la figura 28 se observa la respuesta del mismo filtro de la figura anterior pero con un cambio abrupto en forma creciente de tensión o corriente.

Figura 28. Respuesta en el tiempo del filtro con variaciones en la magnitud de la señal (De menor a mayor valor)<sup>45</sup>

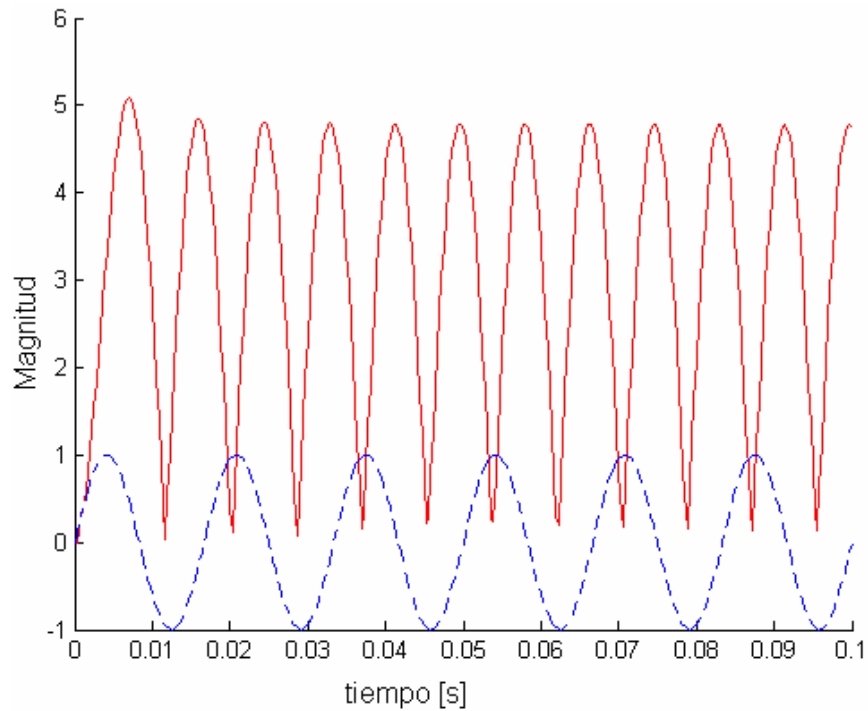


<sup>44</sup> Fuente: Los autores

<sup>45</sup> Fuente: Los autores

En la figura 29 se muestra la respuesta (en rojo, continua) del mismo filtro ante una entrada sinusoidal (en azul, discontinua), de 60Hz hallando la magnitud de la componente fundamental en cada período de la señal de entrada.

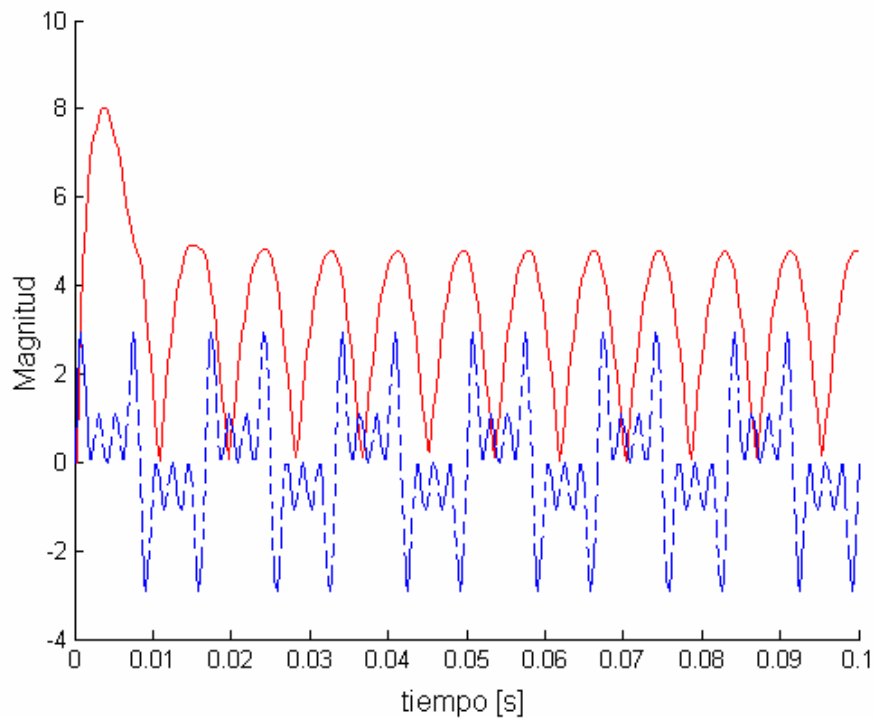
Figura 29. Respuesta del filtro con una señal de 60 Hz pura.<sup>46</sup>



En la figura 30 se muestra la respuesta (en rojo, continua) del mismo filtro ante una entrada sinusoidal (en azul, discontinua), de 60Hz más una señal representativa del tercer armónico (180Hz), más otras dos de 300Hz y 2100Hz. Se muestra que después de cada período se halla la amplitud de la componente fundamental de la onda.

<sup>46</sup> Fuente: Los autores

Figura 30. Respuesta del filtro con una señal de  $60 + 180 + 300 + 2100$ (hz) <sup>47</sup>



Con la implementación de estos filtros recursivos se observa que el problema radica en la constante de tiempo del filtro, puesto que al ser de tipo recursivo dependen de valores de periodos anteriores, lo cual limita la respuesta en el tiempo debido a que las señales a analizar como se ha mencionado anteriormente presentan un comportamiento dinámico en magnitud y frecuencia.

La solución para este problema se basa en la implementación de un filtro recursivo inicializando sus variables durante cada periodo, el algoritmo que presenta estas especificaciones es el algoritmo Goertzel, el cual, requiere de una muestra inicial y de dos muestras anteriores, favoreciendo el poco almacenamiento en la memoria RAM del DSP.

---

<sup>47</sup> Fuente: Los autores

Es importante resaltar que se estudiaron formas de mejorar este algoritmo directamente con la DFT, descomponiendo el factor de Fourier  $W_N^{kn}$  en una parte real y una imaginaria por medio de senos y cosenos, buscando aprovechar las rutinas específicas en la plataforma de programación del DSP, sin embargo se encontró que los tiempos de ciclos de máquina son mayores que en el algoritmo de Goertzel, aproximadamente en un 40%, provocando una menor estimación de los armónicos en la señal de entrada.

Debido a que existen siete señales que se deben procesar, se decidió realizar un procesamiento en tiempo real de cada muestra que entra en el dispositivo y en un determinado periodo se evalúan los valores requeridos por el estándar *IEEE 1459*. La implementación del algoritmo Goertzel concluye cada ciclo y arroja según unos coeficientes determinados del filtro resonante la magnitud y la fase de dicha señal y paralelamente se calculan los valores eficaces de las señales completas.

#### **4.2.2.3. Algoritmo de programación del medidor digital**

El algoritmo de programación del medidor digital se implementó en la plataforma de programación para Procesadores de Señales Digitales y Microcontroladores *Codewarrior* cuyas características se especifican en el apartado 4.1.2 '*Especificaciones Técnicas de Software*'.

Las fases de desarrollo del algoritmo están implementadas mediante bloques. Un bloque principal que es el encargado de recopilar las órdenes de todos los bloques, el bloque de inicialización, el bloque de medición, el de actualización de datos, el de despliegue de datos a la pantalla gráfica y el de envío de datos RS232.

#### 4.2.2.3.1. Bloque principal

Este bloque está compuesto por cuatro grupos que corresponden a la recopilación de la información de los demás bloques existentes en el programa, los cuales son:

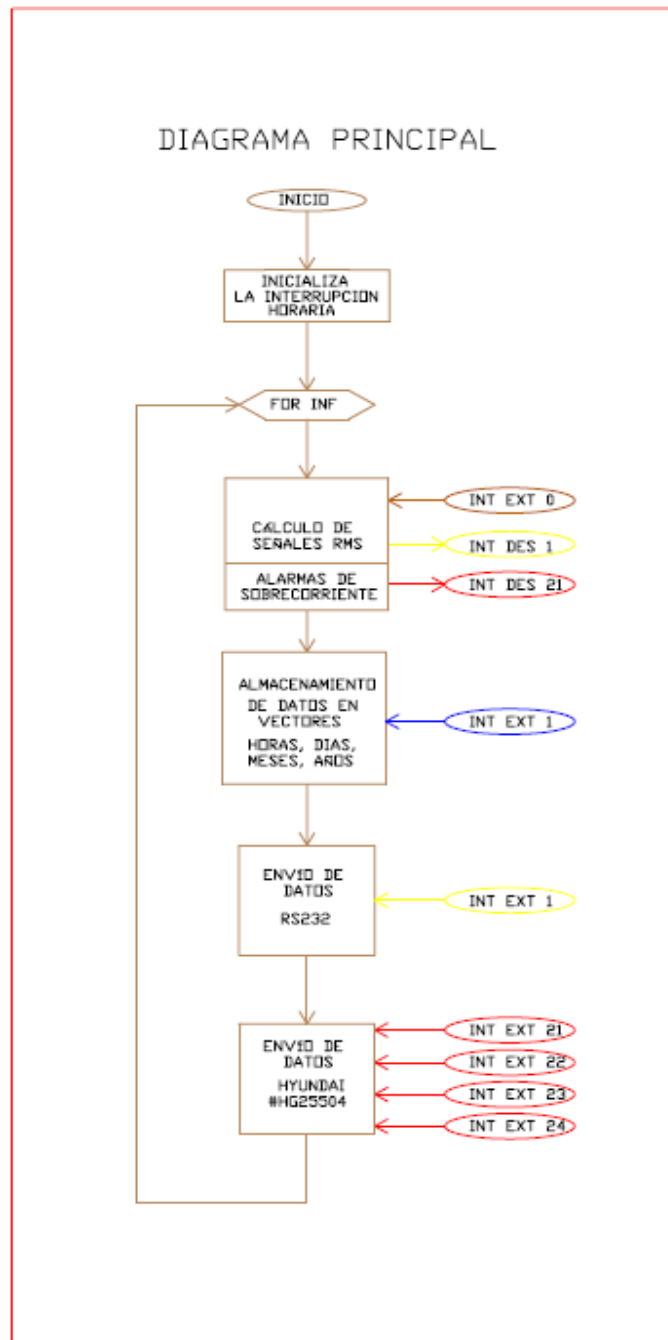
**Inicialización:** En este bloque se activan todos los registros para el funcionamiento de la CPU y los periféricos a utilizar, también se encarga de la declaración de las diferentes variables ejecutadas en el programa.

**Medición:** Se encarga de dar la instrucción al conversor para que éste adquiera las señales y ejecuta el algoritmo para la estimación de las magnitudes de las mismas. Este bloque también se encarga de realizar el seguimiento a las señales para verificar que no sobrepasen los límites máximos permisibles para el óptimo funcionamiento del medidor declarando las diferentes alarmas programadas.

**Actualización de datos:** Su función principal es la de apuntar y grabar en los diferentes vectores de potencia determinados para la acumulación de estos datos.

**Despliegue de datos:** Es el encargado de enviar la información a la LCD para la obtención visual de las variables de energía eléctrica estipuladas para su estimación.

**Envío de datos RS232:** Su función es la de enviar los datos de manera remota a un PC por medio del protocolo RS232.

Figura 31. Diagrama de flujo del bloque principal.<sup>48</sup>

<sup>48</sup> Fuente: Los autores

En la figura 31 se observa el esquema de funcionamiento del diagrama de flujo principal. Como se observa, este se compone fundamentalmente de cuatro condiciones de sentencia *if* y dependiendo de las diferentes interrupciones (temporizadas y externas) entran a los bloques determinados. El tiempo de los bloques va referenciado a la duración que se tomó entre muestra y muestra de la adquisición de la señal.

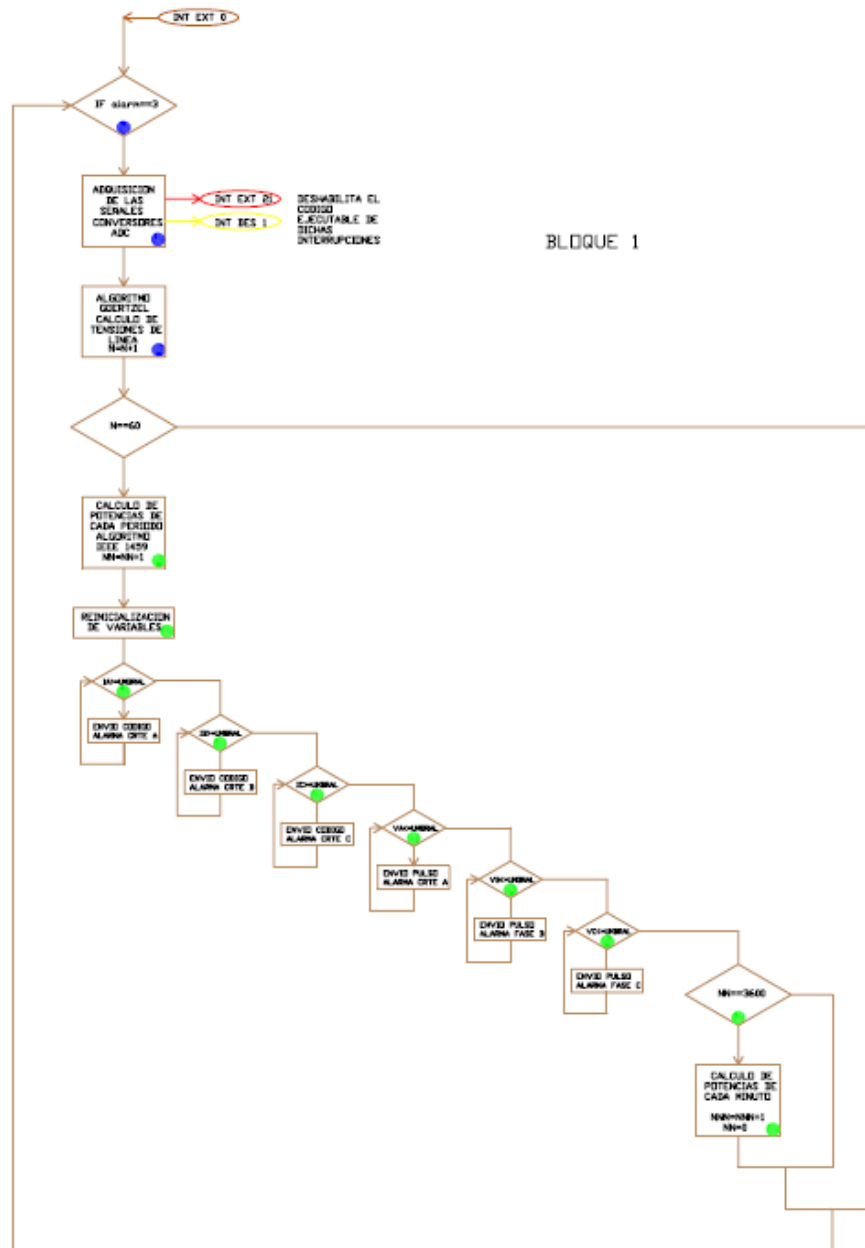
#### **4.2.2.3.2. Bloque de inicialización**

Es el encargado de proyectar en la pantalla gráfica *LCD* el nombre del proyecto realizado, los autores que lo desarrollaron, el logotipo empleado y el año de fabricación del equipo.

#### **4.2.2.3.3. Bloque de medición**

Este bloque es el de mayor relevancia ya que su función es la de medir las diferentes potencias de cada periodo, por lo cual se diseñó de tal manera que las ordenes de interrupción de éste sean prioritarios respecto a los demás bloques del sistema. Esta interrupción es periódica (833  $\mu$ s) y de prioridad máxima.

El algoritmo inicializa entrando en un *for* de  $n=20$  que se encarga de adquirir las señales y procesarlas mediante el algoritmo Goertzel y calcular las magnitudes eficaces de la señal completa. Concluida esta rutina su siguiente paso es comparar las diferentes señales tanto de tensión como de intensidad con los valores máximos permisibles, previamente estipulados y programados, y generar las diferentes alarmas.

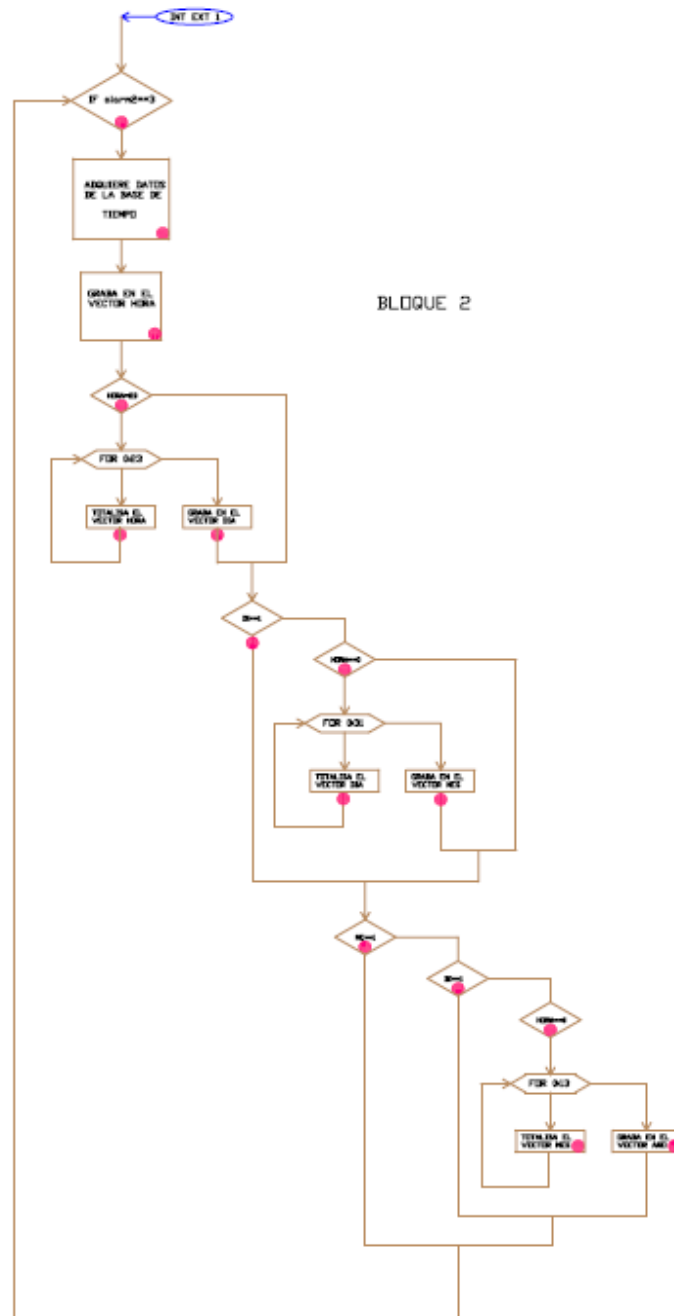
Figura 32. Diagrama de flujo del bloque de medición<sup>49</sup>

Por último, calcula las potencias de cada periodo y las acumula en un vector que luego será utilizado para calcular las potencias por cada minuto y reinicializa las variables ejecutadas.

<sup>49</sup> Fuente: Los autores



Figura 34. Diagrama de flujo del bloque de adquisición de datos<sup>51</sup>

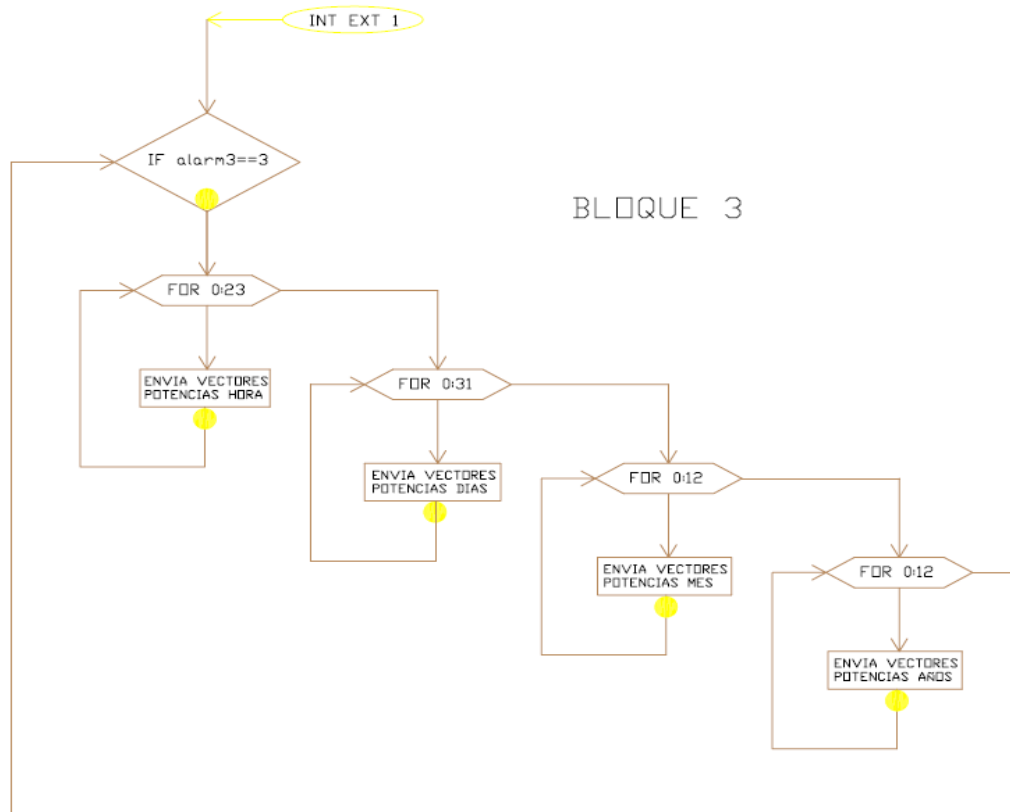


<sup>51</sup> Fuente: Los autores

A su vez, se realizan los cálculos correspondientes a las potencias de dichas horas y los graba en un lugar adecuado del vector. Igualmente, se realizan los cálculos de potencias en meses, días y años en determinados tiempos específicos. En la figura 34 se muestra el diagrama de flujo de este bloque.

#### **4.2.2.3.5. Bloque de despliegue de datos**

Este bloque se inicializa abriendo un puerto de propósito general con salida de ocho bits en paralelo con el cual se realizarán las instrucciones a la memoria como son los datos a desplegar, también se inicializan tres puertos de propósito general de un bit cada uno, los cuales se ejecutan para escribir, restaurar y controlar la pantalla gráfica LCD. La especificación del controlador de la pantalla LCD se encuentra en el *datasheet* de la misma del cual se obtienen los valores en sistema hexagesimal que especifican el número de píxeles, el tamaño de letra de la fuente y el modo de ejecutar los diferentes despliegues gráficos. La figura 35 muestra el diagrama de flujo de esta etapa.

Figura 35. Diagrama de flujo del bloque de despliegue de datos<sup>52</sup>

#### 4.2.2.3.6. Bloque de envío de datos RS232

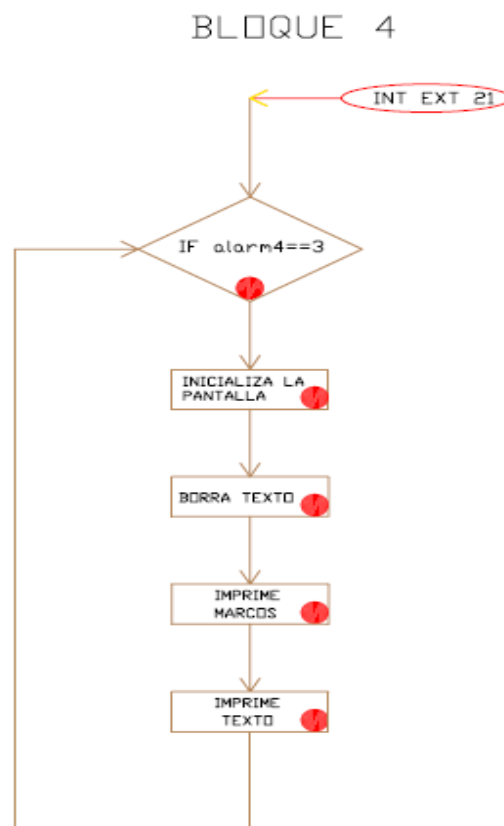
Este bloque se inicializa configurando el *SPI0* del DSP, el cual consiste en la activación de registros que seleccionan una de las dos comunicaciones seriales con las que cuenta el procesador de señales. Los registros se configuran para que contengan un *bit* de parada, ocho bits de trama una velocidad de transferencia de 9600 baudios.

El envío de datos se realizó de forma encriptada ya que los datos a enviar se encuentran en formato *Frac32* y cada envío se realiza con ocho bits. De este modo se optó efectuar el envío de datos en una forma de *emparedado* con

<sup>52</sup> Fuente: Los autores

un número de inicio, cuatro tramas de ocho bits y un número de parada y al recibirlos en el PC se unen y se obtiene la información requerida. El proceso se llevo a cabo para el envío de todos los datos de potencia previamente estimados en los boques anteriores para cada una de las variables de tiempo establecidas.

Figura 36. Diagrama de flujo del bloque envío de datos RS232<sup>53</sup>



Este modo es activado por medio de una interrupción externa, la cual es ordenada directamente por la interfaz gráfica en el PC y es recibida por el pin *receiver* del DSP. La figura 36 muestra el diagrama de flujo implementado para la realización de la etapa de envío de datos RS232.

<sup>53</sup> Fuente: Los autores

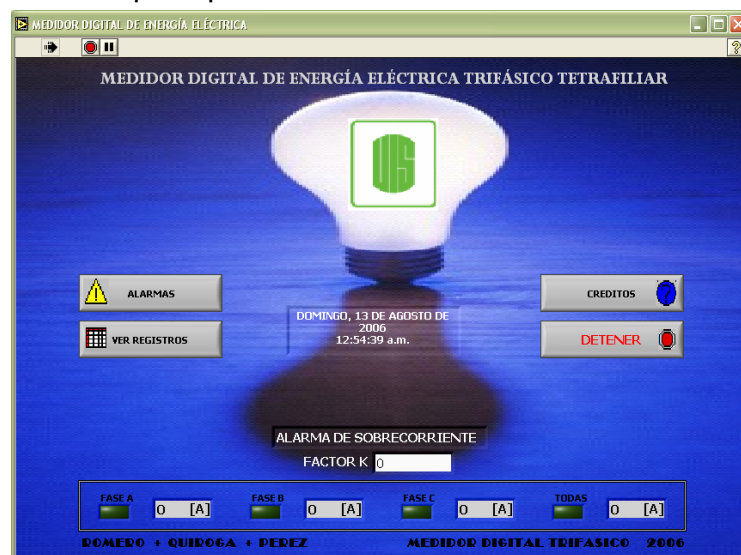
## 5. INTERFAZ GRÁFICA IMPLEMENTADA EN LABVIEW

Este capítulo está dedicado a la especificación de la interfaz implementada para la adquisición de datos del prototipo por medio del puerto serial efectuado mediante el protocolo de comunicación *RS-232*. La interfaz se limita a recibir los datos enviados por el DSP, acondicionarlos, desplegarlos, graficarlos y exportarlos a archivo de texto.

### 5.1. INTERFAZ GRÁFICA PARA LA ADQUISICIÓN DE DATOS

La interfaz gráfica desarrollada para la adquisición de datos del medidor digital está compuesta por una pantalla principal que se encarga de orientar las otras pantallas de visualización de datos e histogramas dispuestas de tal manera que sea estéticamente agradable al usuario final y de fácil acceso de la información. La pantalla principal se observa en la figura 37.

Figura 37. Pantalla principal del software de comunicación Medidor – PC.<sup>54</sup>



<sup>54</sup> Fuente: Los autores

Esta pantalla está compuesta por:

- El *pushbutton* *ALARMAS* tiene por función principal acceder al puerto de comunicación con el medidor y verificar la posible existencia de una sobrecorriente en el sistema, a su vez bloquea los demás botones pulsadores.
- El *pushbutton* *VER REGISTROS* - es el encargado de comunicar la pantalla principal con la pantalla de registros históricos de los parámetros de consumo de energía eléctrica.
- El *pushbutton* *CRÉDITOS* que despliega la pantalla de créditos de los autores del proyecto.
- El *pushbutton* *DETENER* es el que cierra la aplicación de la interfaz.
- La etapa de configuración del puerto serial donde se encuentra la selección del puerto y la selección de la velocidad de transmisión.
- La etapa visual de alarmas de sobrecorriente
- El bloque de visualización de fecha y hora.
- El valor de ajuste o factor K para la relación de transformación de los transformadores de corriente y/o tensión empleados.

La pantalla de visualización de registros históricos se observa en la figura 38.

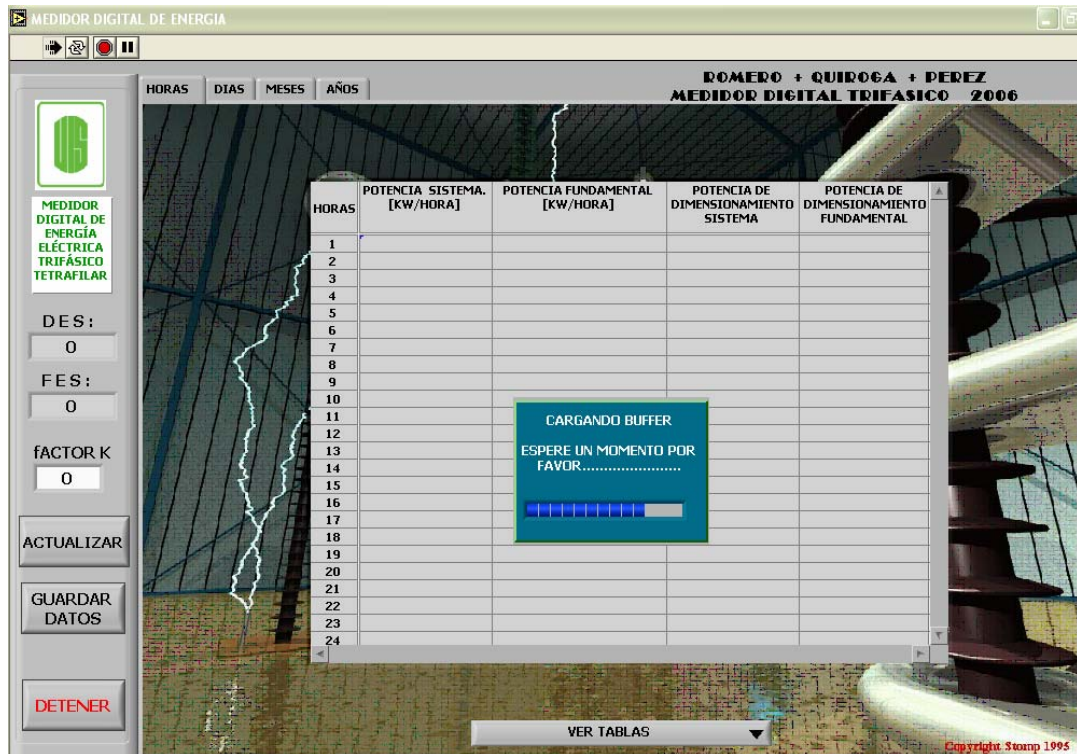
Figura 38. Pantalla de registros históricos del consumo de energía.<sup>55</sup>

HORAS	POTENCIA SISTEMA. [KW/HORA]	POTENCIA FUNDAMENTAL [KW/HORA]	POTENCIA DE DIMENSIONAMIENTO SISTEMA	POTENCIA DE DIMENSIONAMIENTO FUNDAMENTAL
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				
16				
17				
18				
19				
20				
21				
22				
23				
24				

Esta pantalla contiene los registros de potencia activa total del sistema, potencia activa fundamental, potencia de dimensionamiento total y la potencia de dimensionamiento fundamental en la relación de horas, días, meses y años, de acuerdo a la información recibida del medidor por medio del puerto serial. Por otra parte, contiene los registros de tiempo de duración acumulativo de cortes de energía (*DES*) y la frecuencia o el número de cortes ocurridos hasta la última actualización, a su vez, se encuentra el cuadro de selección de factor K.

Para cargar los datos del puerto serial se debe dar '*clic*' en el botón actualizar y el desplegará en la tabla los valores correspondientes al consumo de energía eléctrica. Ver figura 39.

<sup>55</sup> Fuente: Los autores

Figura 39. Actualización de datos.<sup>56</sup>

Las pestañas que se encuentran en la parte superior izquierda de la pantalla permiten seleccionar el registro histórico, ya sea como se mencionó anteriormente, horario, diario, mensual o anual.

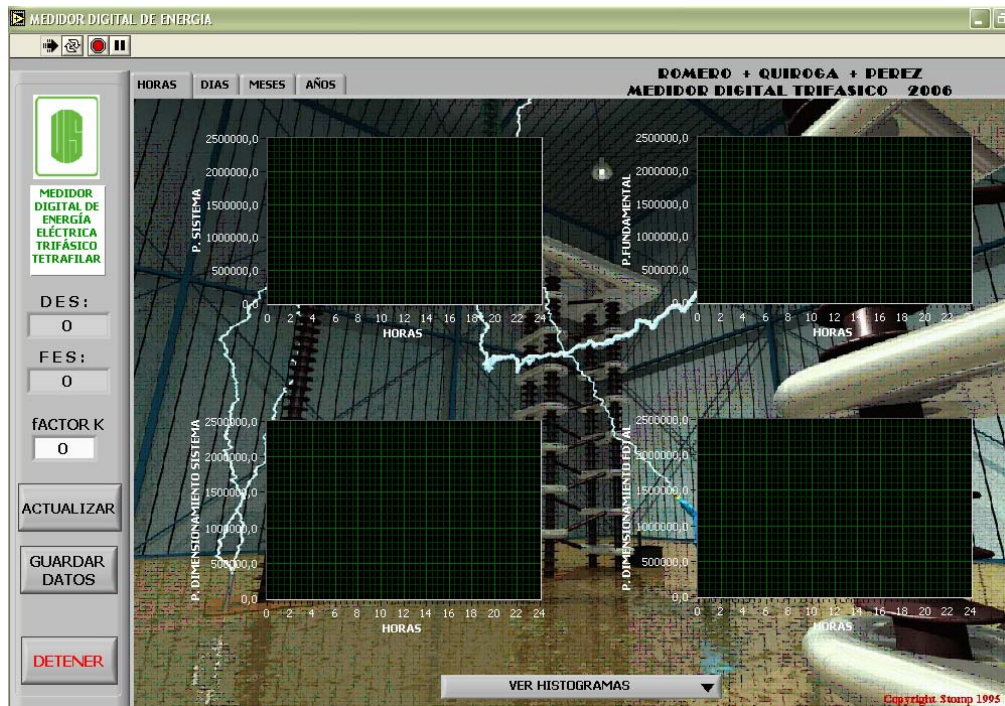
Otro botón importante en esta secuencia de pantallas es el de 'GUARDAR DATOS' el cual permite obtener una copia en formato '.txt' de los registros para facilitar la impresión de dichos registros.

Una forma adecuada para el análisis de datos es la representación de los mismos gráficamente por medio de histogramas, esta opción también se encuentra implementada. Para acceder a ella, se debe dar clic en el botón

<sup>56</sup> Fuente: Los autores

inferior 'VER HISTOGRAMAS' obteniéndose una pantalla como la que se muestra en la figura 40.

Figura 40. Histogramas del consumo horario de energía.<sup>57</sup>



## 5.2. DESPLIEGUE FUNCIONAL INTERNO DE LA INTERFAZ

La interfaz de comunicación esta implementada mediante paquetes de programas, los cuales se encargan de desplegar las ventanas de visualización de resultados y procesar la información enviada por el medidor digital.

En la parte funcional del módulo que gobierna la pantalla principal se tienen dos lazos 'while' uno operando como maestro y el otro como esclavo. Por fuera de estos dos lazos se encuentra la configuración del puerto serial para

<sup>57</sup> Fuente: Los autores

la comunicación con el DSP a través del protocolo RS232 por medio de los módulos VISA incorporados en la plataforma de programación de LabView para manipulación de puertos, permitiendo al usuario la selección del puerto del PC así como la velocidad de transmisión la cual por defecto es de 9600 baudios, el número de bits de datos es por defecto de 8.

El lazo maestro contiene un 'case' o selector el cual esta gobernado por el botón alarmas, este selector presenta dos casos: cuando el botón alarmas es falso, es decir no está pulsado, en el 'case' se encuentra la opción de abrir la pantalla de registros y/o la pantalla de créditos una vez sean activados los respectivos botones.

En caso de oprimir el botón alarmas, el lazo maestro pasa a la configuración de inactivo realizando con anterioridad la desactivación de los botones créditos y registros y activando el funcionamiento del lazo esclavo. Luego de activado el lazo esclavo se procede a leer el '*buffer*' o contenido del puerto donde se encuentran debidamente empaquetados los datos de sobrecorriente en cada una de las fases, en caso de que existan. De este modo, en las fases que presenten esta alarma, se escuchará una señal sonora indicando la falla.

Las tramas de datos de sobrecorriente vienen empaquetadas mediante códigos de reconocimiento establecidos para la recepción de datos de sobrecorriente, los cuales se exponen a continuación:

- Para la fase 'a' el comienzo y el fin de la trama se indica con el número 82 para lo cual se busca dentro de los datos recibidos en qué posición se encuentra este número y cinco posiciones después aparece de nuevo (Ver figura 41). La razón para buscar el fin de esta trama 5 posiciones después, es que el dato del valor de sobrecorriente

es un dato de 32 bits y está fragmentado en 4 bytes de 8 bits cada uno, teniendo de esta forma una trama de 6 bytes , en el primero y el ultimo hallando el numero 82 y en los intermedios el valor de sobrecorriente dividido en 4 bytes, por tanto se hace necesario extraer cada uno de los bytes y luego agruparlo en un solo paquete y posteriormente multiplicarlo por el valor de transformación de los transformadores de corriente y/o tensión ( factor K) suministrado.

Figura 41. Trama de datos para la señal de alarma de sobrecorriente en la fase 'a'<sup>58</sup>.



- Para la fase *b*, el comienzo y el fin de la trama se indica con el número 83. Ver figura 42

Figura 42. Trama de datos para la señal de alarma de sobrecorriente en la fase 'b'<sup>59</sup>.



- Para la fase *c*, el comienzo y el fin de la trama se indica con el número 84. Ver figura 43.

Figura 43. Trama de datos para la señal de alarma de sobrecorriente en la fase 'c'<sup>60</sup>.



<sup>58</sup> Fuente: Los autores

<sup>59</sup> Fuente: Los autores

<sup>60</sup> Fuente: Los autores

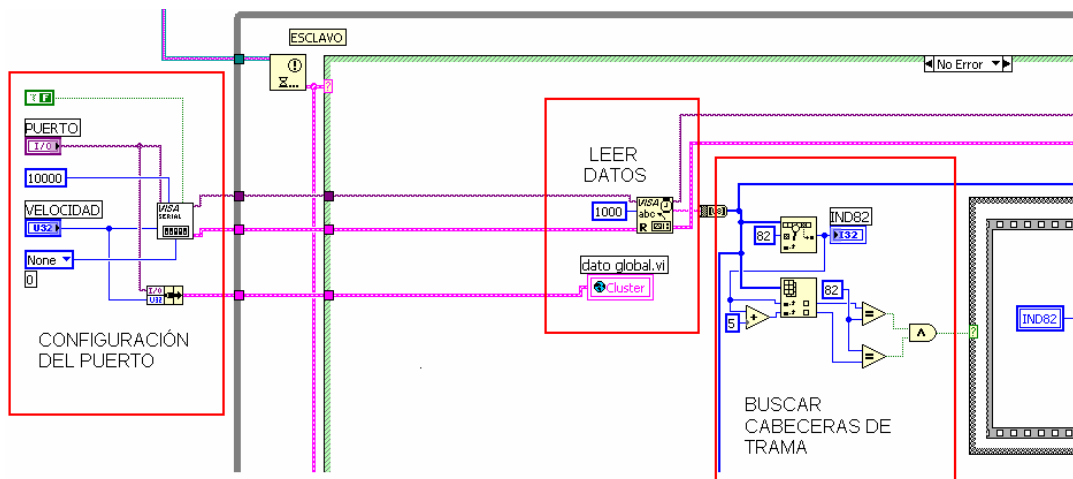
Para indicar que en todas las fases ocurrió esta falla, se revisa en que sector de los datos recibidos, se encuentra una trama que empiece y finalice con el numero 85. Ver figura 44.

Figura 44. Trama de datos para la señal de alarma de sobrecorriente en todas las fases<sup>61</sup>.



En la figura 45. Se observan las subrutinas empleadas para la configuración del puerto de comunicación y las de lecturas de datos y búsqueda de las cabeceras de trama perteneciente al lazo esclavo.

Figura 45. Subrutinas para la configuración del puerto, lectura de datos y búsqueda de cabeceras de trama de las alarmas de sobrecorriente<sup>62</sup>.

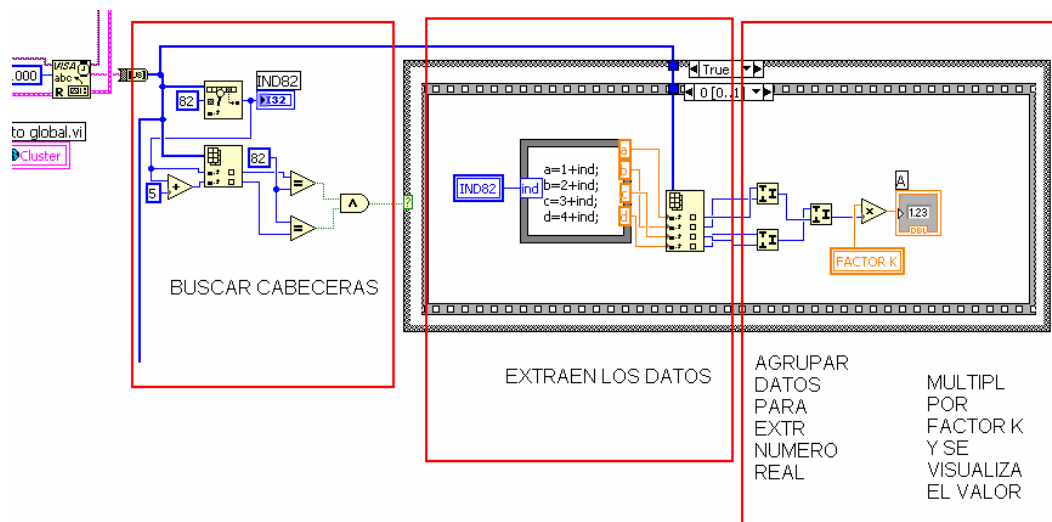


<sup>61</sup> Fuente: Los autores

<sup>62</sup> Fuente: Los autores

La siguiente subrutina contenida dentro del lazo esclavo luego de buscar las cabeceras de trama es la de extracción de los datos adquiridos en el puerto de comunicación serial, luego se agrupan los datos para la obtención del número real y por último éste se ajusta con el factor K y se visualiza en la pantalla. Las subrutinas se muestran en la figura 46.

Figura 46. Subrutinas para la extracción de datos, agrupación y ajuste de los mismos de las alarmas de sobrecorriente<sup>63</sup>.



Las siguientes subrutinas que se muestran en las figuras 47 y 48, son las encargadas de la visualización de la fecha y hora de la ejecución del programa, el título de la ventana, los procesos de activación de las pantallas de registros y créditos, el módulo VISA para ejecutar la orden de cierre del puerto y un control para la activación de una ventana de error.

<sup>63</sup> Fuente: Los autores

Figura 47. Subrutinas para los arreglos de hora y fecha de aplicación, control de las ventanas de registros y créditos<sup>64</sup>.

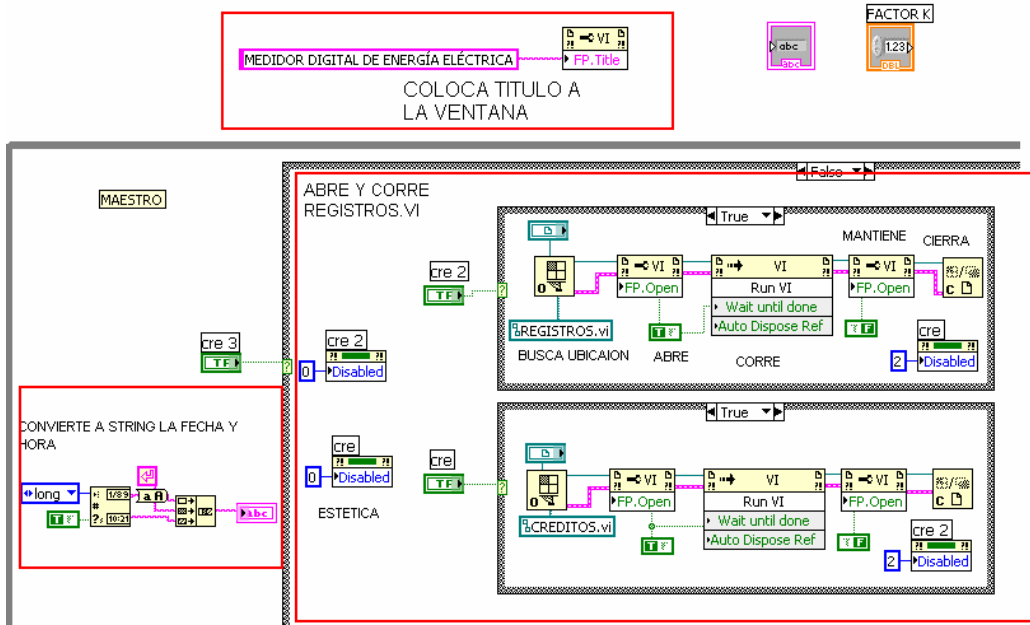
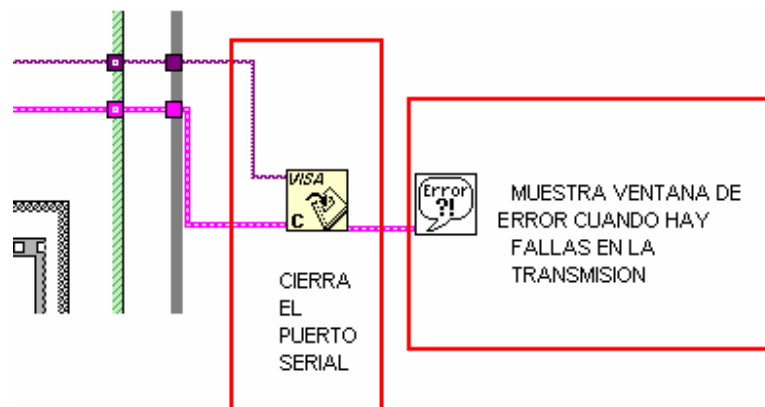


Figura 48. Subrutinas para el cierre del puerto serial y ventana de error<sup>65</sup>.



<sup>64</sup> Fuente: Los autores

<sup>65</sup> Fuente: Los autores

La pantalla de registros está regida por un lazo *'while'* el cual se finaliza al pulsar el botón detener y cierra la aplicación, dentro de este lazo se encuentra un selector que actúa una vez se haya pulsado el botón actualizar, hecho esto, se da la orden de inicio de transmisión de datos, enviando un carácter al DSP (un "0"), sin utilizar bit de parada, abriendo el puerto serial del computador para permitir el envío y recibo, y recibiendo la trama de datos desde el DSP. Cada paquete de 8 bits es numerado consecutivamente a partir del código de inicio según cada tipo de información, iniciando y parando con el código "22" para los datos de potencia, "32" para los datos de potencia diaria en el mes, "42" para los datos de potencia mensual al año y "52" para los datos de potencia anual.

Es decir, cuando se solicite la comunicación con la interfaz, esta abre el puerto, envía un carácter de inicio y prosigue a recibir los cuatro tipos de datos, realizando la descriptación y agrupación de los datos en sus vectores internos para su despliegue según como se desee. De tal manera que lo primero que recibe es el carácter "22" y lo último que recibe es el carácter "52".

Las siguientes figuras muestran gráficamente el empaquetado y encriptado de la información. La figura 49 muestra el empaquetado de la información de datos de potencia agrupados en paquetes de 8 bits de datos. La figura 50 muestra el empaquetado de la información de datos de potencias diarias agrupados en paquetes de 8 bits de datos. La figura 51 muestra el empaquetado de la información de datos de potencia mensual agrupados en paquetes de 8 bits de datos. La figura 52 muestra el empaquetado de la información de datos de potencias anuales agrupados en paquetes de 8 bits de datos.

Figura 49. Empaquetado de los datos para la información de Potencia<sup>66</sup>

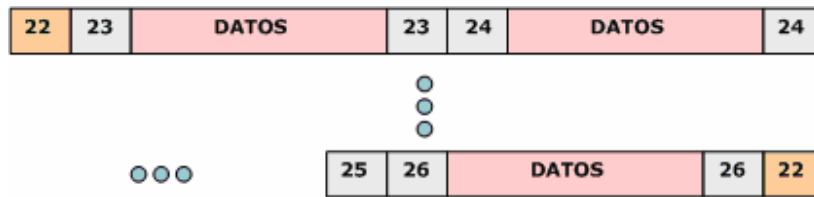


Figura 50. Empaquetado de los datos para la información de Potencias Diarias<sup>67</sup>.

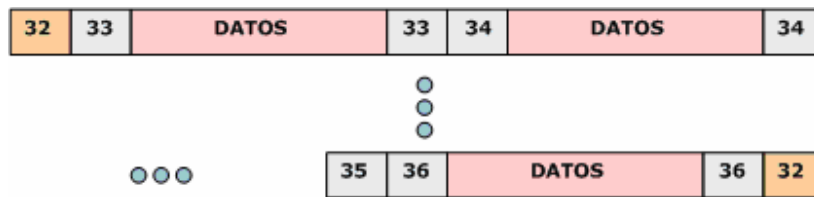


Figura 51. Empaquetado de los datos para la información de Potencias Mensuales<sup>68</sup>

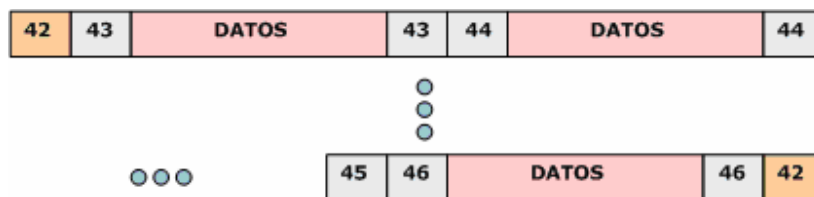
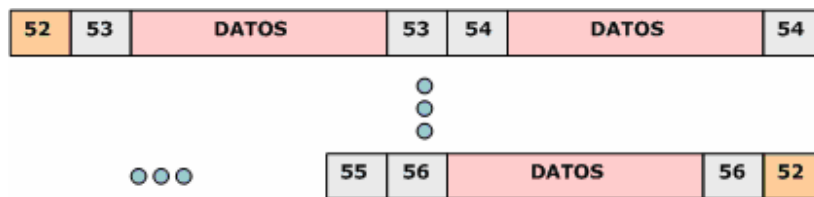


Figura 52. Empaquetado de los datos para la información de Potencias Anuales<sup>69</sup>



La configuración del puerto para la adquisición de los datos de los registros históricos se desarrolla mediante el módulo VISA similar al módulo empleado

<sup>66</sup> Fuente: Los autores

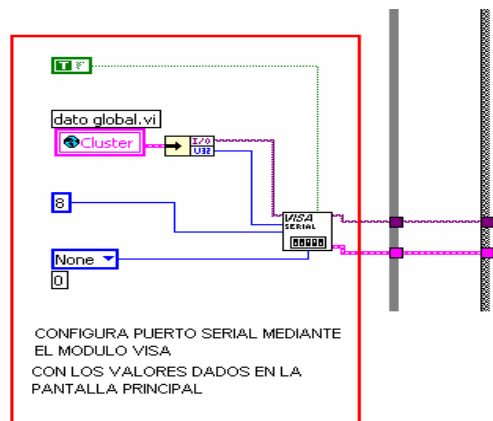
<sup>67</sup> Fuente: Los autores

<sup>68</sup> Fuente: Los autores

<sup>69</sup> Fuente: Los autores

para la adquisición de los datos de sobrecorriente, como se muestra en la figura 53

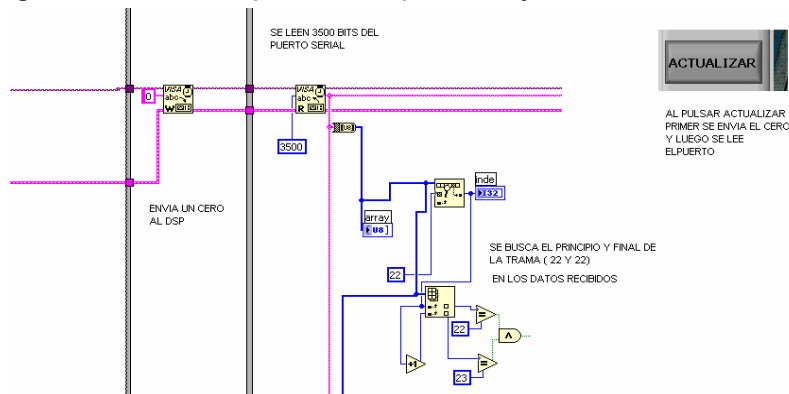
Figura 53. Rutina para la configuración del puerto para la recepción de datos de los registros históricos<sup>70</sup>



El software extrae cada paquete de acuerdo con el número de inicio y fin de cada trama similar a lo realizado en los datos de sobrecorriente ya que los datos de cada una de las potencias son de 32 bits y se fragmentó en paquetes de 8 bits, con la diferencia de que dependiendo del registro deseado, sean horas, días, meses o años se procederá a extraer cada dato mediante un lazo 'for' el cual va hasta el número correspondiente. Las rutinas empleadas para el proceso de captura de los datos se muestran en la figura 54.

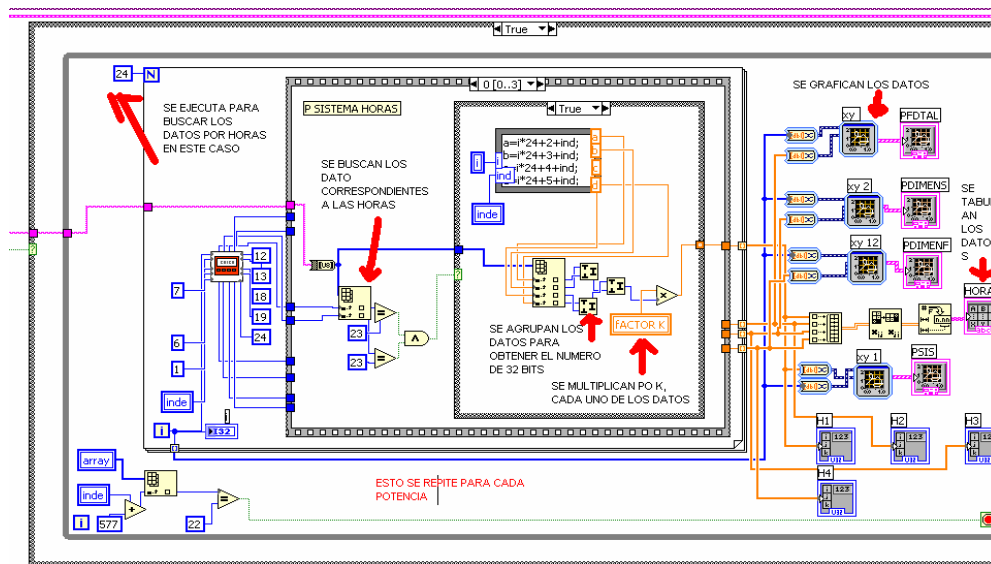
<sup>70</sup> Fuente: Los autores

Figura 54. Rutinas para la adquisición y selección de los datos<sup>71</sup>



Luego, estos datos se visualizan en una gráfica XY donde el eje X corresponde al tiempo y el eje Y a las respectivas potencias, simultáneamente, estos datos se agrupan en unas tablas de datos. La figura 55 indica las rutinas empleadas en el software para la selección de los datos y su posterior visualización.

Figura 55. Rutinas para la agrupación de datos y visualización de los mismos<sup>72</sup>



<sup>71</sup> Fuente: Los autores

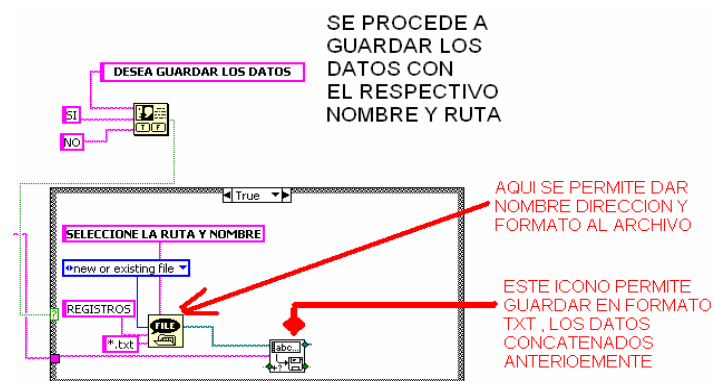
<sup>72</sup> Fuente: Los autores

Una vez se han recibido todos los datos, el usuario tiene la opción de guardarlos en un archivo de texto para su posterior análisis, esto se hace mediante un sub VI el cual recibe los valores procesados y se convierten en caracteres ASCII para poder ser exportados a un documento de texto cuyo nombre y ubicación de almacenamiento será suministrada por el usuario a través de las respectivas ventanas de diálogo

En este documento se presenta un encabezado de presentación del proyecto seguido de la fecha y hora del momento de procesados los datos, los valores numéricos de cada una de las potencias y el factor K. La figura 56 indica la rutina ejecutada para guardar los archivos en el formato de texto.

Cabe mencionar que en la parte funcional también se encuentran presentes los aspectos de presentación estética de la aplicación para hacerla agradable y de fácil manejo para el usuario.

Figura 56. Subrutina para la exportación de la información obtenida en un documento '.txt'<sup>73</sup>



<sup>73</sup> Fuente: Los autores

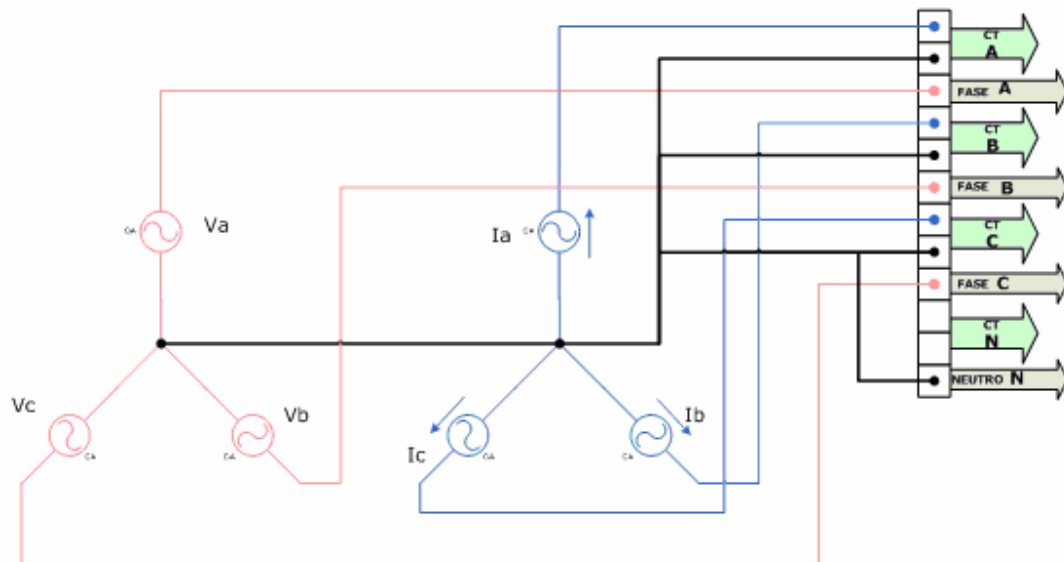
## 6. PRUEBAS DE MEDICIÓN Y CARACTERIZACIÓN DEL MEDIDOR

Las pruebas realizadas al medidor se desarrollaron utilizando inyectores de corriente y tensión (ver anexo), estos dispositivos funcionan como fuentes variables generadoras de señales que permiten disponer de señales sinusoidales tanto de corriente como de tensión de distintas amplitudes y frecuencias, inclusive , permiten inyectar junto a la componente fundamental de la señal, una componente de tercer o quinto armónico.

Se conectan los tres canales de inyección de corriente del inyector trifásico en las borneras correspondientes a los transductores de corriente para las tres fases (no se conecta la bornera del neutro debido a que se requiere un cuarto canal de inyección del cual no se dispone), por otra parte, se conectan los tres canales de inyección de tensión en las borneras correspondientes a los divisores de tensión para sensado de la misma.

Se conectan en estrella (Y) los inyectores de tensión y de corriente y se acoplan los dos puntos centrales como muestra la figura 57, este punto central común a ambas configuraciones estrella, se conecta a la bornera de tensión de neutro, que representa la tierra para los circuitos electrónicos que conforman internamente el “*hardware*” del medidor.

Figura 57. Diagrama de conexión para pruebas del medidor<sup>74</sup>.



Para la primer prueba, se realizaron tres configuraciones de las fuentes de tensión y corriente y se procedió a iniciar el medidor conectado al PC en modo simulación desde el *Codewarrior* con el fin de tener acceso a los registros de memoria del DSP para conocer los cálculos de potencias realizados para un nivel de *offset* de 0V, para cada este se tomó tres valores distintos de factor de potencia representados en desfases de 0°, 30° y 90°.

Para las señales de corriente se ajusta la magnitud a 5A y para las señales de tensión se utiliza una magnitud de 110V, estos valores se estipulan con el fin de realizar las pruebas de ajuste y verificación, ya que los valores típicos industriales para corriente y tensión son 5A y 115V respectivamente.

<sup>74</sup> Fuente: Los autores

En la primera parte de esta prueba se configuraron el inyector de corriente y de tensión para que en cada uno de los seis canales suministraran una señal de tercer armónico (180hz), en corriente a 5A y en tensión a 110V.

En la segunda parte de la prueba se configuró el inyector de corriente para que en cada uno de sus tres canales suministrara una señal de tercer armónico (180hz), en corriente a 5A y el inyector de tensión se configuró para suministrar una señal a frecuencia fundamental (60Hz) a tensión a 110V.

En la tercera parte, se configuraron el inyector de corriente y de tensión para que en cada uno de los seis canales suministraran una señal de frecuencia fundamental (60hz), en corriente a 5A y en tensión a 110V.

La cuarta parte de la prueba inyecta segundo armónico en corriente a 5A y fundamental en tensión a 110V.

Los resultados de esta prueba se muestran en la tabla 4 junto con los valores teóricos estimados para las potencias medidas, estos valores teóricos se calcularon según las definiciones del estándar IEEE 1459, se incluye una columna con datos del error de medición.

La segunda prueba consiste en una prueba de seguimiento de señal, se configuró un inyector (de corriente o de tensión) a la vez y se tomaron datos de la magnitud de la señal durante su paso por el medidor hasta su llegada a los conversores ADC. Esta es una prueba al “*hardware*” del medidor, se tomaron datos de magnitud en los transductores (solo para corriente debido a que los niveles de tensión en los divisores de tensión son pequeños y los equipos de medida no ofrecen una lectura confiable), salida de la etapa de amplificación (compuesta por los amplificadores de instrumentación, la misma entrada a la etapa de los filtros) y en la entrada de los conversores del DSP (la salida de los filtros). Esta información se muestra en la tabla 5.

En la figura 58 se muestra la relación de tensión inyectada Vs. La magnitud de la señal en la entrada de los conversores ADC, esta prueba se realizó con el fin de observar la calibración de ganancia aplicada a las señales de tensión.

Se puede notar que tanto la señal Va como la señal Vc tienen la misma pendiente, es decir, que tienen el mismo valor de ganancia, mientras que la señal Vb tiene una pendiente más grande, lo que implica que necesita ser calibrada de nuevo; esta calibración se puede realizar físicamente desde los *trimmers* de ganancia ya sea en la tarjeta de amplificación o en la tarjeta de filtrado; también se puede realizar en “*software*” amplificando (multiplicando por un factor de escala) el respectivo vector de datos.

Así mismo la figura 59 muestra la magnitud de corriente inyectada Vs. La magnitud de la señal de corriente en la entrada de los ADCs, esta prueba se realizó con el fin de observar la calibración de ganancia aplicada a las señales de corriente.

En esta gráfica se puede notar que todas las señales tienen un valor de ganancia diferente, de igual manera es posible su calibración tanto en “*hardware*” como en “*software*”. Cuando la magnitud de corriente inyectada cambia de 4,5A a 5A ocurre un asentamiento de la señal, esto se debe a que el inyector de corriente cambia su nivel de *offset* en este último valor y lo mantiene hasta su siguiente escala (8A). Este cambio de tensión de DC no representa un inconveniente ya que la gráfica muestra la tendencia de ganancia, que se mantendría si se siguiera aumentando la magnitud de la señal de corriente inyectada, lo cual no se hizo con el fin de evitar que el medidor encontrara en su entrada niveles de tensión cercanos al límite permitido.

Figura 58. Magnitud de tensión inyectada Vs. Magnitud de la señal de tensión de entrada de los ADCs<sup>75</sup>.

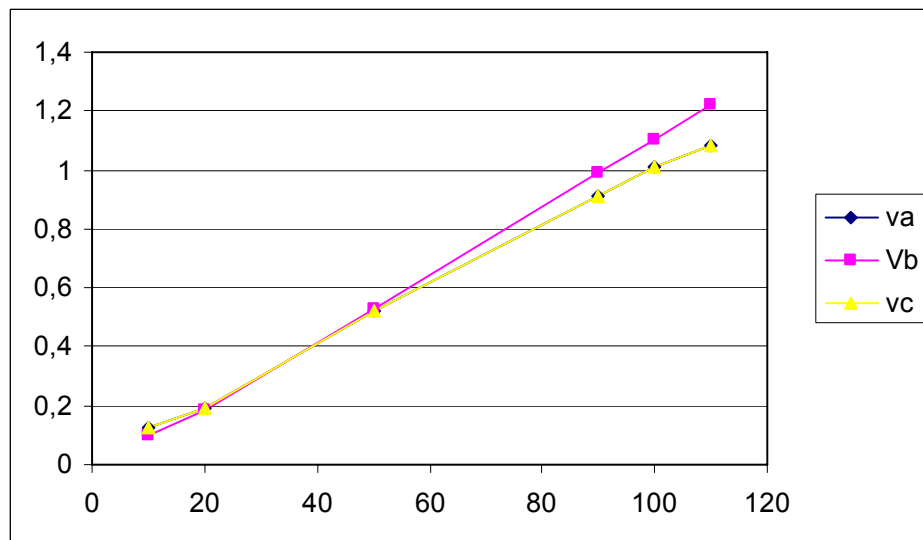
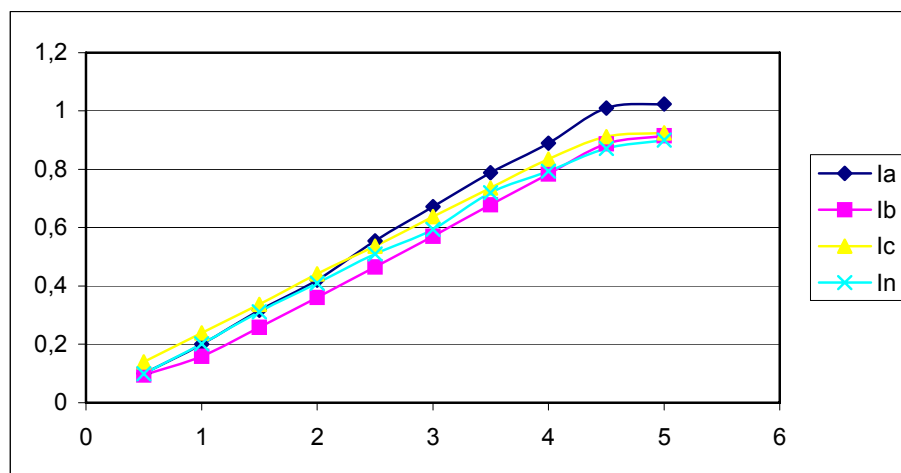


Figura 59. Magnitud de Corriente inyectada Vs. Magnitud de la señal de corriente en la entrada de los ADCs<sup>76</sup>.



<sup>75</sup> Fuente: Los autores

<sup>76</sup> Fuente: Los autores

Tabla 4. Pruebas de potencia del medidor<sup>77</sup>

No.	PRUEBA	OFFSET EN PORCENTAJE DE SEÑAL DIGITAL	$\theta$	VALOR TEÓRICO				VALOR PRÁCTICO				% ERROR			
				Se	S1	P	P1	Se	S1	P	P1	Se	S1	P	P1
				[VA]	[VA]	[W]	[W]	[VA]	[VA]	[W]	[W]				
1	INYECTANDO 3° ARMÓNICO EN CORRIENTE A 5A Y EN TENSIÓN A 110V (180Hz)	0%	0°	150	0	150	0	150	0	149,97	-2,6182	0	0	0,0002	-
			30°	150	0	130	0	150	0	130	-2,26	0	0	0	-
			90°	150	0	0	0	150	0	0	0	0	0	0	-
2	INYECTANDO 3° ARMÓNICO EN CORRIENTE A 5A (180Hz) Y FUNDAMENTAL EN TENSIÓN A 110V (60Hz)	0%	0°	150	0	0	0	150	0	-0,037	-0,055	0	0	-	-
			30°	150	0	0	0	150	0	-0,03	-0,045	0	0	-	-
			90°	150	0	0	0	150	0	0,0049	0,0065	0	0	-	-
3	INYECTANDO EN FUNDAMENTAL CORRIENTE A 5A Y EN TENSIÓN A 110V (60Hz)	0%	0°	150	150	150	150	150	150	149,97	150	0	0	0,0002	-
			30°	150	150	130	130	150	150	130	130	0	0	0	0
			90°	150	150	0	0	150	150	0	0,02	0	0	0	-
4	INYECTANDO 2° ARMÓNICO EN CORRIENTE A 5A (180Hz) Y FUNDAMENTAL EN TENSIÓN A 110V (60Hz)	0%	0°	150	0	0	0	150	0	-0,037	-0,073	0	0	-	-
			30°	150	0	0	0	150	0	-0,03	0,006	0	0	-	-
			90°	150	0	0	0	150	0	0,0026	0,0041	0	0	-	-

<sup>77</sup> Fuente: Los autores

Tabla 5. Pruebas de seguimiento de las señales de entrada<sup>78</sup>

SEÑAL ENTRADA	MAGNITUD INYECTADA	MAGNITUD SEÑAL	$\Delta V$ TRANSDUCTOR	Vout AMPLIF. INAS
			[mVrms]	[Vrms]
Va	110	1,12		1,176
	100	1,037		1,08885
	90	0,94		0,987
	50	0,54		0,567
	20	0,25		0,2625
	10	0,16		0,168
Vb	110	1,22		1,281
	100	1,1		1,155
	90	0,99		1,0395
	50	0,53		0,5565
	20	0,187		0,19635
	10	0,097		0,10185
Vc	110	1,08		1,134
	100	1,01		1,0605
	90	0,91		0,9555
	50	0,52		0,546
	20	0,192		0,2016
	10	0,125		0,13125
Ia	5	1,024	253	1,0752
	4,5	1,01	227	1,0605
	4	0,8	204	0,84
	3,5	0,788	178	0,8274
	3	0,672	152	0,7056
	2,5	0,555	127	0,58275
	2	0,42	101	0,441
	1,5	0,317	76	0,33285
	1	0,201	50	0,21105
	0,5	0,1	25	0,105
Ib	5	0,915	257	0,96075
	4,5	0,888	234	0,9324
	4	0,784	208	0,8232
	3,5	0,678	182	0,7119
	3	0,571	155	0,59955
	2,5	0,465	129	0,48825
	2	0,361	103	0,37905
	1,5	0,258	77	0,2709
	1	0,159	51	0,16695
	0,5	0,095	26	0,09975

<sup>78</sup> Fuente: Los autores

<b>lc</b>	<b>5</b>	0,925	250	0,97125
	<b>4,5</b>	0,912	228	0,9576
	<b>4</b>	0,835	203	0,87675
	<b>3,5</b>	0,736	177	0,7728
	<b>3</b>	0,638	152	0,6699
	<b>2,5</b>	0,536	126	0,5628
	<b>2</b>	0,442	101	0,4641
	<b>1,5</b>	0,337	75	0,35385
	<b>1</b>	0,239	50	0,25095
	<b>0,5</b>	0,14	25	0,147
<b>ln</b>	<b>5</b>	0,9	255	0,945
	<b>4,5</b>	0,872	232	0,9156
	<b>4</b>	0,794	205	0,8337
	<b>3,5</b>	0,72	179	0,756
	<b>3</b>	0,594	153	0,6237
	<b>2,5</b>	0,51	125	0,5355
	<b>2</b>	0,41	102	0,4305
	<b>1,5</b>	0,311	76	0,32655
	<b>1</b>	0,202	50	0,2121
	<b>0,5</b>	0,099	25	0,10395
<b>TENSIÓN DE OFFSET 1,69VDC PARA TODAS LAS SEÑALES</b>				

Tabla 5. Continuación.

Los valores obtenidos en la tabla están normalizados tal como aparecen en los registros de datos del DSP, con el fin de obtener el valor verdadero, basta con multiplicar estos valores por el factor K, en este caso de 3.66. De esta manera, la potencia aparente equivalente para el sistema es de 150W, multiplicándolo por K, es de 550W, resultado de inyectar 5A a 110V.

De la tabla se puede concluir que solo existe potencia activa (P) cuando la corriente y la tensión tienen la misma frecuencia, de otra manera será 0. Así mismo, potencias activas y aparentes para el fundamental solo aparecen si se inyectan componentes fundamentales tanto en corriente como en tensión.

La diferencia de valores en las columnas de datos teóricos y medidos aparece debido a la falta de una calibración más fina para reducir los niveles de *offset* que aparecen en las entradas de los conversores, aún así, el error en las medidas es muy bajo.

## **7. OBSERVACIONES, CONCLUSIONES Y FUTUROS DESARROLLOS**

Durante el transcurso del desarrollo del proyecto así como en la etapa de pruebas de desempeño se encontraron tareas por resolver que al ser elaboradas arrojaron consideraciones y recomendaciones a tener en cuenta por quien desee continuar mejorando el prototipo o crear una versión definitiva del dispositivo.

Este proyecto permite mostrar que es posible realizar diseños desde el estado del arte de la electrónica utilizando dispositivos, herramientas y definiciones teóricas que actualmente se manejan a nivel mundial por diseñadores de tecnología a gran escala.

### **7.1 OBSERVACIONES**

La programación del procesador de señales digitales DSP no pudo llevarse a cabo implementando todas las líneas de código programadas en el lenguaje de Codewarrior debido a que el software suministrado por la escuela solo permite una compilación máxima de 20 kBytes lo que ocasionó un recorte en las líneas de código.

El diseño del medidor incluye los cálculos de los parámetros típicos de medición de energía eléctrica FES y DES así como los datos de consumo mensuales y anuales, que debido a la limitación de código de programación por falta de la licencia del Codewarrior, no se implementaron.

Es recomendable realizar pruebas de verificación del prototipo empleando redes industriales o residenciales ya que en éstas se puede verificar en verdad el alcance de procesamiento del equipo y poder analizar los errores en la estimación existentes entre un sistema real y otro simulado mediante las inyecciones de tensión y de corriente como en este caso se llevaron a cabo.

Debido a que los inyectores de tensión y corriente empleados para la realización de las pruebas de ajuste del prototipo son desarrollos basados en física de estado sólido al aumentar la magnitud en estas señales requieren un nivel de polarización mayor ocasionando un nivel de continua en la salida lo cual lleva a un error sistemático en la estimación de la potencia.

Es conveniente que la escuela de ingenierías eléctrica, electrónica y de telecomunicaciones adelante los estudios respectivos para la adecuación del laboratorio de metrología donde se puedan llevar a cabo las calibraciones de los equipos de medida como este prototipo implementado, y de esta manera obtener los análisis de exactitud y clase del dispositivo. Es importante desarrollar estudios para la adquisición de patrones medición y poseer un patrón para los respectivos ajustes o convenios con laboratorios acreditados para la calibración de medidores de energía.

## **7.2 CONCLUSIONES**

El proceso de desarrollo del prototipo se llevó a cabo por medio de diversas etapas que condujeron a la culminación de un prototipo de medidor digital de energía eléctrica trifásico. En cada una de estas etapas se presentaron algunos inconvenientes de tipo técnico y de recursos económicos que impidieron el desarrollo de aplicaciones adicionales al medidor que se habían

estimado incluir como valor agregado a este producto, sin embargo, se llevo a cabo el cumplimiento de los objetivos planteados al inicio de la realización de este proyecto. Es importante resaltar que la Escuela de Ingenierías Eléctrica, Electrónica y de Telecomunicaciones está en la capacidad de desarrollar equipos de medida con alto grado de calidad en materia de medidores de energía haciendo posible implementar el estándar IEEE 1459 obteniendo un análisis hasta del 20º armónico en tarjetas de desarrollo con la familia de DSPs 56f800 de Motorola.

Por otra parte, el análisis estructural que cada una de las etapas implementadas en el prototipo concluye con los siguientes apuntes que se mencionan a continuación, donde se quiere resaltar los logros alcanzados y los resultados obtenidos durante el proceso de ejecución del proyecto.

Las aplicaciones presentadas por *Codewarrior* a través de la herramienta *Processor Expert* y en específico los “*beans*”, son una ayuda para aprender a utilizar el DSP como tal, es decir, con los debidos pasos para realizar una correcta configuración de un módulo y las funciones que emplea, además el entorno gráfico para la configuración de cada *bean*, hacen ver fácil la programación del DSP. Por otra parte, la versatilidad de éste software al contar con amplias bibliotecas efectivas, permiten desarrollar aplicaciones eficientes de tipo ingenieril.

La plataforma de programación de LabView es una herramienta de fácil manejo y de grandes aplicaciones industriales gracias a la flexibilidad por su entorno gráfico lo cual conlleva a implementar este lenguaje de manera sencilla y estructurada permitiendo un desarrollo óptimo y agradable de interfaces de comunicación con el usuario.

Para la implementación del prototipo de un dispositivo es recomendable realizarlo por etapas de manera que permita realizar pruebas y cambios en el diseño según sea necesario sin correr el riesgo de perder una cantidad innecesaria de tiempo y elementos, al terminar dicha implementación, se pueden acoplar todas las etapas con el fin de reducir espacio y costo.

El proceso de desarrollo de este proyecto visto como el transcurso de construcción desde el concepto original hasta la creación y puesta en funcionamiento nos permitió desarrollar un sentido crítico ante el reto de hacer realidad una idea generando soluciones viables desde el punto de vista tecnológico, económico y práctico para problemas que carecen de respuestas propias generadas en la región, con el compromiso como profesionales de continuar forjando dichas soluciones desde nuestra capacidad técnica y humana con el fin de colaborar responsablemente con el desarrollo de la región y del país.

### **7.3 FUTUROS DESARROLLOS**

Se deben realizar mejoras de tipo estructural desarrollando una tarjeta integrada superficial aprovechando que se tiene el conocimiento necesario para acondicionar la onda con su respectiva ganancia y los niveles de *offset* apropiados.

Por otra parte, es necesario desarrollar un cargador de baterías para poder medir las fallas de suministro de energía DES y FES que se encuentran en las líneas de código programadas dándole un valor agregado al prototipo de gran utilidad y de valor comercial.

La adquisición de una licencia expandida de codewarrior es fundamental para continuar con los desarrollos dirigidos a la mejora del prototipo, ya que de esta manera se puede dar despliegue total a las pantallas diseñadas, obteniendo todas las potencias suministradas por el equipo en cualquier instante de tiempo.

También se recomienda iniciar los estudios respectivos en pro del mejoramiento del algoritmo de adquisición de las componentes fundamentales o implementar técnicas para optimizar el procesamiento de máquina y de esta manera estimar niveles de armónicos mayores.

Es importante mejorar el nivel de exactitud del equipo teniendo entradas especializadas para censar de manera más precisa los señales de tensión y de corriente (sondas de efecto hall) evitando de esta manera diferencias de potencial en tierras virtuales y el error debido a la no linealidad de los transductores empleados.

Es recomendable realizar estudios comparativos con tarjetas de desarrollo fabricadas directamente por el distribuidor del procesador de señales para analizar los errores posibles en la adquisición de las señales a procesar. A su vez, se deben implementar sensores ópticos para el despliegue de los registros de consumo de energía en las diversas pantallas de la interfaz con el usuario para evitar la perforación de la carcasa y posibles entradas de humedad al medidor.

A futuro, es necesario realizar la comunicación del equipo por medio del protocolo RS 485 para obtener un mejor alcance remoto con la comunicación al computador o llevar cabo estudios pertinentes para realizar comunicación inalámbrica a un punto central de recepción de datos.

En cuanto a la protección del medidor contra conexión errónea así como para facilitar su conexión, se recomienda que en las futuras versiones se implemente una sección del código de programación dedicada al chequeo del cuadrante en el cual se encuentra el vector de potencia con el fin de determinar el sistema a medir (si es una fuente generadora de potencia en caso de estar ubicado en el segundo cuadrante o si es un sistema consumidor en caso de que se encuentre en el primer cuadrante – consumo inductivo- o en el cuarto –consumo capacitivo-) o si se ha conectado incorrectamente (en caso que se halle en el tercer cuadrante -ya que no es posible que exista generación capacitiva-). Esta sección del código debe ser ejecutada cada vez que se reinicie el sistema de medición.

Con el fin de desarrollar una versión comercial del medidor se recomienda diseñar todos sus componentes teniendo en cuenta las características como robustez ante descargas, tamaño de carcasa, borneras de conexión, interfaz de comunicación óptica para patrones, etc. que para estos dispositivos imponen las entidades que los acreditan.

Por último se recomienda realizar una retroalimentación en frecuencia para estimar la frecuencia de muestro teniendo en cuenta que el comportamiento dinámico de las ondas de tensión y de corriente generan un deslizamiento en las mismas, esta retroalimentación puede llevarse a cabo ya sea tanto en hardware como en software.

## REFERENCIAS BIBLIOGRÁFICAS

[BANNISTER, B. R., WHITEHEAD, D.G, 1994]. Instrumentación, transductores e interfaz. Edit. Addison – Wesley Iberoamericana. 1994.

[BOLTON, W., 1995] Mediciones y pruebas eléctricas y electrónicas. Editorial Alfaomega, 1995.

[Documentation (PDF), DSP56800 Processors, Manuals, DSP56f800 Family Manuals. 2003].

[Documentation (PDF), DSP56800 Processors, Manuals, DSP56f80x User Manuals Addendu (pdf). 2003]

[DSP56800 “hardware” Interface Techniques, 2001]. DSP56f80x User Manuals Motorola digital dna, MCU-DSP 56800 Accelerated Development System. Technical Documentation, 56800 Documentation (PDF), Technical Articles, Application Notes, AN1920/D, 06, 2001.

[Duarte, 2004] DUARTE GUALDRÓN Cesar Antonio. Técnicas de procesamiento de señales para la monitorización de la calidad de la energía eléctrica. Bucaramanga de 2004. Trabajo de investigación maestría en Potencia Eléctrica. Universidad Industrial de Santander. Facultad Físico Mecánica. Escuela de Ingenierías Eléctrica, Electrónica y de Telecomunicaciones.

[Duarte, Ordoñez, 2003] DUARTE Cesar y ORDOÑEZ Gabriel. Algoritmos para la estimación de eventos de estado estacionario en sistemas de energía eléctrica. En: SIMPOSIO DE TRATAMIENTO DE SEÑALES, IMÁGENES Y VISIÓN ARTIFICIAL. Ponencias del VIII Simposio de Tratamiento de Señales, Imágenes y Visión Artificial. Pp. 138-144 Medellín, 2003.

[Emmanuel, A. E., 1993] *On the definition of power factor and apparent power in unbalanced polyphase circuits with sinusoidal voltage and currents*, IEEE Trans. On Power Delivery, Vol. 8, No. 3, July 1993.

[Filipski, P. S., 1991] *Polyphase apparent power and power factor under distorted waveform conditions*, IEEE Trans. On Power delivery, Vol. 6, No.3, July, 1991.

[Flórez y Herrera, 2004] FLOREZ Jairo Iván y HERRERA Shirley Paola. Diseño y construcción de un prototipo de un medidor de armónicos de corriente basado en un procesador de señales digitales (DSP). Bucaramanga, 2004. Trabajo de grado (Ingeniero Electrónico). Universidad Industrial de Santander. Facultad de ingenierías Físico Mecánicas. Escuela de Ingenierías Eléctrica, Electrónica y de Telecomunicaciones.

[Freescale] <http://www.freescale.com/>. Fabricante DSPs.

[*IEEE Trial—Use Standard Definitions for the Measurement of Electric Power Quantities Under Sinusoidal, Nonsinusoidal, Balanced, or Unbalanced Conditions*, June 2000]. IEEE Standard 1459.

[KINNARD, Isaac F., 1958] Medidas eléctricas y sus aplicaciones. Ediciones técnicas Marcombo, 1958.

[L.S. Czarnecki, 1990] "Comparison of power definitions for circuits with nonsinusoidal waveforms," IEEE 90EH0327, pp. 43-49, 1990.

[Metrowerks] <http://www.metrowerks.com/>. Proveedor de "software".

[Metrowerks, Targeting\_DSP56800, 2003] Metrowerks, CodeWarrior, CodeWarrior manuals, pdf, Targeting\_DSP56800, 2003.

[Motorola, DSP56F800 Family Manual, 2003] Motorola digital dna, DSP56F800 16-Bit Digital Signal Processor (PDF), DSP56F800FM/D, 03, 2003.

[Motorola, Dsp56f800dbum, 2003] Motorola digital dna, MCU-DSP 56800 Accelerated Development System. Technical Documentation, Other Documentation, Demo Board user's manuals. 2003

[Motorola, DSP56F8345 User Manuals, 2003] Motorola digital dna, MCU-DSP 56800 Accelerated Development System. Technical Documentation, 56800

[Motorola, DSP56f800 Family Manuals, 2003] Motorola digital dna, MCU-DSP 56800 Accelerated Development System. Technical Documentation, 56800

[Motorola, CodeWarrior (PDF), 2003] Motorola digital dna, MCU-DSP 56800 Accelerated Development System. Technical Documentation, 56800 Documentation (PDF) CodeWarrior (PDF). 2003

[Notas de clase del profesor Gabriel Ordoñez Plata], Asignatura: Mediciones Eléctricas.

[Oppenheim, Schafer, 2000] Alan V. OPPENEHIM y Ronald W. SCHAFER. Tratamiento de señales en tiempo discreto. 2 Ed. Madrid: Prentice Hall, 2000

[Ordoñez, 2002] ORDOÑEZ Gabriel. Monitorización de la calidad del suministro y consumo de la energía eléctrica. EN: SIMPOSIO USO EFICIENTE Y CALIDAD DE LA ENERGÍA ELÉCTRICA. Conferencia, Universidad Autónoma del Occidente. 2002

[Proakis y Manolakis, 1998] Proakis J, Manolakis D. Tratamiento Digital de Señales. Prentice Hall. España 1998.


[QUINTERO, O., GAMEZ E., 2004] Cotntadores de estado solido y digitales, análisis de los algoritmos de medición de energía e índices de calidad de onda que se pueden evaluar. UIS. 2004.

[Sedra, Smith, 2002] Adel S. SEDRA y Kenneth C. SMITH. Circuitos Microelectrónicas. 4 ed. México: Litografía Eros S.A de CV, Oxford University Press Inc, 2002

**ANEXOS**

## A. ESPECIFICACIONES TÉCNICAS DEL MEDIDOR



	CARACTERÍSTICAS
	<ul style="list-style-type: none"> <li>* Bajo consumo de potencia</li> <li>* Comunicación serial con PC</li> <li>* Comunicación visual con el usuario. LCD</li> <li>* Puerto para batería de respaldo 3,7 V</li> <li>* Software de interfaz gráfica</li> <li>* Alarma de protección contra sobrecorriente</li> <li>* Caja hermética para ambientes pesados</li> </ul>

### ESPECIFICACIONES TÉCNICAS

TENSIÓN	NOMINAL	MÁXIMA	RES
	Vn: 110 V rms FN	V máx: 150 V rms	0,01 V
INTENSIDAD	RANGO NOM,	MÁXIMA	RES
	In: 0 - 5 A rms	I máx. 8 A rms	0,001 A
ALIMENTACIÓN	12 V dc - 12 V dc	CONSUMO POTENCIA	400 mA x 12 Vdc 4,8 W
RESOLUCIÓN CONV ADC			12 Bits
RESOLUCIÓN DE LA PANTALLA			256 X 128 pixeles
DIMENSIONES	LARGO (cm)	ANCHO (cm)	ALTO (cm)
	30	20	11
PESO APROX.			1,12 kg

MAGNITUDES EVALUADAS
Potencia activa total del sistema
Potencia activa fundamental
Potencia de dimensionamiento total del sistema
Potencia de dimensionamiento fundamental
Registros de consumo de energía horario, diario, mensual y anual

## B. LISTA DE SÍMBOLOS

kWh, Este símbolo indica los miles de Watts hora

kVAh, Este símbolo indica los miles de Volts Amperes hora

kVARh, Este símbolo indica los miles de Volt Amperes Reactivos hora

V<sup>2</sup>h, Indica la cantidad al cuadrado de tensión rms por unidad de tiempo

I<sup>2</sup>h, Indica la cantidad al cuadrado de intensidad de corriente por unidad de tiempo.

MIPS, Millones de instrucciones por segundo

$X[k]$ , Transformada discreta de Fourier DFT

$\tilde{X}[k]$ , Coeficientes en serie de Fourier

$\tilde{x}[n]$ , secuencia periódica de periodo N

DC, Corriente continua

AC, Corriente alterna

THD= Distorsión Armónica total.

ITHD= Distorsión Armónica total en corriente.

VTHD= Distorsión Armónica total en tensión.

### **C. CARACTERÍSTICAS TÉCNICAS DE LOS EQUIPOS DE INYECCIÓN**

Los equipos de inyección trifásicos empleados durante la etapa de pruebas y caracterización del medidor digital fueron:


- Equipo de inyección trifásico Corriente – Tensión. Marca Euro SMC  
Ref. PTE 50 CET
- Equipo de inyección trifásico Tensión. – Corriente. Marca Euro SMC  
Ref. PTE 300 V

Las características y especificaciones técnicas de los equipos se presentan en las tablas indicadas a continuación:

Las características y aplicaciones del equipo de inyección trifásico PTE 50 CET se presentan en la tabla 6.

Tabla 6. Características y aplicaciones del equipo de inyección trifásico PTE 50 CET<sup>79</sup>

EQUIPO: INYECCIÓN TRIFÁSICO DE CORRIENTE / TENSIÓN  
 MARCA: EURO SMC  
 REFERENCIA: PTE 50 CET

	CARACTERÍSTICAS	APLICACIONES
	Intensidad trifásica variable hasta 3 x 50A ó tensión hasta 3 x 150V. – Ángulo de fase variable desde 0 - 359.9° (mono ó trifásico). – Selección de armónicos, independiente por fase de intensidad, hasta el 7°. – Potencia: 3 x 100 VA . – Salidas reversibles. – Salidas totalmente aisladas y electrónicas. – Capacidad de realizar ensayos dinámicos. – Totalmente programable. – Cronómetro incorporado, 1 ms de resolución. – Dimensiones: 200 x 442 x 327 mm / 25 Kg 8 x 18 x 13 in. / 52 lb	Pruebas trifásicas de relés de protección de motores e imagen térmica. – Prueba de Relés de intensidad trifásicos y monofásicos. – Gracias a sus canales reversibles a tensión, puede utilizarse como una fase completa (V, I, $\varphi$ ).

Las especificaciones técnicas de la salida de potencia por canal del equipo de inyección trifásico PTE 50 CET se presentan en la tabla 7.

Tabla 7. Especificaciones técnicas de salida de potencia por canal del equipo PTE 50 CET<sup>80</sup>

MODO	RANGOS		Intensidad Máxima	Tensión Máxima	Precisión	Máxima Distorsión	Potencia Permanente
	NIVEL	RESOLUCIÓN					
INTENSIDAD	0 - 0.330A	0.001 - 0.01 - 0.1A	-	150V	± 0.5%	1%	100VA
	0 - 8.000A	0.001 - 0.01 - 0.1A	-	12.5V			
	0 - 25.00A	0.01 - 0.1 - 1A	-	4V			
	0 - 50.00A	0.01 - 0.1 - 1A	-	2V			
TENSIÓN	0 - 150V	0.1 - 1 - 10V	0.33A	-	±0.5%	1%	100VA
	0 - 6.25V	0.01 - 0.1 - 1V	8A	-			
ÁNGULO DE FASE	0 - 359.9°	0.1 - 1 - 10°	-	-	± 0.5°	-	-
ANCHO DE BANDA EN REGIMEN TRANSITORIO: 0.5-5000 Hz							

Las especificaciones técnicas de la selección de armónicos del equipo PTE 50 CET se muestran en la tabla 8.

<sup>79</sup> Fuente: Manual de usuario equipo PTE 50 CET de Euro SMC

<sup>80</sup> Fuente: Manual de usuario equipo PTE 50 CET de Euro SMC


Tabla 8. Especificaciones técnicas de la selección de armónicos del equipo de inyección trifásico PTE 50 CET<sup>81</sup>

ARMONICOS DISPONIBLES:	1º, 2º, 3º, 4º, 5º, 6º y 7º armónico de la referencia de frecuencia seleccionada (máximo 420 Hz.)
PRECISIÓN:	±0.003 Hz.
SELECCIÓN:	Los diferentes armónicos se seleccionan de forma completamente independiente por canal.

La tabla de características y aplicaciones del equipo de inyección trifásico PTE 300 V se indica en la tabla 9.

Tabla 9. Características y aplicaciones del equipo de inyección trifásico PTE 300 V<sup>82</sup>

EQUIPO: INYECCIÓN TRIFÁSICO DE TENSIÓN / CORRIENTE  
 MARCA: EURO SMC  
 REFERENCIA: PTE 300 V

	CARACTERÍSTICAS	APLICACIONES
	<ul style="list-style-type: none"> <li>– Tensión trifásica variable hasta 3 x 300V ó Intensidades hasta 3 x 8A.</li> <li>– Ángulo de fase variable desde 0 - 359.9° (mono ó trifásico).</li> <li>– Frecuencia variable desde 40 - 420 Hz.</li> <li>– Potencia: 3 x 100 VA.</li> <li>– Salidas reversibles.</li> <li>– Salidas totalmente aisladas y electrónicas.</li> <li>– Capacidad de realizar ensayos dinámicos.</li> <li>– Totalmente programable.</li> <li>– Entrada de referencia de frecuencia y fase externa.</li> <li>– Salida de control de cronómetro externo.</li> <li>– Dimensiones: 200 x 442 x 327 mm / 22 Kg 8 x 18 x 13 in. / 48 lb</li> </ul>	<ul style="list-style-type: none"> <li>– Pruebas trifásicas de relés de protección de generadores e interconexiones.</li> <li>– Combinado con un generador de intensidad monofásico permite pruebas en relés que necesiten las tres tensiones de fase para trabajar correctamente.</li> <li>– Gracias a sus canales reversibles a corriente, puede utilizarse como una fase completa (V, I, φ).</li> </ul>

Las especificaciones técnicas de la salida de potencia por canal del equipo de inyección trifásico PTE 300 V se presentan en la tabla 10.

<sup>81</sup> Fuente: Manual de usuario equipo PTE 50 CET de Euro SMC

<sup>82</sup> Fuente: Manual de usuario equipo PTE 300 V de Euro SMC

Tabla 10. Especificaciones técnicas de salida de potencia por canal del equipo PTE 300 V<sup>83</sup>

MODO	RANGOS		Intensidad Máxima	Tensión Máxima	Precisión	Máxima Distorsión	Potencia Permanente	Potencia 1 minuto
	NIVEL	RESOLUCIÓN						
TENSIÓN	0 - 6.25V	0.01 - 0.1 - 1V	8A	-	±0.5%	1%	50VA	100VA
	0 - 150V	0.01 - 0.1 - 1V	0.33A	-				
	0 - 300V	0.01 - 0.1 - 1V	0.15A	-				
INTENSIDAD	0 - 0.330A	0.001 - 0.01 - 0.1A	-	150V	± 0.5%	1%	50VA	-
	0 - 8.000A	0.001 - 0.01 - 0.1A	-	6.25V				
ÁNGULO DE FASE	0 - 359.9°	0.1 - 1 - 10°	-	-	± 0.5°	-	-	-
ANCHO DE BANDA EN REGIMEN TRANSITORIO: 0.5 - 5000 Hz								

Las especificaciones técnicas de generación de frecuencia del equipo de inyección PTE 300 V se muestran en la tabla 11.

Tabla 11. Especificaciones técnicas de generación de frecuencia del equipo de inyección PTE 300 V<sup>84</sup>

MODO	RANGO	RESOLUCIÓN	PRECISIÓN	RANGO DE RAMPAS	RANGO DE TIEMPO
NORMAL	40 - 420Hz	0.01 - 0.1 - 1 Hz.	±0.003 Hz.	0.1 - 10.0 Hz/s.	0.01 - 10.0 s.
DIFERENCIAL	0.001 - 10 Hz.	0.001 - 0.01 - 0.1 Hz.	±0.001 Hz.	-	-

<sup>83</sup> Fuente: Manual de usuario equipo PTE 300 V de Euro SMC

<sup>84</sup> Fuente: Manual de usuario equipo PTE 300 V de Euro SMC

## **D. EL ENTORNO DE PROGRAMACIÓN GRÁFICO DE LABVIEW**

LabVIEW (Laboratory Virtual Instrument Engineering Workbench) es un lenguaje de programación gráfico para el diseño de sistemas de adquisición de datos, instrumentación y control. Permite diseñar interfaces de usuario mediante una consola interactiva basada en software. Se puede diseñar especificando el sistema funcional, el diagrama de bloques o una notación de diseño de ingeniería. Labview es a la vez compatible con herramientas de desarrollo similares y puede trabajar con programas de otra área de aplicación, como por ejemplo Matlab. Tiene la ventaja de permitir una fácil integración con hardware, específicamente con tarjetas de medición, adquisición y procesamiento de datos (incluyendo adquisición de imágenes).

Labview tiene su mayor aplicación en sistemas de medición, como monitoreo de procesos y aplicaciones de control, es muy utilizado en procesamiento digital de señales (wavelets, FFT, Total Distorsion Harmonic TDH), procesamiento en tiempo real de aplicaciones biomédicas, manipulación de imágenes y audio, automatización, diseño de filtros digitales, generación de señales, entre otras, etc.

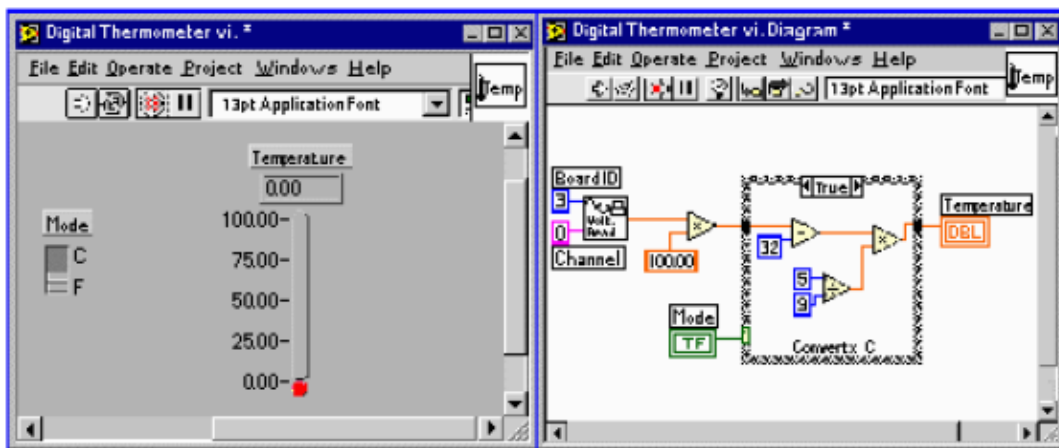
### **Programación gráfica con Labview**

El diseño de programas en Labview está basado en la implementación de instrumentos virtuales, VI's. Se pueden crear VI's a partir de especificaciones funcionales que el programador diseñe. Un VI creado puede utilizarse en cualquier otra aplicación como una subfunción dentro de un programa general. Los VI's se caracterizan por:

- Ser un cuadrado con su respectivo símbolo relacionado con su funcionalidad.
- Tener una interfaz con el usuario.
- Tener entradas con su color de identificación de dato.
- Tener una o varias salidas.
- Ser reutilizables.

En el ambiente de trabajo de Labview existen dos paneles, el panel frontal y el panel de programación ó diagrama de bloques; en el panel frontal se diseña la interfaz con el usuario y en el panel de programación se relacionan los elementos utilizados en la interfaz mediante operaciones que determinan en sí como funciona el programa o el sistema, exactamente es la parte donde se realizan las especificaciones funcionales. Ver figura 5.1.1.1.

Figura 60. Panel frontal y panel de programación<sup>85</sup>



En el panel de programación se puede diseñar de manera gráfica y como si fuera un diagrama de bloques el funcionamiento del sistema. La programación gráfica se basa en la realización de operaciones mediante la

<sup>85</sup> Fuente: Manual de usuario Labview 6.i

asignación de iconos que representen los datos numéricos e iconos que representan los procedimientos que deben realizar los VI's, con estos iconos y mediante una conexión simple como lo es una línea recta se enlazan para determinar una operación y/o una función. Al diseñar el programa de forma gráfica, se hace visible una programación orientada al flujo de datos, donde se tiene una interpretación de los datos también de forma gráfica, por ejemplo un dato booleano se caracteriza por ser una conexión verde, cada tipo de dato se identifica con un color diferente dentro de Labview; también es necesario tener en cuenta que cuando se realiza una conexión a un VI esta conexión se identifica por un tipo de dato específico, que debe coincidir con el tipo de dato de la entrada del VI (aunque esto no necesariamente es cierto ya que puede haber varios tipos de datos conectados de VI a VI, además de que un arreglo de datos ``cluster`` puede albergar varios tipo de variables) permitiendo una concordancia en el flujo de datos; no siempre el tipo de dato de la entrada del VI es el mismo que el de la salida, pero sin embargo para la mayoría de los casos si se cumple.

El flujo de datos va de izquierda a derecha en el panel de programación y esta determinado por las operaciones o funciones que procesan los datos. Es fácil observar en el panel de programación como se computan los datos en cada parte del programa cuando se realiza una ejecución del programa paso a paso. En Labview las variables se representan mediante una figura tanto en el panel frontal como en el panel de programación, de esta forma se puede observar la respuesta en la interfaz del usuario y en el flujo de datos del código del programa.

### **Entorno LabVIEW**

La programación G (gráfica) de Labview consta de un panel frontal y un panel de código como se menciono antes. En el panel frontal es donde se diseña la interface de usuario y se ubican los controles e indicadores. En el

panel de código se encuentran las funciones. Cada control que se utiliza en la interfaz tiene una representación en el panel de código, igualmente los indicadores necesarios para entregar la información procesada al usuario tienen un icono que los identifica en el panel de código o de programación.

Los controles pueden ser booleanos, numéricos, strings, un arreglo matricial de estos o una combinación de los anteriores; y los indicadores pueden ser como para el caso de controles pero pudiéndolos visualizar como tablas, gráficos en 2D o 3D, browser, entre otros.

Las funciones pueden ser VIs prediseñados y que pueden ser reutilizados en cualquier aplicación, estos bloques funcionales constan de entradas y salidas, igual que en un lenguaje de programación estándar las funciones procesan las entradas y entregan una o varias salidas, estos VI pueden también estar conformados de otros subVIs y así sucesivamente, de esta forma se pueden representar como un árbol genealógico donde un VI se relaciona o depende de varios SubVIs.

Labview tiene VIs de adquisición de datos e imágenes, de comunicaciones, de procesamiento digital de señales, de funciones matemáticas simples, hasta funciones que utilizan otros programas como Matlab o HiQ para resolver problemas, otras mas complejas como "nodos de formula" que se utilizan para la resolución de ecuaciones editando directamente estas como en lenguajes de programación tradicionales y definiendo las entradas y las salidas. Labview también se puede utilizar para graficar en tres dimensiones, en coordenadas polares y cartesianas, tiene disponibles herramientas para análisis de circuitos RF como la Carta de Smith, tiene aplicaciones en manejo de audio y se puede comunicar con la tarjeta de sonido del computador para trabajar conjuntamente. Entre sus muchas funciones especiales se encuentran las de procesamiento de imágenes, como capturar una imagen a

través de una tarjeta de adquisición, analizarla y entregar respuestas que difícilmente otros sistemas realizarían.

### Paletas de programación

Las *paletas* de LabVIEW proporcionan las herramientas que se requieren para crear y modificar tanto el *panel frontal* como el *diagrama de bloques*. Existen las siguientes paletas:

#### Paleta de herramientas (Tools palette)

Se emplea tanto en el *panel frontal* como en el *diagrama de bloques*. Contiene las herramientas necesarias para editar y depurar los objetos tanto del *panel frontal* como del *diagrama de bloques*. Ver figura 61.

Figura 61. Paleta de herramientas<sup>86</sup>



Las opciones que presenta esta paleta son las siguientes:



*Operating tool* – Cambia el valor de los controles.



*Positioning tool* – Desplaza, cambia de tamaño y selecciona los objetos.









*Labeling tool* – Edita texto y crea etiquetas.



*Wiring tool* – Une los objetos en el *diagrama de bloques*.

<sup>86</sup> Fuente: Manual de usuario Labview 6.i

-  **Object Pop-up Menu tool** – Abre el menú desplegable de un objeto.
-  **Scroll tool** – Desplaza la pantalla sin necesidad de emplear las barras de desplazamiento.
-  **Breakpoint tool** – Fija puntos de interrupción de la ejecución del programa en *VIs*, *funciones* y *estructuras*.
-  **Probe tool** – Crea puntos de prueba en los cables, en los que se puede visualizar el valor del dato que fluya por dicho cable en cada instante.
-  **Color Copy tool** – Copia el color para después establecerlo mediante la siguiente herramienta.
-  **Color tool** – Establece el color de fondo y el de los objetos

### Paleta de controles (Controls palette)

Se utiliza únicamente en el *panel frontal*. Contiene todos los *controles* e *indicadores* que se emplearán para crear la interfaz del *VI* con el usuario. Ver figura 62

Figura 62. Paleta de controles<sup>87</sup>



<sup>87</sup> Fuente: Manual de usuario Labview 6.i

El menú *Controls* de la ventana correspondiente al panel frontal contiene las siguientes opciones:



*Numeric* – Para la introducción y visualización de cantidades numéricas.



*Boolean* – Para la entrada y visualización de valores booleanos.



*String & Table* – Para la entrada y visualización de texto.



*List & Ring* – Para visualizar y/o seleccionar una lista de opciones.



*Array & Cluster* – Para agrupar elementos.



*Graph* – Para representar gráficamente los datos.



*Path & RefNum* – Para gestión de archivos.



*Decorations* – Para introducir decoraciones en el *panel frontal*. No visualizan datos.



*User Controls* – Para elegir un *control* creado por el propio usuario.



*ActiveX* – Para transferir datos y programas de unas aplicaciones a otras dentro de Windows.



*Select a Control* – Para seleccionar cualquier *control*.

Al seleccionar objetos desde el menú *Controls* estos aparecen sobre el *panel frontal*, pueden colocarse donde convenga, y además tienen su propio menú





*Structures* – Muestra las *estructuras* de control del programa, junto con las variables locales y globales.



*Numeric* – Muestra *funciones* aritméticas y constantes numéricas.



*Boolean* – Muestra *funciones* y constantes lógicas.



*String* – Muestra *funciones* para manipular cadenas de caracteres, así como constantes de caracteres.



*Array* – Contiene *funciones* útiles para procesar datos en forma de vectores, así como constantes de vectores.



*Cluster* – Contiene *funciones* útiles para procesar datos procedentes de gráficas y destinados a ser representados en ellas, así como las correspondientes constantes.



*Comparison* – Muestra *funciones* que sirven para comparar números, valores booleanos o cadenas de caracteres.



*Time & Dialog* – Contiene *funciones* para trabajar con cuadros de diálogo, introducir contadores y retardos, etc.



*File I/O* – Muestra *funciones* para operar con ficheros.



*Communication* – Muestra diversas *funciones* que sirven para comunicar varios ordenadores entre sí, o para permitir la comunicación entra distintos programas.



*Instrument I/O* – Muestra un submenú de *VIs*, que facilita la comunicación con instrumentos periféricos que siguen la norma *ANSI/IEEE 488.2-1987*, y el control del puerto serie.



*Data Acquisition* – Contiene a su vez un submenú donde puede elegirse entre distintas librerías referentes a la adquisición de datos.



*Analysis* – Contiene un submenú en el que se puede elegir entre una amplia gama de *funciones* matemáticas de análisis.



*Tutorial* – Incluye un menú de *VIs* que se utilizan en el manual LabVIEW Tutorial.



*Advanced* – Contiene diversos submenús que permiten el control de la ayuda, de los *VIs*, manipulación de datos, procesado de eventos, control de la memoria, empleo de programas ejecutables o incluidos en librerías DLL, etc.



*Instrument drivers* – En él se muestran los drivers disponibles de distintos instrumentos.



*User Libraries* – Muestra as librerías definidas por el usuario. En este caso, la librería mostrada contiene los drivers de la tarjeta de adquisición de datos de Advantech.



*Aplication control* – Contiene varias *funciones* que regulan el funcionamiento de la propia aplicación en ejecución.

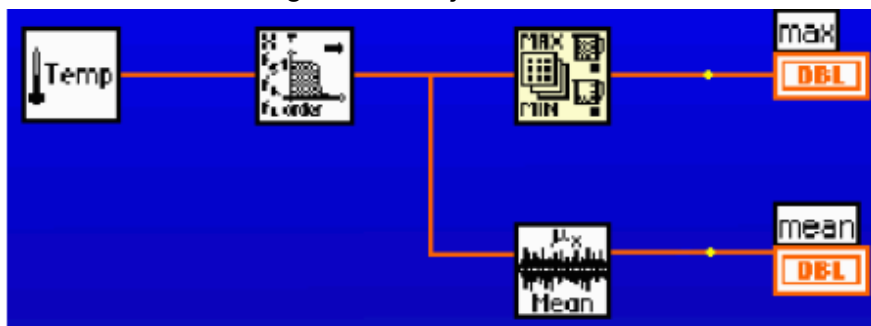


*Select a VI* – Permite seleccionar cualquier *VI* para emplearlo como *subVI*.

### Flujo de Datos

Otra característica se encuentra en el flujo de datos, que muestra la ejecución secuencial del programa, es decir, una tarea no se inicia hasta no tener en todas sus variables de entrada información o que las tareas predecesoras hayan terminado de ejecutarse. Debido al lenguaje gráfico el compilador con que cuenta Labview es más versátil ya que sobre el mismo código de programación se puede ver fácilmente el flujo de datos, así como su contenido. Ver figura 64.

Figura 64. Flujo de datos<sup>89</sup>



<sup>89</sup> Fuente: Manual de usuario Labview 6.i

## E. INTRODUCCIÓN A CODEWARRIOR

Pasos para crear un primer proyecto (paso a paso)<sup>90</sup>:

**1. Crear el nuevo proyecto y configurar los *beans* de CPU (propiedades, métodos y eventos).**

Asegurándose que se inicie con el *plug-in PE* y seleccionando del grupo del 56800 el derivado deseado. El bean selector permite ajustar las configuraciones de los beans, a menos que no se deseen las básicas.

**2. Encontrar el bean más cercano para la función soportada que se desea añadiéndolo al proyecto.**

Los *beans* incluyen funciones de periféricos, periféricos externos, periféricos virtuales o algoritmos de software para cada *chip* soportado.

**3. En el bean inspector, configure el comportamiento de los beans accediendo a las propiedades, métodos y eventos a incluirse en el proyecto.**

Las propiedades definen la conexión entre el *bean* y la CPU, configuraciones de periféricos, inicialización y otras opciones de ejecución. Los métodos son las funciones generadas por el *PE* y no

---

<sup>90</sup> Tomado y resumido de Unis, Unis\_Processor\_Expert\_Users\_Guide,2003

deberían ser accedidas por el usuario. Los eventos son funciones predefinidas que permiten ser accedidas por el usuario como interrupciones.

**4. Repitiendo los pasos 2 y 3, se obtienen todos los *bean* que se necesiten en el proyecto.**

**5. Si aparecen marcas de exclamación, corríjalas ajustando las configuraciones necesarias en los *beans*.**

El *PE* verifica si los periféricos seleccionados concuerdan con los requerimientos del bean. También protege contra el uso del mismo periférico por varios *beans*, si está siendo usado por uno, no se puede modificar desde otro.

**6. iniciar el diseño de código y revisar la ventana de status. Si el diseño es satisfactorio, continua en el siguiente paso.**

Todos los *drivers* para los *beans* son generados en el proceso de diseño de código y los módulos de eventos y principal (*main*) son actualizados o creados. Este paso se finaliza solo si el diseño de código es configurado correctamente.

**7. Utilizar métodos de beans para implementar su llamado desde la función principal, cualquier función de evento o los módulos del usuario.**

Se usa el editor para escribir el código propio del usuario en los eventos generados y las funciones principales.

**8. Construir la aplicación y corregir errores de compilación.**

El *IDE* permite construir la aplicación.

**9. Si es necesario implementar mas funciones al proyecto, se regresa al paso 2.**

El *bean* inspector permite limitar o maximizar las posibilidades de configuración de los *beans* según posniveles definidos por el usuario.

## Entorno gráfico

### La ventana de Proyecto.

Permite visualizar múltiples proyectos, seleccionar un *chip* objetivo (*Target*), el tamaño total se muestra abajo. Las acciones principales se describen a continuación. En la figura 65 se aprecia una visión completa de la ventana de proyecto.







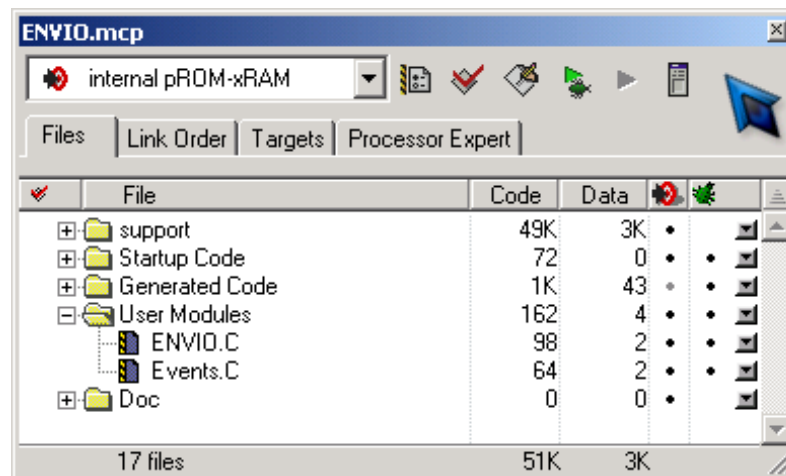
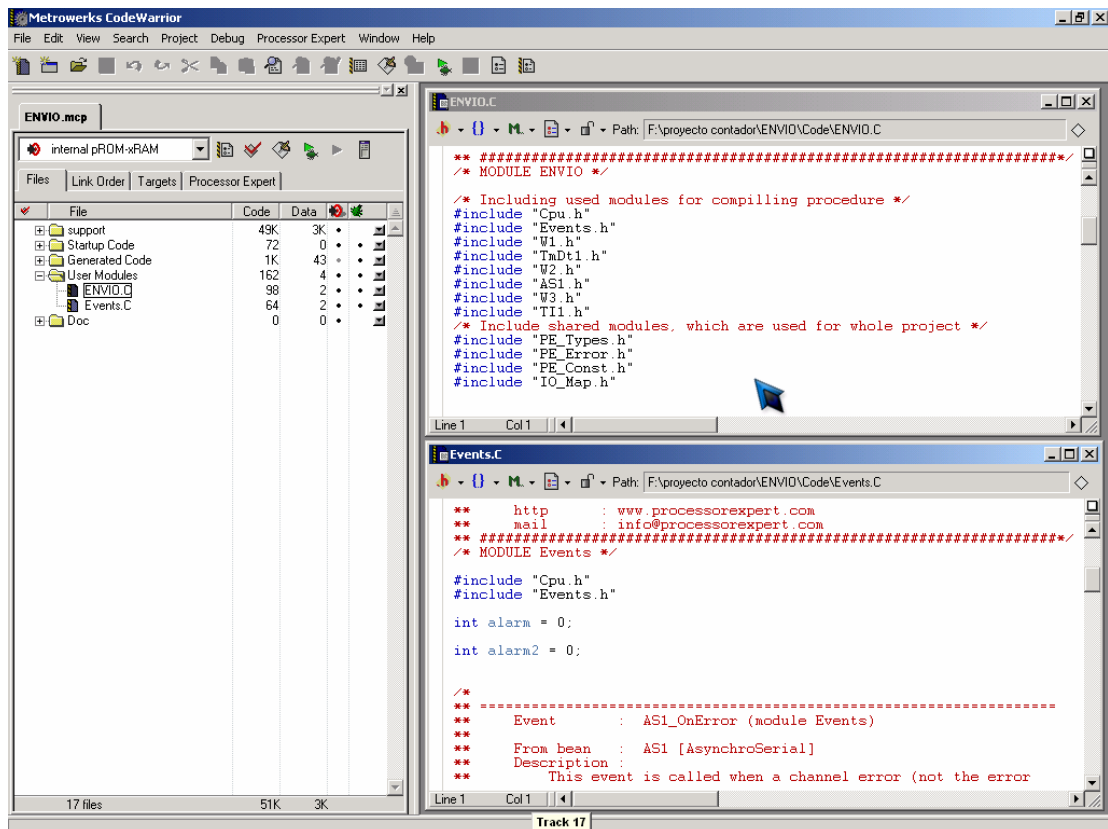
- Configuraciones de objetivo "*Target configurations*" , para ver y editar las configuraciones del objetivo.
- Sincronización de fechas de modificación "*Synchronize Modification Dates*" , para marcar los archivos de cada proyecto que necesitan compilación.
- Realizar "*Make*" , para compilar y acoplar los archivos del proyecto.
- Depurar "*Debug*" , para depurar el objetivo actual.
- Ejecutar "*Run*" , para compilar y acoplar el nuevo objetivo.
- Información del proyecto "*Project Inspector*" , para ver y editar información específica del proyecto.

Figura 65. Ventana de Proyecto<sup>91</sup>.

### Editor de construcción

Se puede abrir cualquier archivo de texto desde la ventana de proyecto. Muestra colores específicos según la sintaxis del lenguaje. Cuenta con finalización de código. La siguiente figura muestra la ventana del editor.

<sup>91</sup> Fuente: MetroWerks CodeWarrior.

Figura 66. Ventana de editor de construcción<sup>92</sup>.

<sup>92</sup> Fuente: MetroWerks CodeWarrior.