

Control de Corriente para Inversores Multinivel Puente H en Cascada

Iván Andrés Moreno Suárez

Trabajo de Grado para Optar el Título de  
Ingeniero Electricista

Directora:

María Alejandra Mantilla Villalobos

Doctorado en Ingeniería

Universidad Industrial De Santander

Facultad De Ingenierías Físico-Mecánicas

Escuela De Ingenierías Eléctrica, Electrónica Y De Telecomunicaciones

Bucaramanga

2021

## **Agradecimientos**

*Agradecido con Dios por este logro tan anhelado, que lleva a puerto final un esfuerzo conjunto de todas aquellas personas que me apoyaron incondicionalmente en esta etapa de mi vida.*

*Este agradecimiento principalmente es para mis padres que con su esfuerzo incansable estuvieron para mí en todo momento, mis hermanos que son mis compañeros, inspiración y motivo de querer avanzar y llegar a grandes cosas.*

*A Anny Forero, mi compañera de vida en gran parte de la carrera y quien convivio con migo más específicamente todos los ires y venires de este gran reto, le agradezco también infinitamente.*

*Agradezco a la familia selección de rugby UIS, quienes me acogieron y me formaron en grandes valores deportivos y éticos.*

*A mis compañeros y amigos también agradezco porque de una u otra forma, hicieron parte de este proceso y cada uno de ellos aportó en mi formación profesional de la mejor manera.*

*Agradezco a los docentes UIS por su gran esfuerzo en formarnos como grandes profesionales, entre ellos la Doctora María Alejandra Mantilla Villalobos quien me brindó su apoyo y su paciencia para lograr llevar a feliz término este proyecto.*

**Contenido**

Introducción .....	10
1. Inversores Multinivel.....	11
1.1 Inversor Multinivel de Puentes H en Cascada (CHB).....	11
2. Modulación por Ancho de Pulso .....	13
2.1 Modulación LS-PWM .....	14
3. Filtro de Acople a la Red.....	17
3.1 Cálculo del Filtro LCL – Amortiguado.....	18
3.2 Parámetros del Filtro Seleccionado.....	21
4. Controlador de Corriente .....	22
4.1 Diseño del Control PR.....	24
4.2 Estabilidad del Sistema .....	25
5. Sensado y Acondicionamiento de Señales de Tensión y Corriente.....	28
5.1 Valores Nominales de las Señales a Sensar .....	29
5.2 Sensores Utilizados .....	29
5.3 Acondicionamiento de Señales .....	32
6. Pruebas y Resultados .....	35
6.1 Prueba 1.....	37
6.2 PRUEBA 2.....	40
6.3 Prueba 3.....	42
7. Conclusiones.....	47
Referencias.....	49

**Figuras**

Figura 1 – Puente H .....	11
Figura 2 – Topología de tres niveles del inversor multinivel CHB trifásico .....	12
Figura 3 – Topología de cinco niveles del inversor multinivel CHB trifásico .....	13
Figura 4 – Modulación LS-PWM para inversor de 3 niveles .....	15
Figura 5 – Modulación LS-PWM para inversor de 5 niveles .....	15
Figura 6 – Modulación LS-PWM con rotación de las señales portadoras para inversor de 5 niveles .....	16
Figura 7 – Filtro LCL amortiguado .....	18
Figura 8 – Diagrama de bode de la función de transferencia del control PR ideal.....	23
Figura 9 – Diagrama de bode de la función de transferencia del control PR no ideal.....	24
Figura 10 – Diagrama de bode de la función de transferencia del control PR no ideal usado .....	25
Figura 11 – Diagrama de bloques del sistema .....	25
Figura 12 – LGR filtro LCL.....	26
Figura 13 – LGR del sistema (filtro LCL + control PR) en lazo cerrado .....	27
Figura 14 – Ampliación en el recuadro rojo de la figura 11 .....	28

Figura 15 – Sensor se corriente LA 100-P.....	30
Figura 16 – Esquema de conexión del sensor LA 100-P.....	30
Figura 17 – Sensor de tensión LV 25-P.....	31
Figura 18 – Esquema de conexión del sensor LV 25-P.....	32
Figura 19 – Circuito para el acondicionamiento de señales sensadas. ....	33
Figura 20 – Plano esquemático del circuito integrado OP 470.....	34
Figura 21 – Esquema usado en simulación para la fuente de corriente trifásica a partir del inversor de 5 niveles .....	35
Figura 22 - Esquema usado en simulación para la fuente de corriente trifásica a partir del inversor de 3 niveles .....	36
Figura 23 – a) Señal trifásica de referencia, b) Señal trifásica del inversor de 5 niveles, c) Señal trifásica del inversor de 3 niveles.....	38
Figura 24 – Grafica del error en el seguimiento de la señal de referencia, para el inversor de 3 niveles. a) error fase R, b) error fase S, c) error fase T.....	39
Figura 25 - Grafica del error en el seguimiento de la señal de referencia, para el inversor de 5 niveles. a) error fase R, b) error fase S, c) error fase T.....	40
Figura 26 – TRD de la señal de salida de la fuente de corriente con el inversor de 5 niveles.....	41
Figura 27 – TRD de la señal de salida de la fuente de corriente con el inversor de 3 niveles.....	42

Figura 28 – Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia totalmente capacitivo. Con la estrategia LS-PWM convencional. a) fuente 1, b) fuente 2 .....	43
Figura 29 – Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia unitario. Con la estrategia LS-PWM convencional a) fuente 1, b) fuente 2 .....	44
Figura 30 – Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia totalmente inductivo. Con la estrategia LS-PWM convencional a) fuente 1, b) fuente 2.....	44
Figura 31 – Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia totalmente capacitivo. Con la estrategia LS-PWM con rotación de portadoras a) fuente 1, b) fuente 2 .....	45
Figura 32 – Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia unitario. Con la estrategia LS-PWM con rotación de portadoras a) fuente 1, b) fuente 2 .....	46
Figura 33 – Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia totalmente inductivo. Con la estrategia LS-PWM con rotación de portadoras. a) fuente 1, b) fuente 2 .....	46

**Tablas**

Tabla 1 –Distorsión máxima de corriente armónica impar y total en porcentaje de la corriente nominal (TRD) permitida para la inyección de energía a la red.....	17
Tabla 2 – Parámetros eléctricos del inversor .....	19
Tabla 3 – Parámetros seleccionados para el filtro .....	21
Tabla 4 – Valor seleccionado para las resistencias que componen los circuitos de acondicionamiento de señales sensadas.....	34
Tabla 5 – Parámetros del sistema utilizados para la simulación.....	37
Tabla 6 – Valor de las corrientes representadas en la figura 24, figura 25 y figura 26. ....	45
Tabla 7 – Valor de las corrientes representadas en la figura 27, figura 28 y figura 29. ....	47

## Resumen

**Título:** Control de Corriente para Inversores Multinivel Puente H en Cascada\*

**Autor:** Iván Andrés Moreno Suárez\*\*

**Palabras Clave:** Inversor Multinivel, Modulación por Ancho de Pulso, Puente H, Filtro

**Descripción:** Los inversores DC-AC son dispositivos que se encargan de llevar la potencia eléctrica de una forma de onda de tensión y/o de corriente específicas. Entre las topologías de inversores de potencia, en la actualidad se destacan los convertidores multinivel, por las prestaciones que ofrecen en la reducción en las componentes armónicas de alta frecuencia en las señales de salida, reducción del tamaño de filtros de conexión a la red, capacidad de operación a mayor tensión, menores tensiones de modo común, posible operación tolerante a fallas, entre otras ventajas. En este proyecto, se plantea el sistema de control de corriente para inversores multinivel en topología de puentes H en cascada (CHB, por sus siglas en inglés), para el seguimiento de corrientes de referencia en sistemas de conexión a la red. Asimismo, mediante simulaciones en el software MATLAB Simulink, se analiza el comportamiento de los inversores trifásicos CHB de tres y cinco niveles, para diferentes valores de potencia aparente y factor de potencia. Además, se identifican los componentes requeridos para la implementación de este sistema de control en el prototipo de inversor CHB del grupo GISEL, presentando el diseño de los circuitos de sensado y acondicionamiento de señales de tensión y corriente requerido por el prototipo.

---

\*Trabajo de grado

\*\*Facultad De Ingenierías Físico-Mecánicas. Escuela De Ingenierías Eléctrica, Electrónica Y De Telecomunicaciones. Directora: María Alejandra Mantilla Villalobos. Doctora en Ingeniería

### Abstract

**Title:** Current Control for Multilevel Inverters Bridge H in Cascade\*

**Author:** Ivan Andres Moreno Suarez\*\*

**Keywords:** Multilevel Inverter, Pulse width Modulation, H-Bridge, Filter

**Description:** DC-AC inverters are devices that are responsible for carrying out the electrical power of a specific voltage and / or current waveform. Among the power inverter topologies, multilevel converters currently stand out, due to the benefits they offer in the reduction of high frequency harmonic components in the output signals, reduction of the size of grid connection filters, capacity higher voltage operation, lower common mode voltages, possible fault tolerant operation, among other advantages. In this project, the current control system for multilevel inverters in cascade H-bridge (CHB) topology is proposed, for the monitoring of reference currents in grid connection systems. Likewise, through<sup>1</sup>h simulations in the MATLAB Simulink software, the behavior of three-phase CHB inverters with three and five levels is analyzed, for different values of apparent power and power factor. In addition, the components required for the implementation of this control system in the GISEL group's CHB inverter prototype are identified, presenting the design of the voltage and current signal sensing and conditioning circuits required by the prototype.

---

\*Degree Work

\*\* Faculty of Physical-Mechanical Engineering. School of Electrical, Electronic and Telecommunications Engineering. Director: María Alejandra Mantilla Villalobos. Engineering Doctor

## Introducción

Los inversores DC-AC son dispositivos que se encargan de llevar la potencia eléctrica de una forma de onda de tensión y/o de corriente específicas, a otras formas de onda según los requerimientos de la carga o sistema eléctrico al cual son conectados.

En las redes de distribución se está evidenciando un rápido aumento en los inversores de conexión a la red configurados en modo de inyección de corriente, siendo estos usados en algunas tareas específicas como: generadores interconectados a la red mediante inversores como los generadores fotovoltaicos y eólicos, filtros activos de potencia de conexión paralela empleados para el mejoramiento de la calidad de la energía en los sistemas de distribución, interconexión a la red de tecnologías para el almacenamiento de energía, entre otras más aplicaciones que le dan una utilidad muy importante a este tipo de convertidor.

Entre las topologías de inversores de potencia, en la actualidad se destacan los convertidores multinivel, por las prestaciones que ofrecen con respecto a las topologías tradicionales de dos niveles en cuanto a: reducción en las componentes armónicas de alta frecuencia en las señales de salida, reducción del tamaño de filtros de conexión a la red, capacidad de operación a mayor tensión, menores tensiones de modo común, posible operación tolerante a fallas, entre otras ventajas (1).

En este proyecto, se plantea el sistema de control de corriente para inversores multinivel en topología de puentes H en cascada (CHB, por sus siglas en inglés), para el seguimiento de corrientes de referencia en sistemas de conexión a la red. Asimismo, mediante simulaciones en el software MATLAB Simulink, se analiza el comportamiento de los inversores trifásicos CHB de tres y cinco niveles, para diferentes valores de potencia aparente y factor de potencia. Además, se

identifican los componentes requeridos para la implementación de este sistema de control en el prototipo de inversor CHB del grupo GISEL, presentando el diseño de los circuitos de sensado y acondicionamiento de señales de tensión y corriente requerido por el prototipo.

## 1. Inversores Multinivel

Los convertidores multinivel consisten en la conexión de un conjunto de dispositivos semiconductores, como los transistores bipolares de puerta aislada (IGBT, por sus siglas en inglés) y los diodos; con varias fuentes de tensión capacitivas de DC, para efectuar la conversión de potencia sintetizando una forma de onda en escalera (2).

El número de niveles que pueden ser proporcionados por un inversor multinivel se describen como el número de pasos o valores de tensiones constantes y equidistantes que pueden ser generados por el inversor y cualquier nodo interno arbitrario dentro del mismo (2).

Entre las topologías multinivel más conocidas se encuentran: los convertidores por enclavamiento de diodos (NPC, *Neutral Point Clamped Converters*), los convertidores con condensadores flotantes (FC, *Flying Capacitor Converters*), y los convertidores de puentes H en cascada (CHB, *Cascaded H-Bridge Converters*) (1). Este trabajo se enfoca en este último tipo de convertidor.

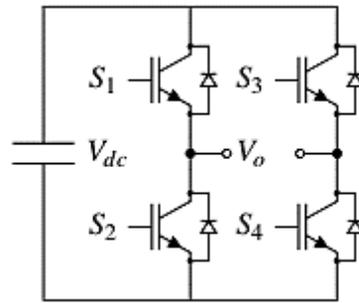
### 1.1 Inversor Multinivel de Puentes H en Cascada (CHB)

La topología CHB (*Cascaded H-bridge*) está conformada por la conexión en serie de dos o más inversores monofásicos de puente completo o puente H. A su vez, cada puente H (Figura 1) está conformado por dos ramas (rama 1: S1-S2, rama 2: S3-S4), cada una con dos dispositivos de conmutación complementarios para evitar un corto circuito en el bus de continua (2), generando

cuatro estados de conmutación posibles que darían tres niveles de tensión en la tensión de salida para cada inversor puente H.

**Figura 1**

*Puente H*

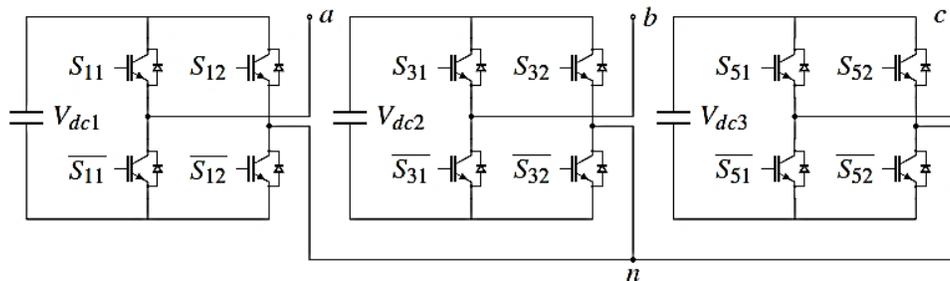


*Nota.* Tomado de: (2)

Cuando dos o más puentes H están conectados en serie, sus tensiones de salida pueden ser combinadas para formar diferentes niveles en la forma de onda de salida, incrementando la tensión de salida total y también su potencia nominal. En general cuando se conectan  $k$  puentes H en serie, se pueden obtener  $2k + 1$  niveles diferentes de tensión por fase, a través de la conexión de fuentes independientes DC a cada puente H. (2)

**Figura 2**

*Topología de tres niveles del inversor multinivel CHB trifásico*

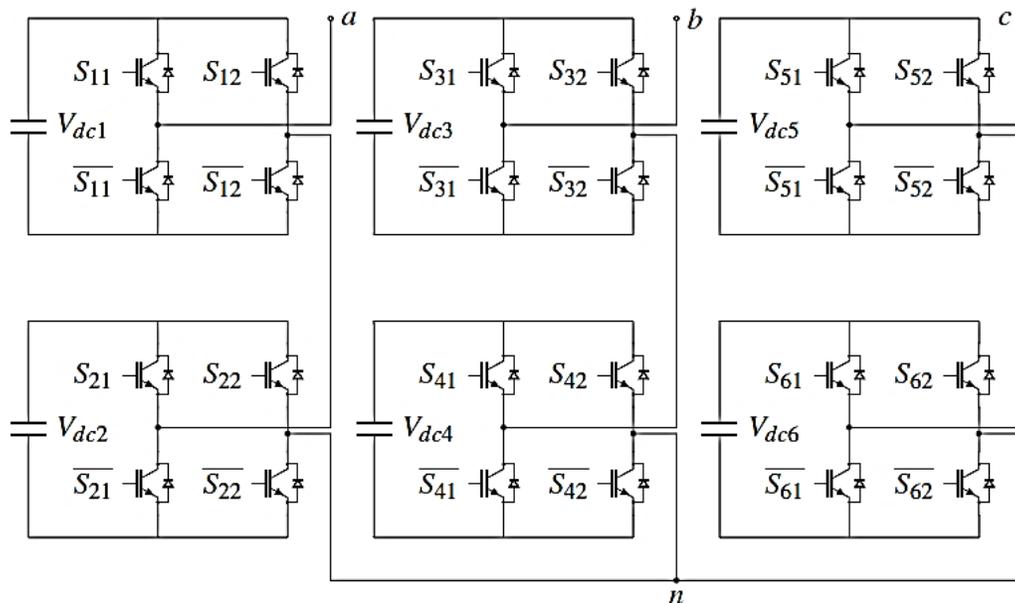


*Nota.* Tomado de: (2)

El inversor a controlar en este trabajo es trifásico conformado por la conexión en estrella de tres inversores monofásicos, que para el caso del inversor de tres niveles (Figura 2), está conformado por un solo puente H por fase y para el caso del inversor de cinco niveles (Figura 3) está conformado por dos puentes H conectados en serie, dando la posibilidad de entregar señales con diferentes prestaciones.

**Figura 3**

*Topología de cinco niveles del inversor multinivel CHB trifásico*



*Nota.* Tomado de: (2)

## 2. Modulación por Ancho de Pulso

Los convertidores DC/AC tienen por objetivo la transformación de tensión DC a tensión AC de amplitud y/o frecuencia variable dependiendo de la aplicación. La modulación PWM (*Pulse Width Modulation*) se basa en la comparación de una señal de referencia a modular y una señal portadora de forma triangular o diente de sierra, la comparación genera un tren de pulsos de ancho

específico que se utiliza en la conmutación del puente inversor (3). Entre las diferentes estrategias PWM, la modulación por desplazamiento de nivel (LS-PWM, por sus siglas en inglés) puede ser empleada para el control de inversores en topología CHB.

## 2.1 Modulación LS-PWM

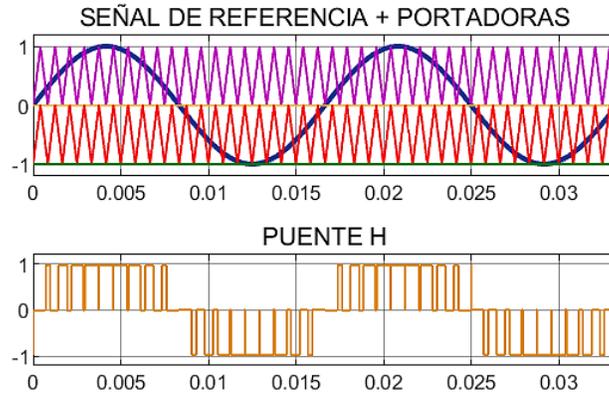
La estrategia LS-PWM (*Level Shift PWM*) consiste en utilizar varias señales portadoras triangulares y una señal de referencia por fase. Para un inversor de  $m$  niveles, se establecen  $m-1$  portadoras con la misma frecuencia y la misma amplitud (4). Las figuras 4 y 5, muestran la modulación de ancho de pulso multiportadora convencional para inversores de 3 y 5 niveles, respectivamente. Cada forma de onda portadora está relacionada con un interruptor (y su complementario) en cada puente (4). Cada forma de onda portadora se compara con la referencia de forma continua. Si una forma de onda portadora es más pequeña que la referencia, entonces el interruptor correspondiente a esa señal portadora se enciende (y la complementaria se apaga) y viceversa (4).

Cada portadora está asociada a un nivel de tensión específico. Cuando la referencia es superior a una portadora, se genera el nivel correspondiente. Por lo tanto, cuando se usa LS-PWM con inversores de puente H en cascada, las celdas se usarán solo cuando se alcance el nivel correspondiente, produciendo una distribución de energía desigual (5).

Esto evitará la cancelación de armónicos de corriente en la entrada y aumentará la distorsión de la corriente de entrada. Estos armónicos pueden ser importantes debido a la cantidad de energía involucrada en aplicaciones de alta potencia (5); por tanto se selecciona una variante de la estrategia LS-PWM que rota en cada ciclo de modulación las señales portadoras entre las celdas del convertidor como se explica en (5) y se observa en la figura 6.

**Figura 4**

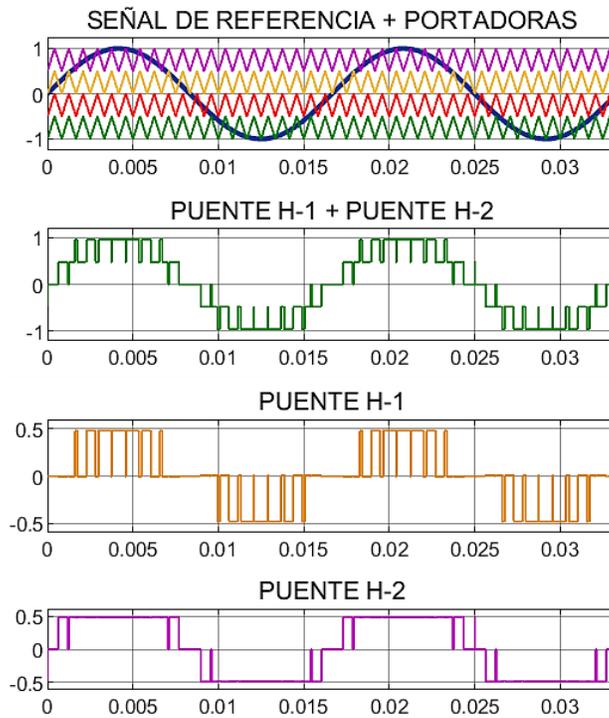
*Modulación LS-PWM para inversor de 3 niveles*



*Nota. Tomado de: Autor*

**Figura 5**

*Modulación LS-PWM para inversor de 5 niveles*



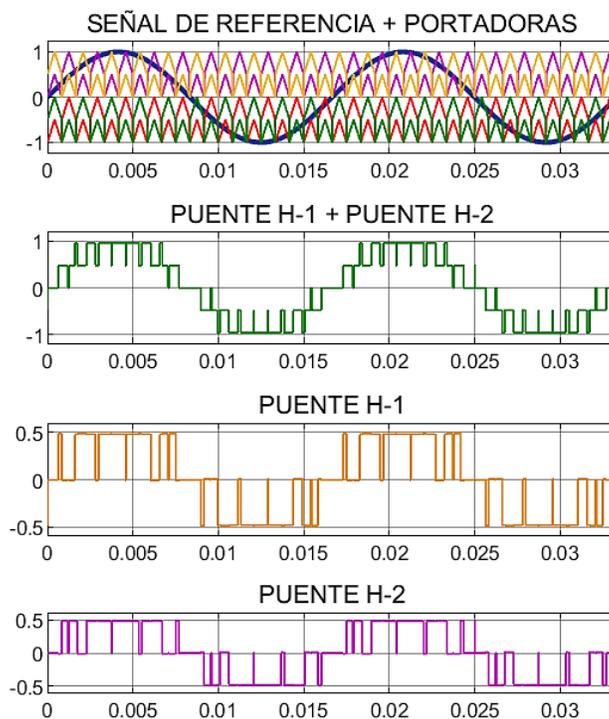
*Nota. Tomado de: Autor*

La rotación se realiza alternando de posición las portadoras que se sitúan en la parte positiva entre sí mismas, y así mismo también se rotan las que se sitúan en la parte negativa. Esto impone una distribución uniforme de la energía entre las celdas (5). El método logra el mismo patrón de conmutación en la salida del inversor que con la estrategia LS-PWM convencional.

Con lo anteriormente expuesto, se selecciona la estrategia de modulación LS-PWM para el inversor de tres niveles y la estrategia LS-PWM con rotación de las portadoras para el inversor de 5 niveles, lo que garantiza que no exista un sobredimensionamiento en las fuentes de DC que alimentan al inversor, o que, en su defecto, se sobrecargue una de ellas.

### Figura 6

*Modulación LS-PWM con rotación de las señales portadoras para inversor de 5 niveles*



Nota. Tomado de: Autor

La modulación por ancho de pulso entrega una señal pulsada a la frecuencia de conmutación, cuyo valor promedio es el valor de la señal de referencia para cada periodo de conmutación; por esta razón a la salida del inversor se debe incluir un sistema de filtrado para eliminar las componentes armónicas de alta frecuencia de la señal que será ingresada a la red (6).

### 3. Filtro de Acople a la Red

En el acople de un sistema de inyección de energía a la red, es necesario cumplir con los límites de distorsión armónica de corriente establecidos en la norma o código de red correspondiente. La norma IEEE 1547 (7) recomienda los límites descritos en la tabla 1.

**Tabla 1**

*Distorsión máxima de corriente armónica impar y total en porcentaje de la corriente nominal (TRD) permitida para la inyección de energía a la red.*

Orden armónico impar individual h	$h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$35 \leq h < 50$	Distorsión de corriente nominal total (TRD)
Porcentaje (%)	4.0	2.0	1.5	0.6	0.3	5.0

*Nota.* Tomado de: (7)

La distorsión de corriente nominal total (TRD) en la Tabla 1, que incluye la distorsión armónica y la distorsión inter-armónica, se puede calcular usando la Ecuación [1]:

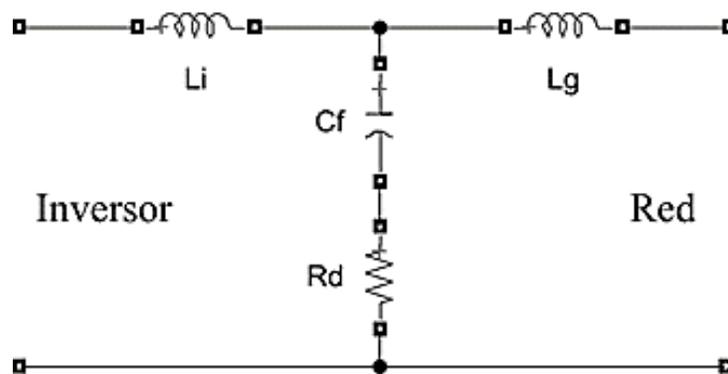
$$\%TRD = \frac{\sqrt{I_{rms}^2 - I_1^2}}{I_{nominal}} \times 100\% \quad [1]$$

Donde  $I_{rms}$  es el valor eficaz de la corriente de salida, incluidos todos los componentes de frecuencia, medidos en el punto de acoplamiento común (PCC),  $I_1$  es la corriente fundamental medida en el PCC y  $I_{nominal}$  es la corriente nominal de la fuente de corriente.

Para este propósito se tuvo en cuenta un filtro LCL amortiguado (Figura 7), por sus prestaciones en cuanto a la disminución del componente armónico de la señal de corriente entregada por la fuente.

**Figura 7**

*Filtro LCL amortiguado*



Nota. Tomado de: Autor

### 3.1 Cálculo del Filtro LCL – Amortiguado

Para realizar el cálculo del filtro, se tuvieron en cuenta los siguientes parámetros:

**Tabla 2***Parámetros eléctricos del inversor*

<b>PARÁMETROS DEL INVERSOR</b>		
Potencia nominal monofásica	$P_n$	10 [kVA]
Tensión de la red	$E_n$	120 [Vrms]
Tensión de la fuente de continua	$V_{dc}$	240 [V]
Frecuencia de conmutación	$F_{sw}$	10 [kHz]
Frecuencia de la red	$F_g$	60 [Hz]

*Nota.* Tomado de: Autor

Cálculo de los valores base del filtro según (8):

$$Z_b = \frac{E_n^2}{P_n} \quad [2]$$

$$Z_b = 1.44[\Omega] \quad [3]$$

$$C_b = \frac{1}{2\pi \times F_g Z_b} \quad [4]$$

$$C_b = 0.0018[F] \quad [5]$$

Teniendo los valores base mostrados en las ecuaciones [3] y [5], se procede a calcular los parámetros.

El capacitor para el filtro debe ser tal, que la variación máxima del factor de potencia visto por el lado de la red no debe exceder el 5% (8), para este caso su valor debe cumplir con la ecuación

7:

$$C_f \leq 0.05 C_b \quad [6]$$

$$C_f \leq 92.10[\mu F] \quad [7]$$

Inductancia del lado del inversor:

$$L_i \geq \frac{V_{dc}}{6 F_{sw} \Delta I_{max}} \quad [8]$$

Donde  $\Delta I_{max}$  corresponde al máximo rizo de corriente permitido respecto a la corriente nominal (8); para este caso se ha escogido un rizo menor del 25% de la corriente nominal:

$$\Delta I_{max} = \%In \frac{P_n \sqrt{2}}{E_n} \quad [9]$$

$$\Delta I_{max} = 29.46 [A] \quad [10]$$

Con la ecuación [8] se calcula la inductancia de lado del inversor:

$$L_i \geq 0.135[mH] \quad [11]$$

La inductancia  $L_g$  se calcula a partir de la inductancia  $L_i$ , la proporción usada para hallar  $L_g$  es llamada  $r$ , y se expresa en [12].

$$L_g = r L_i \quad [12]$$

Finalmente, la frecuencia de resonancia ( $\omega_{res}$ ) del filtro calculado debe encontrarse en un rango de valores entre la frecuencia de la red y la frecuencia de conmutación como se expresa en (13)

$$10 F_g < F_{res} < 0.5 F_{sw} \quad (13)$$

$$\omega_{res} = \sqrt{\frac{L_i + L_g}{L_i L_g C_f}} \quad (14)$$

$$F_{res} = \frac{\omega_{res}}{2\pi} \quad (15)$$

Para reducir las oscilaciones y los estados inestables del filtro, debe agregarse con una resistencia conectada en serie al condensador. Esta solución es denominada amortiguación pasiva (9).

### 3.2 Parámetros del Filtro Seleccionado

A partir de las ecuaciones y valores encontrados anteriormente se seleccionaron los parámetros expresados en la tabla 3.

**Tabla 3**

*Parámetros seleccionados para el filtro*

$L_i$	<b>0.15 [mH]</b>
$L_g$	1.3 [mH]
$C_f$	10 [ $\mu F$ ]
$R_d$	10 [ $\Omega$ ]
$F_{res}$	4340 [Hz]

*Nota.* Tomado de: Autor

Con los parámetros del filtro seleccionados, se obtuvo la función de transferencia de este a partir de [16]:

$$G(s) = \frac{C_f R_d s + 1}{L_i C_f L_g s^3 + C_f R_d (L_i + L_g) s^2 + (L_i + L_g) s} \quad [16]$$

Función de transferencia final para el filtro LCL:

$$G(s) = \frac{s + 10000}{1.95 \times 10^{-8} s^3 + 1.45 \times 10^{-3} s^2 + 14.5 s} \quad [17]$$

#### 4. Controlador de Corriente

El sistema de control de corriente empleado en este proyecto es el control Proporcional Resonante (PR), este sistema de control es ampliamente utilizado para el seguimiento de señales de referencia de naturaleza sinusoidal. Este tipo de control puede ser visto como un sistema de control PI desplazado a una frecuencia de resonancia, que debe coincidir con la frecuencia a la cual funciona el sistema para que el control se realice de forma correcta (8).

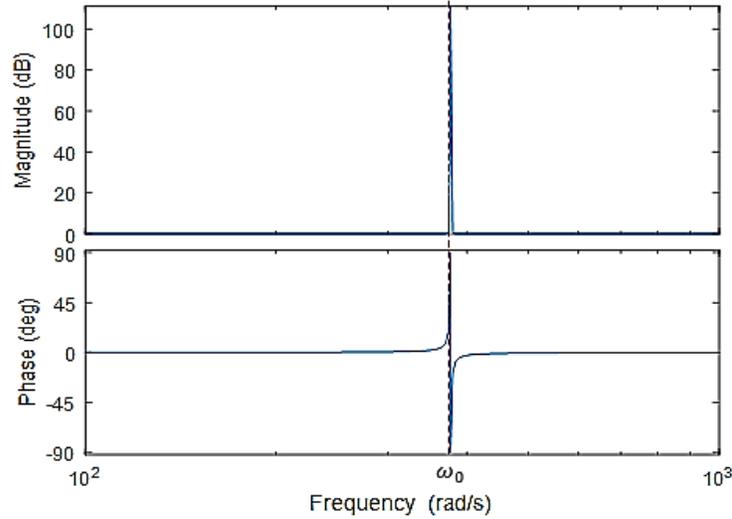
El sistema de control PI es bueno siguiendo señales de referencia de tipo escalón, pero presenta error de estado estacionario para señales con una frecuencia dada.

La transformada de Laplace de la función de transferencia del controlador PR ideal es expresada en [18] (8), la cual obedece al diagrama de bode mostrado en la figura 8.

$$C(s) = K_p + \frac{2 K_r s}{s^2 + \omega_0^2} \quad [18]$$

**Figura 8**

*Diagrama de bode de la función de transferencia del control PR ideal*



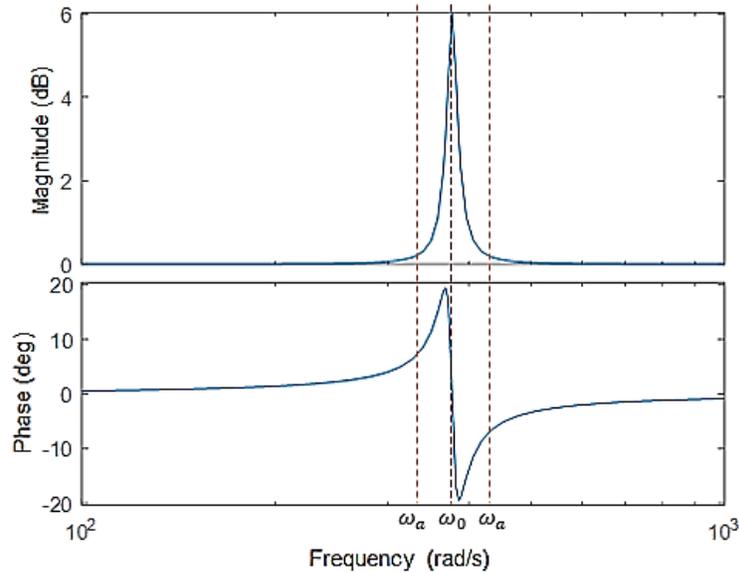
*Nota.* Tomado de: Autor

Para evitar problemas de estabilidad asociados a una ganancia infinita, se prefiere el controlador PR no ideal dado por [19] (8) y cuyo diagrama de bode obedece al comportamiento mostrado en la figura 9. Donde  $\omega_a$  controla el ancho de banda alrededor de la frecuencia de resonancia. Esta mejora permite reducir la influencia de la variación de la frecuencia fundamental de la red (8).

$$C(s) = K_p + \frac{2 K_r \omega_a s}{s^2 + 2 \omega_a s + \omega_0^2} \quad [19]$$

**Figura 9**

*Diagrama de bode de la función de transferencia del control PR no ideal*



*Nota.* Tomado de: Autor

#### 4.1 Diseño del Control PR

Son varios los métodos propuestos para el cálculo del control PR, para este caso se abordó a partir del diseño del control PI en la herramienta SISOTOOL de MATLAB.

El control PI fue diseñado para un factor de amortiguamiento de 0.8 y un tiempo de asentamiento menor a 0.06[s], lo que dio como resultado un  $K_p = 0.2$  y un  $K_i = 10$ .

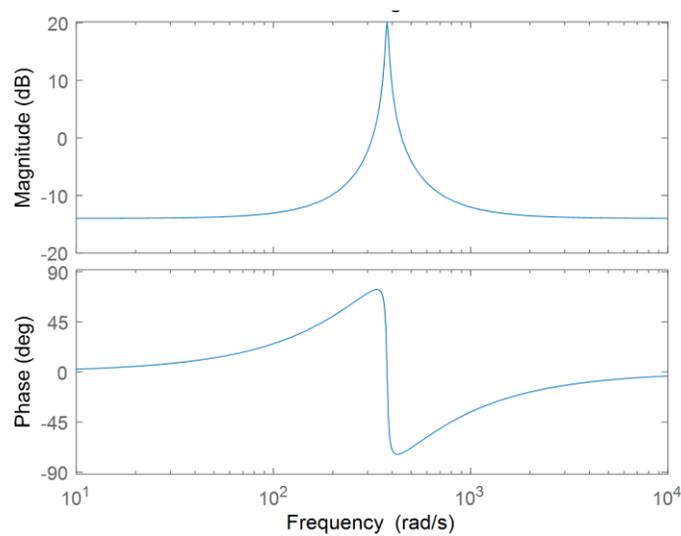
El ancho de banda del controlador PR, dado que se planea inyectar potencia a la red a partir de generación fotovoltaica, fue seleccionado teniendo en cuenta la baja variación de frecuencia que presenta la red alrededor de su frecuencia nominal de 60 [Hz]; por lo anterior se tomó un ancho de banda de 1 [Hz] lo que establece  $\omega_\alpha = 6.28$  [rad/s]. La ecuación obtenida para el controlador PR según [19] es:

$$C(s) = 0.2 + \frac{(125.7)s}{s^2 + (12.57)s + (1.42 \times 10^5)} \quad [20]$$

En la figura 9 se puede ver el diagrama de bode para esta función de transferencia.

### Figura 10

*Diagrama de bode de la función de transferencia del control PR no ideal usado*

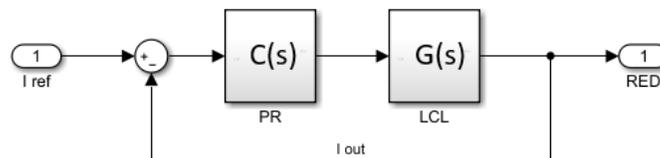


*Nota.* Tomado de: Autor

Así, el diagrama de bloques del sistema en lazo cerrado es el mostrado en la figura 11.

### Figura 11

*Diagrama de bloques del sistema*



*Nota.* Tomado de: Autor

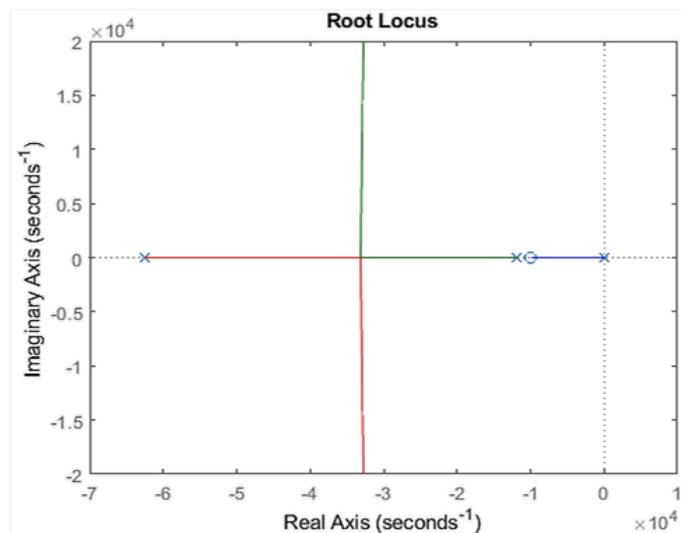
## 4.2 Estabilidad del Sistema

La estabilidad del sistema se evidencia en su Lugar Geométrico de las Raíces (LGR); el sistema es estable si la parte real de todos sus polos y ceros es negativa, o por lo menos no es positiva, cuanto más alejado del cero este la parte real de sus polos y ceros el sistema es más estable (10). En la figura 12 se puede ver que el LGR para el filtro LCL posee un polo en el origen, lo que lo hace limitadamente estable.

Con la inserción del controlador PR, el sistema gana estabilidad, como se puede evidenciar en su LGR (Figura 13 y Figura 14), mientras el control se encarga de que la señal de referencia sea seguida de forma correcta.

### Figura 12

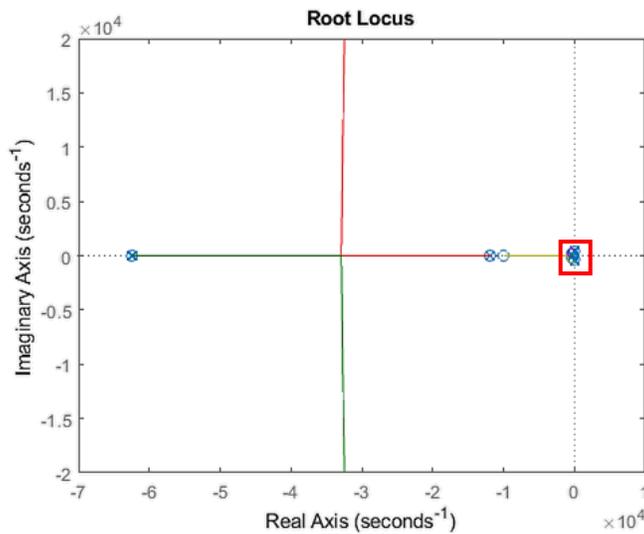
*LGR filtro LCL*



Nota. Tomado de: Autor

**Figura 13**

*LGR del sistema (filtro LCL + control PR) en lazo cerrado*

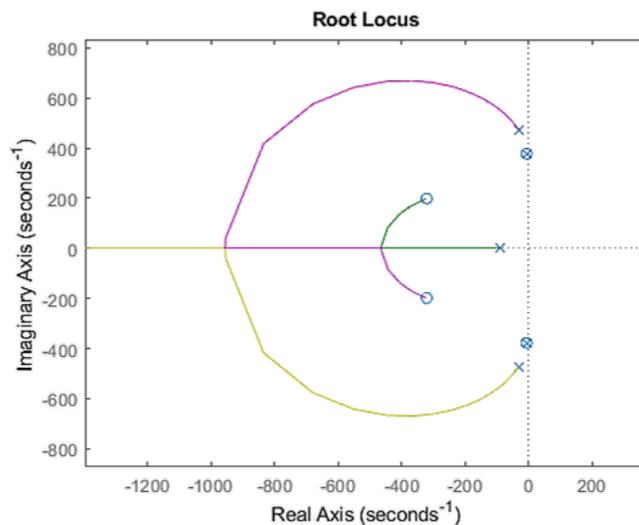


*Nota. Tomado de: Autor*

En la Figura 14 se hace un acercamiento al comportamiento del LGR del sistema mostrado en la figura 13 y se evidencia que ya no existen polos en el origen, dado que estos son cancelados por ceros.

**Figura 14**

*Ampliación en el recuadro rojo de la figura 11*



*Nota.* Tomado de: Autor

### 5. Sensado y Acondicionamiento de Señales de Tensión y Corriente

El desarrollo del sistema de control presentado en este trabajo es realizado con el fin de que sea implementado en un inversor trifásico multinivel en topología CHB con disponibilidad para trabajar con tres y cinco niveles. Este inversor está ubicado en el laboratorio de Integración Energética del grupo GISEL, y fue implementado mediante un proyecto realizado anteriormente por un integrante del grupo de investigación, como requisito para optar por el título de Maestría en Ingeniería Eléctrica (2).

El control empleado, tiene como finalidad hacer que el inversor entregue una corriente específica, dada por una corriente de referencia. La estrategia de control toma como punto de partida la medición de las señales de corriente de salida del inversor, para compararlas con las señales de referencia y conocer el error en cada instante. Para llevar a cabo esta medición se realiza

el diseño de un sistema de sensado de corriente a la salida del inversor, con capacidad de medir la corriente máxima establecida. Además de la corriente de salida, también se hace necesario tener información de las señales de tensión en el PCC con la red, y las señales de corriente y tensión de entrada en el lado de DC de los inversores puente H monofásicos que componen el inversor multinivel, con el fin de calcular las corrientes de referencia para aplicaciones de generación distribuida.

### 5.1 Valores Nominales de las Señales a Sensar

- La corriente nominal de salida del inversor, funcionando como fuente de corriente, es de 83.33 [A], lo que corresponde a una potencia de 10 [kVA] nominales por fase, con una capacidad de sobrecarga del 10 %, lo que finalmente permitiría entregar a la salida una corriente máxima aproximada de 92 [Arms] (130 [A pico]).
  
- La tensión en el PCC es la de conexión a la red. Para este caso la conexión es trifásica tetrafilar en estrella a la red de baja tensión, por lo que corresponde a una tensión RMS de 120 [V] por fase.
  
- Para la corriente de entrada, entregada por cada fuente DC, se tuvo en cuenta un valor igual a la corriente de salida.
  
- La tensión de entrada es la tensión de la fuente DC, que para este trabajo se selecciona de 120 [V] en el caso del inversor de 5 niveles y de 240 [V] para el caso del inversor de 3 niveles.

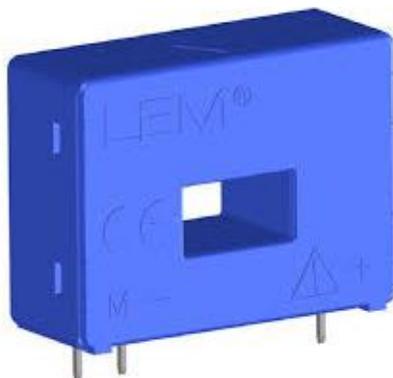
### 5.2 Sensores Utilizados

El sensor de corriente escogido para la medición de las corrientes de entrada y de salida de la fuente de corriente, es el sensor LA 100-P (Figura 15), el cual se conecta como se evidencia en la

figura 16 y tiene como capacidad nominal 100 [Arms] lo que da un margen en cuanto a corriente máxima permitida.

### Figura 15

*Sensor se corriente LA 100-P*



*Nota. Tomado de: (11)*

### Figura 16

*Esquema de conexión del sensor LA 100-P*

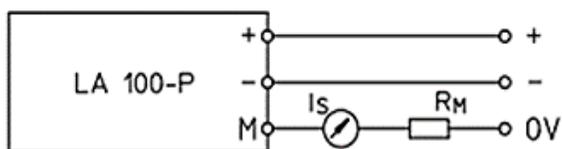
#### TERMINALES SECUNDARIOS

Terminal **+** : tensión de alimentación +12.. 15 V

Terminal **-** : tensión de alimentación -12.. 15 V

Terminal **M** : medida

#### CONEXION



*Nota. Adaptado de: (11)*

La resistencia  $R_M$  para este sensor de corriente fue seleccionada según las especificaciones dadas en (12), con un valor de  $30 [\Omega]$  para que la señal de salida tenga un rango de  $-1.5 [V]$  a  $1.5 [V]$ .

El sensor de tensión escogido para la medición de la tensión de entrada y tensión de conexión a la red de la fuente de corriente es el LV 25-P (Figura 17), y su forma de conexión se evidencia en la figura 18. Este sensor tiene un rango de medida de  $10 [V]$  a  $500 [V]$  lo que se ajusta a lo requerido.

### Figura 17

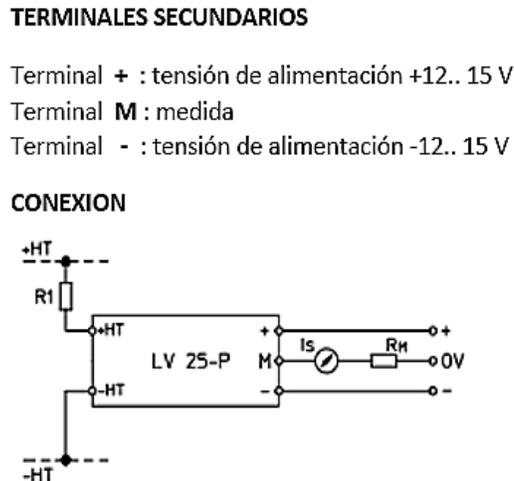
*Sensor de tensión LV 25-P*



Nota. Tomado de: (12)

**Figura 18**

*Esquema de conexión del sensor LV 25-P*



*Nota.* Tomado de: (12)

La resistencia  $R_M$  para este sensor de tensión fue seleccionada según las especificaciones dadas en (11), con un valor de  $120 [\Omega]$  para que la señal de salida tenga un rango de  $-3 [V]$  a  $3 [V]$ .

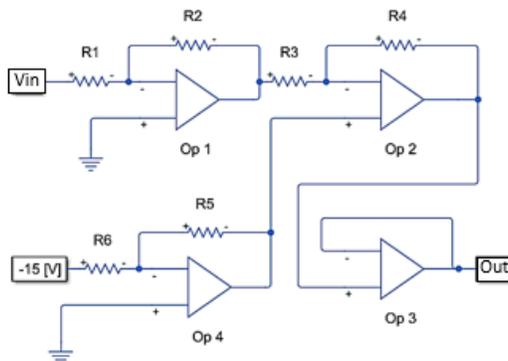
### 5.3 Acondicionamiento de Señales

Las señales entregadas por los sensores de tensión y de corriente deben acondicionarse para ser posteriormente leídas mediante un microcontrolador según los rangos de tensión definidos por sus puertos de conversión Analógicos/Digitales.

Para acondicionar la señal de salida de los sensores y que sea apta para ingresarla al microcontrolador, se diseñó el circuito de la figura 19 que permite modificar la amplitud y el valor de la componente de DC de la señal, para que su valor este en un rango de entre  $0 [V]$  y  $3 [V]$ .

**Figura 19**

*Circuito para el acondicionamiento de señales sensadas.*



*Nota.* Tomado de: Autor

El circuito de la figura 19 responde a la ecuación [21]:

$$Out = -2(-15) \frac{R5}{R6} + (Vin) \frac{R2 \times R4}{R1 \times R3} \quad [21]$$

Donde los valores de las resistencias están definidos como se expresa a continuación, para que la señal de salida del circuito de acondicionamiento de señal este en el rango indicado:

- $R2, R3, R4$  y  $R5$  deben ser de igual valor.
- $R6 = 20 \times R2$
- Para el sensor de corriente,  $R1 = R2$
- Para el sensor de tensión,  $R1 = 2 \times R2$

Para este desarrollo se tomaron los valores expresados en la tabla 4, para las resistencias que componen el circuito de acondicionamiento de señal.

**Tabla 4**

Valor seleccionado para las resistencias que componen los circuitos de acondicionamiento de señales sensadas.

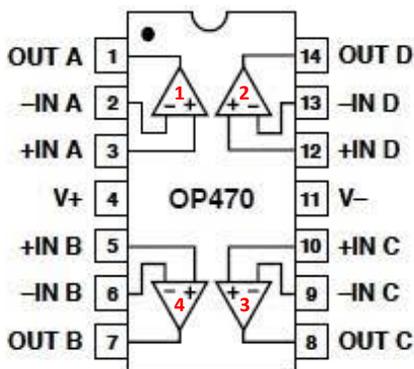
<b>R2</b>	<b>1 [kΩ]</b>
<b>R3</b>	<b>1 [kΩ]</b>
<b>R4</b>	<b>1 [kΩ]</b>
<b>R5</b>	<b>1 [kΩ]</b>
<b>R6</b>	<b>20 [kΩ]</b>
<b>SENSOR DE TENSION</b>	
<b>R1</b>	<b>2 [kΩ]</b>
<b>R<sub>M</sub></b>	<b>120 [Ω]</b>
<b>SENSOR DE CORRIENTE</b>	
<b>R1</b>	<b>1 [kΩ]</b>
<b>R<sub>M</sub></b>	<b>30 [Ω]</b>

Nota. Tomado de: Autor

El circuito de la figura 19 se diseñó a partir del circuito integrado OP 470, cuyo circuito esquemático está expuesto en la figura 20. El diseño final de los circuitos de sensado para las señales de tensión y de corriente se encuentran expuestos en el anexo A.

**Figura 20**

Plano esquemático del circuito integrado OP 470.



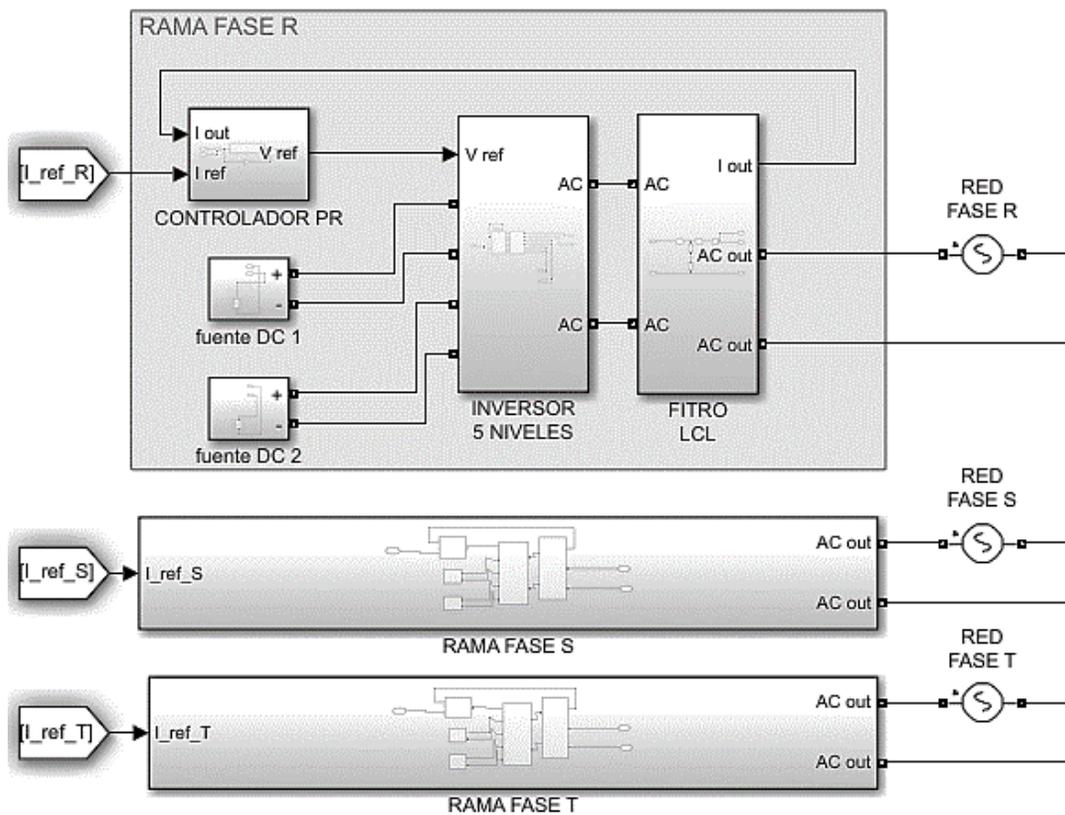
Nota. Tomado de: Autor

## 6. Pruebas y Resultados

Con el fin de verificar el funcionamiento de la fuente de corriente, se realizaron pruebas de simulación en MATLAB Simulink. El sistema está conformado por el sistema de control, el filtro de conexión a la red, y el inversor de cinco o tres niveles tal como se observa en las figuras 21 y 22, respectivamente.

**Figura 21**

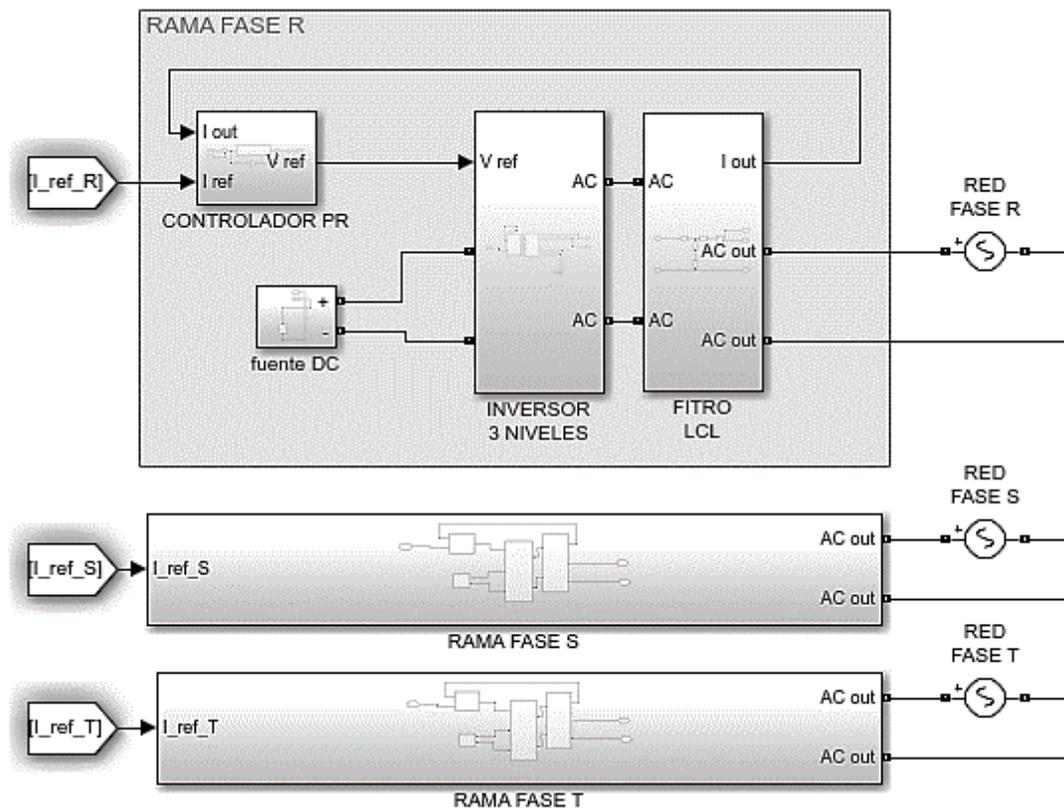
*Esquema usado en simulación para la fuente de corriente trifásica a partir del inversor de 5 niveles*



Nota. Tomado de: Autor

**Figura 22**

Esquema usado en simulación para la fuente de corriente trifásica a partir del inversor de 3 niveles



Nota. Tomado de: Autor

Las pruebas propuestas, mostraron el comportamiento del sistema ante el seguimiento de las señales de referencia, en distintas situaciones de carga y de factor de potencia. Los parámetros utilizados en el sistema son los expresados en la tabla 5.

**Tabla 5**

*Parámetros del sistema utilizados para la simulación.*

$K_p$	0,2
$K_r$	10
$F_g$	60 [Hz]
$F_{sw}$	10 [kHz]
$L_i$	0.15 [mH]
$L_g$	1.3 [mH]
$C_f$	10 [ $\mu F$ ]
$R_d$	10 [ $\Omega$ ]

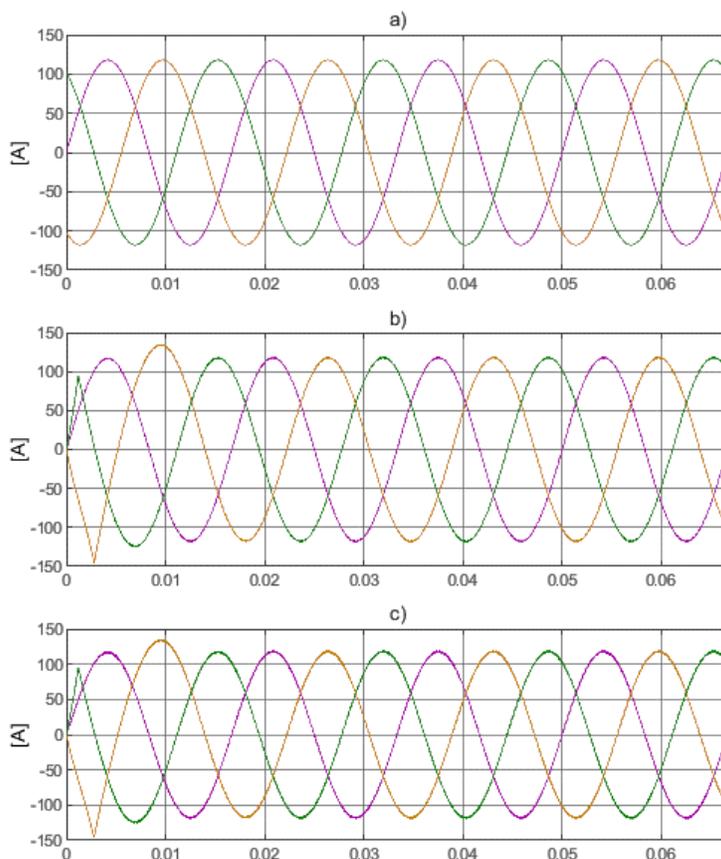
*Nota.* Tomado de: Autor

## 6.1 Prueba 1

La primera prueba en simulación se realizó considerando un factor de potencia unitario y la inyección de potencia nominal a la red para observar el comportamiento del controlador PR y del filtro LCL.

**Figura 23**

a) Señal trifásica de referencia, b) Señal trifásica del inversor de 5 niveles, c) Señal trifásica del inversor de 3 niveles.



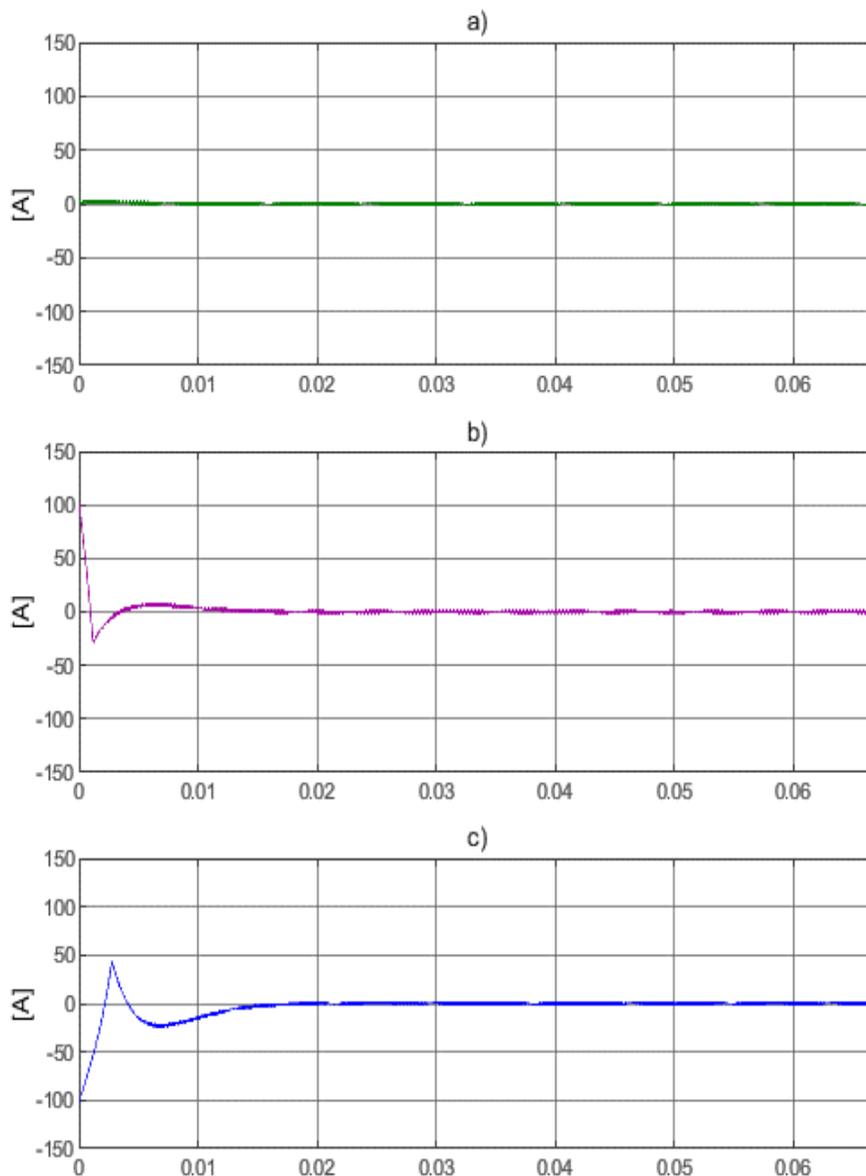
*Nota.* Tomado de: Autor

Se obtuvo el comportamiento mostrado en la figura 23, donde se observa un buen seguimiento de las señales de referencia con un rápido establecimiento de la señal, lo cual puede ser corroborado en la figura 24 y figura 25, que muestran la señal de error para las tres fases del inversor trabajando con tres y cinco niveles, evidenciándose un tiempo de establecimiento de la señal cercano a 20 [ms].

**Figura 24**

Grafica del error en el seguimiento de la señal de referencia, para el inversor de 3 niveles.

a) error fase R, b) error fase S, c) error fase T

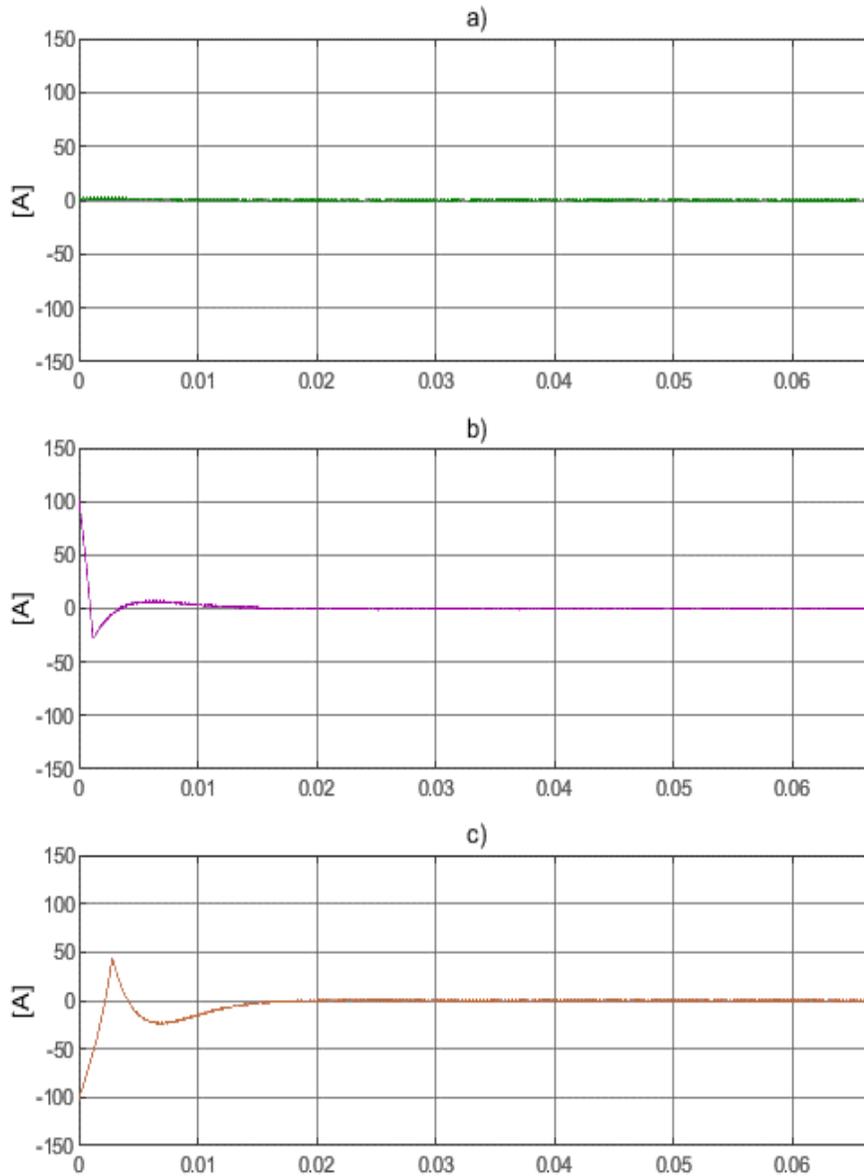


Nota. Tomado de: Autor

**Figura 25**

Grafica del error en el seguimiento de la señal de referencia, para el inversor de 5 niveles.

a) error fase R, b) error fase S, c) error fase T



Nota. Tomado de: Autor

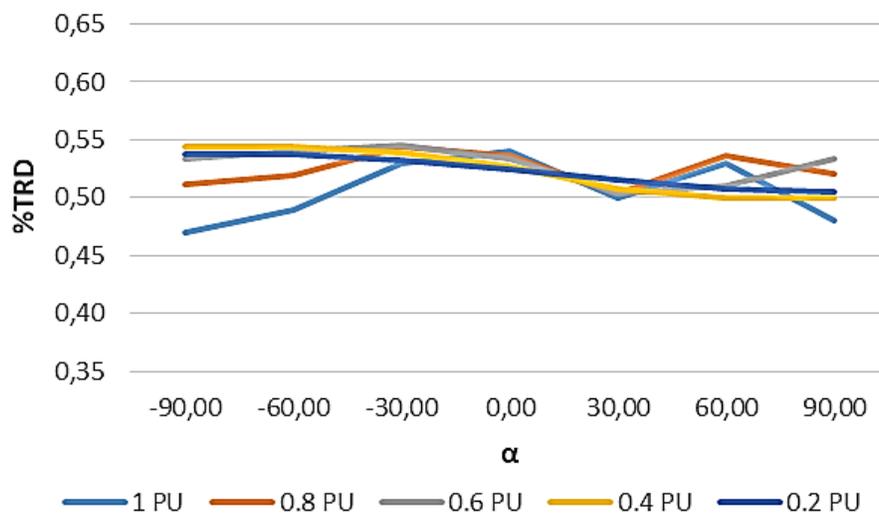
## 6.2 Prueba 2

La segunda prueba se realizó para observar el comportamiento de la distorsión de corriente nominal total (TRD) de la señal entregada por el inversor, variando el factor de potencia ( $\alpha$ ) desde uno totalmente capacitivo hasta uno totalmente inductivo, y así mismo variando también la cantidad de potencia entregada.

Como se evidencia en las figuras 26 y 27, la TRD de la señal de salida de la fuente de corriente con el inversor en configuración de 5 niveles es menor que para la fuente con el inversor en configuración de 3 niveles, con valores promedio de 0.52% y 0.98% respectivamente. Lo anterior cumple con lo estipulado al momento del diseño del filtro y del control, teniendo una TRD menor al 5%.

**Figura 26**

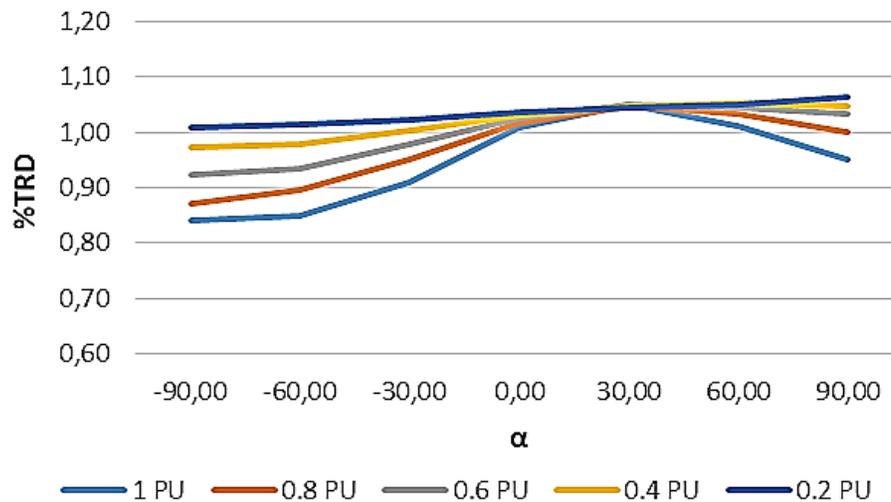
*TRD de la señal de salida de la fuente de corriente con el inversor de 5 niveles.*



*Nota.* Tomado de: Autor

**Figura 27**

*TRD de la señal de salida de la fuente de corriente con el inversor de 3 niveles*



*Nota.* Tomado de: Autor

### 6.3 Prueba 3

Con la tercera prueba realizada se buscó determinar la distribución de potencia entregada por cada una de las fuentes de DC que alimentan al inversor, con el fin de comprobar el correcto funcionamiento de la estrategia de modulación planteada.

La entrega de potencia para el inversor en topología de tres niveles es por parte de una única fuente por fase, por tal razón la prueba se realizó únicamente al inversor en topología de cinco niveles.

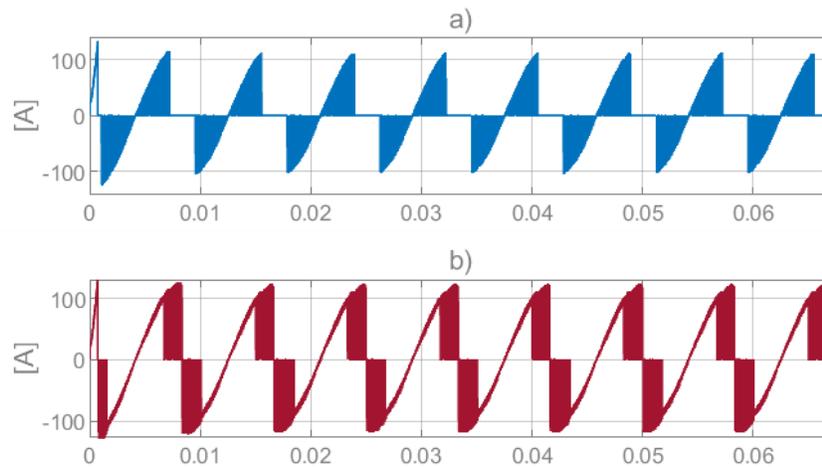
Las figuras 28, 29 y 30 muestran la señal de corriente entregada por las fuentes de continua al inversor, con la estrategia LS-PWM convencional, para distintos factores de potencia, mientras que las figuras 31, 32 y 33 muestran estas mismas señales, usando la estrategia de modulación LS-PWM con rotación de portadoras, dejando ver la buena distribución de potencia que realiza

esta variación de la estrategia de modulación y que permite que las fuentes entreguen potencias con una repartición muy equilibrada.

Lo anterior se evidencia en las tablas 6 y 7, que dejan ver los valores de las corrientes para cada uno de los casos propuestos.

### Figura 28

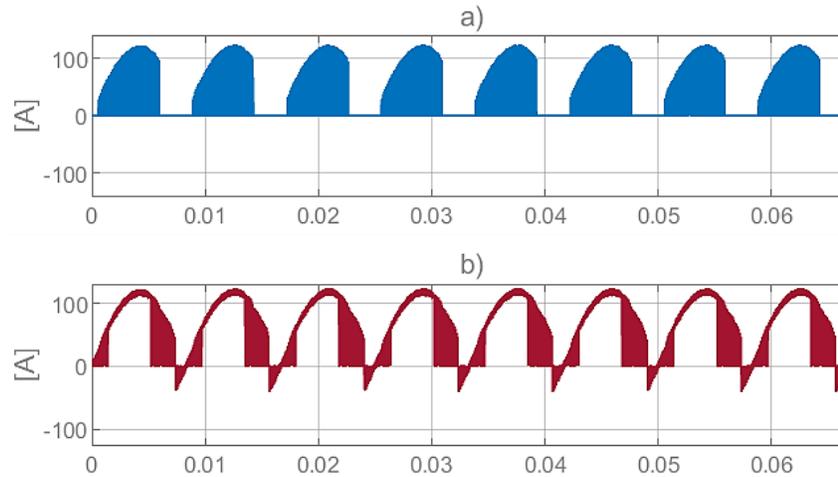
*Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia totalmente capacitivo. Con la estrategia LS-PWM convencional. a) fuente 1, b) fuente 2*



*Nota.* Tomado de: Autor

**Figura 29**

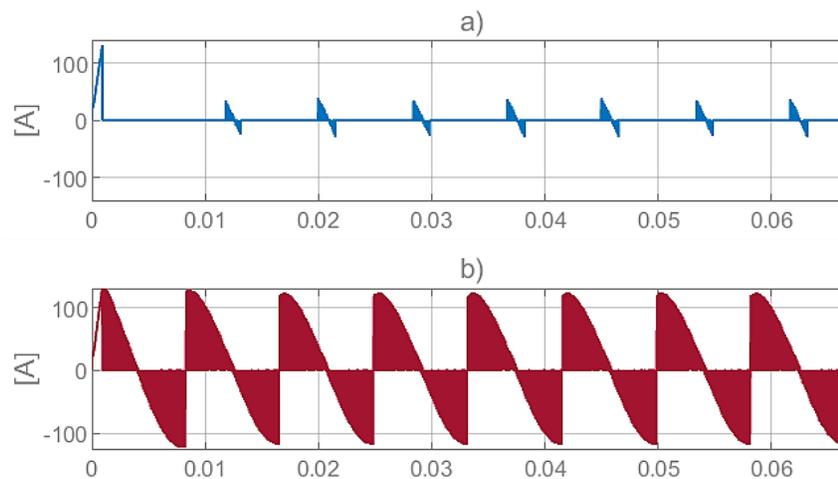
Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia unitario. Con la estrategia LS-PWM convencional a) fuente 1, b) fuente 2



Nota. Tomado de: Autor

**Figura 30**

Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia totalmente inductivo. Con la estrategia LS-PWM convencional a) fuente 1, b) fuente 2



Nota. Tomado de: Autor

**Tabla 6**

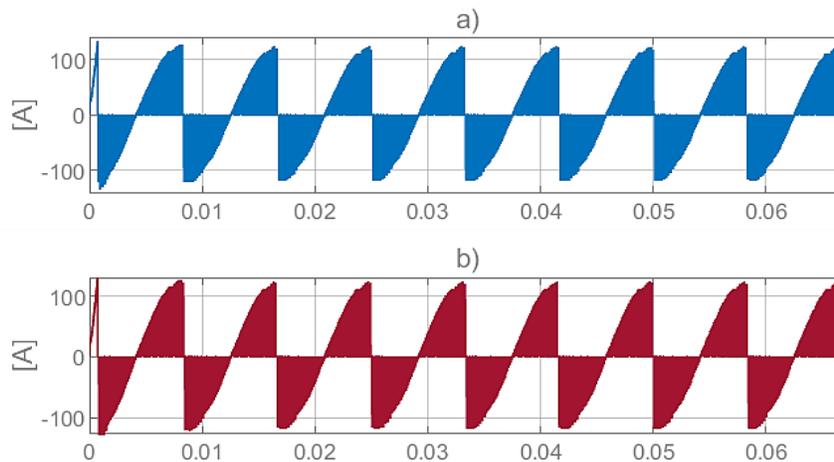
Valor de las corrientes representadas en la figura 24, figura 25 y figura 26.

FP	$I_{fuente\ 1}$	$I_{fuente\ 2}$	$I_{Total}$
0 cap	20.87 [Arms]	59.83 [Arms]	80.69 [Arms]
1	22.79 [A]	64.36 [A]	87.15 [A]
0 ind	0.06 [Arms]	36.63 [Arms]	36.69 [Arms]

Nota. Tomado de: Autor

**Figura 31**

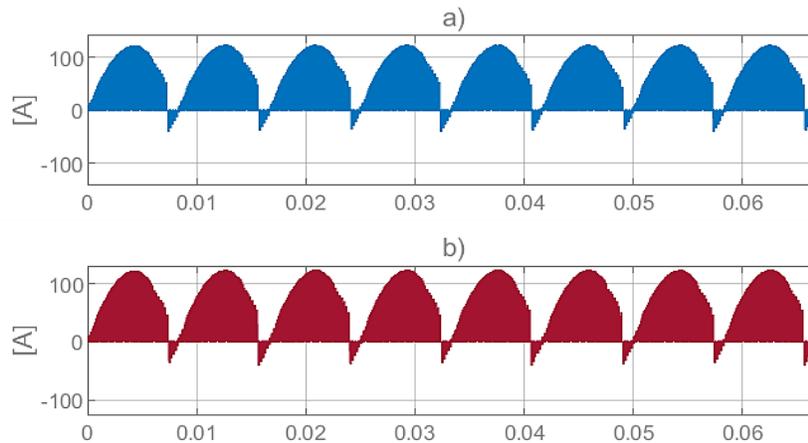
Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia totalmente capacitivo. Con la estrategia LS-PWM con rotación de portadoras a) fuente 1, b) fuente 2



Nota. Tomado de: Autor

**Figura 32**

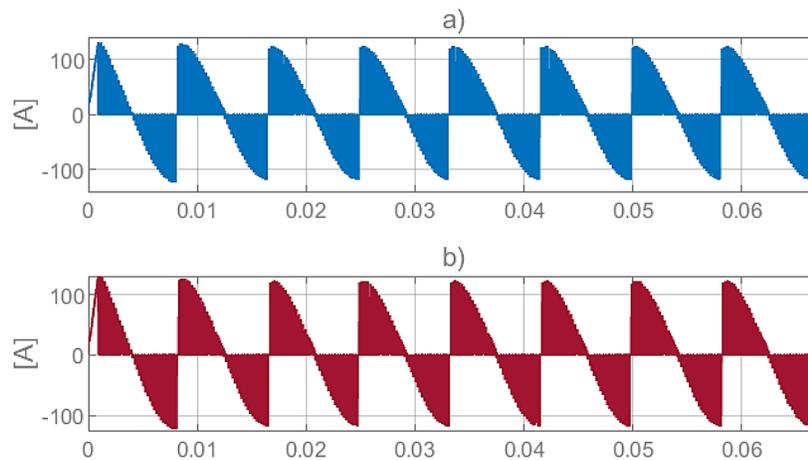
Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia unitario. Con la estrategia LS-PWM con rotación de portadoras a) fuente 1, b) fuente 2



Nota. Tomado de: Autor

**Figura 33**

Corriente de las fuentes de DC, para una corriente de salida a potencia nominal y factor de potencia totalmente inductivo. Con la estrategia LS-PWM con rotación de portadoras. a) fuente 1, b) fuente 2



Nota. Tomado de: Autor

**Tabla 7**

*Valor de las corrientes representadas en la figura 27, figura 28 y figura 29.*

FP	$I_{fuente\ 1}$	$I_{fuente\ 2}$	$I_{Total}$
0 cap	40.33 [Arms]	40.36 [Arms]	80.69 [Arms]
1	43.50 [A]	43.49 [A]	86.99 [A]
0 ind	18.34 [Arms]	18.36 [Arms]	36,70 [Arms]

*Nota.* Tomado de: Autor

## 7. Conclusiones

- Partiendo de los resultados obtenidos a partir de las simulaciones realizadas con el modelo de la fuente de corriente, la TRD de la señal entregada por los inversores de tres y cinco niveles está dentro de lo aceptado por parte de la norma IEEE 1547, esto lleva a tener muy en cuenta el uso de los inversores de tres niveles sobre los inversores que utilicen la misma topología y una mayor cantidad de niveles pues esto representa una ventaja económica en algunas aplicaciones, además de las ventajas en cuanto a la facilidad del control y tamaño de los equipos.

- La implementación del sistema de control que permite hacer una distribución uniforme de la energía entregada por cada una de las fuentes que alimentan al inversor, es importante al permitir un correcto dimensionamiento de las mismas evitando posibles sobrecargas o en su defecto sobredimensionamiento de los sistemas lo que hace que no sean aprovechados de la mejor forma.

- La implementación de este tipo de proyectos para el uso específico como equipo de laboratorio para prácticas a lo largo de las asignaturas a cursar en la carrera de ingeniería eléctrica y electrónica, como complemento a lo visto en las aulas teóricas sería de gran importancia, pues permitiría ver de forma muy específica el funcionamiento real de los equipos que componen un sistema como por ejemplo de inyección a la red o de compensación en paralelo, entre otros, permitiendo que los usuarios puedan realizar variaciones en el sistema de control del equipo, de sensado y de acondicionamiento de señal y ver cómo afecta la variación de cada uno de los parámetros involucrados y así mismo llevarse al campo laboral una visión más práctica del funcionamiento real de algunos equipos.

### Referencias

1. *Multinivel Converters: An Enabling Tecnology for High-Power Applications*. Rodriguez, Jose. 11, 2009, IEEE, Vol. 97, págs. 1786-1817.
2. Argüello, Daniel Felipe Almeida. *Caracterizacion de inversores multinivel tipo puente - H en cascada, tesis para optar por el titulo de Magister en Ingenieria Electrica*. Universidad Industrial de Santander, Bucaramanga, Colombia : 2018.
3. *Modulación por ancho de pulso (PWM) y modulación vectorial (SVM). Una introducción a las técnicas de modulacion*. Posada Contreras, Johnny. 2005, El Hombre y la Maquina.
4. *A new multilevel carrier based pulse width modulation method for modular multilevel inverter*. Dastfan, Ali y Ahmadyfard, Alireza. 2011, 8th International Conference on Power Electronics - ECCE Asia, págs. 1432-1439.
5. *Level-shifted PWM for Cascaded Multilevel Inverters with Even Power Distribution*. Angulo, Mauricio, y otros. 2007, 2007 IEEE Power Electronics Specialists Conference, págs. 2373-2378.
6. Nava, Jose Mario Fernandez. *Estudio e implementación de un convertidor multicelda apilable controlado por DSP*. Cholula, Puebla, Mexico, 18 de mayo de 2004.
7. *IEEE 1547-2018 - Estándar IEEE para interconexión e interoperabilidad de recursos energéticos distribuidos con interfaces de sistemas de energía eléctrica asociados*. 2018.
8. Busso, A., y otros. *Proportional-Resonant Controller And LCL Filter Design For Single-Phase Grid-Connected PV Micro-Inverters*. Argentina, 2018.
9. *LCLfilter desing for photovoltai grid connected systems*. Kahlane, A. E. W. H., L.Hassaine y Kherchi, M. 2014, Revue des Energies Renoouvelables , págs. 227-232.

10. Ogata, Katsuhiko. *Ingeniería de control moderna*. Madrid : PEARSON EDUCACIÓN. S.A., 2010.
11. LEM. www.lem.com. [En línea] 12 de Agosto de 2014. [Citado el: 29 de diciembre de 2020.] [https://www.lem.com/sites/default/files/products\\_datasheets/lv\\_25-p.pdf](https://www.lem.com/sites/default/files/products_datasheets/lv_25-p.pdf).
12. —. www.lem.com. [En línea] 15 de Noviembre de 2018. [Citado el: 29 de Diciembre de 2020.] [https://www.lem.com/sites/default/files/products\\_datasheets/la\\_100-p\\_e\\_.pdf](https://www.lem.com/sites/default/files/products_datasheets/la_100-p_e_.pdf).
13. *Resolucion CREG 060 (2019). Por la cual se hace modificacion y adiciones transitorias al reglamento de operacion para emitir la conexion y operacion de plantas solares fotovoltaicas y eolicas en el SIN y se dictan otras disposiciones*. 20 de junio de 2019, Colombia.
14. *High-Power Converters and AC Drivers*. Wu, B. 2006, Wiley & IEEE Press, pág. 330 paginas.
15. *La importancia de la energia electrica en la actualidad*. Zacarias, Ing. Ambar Reyes. 2020, CITE energia, págs. 1-4.

## Anexos

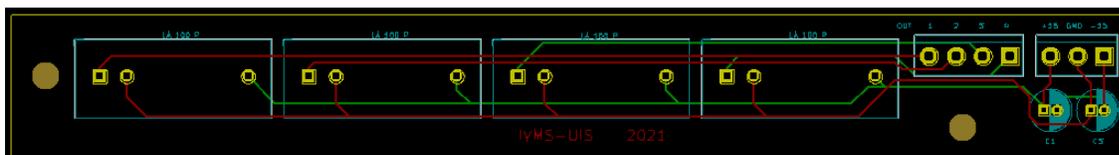
### A. Placas diseñadas para el sensado y acondicionamiento de señales de tensión y corriente

A continuación, se muestra el diseño de las diferentes placas necesarias para el sensado y acondicionamiento de las señales de tensión y de corriente.

En las ilustraciones 1, 2 y 3, se puede ver el diseño del circuito impreso (PCB, por sus siglas en inglés), el posible terminado de la placa mostrado en 3D, y el circuito esquemático respectivamente, de la placa que se usa como soporte para los sensores de corriente LA-100P; esta debe ser alimentada desde la placa que se diseñó para recibir la señal de medida de los sensores, es decir la placa mostrada en la ilustración 4.

#### Ilustración 1

*PCB, placa para soporte de sensores de corriente.*



*Nota.* Tomado de: Autor

#### Ilustración 2

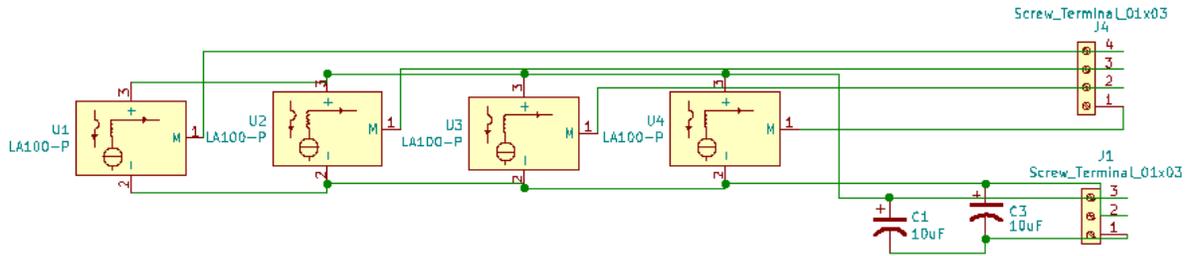
*Posible terminado de la placa para soporte de sensores de corriente.*



*Nota.* Tomado de: Autor

**Ilustración 3**

*Circuito esquemático de la placa para soporte de sensores de corriente.*

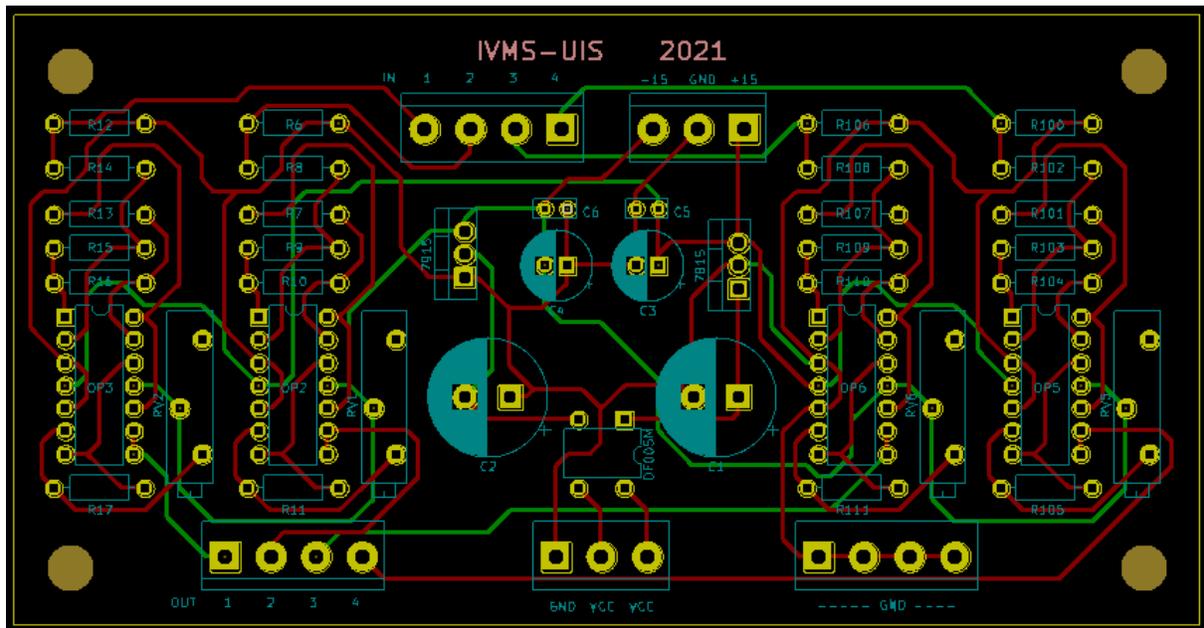


*Nota.* Tomado de: Autor

Las ilustraciones 4, 5 y 6, muestran el circuito encargado de acondicionar las señales de medida, entregadas por los sensores de corriente.

**Ilustración 4**

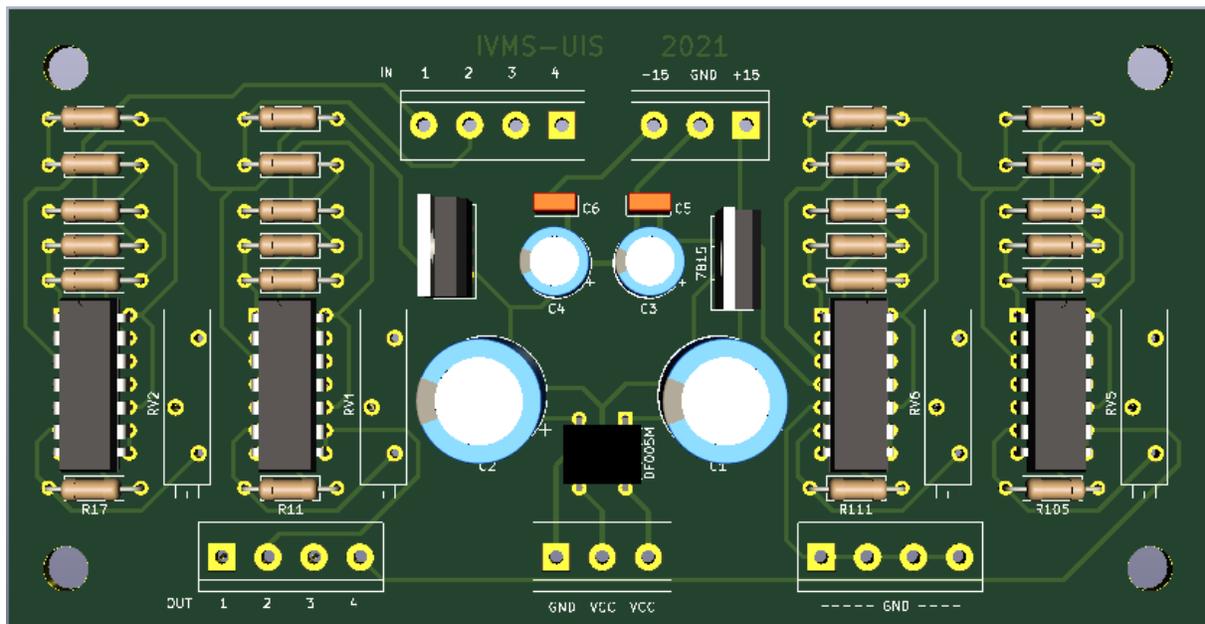
*PCB, placa para el acondicionamiento de las señales entregadas por el sensor de corriente.*



*Nota.* Tomado de: Autor

### Ilustración 5

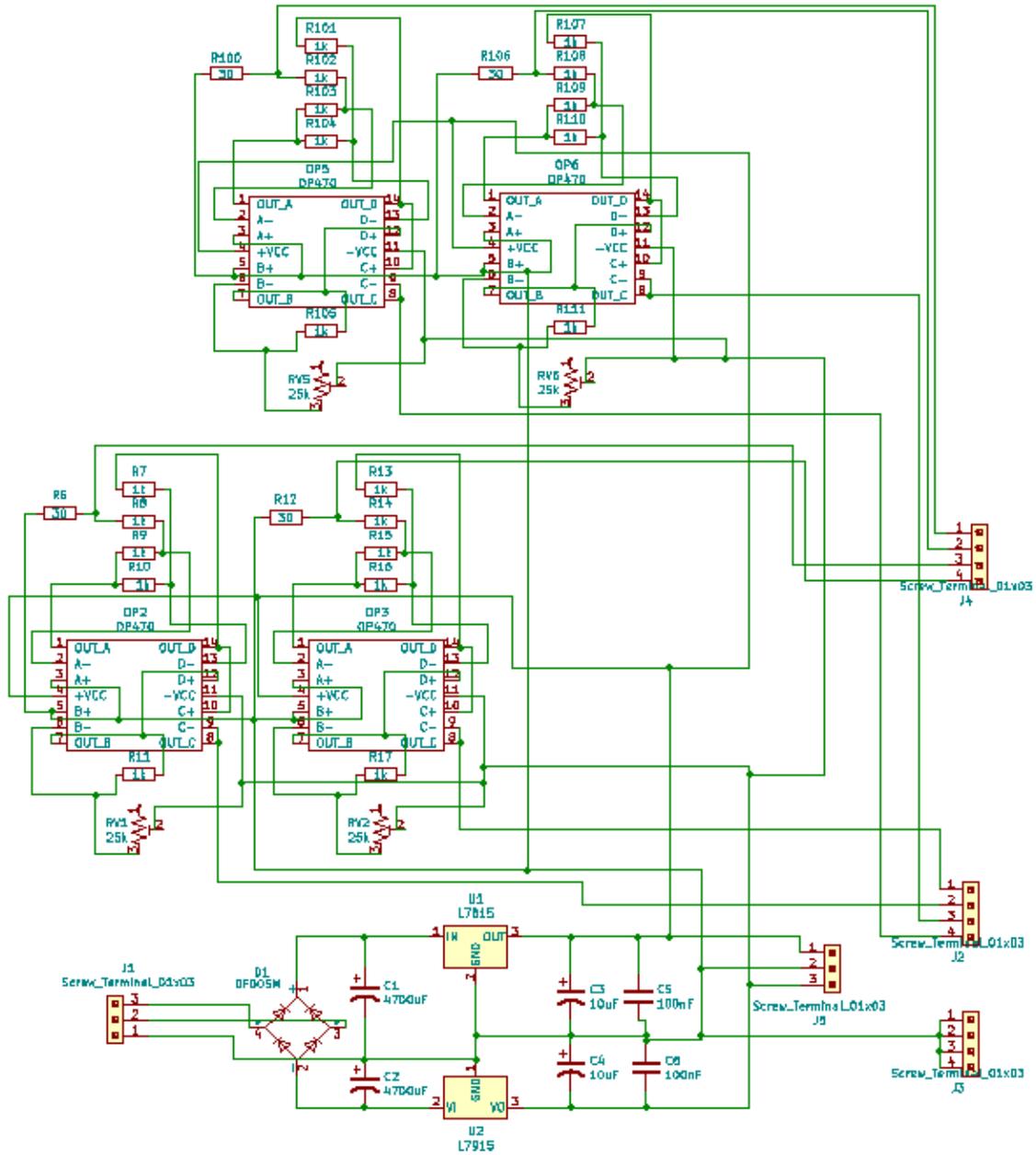
*Posible terminado de la placa para el acondicionamiento de las señales entregadas por el sensor de corriente.*



*Nota.* Tomado de: Autor

**Ilustración 6**

*Circuito esquemático de la placa diseñada para el acondicionamiento de las señales entregadas por los sensores de corriente.*

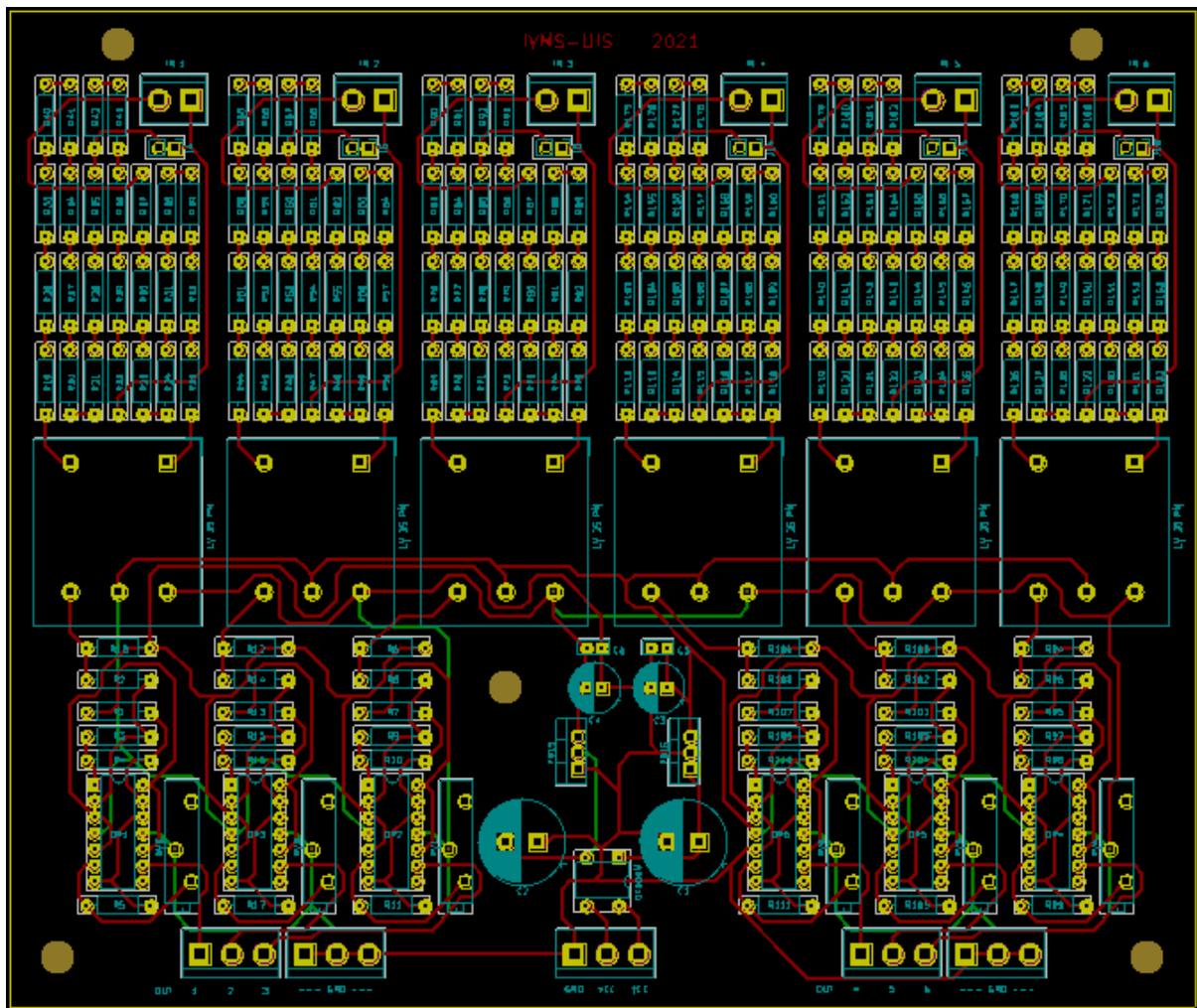


*Nota.* Tomado de: Autor

Las ilustraciones 7, 8 y 9, exponen el circuito diseñado para el sensado y acondicionamiento de las señales de tensión de entrada, esto a partir de ubicar seis sensores lo consigue tomar lectura de la tensión de entrada de las seis fuentes de DC necesarias cuando se usa la fuente de corriente a partir del inversor de 5 niveles.

### Ilustración 7

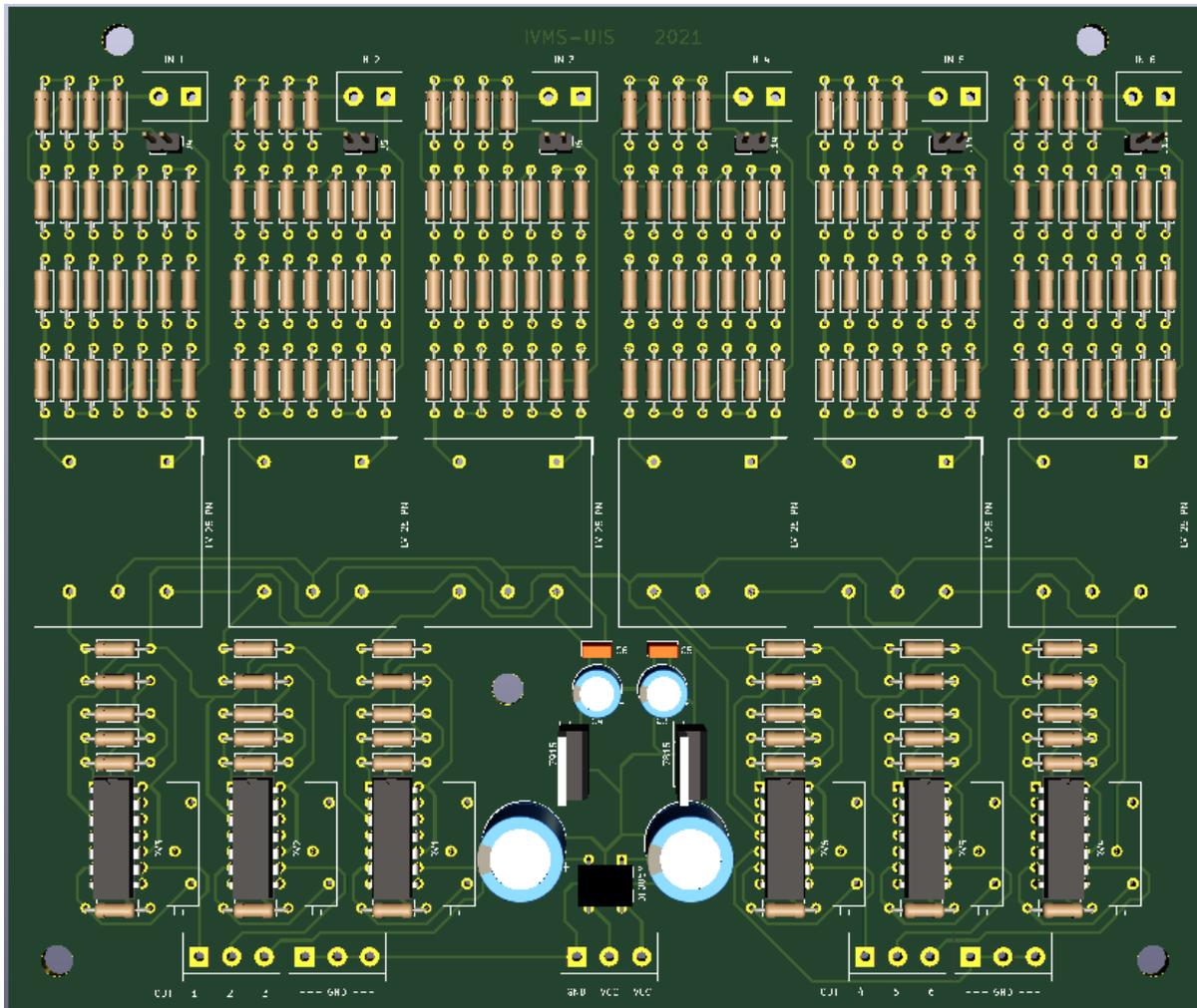
*PCB, placa diseñada para sensar y acondicionar seis señales de tensión.*



*Nota.* Tomado de: Autor

**Ilustración 8**

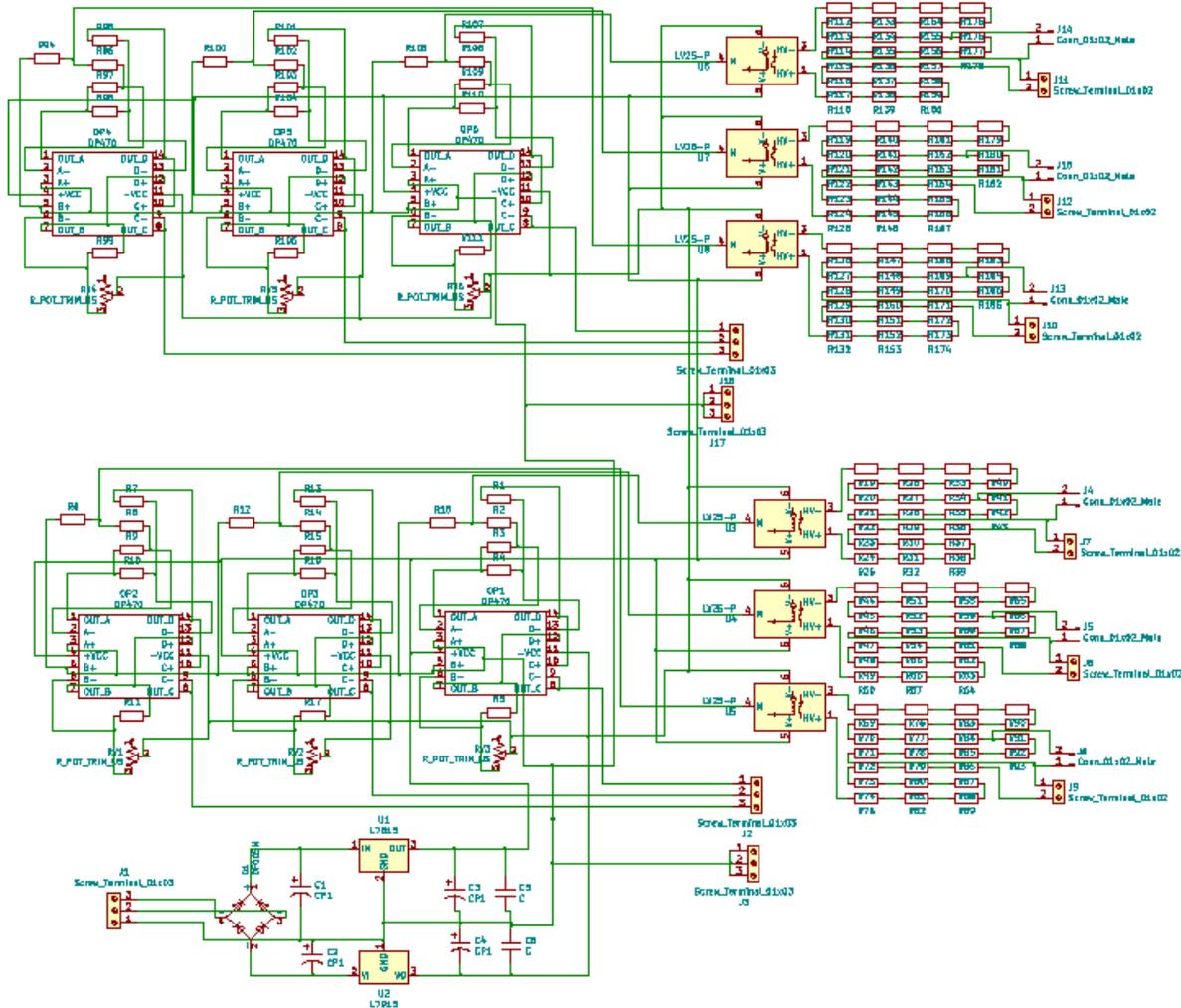
*Posible terminación de la placa diseñada para sensar y acondicionar seis señales de tensión.*



*Nota.* Tomado de: Autor

**Ilustración 9**

*Circuito esquemático de la placa diseñada para sensar y acondicionar seis señales de tensión.*

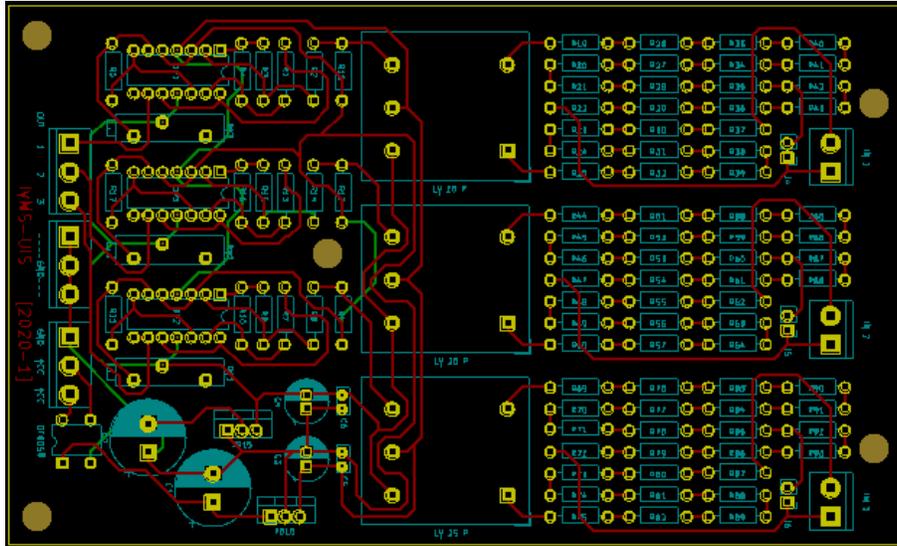


*Nota.* Tomado de: Autor

Las ilustraciones 10, 11 y 12, muestran el circuito que se encarga de sensar señales de tensión, con capacidad para hacer tres mediciones, diseñado para tomar las tensiones en los puntos de conexión de la fuente a la red.

**Ilustración 10**

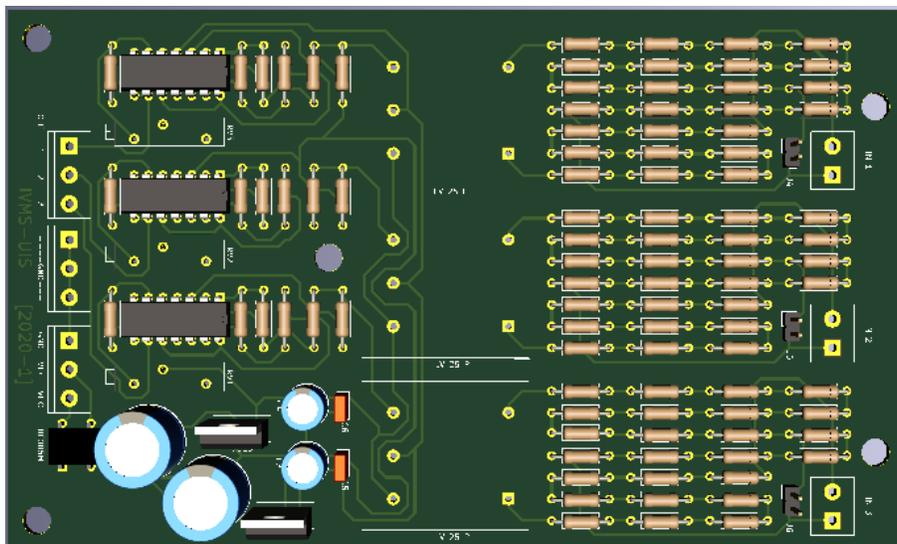
*PCB, placa diseñada para sensar y acondicionar tres señales de tensión.*



*Nota.* Tomado de: Autor

**Ilustración 11**

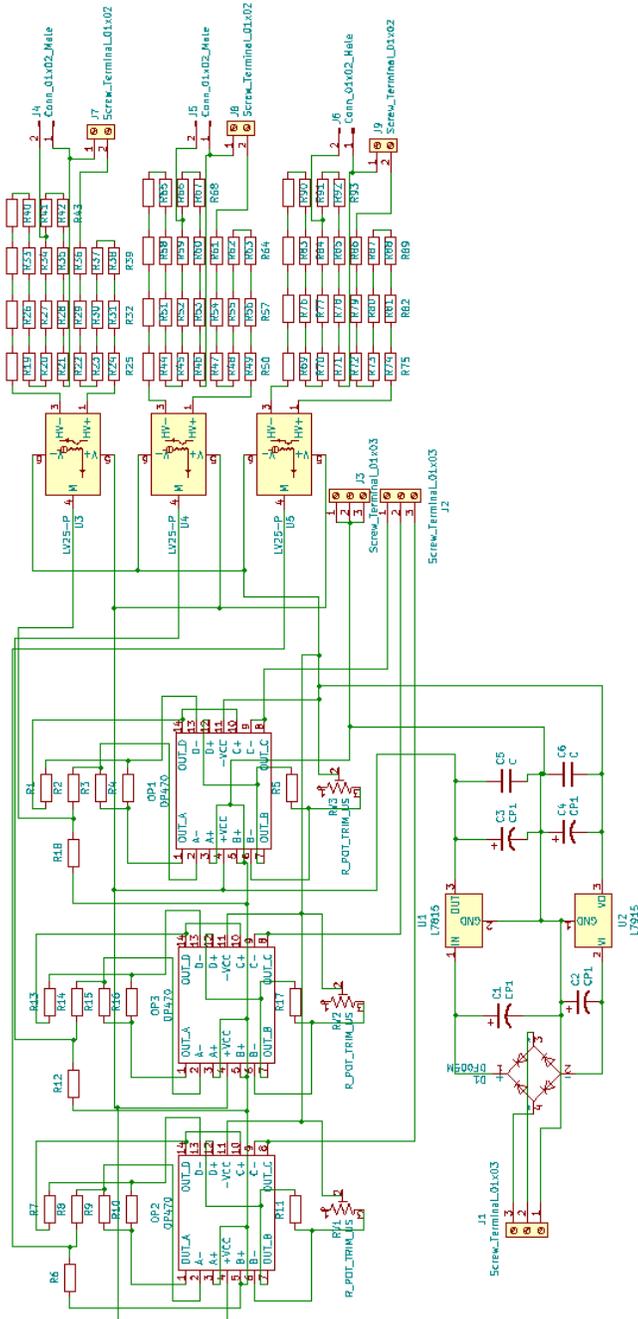
*Posible terminación de la placa diseñada para sensar y acondicionar tres señales de tensión.*



*Nota.* Tomado de: Autor

**Ilustración 12**

*Circuito esquemático de la placa diseñada para sensar y acondicionar tres señales de tensión.*



Nota. Tomado de: Autor