

Diseño del circuito impreso de una unidad terminal remota industrial la cual cumpla con los
requisitos mínimos de certificación internacional

Vladimir Sebastian Villamizar Anaya y Eduard Guillermo Murillo Gallo

Trabajo de Grado para optar al título de Ingeniero Electrónico

Director

Jaime Guillermo Barrero Perez

Magíster en Potencia Eléctrica

Codirector

Alfredo Rafael Acevedo Picón

Magíster en Ingeniería Electrónica

Universidad Industrial de Santander

Facultad de Ingenierías Fisicomecánicas

Escuela de Ingenierías Eléctrica, Electrónica y de Telecomunicaciones

Bucaramanga

2022

Agradecimientos

El autor Eduard Guillermo Murillo Gallo dedica este logro a:

Mi madre Yolanda Gallo Cáceres quien durante estos 26 años me ha enseñado que los sueños con esfuerzo y dedicación se cumplen. Ella es la persona a quien más he admirado, una madre soltera con cuatro hijos cuyo objetivo principal fue sacarnos adelante sin importar las dificultades que se le presentaban en el camino. Agradezco a la vida, permitir ver como mi madre pasó desde hacer aseo en otras casas a tener un excelente trabajo como administrativa, tener su casa propia e incluso a tener sus propios negocios, el ver como cumplía logro tras logro ayudo a moldear mi personalidad y pensamiento para también luchar por mis sueños. Por esto y muchas cosas más, este escalón de mi vida se lo debo a ella y cada logro que alcance durante mi existencia será gracias a mi madre.

A mis tres hermanos (Diego Murillo, Fabian Murillo y Marlon Chacón) quienes de alguna u otra forma estuvieron en este proceso, desde consejos, acompañamientos emocionales, hasta ser motivo de inspiración. A mis tres grandes amigas (Ana Murcia, Lucia Navarro y Stefany Porras) que me dejó la universidad, ellas fueron parte esencial para no desertar de mis metas y me acompañaron en el momento más difícil de mi vida.

Tabla de Contenido

Introducción	16
1 Objetivos	18
1.1 Objetivo General	18
1.2 Objetivos Específicos	18
2 Marco teórico	19
2.1 Estándares	19
2.1.1 IEC 61000-4-2: Electrostatic Discharge	20
2.1.2 IEC 61000-4-4: Electrical Fast Transients	25
2.1.3 IEC 61000-4-5: Surges	28
2.1.4 IEC 61131-2: Requisitos y ensayos de los equipos	34
2.2 Dispositivos electrónicos	34
2.2.1 Diodo TVS	34
2.2.2 Polyfuse PTC	37
3 Diseño de las etapas de la RTU	40
3.1 Microcontrolador: Raspberry Compute Module 4	40
3.2 Entradas analógicas	42

3.2.1	Pulse Withstanding Resistor (R_{PWR})	44
3.2.2	Capacitor (C_1)	46
3.2.3	Fusible PTC (R_{PTC})	48
3.2.4	Diodo TVS (U_1)	49
3.2.5	Resistencia de sensado de corriente (R_{sense})	50
3.2.6	Diodo Zener (D1) y Resistencia (R_s)	52
3.2.7	Capacitor C_2	54
3.2.8	Funcionamiento en el rango de operación normal	55
3.2.9	Comportamiento ante el estándar IEC 61000-4-2	57
3.2.10	Comportamiento ante el estándar IEC 61000-4-4	60
3.2.11	Comportamiento ante el estándar IEC 61000-4-5	62
3.2.12	Cumplimiento del estándar IEC 61131-2	65
3.3	Entradas digitales	67
3.3.1	Etapas de protección	69
3.3.2	Pulse Withstanding Resistor (R_{THR})	69
3.3.3	Diodo TVS (D_{10})	70
3.3.4	Varistor (R_{RV1})	71
3.3.5	Resistencia (R_{sense})	72
3.3.6	Receptor de entradas digitales aislado (ISO1211)	72
3.3.7	Registro (SN74LV165A).	76
3.3.8	Cumplimiento de los estándares	77

3.4	Salidas digitales	79
3.4.1	Relé electromecánico	81
3.4.2	Transistor	83
3.4.3	Resistencias R_1 y R_2	84
3.4.4	Diodo	86
3.4.5	Funcionamiento del sistema en operación normal	87
3.5	Módulo Ethernet	90
3.5.1	Conector RJ45	91
3.5.2	Diodo TVS	92
3.6	Puerto RS-485	92
3.7	Módulo LoRa Radio	94
3.8	Puerto USB	96
3.9	Puerto HDMI	99
3.10	Alimentación	101
3.10.1	Diodo TVS	104
3.10.2	Funcionamiento	105
4	Diseño de la placa de circuito impreso	107
5	Entregables	114
5.1	Esquemáticos	114
5.2	PCB	114

5.3	Lista de materiales	115
6	Conclusiones	117
	Referencias Bibliográficas	121
	Apéndices	128

Lista de Figuras

Figura 1	Tabla de ESD del circuito integrado TPD4E002.	21
Figura 2	Simulation Circuit of IEC 61000-4-2	23
Figura 3	IEC 61000-4-2 ESD Pulse Waveform	24
Figura 4	Voltage Waveform of an EFT (Burst) Pulse and Timing Sequence of an Entire Test Cycle	26
Figura 5	Circuito que simula la forma de onda de voltaje sugerida por el estándar IEC 61000-4-4	27
Figura 6	Simplified circuit diagram of the CWG (1.2/50 μ s)	29
Figura 7	Forma de onda de voltaje que sugiere el estándar IEC 61000-4-5	30
Figura 8	Forma de onda de corriente que sugiere el estándar IEC 61000-4-5	30
Figura 9	Example of usage of TVS diodes	35
Figura 10	Unidirectional TVS diode IV characteristic curve	36
Figura 11	Curva característica de la PTC Reinicialable	38
Figura 12	Raspberry Pi Compute Module 4	41
Figura 13	Esquemático para simulación de protección y conversión de entradas analógicas	44
Figura 14	Surge Performance (IEC 61000-4-5 1.2 μ s / 50 μ s)	46
Figura 15	Corriente a través del capacitor C_1	47
Figura 16	Voltaje en el nodo V_{ADC} para entrada de 4-20 mA	56

Figura 17	Corriente a través de I_1 para entrada de 4-20 mA	57
Figura 18	FET en el nodo V_{ADC}	57
Figura 19	Forma de onda sugerida por el estándar IEC 61000-4-2	59
Figura 20	Corriente sobre la resistencia R_S	59
Figura 21	Voltaje sobre el nodo V_{ADC}	60
Figura 22	Forma de onda sugerida por el estándar IEC 61000-4-4	61
Figura 23	Corriente sobre la resistencia R_S (IEC 61000-4-4)	61
Figura 24	Voltaje sobre el nodo V_{ADC} (IEC 61000-4-4)	62
Figura 25	Forma de onda sugerida por el estándar IEC 61000-4-5 (1)	63
Figura 26	Voltaje sobre el nodo V_{ADC} (IEC 61000-4-5) (1)	63
Figura 27	Corriente sobre la resistencia R_S (IEC 61000-4-5) (1)	64
Figura 28	Forma de onda sugerida por el estándar IEC 61000-4-5 (2)	64
Figura 29	Voltaje sobre el nodo V_{ADC} (IEC 61000-4-5) (2)	65
Figura 30	Corriente sobre la resistencia R_S (IEC 61000-4-5) (2)	65
Figura 31	Esquemático entradas analógicas diseñado con Altium Designer	66
Figura 32	Block Diagram of TIDA-01508	68
Figura 33	Esquemático de la etapa de protección al módulo de entradas digitales	69
Figura 34	Esquemático entradas digitales en Altium Designer	78
Figura 35	Esquemático de la etapa de salidas digitales	80
Figura 36	Esquemático de la etapa de salidas digitales para simulación	87
Figura 37	Señal de control al módulo de entradas digitales	88

Figura 38	Corriente a través del relé de salidas digitales que activa la bobina	89
Figura 39	Señal de voltaje medida sobre las terminales positiva y negativas del relé	89
Figura 40	Esquemático de salidas digitales en Altium Designer	90
Figura 41	Esquemático de la interfaz de red en Altium Designer	91
Figura 42	Esquemático del módulo RS485 con Altium Designer	94
Figura 43	Esquemático del módulo LoRa radio con Altium Designer	95
Figura 44	Esquemático del módulo de puertos USB con Altium Designer	98
Figura 45	Esquemático del módulo de puertos USB con Altium Designer	100
Figura 46	Esquemático para simulación del módulo de alimentación	104
Figura 47	Voltaje de salida, Voltaje de entrada y Voltaje sobre el diodo TVS para una entrada de 9 V	106
Figura 48	Esquemático de la etapa de alimentación en Altium Designer	107
Figura 49	6-layer PCB standard stackup	109
Figura 50	Características de PCB de 6 capas aplicadas al diseño de la RTU en Altium Designer	109
Figura 51	Reglas de diseño de <i>clearance</i> usadas en el diseño.	112
Figura 52	Evidencia de la aprobación de las reglas de diseño de la PCB	113
Figura 53	Vista 3D de la PCB de la RTU generada con Altium Designer	115
Figura 54	Test set-up for table top devices according IEC 61000-4-2	130
Figura 55	IEC 61000-4-4 IO Port Test Set Up	131

Figura 56	Configuración de pruebas IEC 61000-4-5	132
Figura 57	Circuito en LTspice para simular la forma de onda sugerida por el estándar IEC 61000-4-2	133
Figura 58	Forma de onda sugerida por el estándar IEC 61000-4-2 simulada en LTspice	134
Figura 59	Circuito en LTspice para simular la forma de onda sugerida por el estándar IEC 61000-4-4	135
Figura 60	Forma de onda sugerida por el estándar IEC 61000-4-4 simulada	135
Figura 61	Circuito en LTspice para simular las formas de onda sugeridas por el estándar IEC 61000-4-5	136
Figura 62	Forma de onda de voltaje sugerida por el estándar IEC 61000-4-5 simulada	137
Figura 63	Forma de onda de corriente sugerida por el estándar IEC 61000-4-5 simulada	137

Lista de Tablas

Tabla 1	Niveles de voltaje del estándar IEC 61000-4-2. <i>Tomada de Silicon Labs (2021)</i>	24
Tabla 2	Picos de corriente que sugiere el estándar IEC 61000-4-2. <i>Tomada de Silicon Labs (2021)</i>	24
Tabla 3	Voltajes de prueba según el estándar IEC 61000-4-4 <i>Tomada de Texas Instruments (2017)</i>	27
Tabla 4	Niveles de prueba que sugiere el estándar IEC 61000-4-5. <i>Tomada de Texas Instruments (2015a)</i>	32
Tabla 5	Pico de corriente y voltaje según la clase hacia la cual vaya orientado el dispositivo según IEC 61000-4-5. <i>Tomada de Texas Instruments (2015a)</i>	33
Tabla 6	Principales características del módulo CM4 SC0669.	41
Tabla 7	Principales características del convertor ADS114S08.	43
Tabla 8	Principales características de la resistencia PWR5322W75R0JE.	45
Tabla 9	Principales características del capacitor C1206C102KAREC7210.	46
Tabla 10	Principales características de la PTC 2016L030.	48
Tabla 11	Principales características del diodo TVS SMBJ10CA.	49
Tabla 12	Corriente consumida en operación normal por los diodos TVS probados.	50
Tabla 13	Principales características de la resistencia PWR4318W2500JE.	51
Tabla 14	Principales características del diodo BZX84C5V1LT1.	52

Tabla 15	Características del módulo TIDA-01508.	68
Tabla 16	Características de la resistencia CRCW20102K40JNEF.	70
Tabla 17	Principales características del diodo TVS SMBJ30CA.	71
Tabla 18	Principales características del Varistor CGA0603MLA-31900E.	71
Tabla 19	Características de la resistencia RMCF2512FT562R.	72
Tabla 20	Principales características del circuito integrado ISO1211	73
Tabla 21	Límites de corriente y voltaje para entradas digitales según IEC 61131-2. <i>Tomada de Siemens AG (2015)</i>	74
Tabla 22	Umrales de voltaje a la entrada del IC 1211	76
Tabla 23	Principales características del registro SN74LV165A.	77
Tabla 24	Principales características del registro relé S2EB-5V.	81
Tabla 25	Valores eléctricos para el estándar IEC 60497-5-1. <i>Tomada de RS Components (2021)</i>	83
Tabla 26	Principales características del transistor MMBT3904.	84
Tabla 27	Principales características del diodo BAT54SHY.	86
Tabla 28	Principales características del diodo TVS TPD4EUSB30DQAR.	92
Tabla 29	Principales características del regulador de voltaje LTC3649.	103
Tabla 30	Principales características del diodo TVS SMBJ36CA.	105
Tabla 31	Estándares cumplidos por el dispositivo diseñado.	116

Lista de Apéndices

Apéndice A	Pruebas a aplicar según estándares IEC	128
Apéndice B	Ondas de formas de los estándares IEC simuladas	133

Resumen

Título: Diseño del circuito impreso de una unidad terminal remota industrial, la cual cumpla con los requisitos mínimos de certificación internacional. *

Autores: Vladimir Sebastian Villamizar Anaya, Eduard Guillermo Murillo Gallo. **

Palabras Clave: RTU, Estándares IEC, Módulos Industriales, Descargas electroestáticas, Sobretensiones, Transitorios.

Descripción: En el proceso de diseño y fabricación de dispositivos electrónicos se debe tener en cuenta que las condiciones de fabricación y operación de estos dispositivos no son ideales. Estas condiciones pueden variar desde la manipulación del usuario final hasta la ocurrencia de fenómenos naturales y climáticos; por ello es que para garantizar la calidad de un producto que en algún momento sea comercializado, este debe cumplir con normas o estándares, los cuales brinden fiabilidad a la persona o empresa que lo está adquiriendo.

Una unidad terminal remota o RTU es un dispositivo electrónico usado en la industria para monitorear y controlar procesos, normalmente en condiciones hostiles, las cuales pueden afectar su funcionamiento. El uso de estándares para cumplir con normas internacionales le brinda al cliente la seguridad que su producto soporta las condiciones a las cuales fue probado para recibir dichas certificaciones.

Para que el dispositivo pueda cumplir con los estándares que el diseñador elija se debe realizar uso de algunos elementos electrónicos, los cuales comúnmente no se conocen en la electrónica cotidiana, los cuales presentan algunas características que los hacen importantes. Se diseñó una Unidad Terminal Remota y sus respectivos periféricos haciendo uso de estos elementos electrónicos para cumplir los estándares que se requieren para efectos de obtener certificación internacional. El cumplimiento de estos estándares está sujeto a los estándares que se pueden probar de manera teórica mediante la realización de simulaciones de los modelos que cada uno de estos sugiere. Se recomienda en un futuro proyecto de grado someter bajo prueba de laboratorio la RTU ante los estándares que requieren exclusivamente de un equipo de laboratorio o que no existen modelos de simulación para tener una noción del comportamiento del dispositivo ante estos estándares.

* Trabajo de Grado

** Facultad de Ingeniería Fisicomecánicas. Escuela de Ingenierías Eléctrica, Electrónica y Telecomunicaciones. Director: Jaime Guillermo Barrero Perez. Codirector: Alfredo Rafael Acevedo Picón

Abstract

Title: PCB design of an industrial RTU that comply the minimums requirements for a international certification. *

Authors: Vladimir Sebastian Villamizar Anaya, Eduard Guillermo Murillo Gallo. **

Keywords: RTU, IEC Standards, Industrial Modules, ESD, Surges, Transients.

Description: In the process of designing and manufacturing electronic devices, it is essential to consider that the manufacturing and operating conditions of these devices are not ideal. These conditions can vary from the end user's handling to the occurrence of natural and climatic phenomena. Therefore, to ensure the quality of a product that will be commercialized at some point, it must comply with norms or standards that provide reliability to the person or company acquiring it.

A remote terminal unit or RTU is an electronic device used in the industry to monitor and control processes, usually under harsh conditions that can affect its performance. Using standards to meet international norms gives the customer the assurance that their product can withstand the conditions for which it was tested to receive such certifications.

To make the device meet the chosen designer's standards, some electronic elements need to be used, which are not commonly known in everyday electronics but possess certain important characteristics. A Remote Terminal Unit and its respective peripherals were designed using these electronic elements to meet the required standards for obtaining international certification. Complying with these standards is subject to testing the theoretical standards through simulations of the models suggested by each one. It is recommended for a future degree project to subject the RTU to laboratory testing for standards that exclusively require laboratory equipment or have no simulation models available to gain an understanding of the device's behavior under these standards.

* Undergrad Work

** Faculty of Engineering Physicomechanics. School of Electrical, Electronic and Telecommunications Engineering.
Advisor: Jaime Guillermo Barrero Perez; Co-Advisor: Alfredo Rafael Acevedo Picón

Introducción

En el diseño de dispositivos electrónicos que se deseen comercializar, se deben tener en cuenta muchos criterios de diseño, entre ellos, que el equipo cuente con la calidad suficiente y que esta calidad pueda ser acreditada para que el cliente que lo adquiriera tenga las garantías suficientes que está comprando un producto de calidad. Esta calidad se acredita mediante certificaciones como lo son FCC¹, UL² o CE³.

En este proyecto se diseñó una Unidad Terminal Remota (RTU) con 8 entradas analógicas, 4 entradas digitales, 4 salidas digitales, módulos de WiFi, LoRa, RS-485 y Ethernet. Esta RTU se diseñó con el objetivo de cumplir algunos estándares que son comunes para lograr que el dispositivo sea operativo en condiciones hostiles y tengan la capacidad de ser certificado.

Para lograr certificaciones como las mencionadas anteriormente, los dispositivos electrónicos deben cumplir con estándares que acrediten que estos son dispositivos robustos. Para lograr

¹ Federal Communications Commission

² Underwriter Laboratories

³ Conformité Européenne

diseñar un dispositivo bajo estas condiciones, se debe establecer bajo qué estándares se diseñó y evaluó la Unidad Terminal Remota (RTU). Posterior a ello se realizó una investigación sobre qué elementos electrónicos permiten o apoyan el cumplimiento de estos estándares. Finalmente, como si se tratara de un diseño convencional, se diseñó la RTU con todas sus etapas, haciendo énfasis que algunas etapas se desarrollaron con más profundidad que otras, dependiendo de en cuáles de ellas ya existan diseños previos de los cuales se tomó referencia o en cuáles no.

Finalmente, se tiene como resultado de este proyecto la Placa de Circuito Impreso (PCB), los esquemáticos y la lista de materiales (BOM), del diseño de una RTU cumpliendo una cantidad importante de estándares. Es importante tener en cuenta que se realiza el diseño de la Unidad Terminal Remota y su PCB, más no su implementación y para lograr una certificación el dispositivo se debe someter a las pruebas que sugieren en cada estándar. Para realizar estas pruebas se debe tener la implementación de la RTU realizada, aspecto en el cual no se trabaja este proyecto de grado. El uso de estándares en este proyecto está sujeto a la aplicabilidad teórica de estos mediante procesos de simulación; por lo cual solo se hará uso de algunos estándares, de los totales requeridos para lograr alguna certificación. Para comprobar el funcionamiento ante el mínimo de estándares para lograr una certificación, se debe realizar la implementación del dispositivo y someterlo ante las pruebas de laboratorio que sugieren dichos estándares, los cuales no se pueden simular o no cuentan con modelo de simulación existente.

1. Objetivos

1.1. Objetivo General

Diseñar y generar los esquemáticos de la placa de circuito impreso (PCB) de una unidad terminal remota (RTU) industrial, la cual cumpla con los requisitos de certificación mínimos ante los entes regulatorios adecuados para ingresar al mercado internacional.

1.2. Objetivos Específicos

- Definir las normas vigentes bajo las cuales van a ser evaluados los entregables, que corresponde a los esquemáticos y la placa de circuito impreso (PCB).
- Diseñar la placa de circuito impreso (PCB) y sus respectivos esquemáticos.
- Evaluar el proyecto bajo las normas elegidas y realizar los ajustes pertinentes para la entrega del diseño de la placa de circuito impreso (PCB) y sus esquemáticos.

2. Marco teórico

Para el desarrollo de este proyecto y sus objetivos se necesita identificar los estándares adecuados para la certificación CE, ya que fue la seleccionada para cumplir por este diseño. También, se dará a conocer la caracterización de algunos elementos electrónicos no muy conocidos dentro de la academia. Primero se presentarán los estándares elegidos y sus criterios de selección.

2.1. Estándares

Para lograr que un dispositivo electrónico logre certificaciones como lo son: CE, UL, entre otras, dicho dispositivo debe cumplir con unos estándares que le permitan estar en la capacidad de soportar pruebas de alto estrés y contar con unos parámetros que indiquen que el dispositivo es apto para la aplicación hacia la cual este va orientado. Los estándares seleccionados para este proyecto fueron basados en los siguientes criterios:

- Debido a que para conocer los requisitos mínimos, es decir, los estándares que requieren certificaciones como lo son UL, CE y FCC, se deben adquirir estos estándares, los seleccionados en este proyecto se limitan a los que se pueden acceder de manera gratuita o por medio de terceros que los acrediten, sin generar alguna afectación a los derechos de autor de los reproductores originales de estos documentos.

- Para poder conocer de primera mano como realizar un diseño adecuado con los estándares seleccionados, se eligieron estándares, los cuales algunos fabricantes como lo son: Texas Instruments, LittleFuse, Analog Devices entre otros, tengan documentos de acceso libre sobre los criterios de diseño realizando uso de estos estándares.
- Según Gensel (2007) los estándares básicos de compatibilidad electromagnética (EMC) para lograr la marca de certificación CE son: IEC 61000-4-2, IEC 61000-4-3, IEC 61000-4-4, IEC 61000-4-5, IEC 61000-4-6, IEC 61000-4-8 y IEC 61000-4-11.

Ahora, por los criterios expuestos con anterioridad, los estándares seleccionados a cumplir en este diseño son: IEC 61000-4-2: Electrostatic Discharge, IEC 61000-4-4: Electrical Fast Transients y IEC 61000-4-5: Surges. Además, se hará uso de algunas secciones del estándar IEC 61131-2: Equipment requirements and tests.

2.1.1. IEC 61000-4-2: Electrostatic Discharge

Los dispositivos electrónicos que se encuentran accesibles al contacto humano o con otros dispositivos siempre están expuestos a diferentes fenómenos que pueden afectar su funcionamiento. Los escenarios donde los dispositivos se encuentran expuestos desde su fabricación, ensamble y utilización son perfectos para la creación y propagación de descargas electroestáticas.

En la actualidad los circuitos integrados de manera frecuente traen protección contra fenómenos de descargas electroestáticas. Es importante añadir una protección adicional a la que estos

circuitos integrados poseen de fábrica para obtener un dispositivo robusto, para prevenir los efectos de las descargas electrostáticas en la vida real. Por ello es que muchos circuitos integrados en sus hojas de datos indican tener protección contra diferentes modelos de descargas electrostáticas, como se presenta en la figura 1.

Figura 1. Tabla de ESD del circuito integrado TPD4E002.

		VALUE	UNIT	
$V_{(ESD)}$	Electrostatic discharge	IEC 61000-4-2 contact discharge	±15000	V
		Human-body model (HBM), per ANSI/ESDA/JEDEC JS-001 ⁽¹⁾		
		Charged-device model (CDM), per JEDEC specification JESD22-C101 ⁽²⁾		

Nota. Tomado de Texas Instruments (2016)

Dentro del diseño de circuitos integrados se tienen en cuenta algunos modelos simulados, contra los cuales estos dispositivos se encuentran protegidos. Estos modelos son:

- Human-body model (HBM).
- Machine Model (MM).
- Charged-device model (CDM).

Estos modelos de descargas electrostáticas (ESD) están diseñados para tener en cuenta fenómenos que pueden ocurrir durante el proceso de fabricación, transporte, manipulación y soldado del dispositivo Liang (2012). Por esto es que aparece el estándar IEC 61000-4-2 para definir las formas de onda, parámetros, pruebas a aplicar y dispositivos a usar para estas pruebas; el cual es un modelo mucho más robusto y que se acerca más a lo que son las ESD en la vida real Liang

(2012).

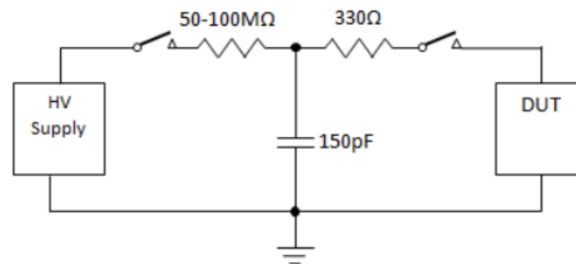
Este estándar establece los requisitos mínimos de inmunidad que los equipos electrónicos deben tolerar a fenómenos como lo son las ESD generadas por el ambiente y la manipulación humana. Es importante que los dispositivos electrónicos cuenten con circuitos de protección ante las descargas electrostáticas para que estos elementos que se pueden ver afectados por estos fenómenos no vean alterado su funcionamiento. Para ello existen algunos modelos que simulan mediante formas de onda de voltaje o corriente los fenómenos que generan estas descargas ESD.

El estándar IEC 61000-4-2 define las características de las formas de onda que simulan las descargas electrostáticas, los procedimientos de prueba descritos en la norma incluyen la aplicación de descargas electrostáticas directas e indirectas en diferentes partes del equipo y con diferentes polaridades. Además, se establecen los criterios de aceptación que deben utilizarse para determinar si un equipo cumple con los requisitos de inmunidad. Estos criterios se basan en la evaluación de la funcionalidad del equipo después de la aplicación de las descargas electrostáticas simuladas y pueden incluir la medición de parámetros como el nivel de interferencia, la integridad de datos y la estabilidad de la señal ESD Guns (sf).

El circuito utilizado para generar la descarga electrostática se conoce como generador de descarga electrostática (ESD). Este circuito consta de un capacitor de almacenamiento de alta tensión, una resistencia de descarga y una punta de descarga. La punta de descarga se carga a través del capacitor de almacenamiento y luego se descarga a través del dispositivo bajo prueba

(EUT) mediante la resistencia de descarga. El valor de los componentes utilizados en el generador (ESD) depende del nivel de tensión de la descarga requerido y del requisito de la norma aplicable Silicon Labs (2021). El circuito mencionado se puede observar en la figura 2.

Figura 2. Simulation Circuit of IEC 61000-4-2.



Nota. Circuito que simula la forma de onda sugerida por el estándar IEC 61000-4-2. Tomado de Silicon Labs (2021)

Las ESD puede generar diferentes parámetros en las formas de onda, dependiendo del nivel de prueba que se requiera. La norma establece 4 niveles de prueba según lo indica la tabla 1, y cada nivel tiene establece un nivel de voltaje al cual se da el fenómeno de la ESD Silicon Labs (2021).

Según Silicon Labs (2021) las descargas por aire o por contacto que se mencionan en la tabla 1, son 2 métodos de prueba que sugiere el estándar mencionado, donde normalmente cuando se aplican éstas pruebas se prefiere usar la descarga por contacto, la cual consiste en tocar directamente el dispositivo bajo prueba. Además, los voltajes de prueba mencionados en la tabla 1, derivan en los picos de la forma de onda de corriente, la cual es la que sugiere el estándar. Estos picos de corriente y la forma de onda mencionada se pueden visualizar en la tabla 2 y en la figura 3 respectivamente.

Tabla 1

Niveles de voltaje del estándar IEC 61000-4-2. Tomada de Silicon Labs (2021)

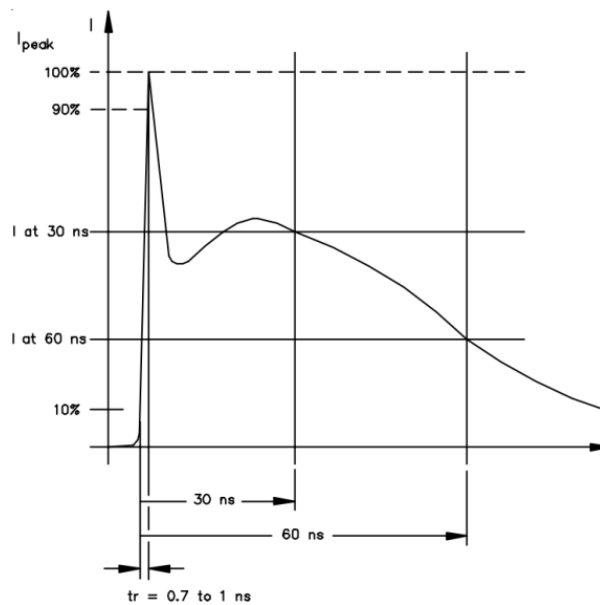
Descarga por aire		Descarga por contacto	
Nivel	Voltaje de prueba (kV)	Nivel	Voltaje de prueba (kV)
1	2	1	2
2	4	2	4
3	6	3	8
4	8	4	15

Tabla 2

Picos de corriente que sugiere el estándar IEC 61000-4-2. Tomada de Silicon Labs (2021)

Voltaje aplicado (kV)	Pico de corriente (A)
2	7.5
4	15
6	22.5
8	30

Figura 3. IEC 61000-4-2 ESD Pulse Waveform.



Nota. tomado de Silicon Labs (2021)

Las pruebas a realizar con las formas de onda anteriormente mencionadas deben presentar algunas características, para ello el lector puede remitirse al anexo A del documento. Además, en el anexo B del texto se presenta el método usado para simular la forma de onda de este estándar.

2.1.2. IEC 61000-4-4: Electrical Fast Transients

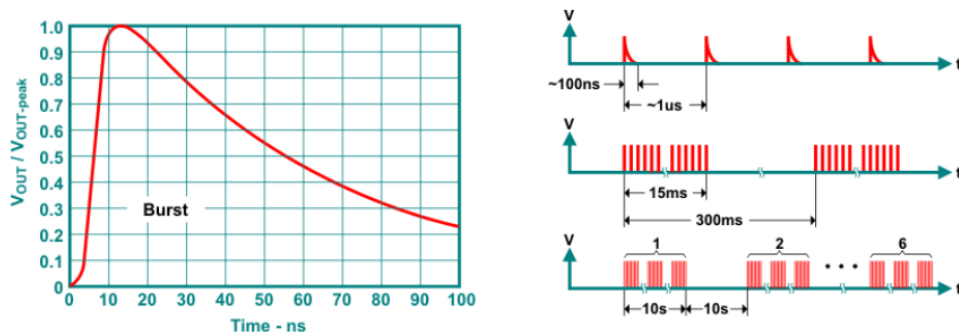
El estándar IEC 61000-4-4 establece los rangos y procedimientos para los niveles de ensayo en las pruebas de inmunidad de equipos eléctricos y electrónicos a ráfagas eléctricas transitorias. Estas ráfagas son comunes en entornos industriales, como la conmutación de motores eléctricos, la conmutación de relés y otros equipos de conmutación de alta potencia.

El propósito de esta norma es establecer un método de prueba estandarizado para evaluar la capacidad de los equipos para funcionar correctamente en presencia de ráfagas eléctricas transitorias en los puertos de alimentación, señal, control y tierra. Estas pruebas son necesarias para garantizar que los equipos sean lo suficientemente robustos para funcionar en entornos con alta interferencia eléctrica Texas Instruments (2017).

En la figura 4 se presenta la forma de onda de voltaje que sugiere el estándar IEC 61000-4-4. A continuación y teniendo en cuenta la figura al momento de realizar la prueba se deben tener en cuenta los siguientes parámetros:

- La duración de cada impulso de prueba debe ser aproximadamente de 100 [ns].
- El tiempo que debe tardar entre iniciar un impulso luego del inicio del anterior debe ser de

Figura 4. Voltage Waveform of an EFT (Burst) Pulse and Timing Sequence of an Entire Test Cycle.



Nota. Gráficas las cuales presentan la forma de onda sugerida por el estándar IEC 61000-4-4 y sus características de repetición en el tiempo. Tomado de Texas Instruments (2017)

1 [us], es decir, cuando un impulso termine, el siguiente debe iniciar aproximadamente a los 900 [ns].

- La prueba mayormente aplicada sugiere que se deben repetir durante 15 [ms] la aplicación de los pulsos de manera ininterrumpida.
- El grupo de pulsos aplicados con anterioridad se debe aplicar cada 300 [ms].

Lo anteriormente expuesto está sujeto a la frecuencia con la que se realicen los pulsos de prueba y algunos otros parámetros que se encuentran expuestos en la tabla 3.

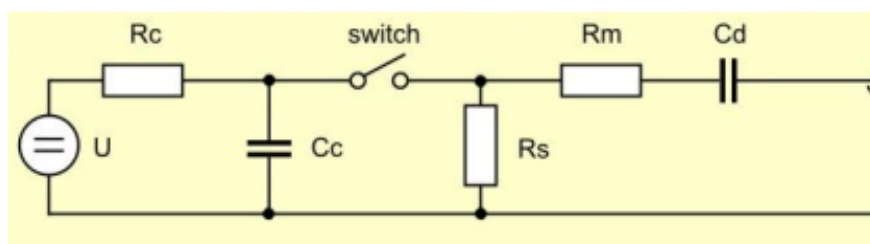
La selección de los niveles de ensayo depende del entorno en el que se espera que el equipo funcione y el nivel de interferencia eléctrica que se espera que tenga que soportar. Como el equipo estaría en un entorno industrial con altos niveles de interferencia eléctrica debido al uso de relés de alta potencia, se debe considerar la realización de pruebas de nivel 4.

Tabla 3

Voltajes de prueba según el estándar IEC 61000-4-4 Tomada de Texas Instruments (2017)

Prueba en puertos de energía			E/S o puertos de datos	
Nivel	Voltaje de prueba (kV)	Frecuencia (kHz)	Voltaje de prueba (kV)	Frecuencia
1	0.5	5 o 100	0.25	5 o 100
2	1	5 o 100	0.5	5 o 100
3	2	5 o 100	1	5 o 100
4	4	5 o 100	2	5 o 100
*	Especial	Especial	Especial	Especial

Figura 5. Circuito que simula la forma de onda de voltaje sugerida por el estándar IEC 61000-4-4.



Nota. Tomada de Accelonix (2019b)

El circuito que simula la generación de estos transitorios se presentan en la figura 5. Donde a la salida del circuito normalmente se tiene una impedancia de 50Ω pero en algunas ocasiones se usan impedancias de 1000Ω .

Finalmente, según RF EMC Development (2023), los criterios para determinar si el dispositivo bajo prueba cumple con el estándar son:

- **Criterio A:** rendimiento normal determinado por el fabricante.
- **Criterio B:** pérdida temporal del rendimiento, pero esto se recupera un tiempo después de terminar la aplicación de las pruebas.

- **Criterio C:** pérdida temporal del rendimiento, se necesita que un operador intervenga en el equipo para recuperar su funcionalidad.

- **Criterio D:** pérdida del rendimiento permanente, limitación de funciones o pérdida de datos.

El fabricante del dispositivo bajo prueba puede determinar, según el criterio, cuáles efectos pueden ser insignificantes. De igual manera al estándar anterior, si el lector quiere observar algunas características de las pruebas y como se simuló la forma de onda, se puede remitir a los anexos A y B respectivamente.

2.1.3. IEC 61000-4-5: Surges

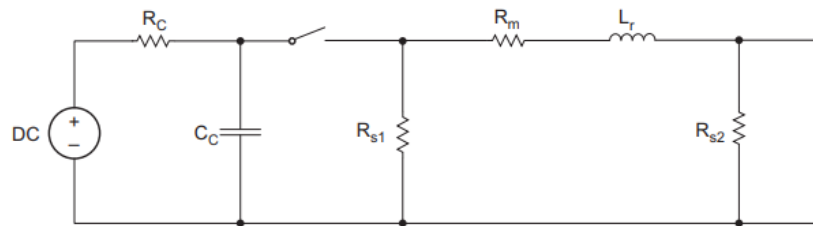
A lo largo de la cotidianidad es normal que los equipos eléctricos y electrónicos se vean expuesto a efectos de alta energía como lo pueden ser rayos u otros fenómenos naturales; esto puede suceder en entornos de oficina o en entornos industriales. A lo anterior se le debe agregar el hecho que en sectores como el de la industria es frecuente encontrar fenómenos que afecten los elementos electrónicos, como lo son la conmutación de cargas de alto voltaje. Un ejemplo muy diciente ocurre al tener lazos de 4-20 [mA] para señales analógicas cerca de motores, los cambios en los motores pueden inducir en los cables de corriente fenómenos de sobretensiones que terminen afectando las entradas analógicas del dispositivo Texas Instruments (2018a).

El objetivo del estándar IEC 61000-4-5 es detallar la incidencia de las interferencias causadas por las sobretensiones en aparatos eléctricos y electrónicos, la cual describe el procedimiento

de ensayo y verificación de la inmunidad de un dispositivo frente a las sobretensiones que se puedan presentar en el entorno que se trabaja, además presenta las formas de onda de voltaje y corriente que el estándar sugiere para realizar las pruebas junto con sus parámetros. La norma define una serie de niveles de prueba, junto a los equipos que efectúan los ensayos, las configuraciones de la prueba y los procedimientos. El cumplimiento de ella se debe a que la mayoría de los dispositivos están conectados a una red eléctrica pública y deben contar con un certificado que acredite el cumplimiento de determinadas pruebas, evitando posibles daños en el hardware y fallos de funcionamientos que puedan llegar a dejarlos inoperables debido a las sobretensiones.

Para simular las formas de onda que sugiere el estándar se requiere un generador de onda combinado como se muestra en la figura 6. Se usa un generador de ondas combinadas porque el estándar sugiere una forma de onda de voltaje y una forma de onda de corriente.

Figura 6. Simplified circuit diagram of the CWG (1.2/50 μ s).

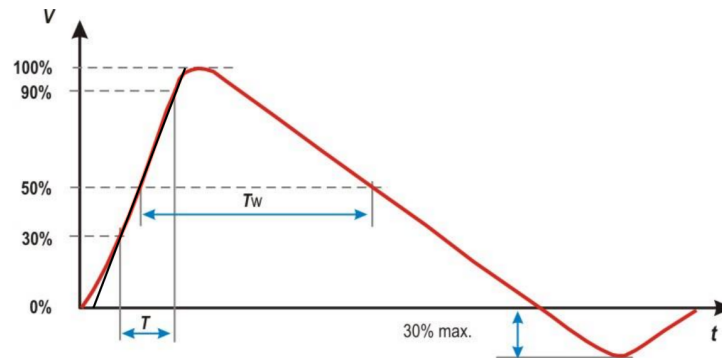


Nota. Tomada de Texas Instruments (2015a)

Las formas de onda sugeridas por el estándar son: Voltaje (Open Circuit Voltage) y Corriente (Short Circuit Current). Como sus nombres lo indican, se generan las respectivas formas de onda al poner en circuito abierto o en corto circuito los terminales del circuito que se muestra en la figura 6. Como resultado de realizar esto y cambiando los valores de los elementos del circuito

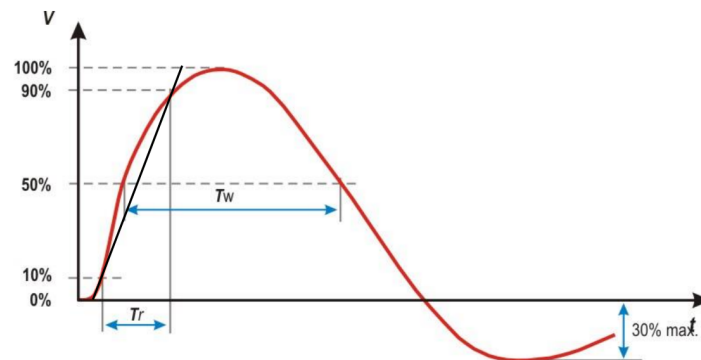
teniendo en cuenta el nivel de prueba a realizar, las figuras 7 y 8 presentan las formas de onda de voltaje y corriente respectivamente.

Figura 7. Forma de onda de voltaje que sugiere el estándar IEC 61000-4-5.



Nota. Tomada de Tomada de Accelonix (2019b).

Figura 8. Forma de onda de corriente que sugiere el estándar IEC 61000-4-5.



Nota. Tomada de Tomada de Accelonix (2019b).

Según Accelonix (2019b) la onda de voltaje presentada en la figura 7, tiene algunas características importantes como:

- Teniendo en cuenta que el "Front Time", corresponde a $1.2[\mu s]$, el tiempo que demora la señal en subir del 30% al 90% es aproximadamente de $718 [ns]$.

- La duración de la forma de onda y por ello de la prueba es de $50[\mu s]$.
- La forma de onda de voltaje de circuito abierto a la salida de la red de acoplamiento-desacoplamiento tiene un alto sub pico.

Además, según Accelonix (2019b) la onda de corriente presentada en la figura 8, tiene algunas características importantes como:

- Teniendo en cuenta que el "Front Time", corresponde a $8[\mu s]$, el tiempo que demora la señal en subir del 30% al 90% es aproximadamente de $6.4[\mu s]$.
- La duración de la forma de onda y por ello de la prueba es de $20[\mu s]$.
- El estándar sugiere un sub pico del 30%, el cual aplica para la salida del generador, a la salida de la red de acoplamiento-desacoplamiento esto puede aumentar o disminuir.

Teniendo en cuenta las formas de onda que sugiere el estándar, este se presenta en 4 niveles como lo detalla la tabla 4. La tabla 4 se refiere en absoluto a la forma de onda de voltaje. En el caso de la forma de onda de corriente, el pico depende de la impedancia que haya antes del dispositivo a probar. Según Texas Instruments (2015a), el pico de corriente puede variar según las impedancias; los casos más comunes de impedancia son:

- Impedancia de 2Ω , es la impedancia de la fuente generadora combinada (CWG) y representa el caso donde el fenómeno de sobretensión es acoplado a la red de AC en modo diferencial.

- Impedancia de 12Ω , los primeros 2Ω , representan la impedancia de la fuente, los otros 10Ω , representan la impedancia de la red de acoplamiento-desacoplamiento. Se usa cuando la sobretensión ocurre entre la red y tierra.
- Impedancia de 42Ω , los primeros 2Ω , representan la impedancia de la fuente, los otros 40Ω , representan la impedancia de la red de acoplamiento-desacoplamiento. Se usa cuando la sobretensión en las líneas de datos o puertos de E/S.

Tabla 4

Niveles de prueba que sugiere el estándar IEC 61000-4-5. Tomada de Texas Instruments (2015a)

Nivel	Voltaje de circuito abierto (kV)
1	0.5
2	1
3	2
4	4
X	-

Finalmente, según Texas Instruments (2015a) la aplicación del dispositivo a poner en prueba, existe una clasificación la cual determina el pico en las formas de onda así:

- **Clase 1:** Entorno parcialmente eléctrico.
- **Clase 2:** Entorno eléctrico el cual tenga cables separados y de corta longitud.
- **Clase 3:** Entorno eléctrico con cables en paralelo.
- **Clase 4:** Entorno eléctrico donde los cables se interconectan en exteriores y son cables de circuitos eléctricos o electrónicos.

Según las clases presentadas anteriormente, la tabla 5 sugiere los parámetros de las formas de onda sugeridas a la salida del generador.

Tabla 5

Pico de corriente y voltaje según la clase hacia la cual vaya orientado el dispositivo según IEC 61000-4-5. Tomada de Texas Instruments (2015a)

	Clase 1	Clase 2	Clase 3	Clase 4
	500 V	1 kV	2 kV	4 kV
$R_{eq} = 42\Omega$	12 A	24 A	48 A	96 A
$R_{eq} = 12\Omega$	42 A	84 A	167 A	334 A
$R_{eq} = 2\Omega$	250 A	500 A	1 kA	2 kA

Los parámetros expuestos en la tabla 5, se deben tener en cuenta al momento de realizar las pruebas y configurar el generador de ondas combinadas.

Finalmente, según Ra (2023b) el método para determinar si un dispositivo pasa satisfactoriamente las pruebas sugeridas por el estándar consiste en que el dispositivo luego de aplicadas las pruebas funcione de igual manera que venía trabajando antes de las pruebas. No se permite la degradación de funciones o señales. Durante la aplicación de las pruebas si se permite la degradación del funcionamiento de manera temporal.

Ahora se procede a presentar y explicar fundamentos básicos de algunos elementos electrónicos que se usarán en este proyecto y del cual muchos ingenieros no tiene conocimiento. Si el lector desea conocer un poco sobre como aplicar las pruebas y cómo se simuló la forma de onda del presente estándar, se puede remitir a los anexos A y B respectivamente.

2.1.4. IEC 61131-2: Requisitos y ensayos de los equipos

Este estándar se refiere los requisitos y pruebas relacionados con equipos PLC (Programmable Logic Controller) y sus periféricos. Busca definir las características funcionales, eléctricas, electrónicas, mecánicas, entre otras. Teniendo en cuenta que este estándar es bastante extenso y la dificultad de encontrarlo de manera gratuita, además, que no todos los requisitos son aplicables a este diseño, solamente se hará uso muy pocos requisitos. Por lo anterior, los requisitos a usar en este estándar se presentarán a lo largo de este proyecto donde requieran ser utilizados.

2.2. Dispositivos electrónicos

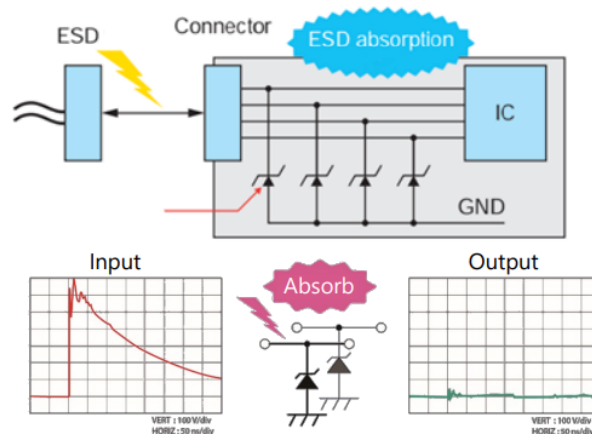
Bajo el conocimiento cotidiano sobre electrónica, es común tener presente el funcionamiento y parámetros de dispositivos como resistencias, capacitores, bobinas y circuitos integrados básicos. Ahora, para proyectos de mayor complejidad o como el presente, que implique el uso de estándares que conlleva el uso de dispositivos, los cuales son poco comunes en la electrónica básica, es importante dar a conocer los fundamentos básicos de funcionamiento de dichos elementos electrónicos.

2.2.1. Diodo TVS

Un diodo TVS es un diodo muy parecido al diodo Zener, el cual se encarga principalmente de brindar protección a circuitos frente a fenómenos como descargas electrostáticas o sobretensiones. Este dispositivo se encarga de mitigar los voltajes que se puedan presentar en las terminales de

los dispositivos, además, de conducir a tierra las grandes cantidades en forma de corriente Toshiba (2022). En la figura 9 se presenta un ejemplo del uso del diodo TVS.

Figura 9. Example of usage of TVS diodes.



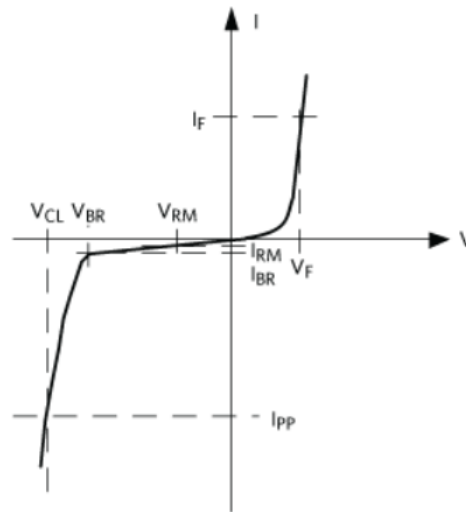
Nota. Aplicación típica de uso de los diodos TVS. Tomada de Toshiba (2022).

En la figura 9 se presenta como el uso de un diodo TVS en las interfaces que se conectan a un circuito integrado, puede prevenir el daño en dicho circuito disipando o absorbiendo las altas cantidades de energía generadas por diferentes fenómenos.

En la figura 10, se presenta la curva característica del diodo TVS donde se encuentran algunos parámetros. Según Analog Devices (2014), estos parámetros se pueden definir como:

- **Reverse Standoff Voltage V_{RM} :** Corresponde al voltaje límite del diodo TVS, el diodo se comporta como un dispositivo de alta impedancia cuando el voltaje aplicado en el es inferior a este parámetro.
- **Reverse Breakdown Voltage V_{BR} :** llamado Voltaje de ruptura, voltaje en el cual el diodo

Figura 10. Unidirectional TVS diode IV characteristic curve.



Nota. Curva característica de voltaje contra corriente de un diodo TVS unidireccional. Tomada de Analog Devices (2014).

TVS empieza a conducir una determinada cantidad de corriente. El voltaje límite del circuito integrado no debe ser inferior a este.

- **Clamping Voltage V_{CL} :** Voltaje máximo el cual va a ver el dispositivo o circuito a proteger. Este voltaje ocurre cerca a la corriente I_{PP} .
- **Peak Pulse Current I_{PP} :** la cual corresponde a la corriente máxima que el diodo TVS es capaz de disipar sin ser dañado. Este parámetro normalmente se tiene en cuenta tomando como referencia la curva corriente para sobretensiones (Surge a $8/20[\mu s]$.)

El diodo TVS se puede presentar en 2 variantes, unidireccional o bidireccional, la principal diferencia consiste en que la región de operación indicada en la figura 10 se ve reflejada en su

plano impar.

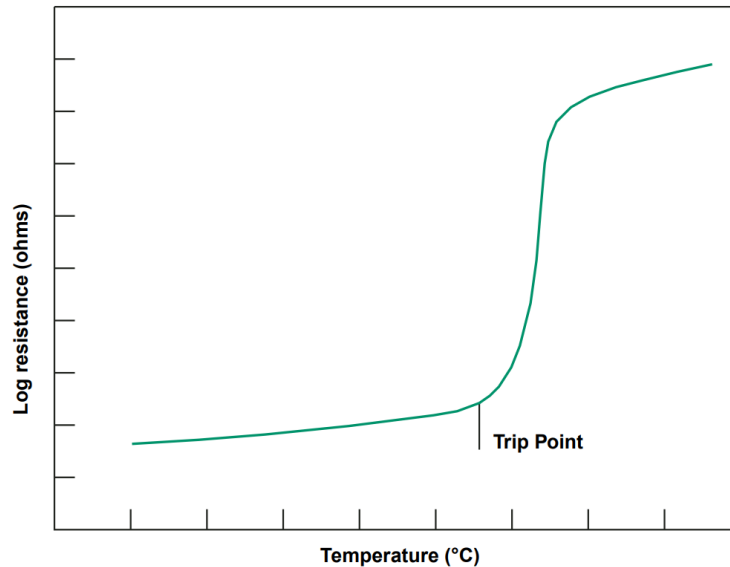
2.2.2. Polyfuse PTC

Este dispositivo electrónico es un protector ante las sobrecorrientes que normalmente se coloca en serie con el circuito a proteger. Su principio de funcionamiento consiste en un elemento electrónico que pasa de un estado de baja resistencia a un estado de alta resistencia en respuesta a un fenómeno de sobrecorriente. Esta función es llamada "**Tripping**" Littlefuse (2006).

Los circuitos se pueden proteger ante sobrecorrientes con los clásicos fusibles o con estos nuevos elementos como lo son las PTC reseteables. La gran diferencia radica en que el fusible convencional es un dispositivo de único uso, es decir, después de ser activado por primera vez debe ser remplazado, esto debido a que una alta corriente rompe sus filamentos conductores, por el contrario, la PTC reseteable vuelve a su estado original tiempo después de haber ocurrido el fenómeno.

La figura 11, presenta el comportamiento ante la temperatura del dispositivo presente. Es bien sabido que en un circuito electrónico, a mayor flujo de corriente, mayor temperatura; usando este principio es que la PTC trabaja de manera adecuada como protección a las sobrecorrientes, esto ocasionando que al aumento de la resistencia, el flujo de corriente disminuya significativamente hasta interrumpirlo. La principal ventaja radica, en que una vez finalizado el fenómeno que ocasiona la sobretensión, el dispositivo regresa a su valor resistivo original.

Figura 11. Curva característica de la PTC Reinicialable.



Nota. Tomada de Littlefuse (2006).

Según Littlefuse (2006) la terminología usada en los fusibles es similar a la de las PTC, pero no es igual, por ello a continuación se presentan sus principales parámetros a diferencia del fusible:

- **Leakage Current:** la corriente de fuga en una PTC varía desde unos cuantos miliamperios [mA] hasta unos cientos de [mA] en bajo voltaje. En el fusible la corriente se ve interrumpida de manera drástica.
- **Fault Current:** una PTC realmente no interrumpe el paso de corriente, si no, lo limita con el incremento con el paso de una resistencia baja a alta, por lo que este dispositivo tiene un límite al cual podría fallar y tener un daño irreversible. El fusible, por el contrario, puede limitar una cantidad de corriente ilimitada debido a que el material conductor se rompe.

- **Operating Voltage Rating:** normalmente las PTC están diseñados para voltajes inferiores a 60 [V], mientras que el fusible puede superar los 600 [V].
- **Hold Current Rating:** para una PTC esta corriente puede ir arriba de los 14 [A]. mientras que para un fusible puede superar los 30 [A].

Es muy importante mencionar las características de la propia PTC. Según Bourns Inc (2017) los parámetros de la PTC reseteable son:

- **Current Hold I_{HOLD} :** máximo valor de corriente que la PTC puede permitir el paso sin empezar a generar una interrupción.
- **Current Maximun I_{MAX} :** máxima corriente que puede pasar a través de la PTC sin que se le cause un daño importante.
- **Current Trip I_{TRIP} :** la magnitud de corriente mínima que hará que el dispositivo pase de una baja resistencia a una alta resistencia.
- **Resistence Post Trip R_{1MAX} :** valor máximo de resistencia de la PTC luego de 1 hora de haber ocurrido el fenómeno y de haberse quitado la energía sobre el dispositivo.
- **Maximun Voltage V_{MAX} :** voltaje máximo que puede estar sobre la PTC sin que esta sufra daño.

3. Diseño de las etapas de la RTU

En este trabajo de investigación, se analizará el diseño de la RTU dividiéndolo en etapas para facilitar la comprensión del lector. Estas etapas incluyen las entradas analógicas y digitales, las salidas digitales, la alimentación, los módulos de red (Ethernet, RS-485 y LoRa Radio), así como los puertos HDMI y USB.

3.1. Microcontrolador: Raspberry Compute Module 4

Raspberry cuenta con una amplia gama de microcontroladores, los cuales orienta al público desarrollador. El módulo Compute Module 4 o CM4 es un dispositivo electrónico que cuenta con el poder de una Raspberry Pi 4, desarrollado de manera compacta y orientado a desarrollo de sistemas embebidos. Sus principales características están contenidas en la tabla 6 Raspberry Pi Foundation (2021b). Ahora, teniendo en cuenta la aplicación a la cual se está orientando este dispositivo, se hará uso de la versión diseñada especialmente para la industria (SC0669). La Figura 12 presenta una representación gráfica del dispositivo. Además, en la tabla 6 ya mencionada también se presentan las características propias de dicho modelo.

Se seleccionó este dispositivo sobre todo por la capacidad de trabajar con el sistema operativo Linux el cual es el sistema que estableció en el alcance de este proyecto para que la RTU

Figura 12. Raspberry Pi Compute Module 4.



Nota. Tomada de Raspberry Pi Foundation (2021b).

Tabla 6

Principales características del módulo CM4 SC0669.

Característica	Detalle
Nombre	Raspberry CM4 (SC0669)
Procesador	ARM Cortex A72
Frecuencia	1.5 GHz
Memoria RAM	2 GB SDRAM
Voltaje alimentación	5 [V]
Interfaces	CSI, DSI, Ethernet, PCIe, USB
Memoria flash	16 GB
Modelo procesador	BCM2711

opere cuando, en un proyecto más adelante, se realice el proceso de instalación de software. Además, es un dispositivo que a pesar de no contar con una interfaz ADC o contar con pocos canales, PWM nos genera gran confianza al estar orientado a sistemas embebidos y operar con el sistema operativo ya mencionado; la falta de interfaces ADC, PWM o algunas otras puede ser compensada mediante hardware externo, como se realiza en este proyecto Carlson (2021).

3.2. Entradas analógicas

En un proceso industrial se pueden tener diferentes tipos de variables (temperatura, nivel, presión, etc.) a observar o controlar. Estas variables, que están dadas por formas de voltaje o corriente, según el dispositivo usado para medirlas, deben ser llevadas a nuestra RTU. Para ser llevadas a la RTU se debe definir el método por el cual se va a realizar la recepción y transmisión, es decir, mediante voltaje o corriente. El método más común de transmisión en la industria es el estándar de transmisión de corriente es 4-20 [mA]. Según las características establecidas se debe seleccionar con conversor analógico digital adecuado. Esto teniendo en cuenta la cantidad de entradas (8) y el rango de excursión (4-20 [mA]).

Para la recepción de señales analógicas en el dispositivo en diseño, se debe tener en cuenta el tipo de comunicación a usar, el voltaje de alimentación del conversor, su precisión, la velocidad de transmisión de datos, etc. Por ello se presenta el conversor analógico-digital de Texas Instruments, ADS114S08 con resolución de 16 bits, donde en la tabla 7, se presentan algunas de sus características principales.

Finalmente, para seleccionar el conversor ADS114S08, junto con sus características, se tuvieron en cuenta los siguientes criterios:

- Número de bits: ya mencionado anteriormente, algunos módulos de conversión analógica-digital en PLC, como lo son: 1756-IF8K, 1756-IF6I y 1756-OF8K de ControlLogix, cuentan

Tabla 7

Principales características del conversor ADS114S08.

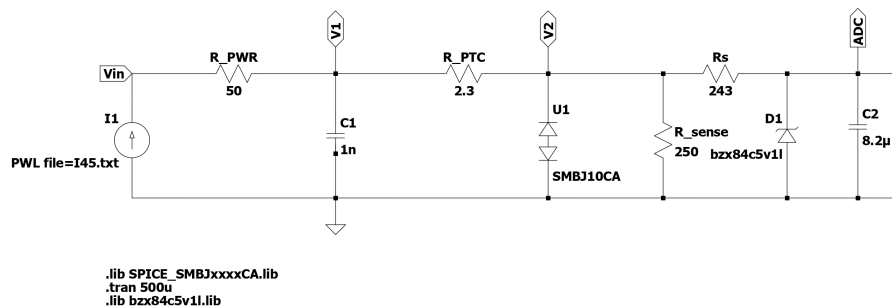
Característica	Detalle
Nombre	ADS114S08
Data rate	Desde 2.5 SPS hasta 4kSPS
Ganancia programable	1-128
Número de entradas	12 entradas propósito general
Comunicación	Serial SPI
Alimentación analógica	2.5 a 5.25 [V] o +/- 2.5 [V]
Alimentación digital	2.7 a 3.6 [V]
Reloj interno	4.096 MHz
Resolución	16 bits

con 16 bits de precisión y teniendo en cuenta el rango de operación sobre el cual se está trabajando (4-20 [mA]), nos brinda una precisión en cada dato transmitido de 0.31 [uA] por paso. Esto representa una gran precisión al momento de recibir datos de entornos industriales Rockwell Automation (2022).

- **Arquitectura:** la arquitectura corresponde al método con el que se es diseñado el conversor-analógico digital y por el cual se encarga de procesar los datos que llegan a él, dependiendo del tipo de señal a la entrada del conversor se pueden seleccionar diferentes tipos de arquitectura, los 3 tipos de arquitectura más conocidos son: SAR, Delta-Sigma y Delta-Sigma de ancho de banda. La seleccionada para esta etapa del proyecto corresponde a la arquitectura SAR.
- **Comunicación:** el método de comunicación fue seleccionado a conveniencia según las interfaces disponibles por el microcontrolador Raspberry Pi Foundation (2021c).

Ya teniendo seleccionado el convertor analógico-digital, se presenta una breve explicación acerca del criterio de selección de los componentes usados en el módulo de entradas analógicas, los cuales estarán acompañando al ADC. Para conocer estos componentes, la figura 13 presenta el esquemático que posteriormente será usado para algunas simulaciones. Este esquemático puede variar su fuente I_1 por las diferentes formas de onda que sugieren los estándares, sean estas de voltaje o corriente.

Figura 13. Esquemático para simulación de protección y conversión de entradas analógicas.



Nota. Esquemático del circuito de entradas analógicas usado con el software LTspice para simular los diferentes fenómenos y el comportamiento de este circuito. Elaboración propia.

3.2.1. Pulse Withstanding Resistor (R_{PWR})

Para la entrada al circuito se busca una resistencia la cual se encargue de soportar una gran cantidad de voltaje junto al capacitor C_1 durante algunos transitorios generados por las formas de ondas ya mencionadas en los estándares presentados con anterioridad en el marco teórico. Esta resistencia es seleccionada con 3 objetivos:

- Soportar los voltajes y corrientes generados por los transitorios sugeridos en los estándares

IEC 61000-4-2, IEC 61000-4-4 y IEC 61000-4-5.

- Cumplir con la impedancia de entrada que sugiere el estándar IEC 61131-2 para entradas analógicas.

En la tabla 8 se presentan las principales características de la resistencia seleccionada.

Tabla 8

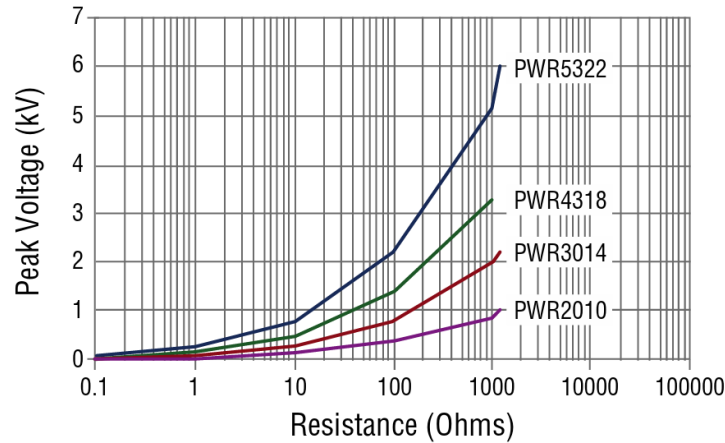
Principales características de la resistencia PWR5322W75R0JE.

Característica	Detalle
Nombre	PWR5322W50R0JE
Valor	50Ω
Tolerancia	5 %
Tipo	Pulse withstanding resistor
Potencia	3 [W]
Temperatura	-55 a 155 °C

A continuación, se presentan las diferentes demostraciones para explicar la selección de los parámetros de la resistencia seleccionada.

- Para determinar el valor de resistencia, es decir, 50 Ω, se tuvo en cuenta la gráfica de Resistencia contra Pico de Voltaje que presenta el fabricante en la figura 14, además de cumplir con el estándar IEC 61131-2 el cual sugiere que las entradas analógicas de 4-20 [mA], deben tener una impedancia igual o inferior a 300 Ω en su funcionamiento normal Schneider Electric (2018).

Figura 14. Surge Performance (IEC 61000-4-5 1.2 μ s / 50 μ s).



Nota. Rendimiento de una PWR a sobretensiones. Tomada de Bourns Inc (2020).

3.2.2. Capacitor (C_1)

Este capacitor se presenta con el objetivo de ser ayuda al diodo TVS que será presentado más adelante. Esta ayuda implica que la disipación de altas corrientes sea dada por ambos dispositivos y que finalmente esta no vaya a generar repercusiones negativas en las entradas del conversor analógico-digital. Algunas de sus características son se presentan en la tabla 9.

Tabla 9

Principales características del capacitor C1206C102KAREC7210.

Característica	Detalle
Nombre	C1206C102KAREC7210
Valor	1 [nF]
Tolerancia	10%
V_{DC}	250 [V]

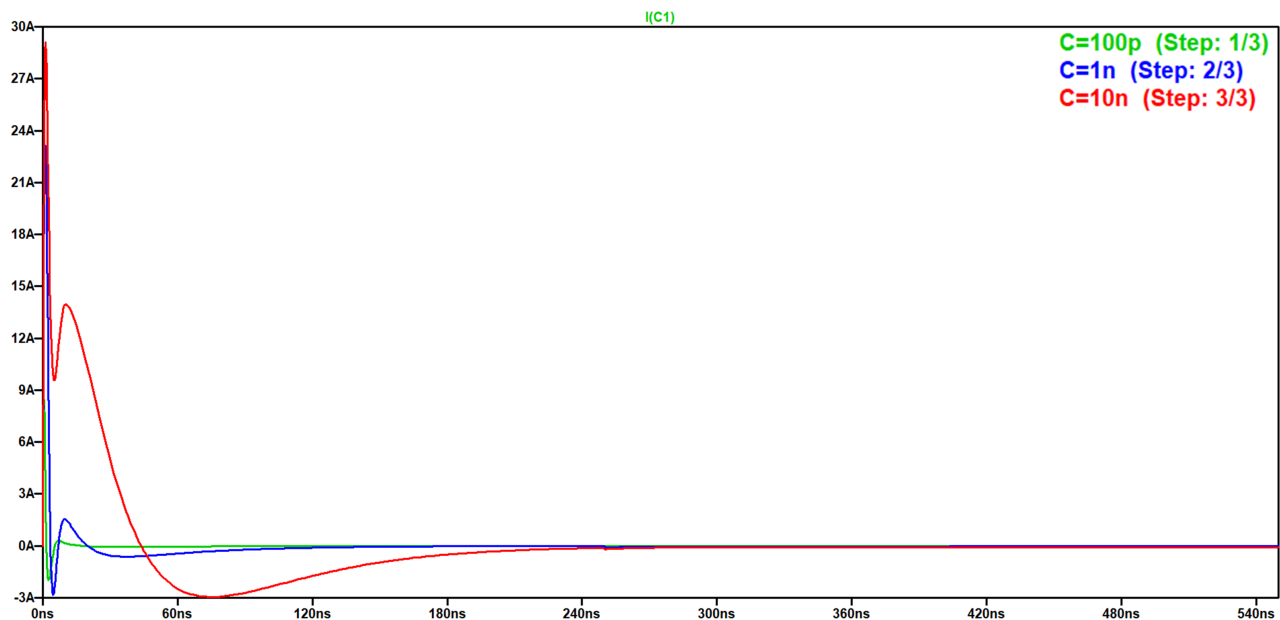
Para la selección de este capacitor se tuvo en cuenta el tipo de capacitor que este es. Este ca-

capacitor está diseñado con un material el cual es diseñado especialmente para soportar las descargas electrostáticas más comunes como las expuestas en el estándar IEC 61000-4-2.

Haciendo uso del esquemático presentado en la figura 13 se realiza la simulación, la cual busca encontrar el valor de capacitor más adecuado para ayudar a la disipación de energía de manera más rápida, haciendo uso de la forma de onda sugerida por el estándar IEC 61000-4-2.

Para realizar la simulación se tuvieron en cuenta diferentes valores de capacitores, los cuales en su mayoría de casos fueron descartados por su poca utilidad y por lo cual en la figura 15 solo se presentan los 3 que presentaron mejor comportamiento ante los estímulos de entrada. En la figura 15 se presenta la simulación para la forma de onda que sugiere el estándar IEC 61000-4-2.

Figura 15. Corriente a través del capacitor C_1 .



Nota. Curva de corriente a través del capacitor C_1 , variando el valor de este capacitor según el indicado en la figura. Elaboración propia.

A partir de la figura 15 se puede concluir que la curva que mejor se ajusta es la correspondiente a un capacitor de 1 [nF] debido a que transporta una cantidad considerable de corriente frente a sus competidores sin ser la mejor en este aspecto, además, que logra disipar dicha cantidad de corriente en una cantidad de tiempo reducido comparado con el capacitor de 10 [nF].

3.2.3. Fusible PTC (R_{PTC})

Este tipo de PTC es seleccionado para que se comporte como un fusible temporal y re-iniciable ante las grandes cantidades de corriente presentes en el circuito. Para esto se debe tener en cuenta las condiciones de operación normal sobre el circuito y, además, en qué momento el dispositivo debe entrar en acción.

Tabla 10

Principales características de la PTC 2016L030.

Característica	Detalle
Nombre	2016L030
R_{min}	0.5 Ω
$R1_{max}$	2.3 Ω
I_{hold}	300 [mA]
I_{trip}	600 [mA]
$V_{max(DC)}$	60 [V]

Para la selección del fusible PTC se tuvieron en cuenta sus parámetros de funcionamiento ya mencionados en la tabla 10. Entre las posibles acciones que pueden afectar de manera negativa se observa que la que implica mayor flujo de corriente es la forma de onda sugerida por los estándares IEC 61000-4-2 y IEC 61000-4-5, dicha forma de onda dada por corriente, a lo cual, se

escoge un valor de corriente mucho menor al pico de esta onda, pero que supere con creces el valor de operación normal, lo cual no afecte su funcionamiento normal.

3.2.4. Diodo TVS (U_1)

El diodo TVS como fue presentado en el marco teórico, es el dispositivo por excelencia para soportar las altas magnitudes de corriente y voltaje. Para la selección de este dispositivo se usaron algunas simulaciones que serán presentadas a continuación. En la tabla 11 se presentan sus principales características.

Tabla 11

Principales características del diodo TVS SMBJ10CA.

Característica	Detalle
Nombre	SMBJ10CA
V_R	10 [V]
V_{BR}	12.3 [V]
I_{peak}	35.3 [A]
V_{CL}	17 [V]
I_R	5 [μA] [V]

Para la selección de este diodo TVS, se probaron modelos de diodos TVS en simulación, buscando que estos generen la más mínima afectación al dispositivo en operación normal. Para realizar esta simulación se usó el esquemático de la figura 13.

Se busca que el diodo TVS genere la más mínima afectación sobre el circuito en su zona de operación normal, y como estamos trabajando con corriente a lo largo del lazo de entrada, el diodo TVS debe generar el mínimo consumo de corriente (idealmente nulo). Mediante las simulaciones

Tabla 12

Corriente consumida en operación normal por los diodos TVS probados.

Diodo TVS	Corriente (4 [mA] - 20 [mA])
SMBJ5.0CA	90 μA - 390 μA
SMBJ7.0CA	24 μA - 78 μA
SMBJ8.5CA	11.7 μA - 15.87 μA
SMBJ10CA	10.24 μA - 11.24 μA
SMBJ12CA	10.04 μA - 10.2 μA
SMBJ15CA	10.03 μA - 10.16 μA

en la tabla 12 se consigna el consumo de corriente generado por el diodo TVS variándolo en las versiones que se mencionan en dicha tabla.

Teniendo en cuenta que a partir de los modelos SMBJ10CA, SMBJ12CA y SMBJ15CA fabricados por Littlefuse, el consumo de corriente comienza a variar muy poco, se escogió el SMBJ10CA como el adecuado.

3.2.5. Resistencia de sensado de corriente (R_{sense})

Es una resistencia usada para medir, en funcionamiento normal, la corriente en el rango de 4-20 mA, para posteriormente realizar la conversión a voltaje. En la tabla 13 se exponen sus principales características.

Para seleccionar esta resistencia, se tuvieron en cuenta 2 criterios:

- Ante una entrada al dispositivo en operación normal, es decir, 20 [mA] a la entrada se desea que el conversor analógico-digital logre ver 5 [V], para calcular la resistencia que nos permite

Tabla 13

Principales características de la resistencia PWR4318W2500JE.

Característica	Detalle
Nombre	CRT1206-PW-2500ELF
Valor	250 Ω
Tolerancia	0.01 %
Tipo	Resistencia para el sensado de corriente
Potencia	0.25 [W]
Temperatura	-55 a 155 °C

lograr dicho objetivo usamos la ley de Ohm expuesta en la ecuación 1

$$V = I * R \quad (1)$$

Conociendo los valores de Voltaje y corriente, tenemos la ecuación 2.

$$5 = 20[mA] * R \quad (2)$$

Así, despejando la resistencia de la ecuación 2 obtenemos un valor de resistencia de 250 Ω , la cual para una entrada de 20 [mA], permitirá que el ADC observe 5 [V].

- Ahora, ya conociendo el valor de resistencia a usar, y conociendo el máximo voltaje al cual esta va a ser expuesta dicha resistencia en su operación normal, se calcula la potencia nominal que debe tener esta mediante la ecuación 3.

$$P = \frac{V^2}{R} \quad (3)$$

Donde, para un voltaje de 5[V] y una resistencia de 250 Ω , nos arroja una potencia de 100 [mW], lo cual implica que la resistencia seleccionada cumple con este criterio.

Las resistencias del tipo **Current Sense** son especiales para este tipo de aplicaciones debido a su baja tolerancia, alta precisión y evitar el ruido.

3.2.6. Diodo Zener (D1) y Resistencia (R_s)

El diodo TVS tiene un V_{CL} de 17 V, es decir, es la máxima tensión a la cual va a ser expuesta la resistencia de sensado, y, por ende, ante la ausencia de un circuito que limite este valor de voltaje, sería el máximo valor de voltaje al que se vería expuesto el puerto de entrada del conversor analógico-digital. Para evitar esto se propone el uso de un diodo Zener, que funcione como regulador de voltaje; para ello se debe tener en cuenta una resistencia (R_s), la cual va a soportar la tensión restante que el diodo D1 no hará. Dicho diodo se encuentra caracterizado en la tabla 14.

Tabla 14
Principales características del diodo BZX84C5V1LT1.

Característica	Detalle
Nombre	BZX84C5V1LT1
Voltaje zener	5.1 [V]
Tipo	Diodo zener para regulado de voltaje
Potencia	250 [mW]

Se escoge este valor de diodo zener, porque está levemente por encima del valor máximo de funcionamiento normal del circuito, es decir, 5 [V]. A partir de 5.1 V a la salida de la resistencia de sensado de corriente, se vería regulado frente a la entrada del ADC dicho voltaje. El conversor analógico-digital, en su hoja de datos, nos indica que su voltaje máximo corresponde a 5.3 [V] a sus entradas (teniendo en cuenta que se alimentará con 5 [V]) por lo cual un voltaje de 5.1 [V] se encuentra en el rango y es aceptable. Ya con estos valores determinados se calcula el valor de la resistencia R_S .

- La ecuación 4 nos permite calcular la corriente máxima sobre el diodo zener.

$$I_{max} = \frac{P_{max}}{V_Z} \quad (4)$$

Arrojándonos un valor de corriente de 49 [mA] aproximadamente.

- Conociendo la corriente máxima que soporta el diodo D_1 y el voltaje al cual se debe regular él, la ecuación 5 permite calcular la resistencia en R_S que debe acompañar a D_1 .

$$R_S = \frac{V_{CL} - V_Z}{I_{max}} \quad (5)$$

Los cual nos arroja una resistencia de 242.85 Ω . Para efectos prácticos se aproxima a una resistencia de 243 Ω . Esta resistencia debe ser mínimo de 583 [mW]. Para conocer este

valor el lector puede realizar uso de la ecuación 3. Como esta resistencia no tiene ninguna característica especial, no se realiza una presentación de ella y se dará a conocer sobre el final del texto en la lista de materiales.

3.2.7. Capacitor C_2

El capacitor C_2 se presenta como propuesta a una buena práctica para eliminar las señales no deseadas a la entrada del conversor analógico-digital, es decir, un filtro anti-aliasing. Para ello, cuando el diodo zener no se encuentre en funcionamiento, es decir, en operación normal, la resistencia R_S junto con el capacitor C_2 se comportan como un filtro pasa-bajos de primer orden. Para calcular este valor, se calcula la función de transferencia del filtro, la cual presenta la ecuación 6 para así determinar la frecuencia de corte del filtro. La frecuencia de corte del filtro corresponde al doble que la frecuencia máxima de entrada al ADC para no eliminar las señales deseadas (Frecuencia de Nyquist).

El conversor analógico-digital va a trabajar a 40 SPS, debido a que los procesos industriales son lentos, por lo cual, la frecuencia de corte del filtro pasa bajas se debe situar en los 80 [Hz], esto determina el valor del capacitor C_2 mediante el uso de las ecuaciones 7 y 8.

$$\frac{V_{OUT}}{V_{IN}} = \frac{1}{RCS + 1} \quad (6)$$

$$f_c = 2 * f_{max} \quad (7)$$

Cabe resaltar que esto se realiza como una buena práctica de ingeniería, ya que el ADC por sí mismo rechaza las señales entre 50 y 60 [Hz].

$$f_c = \frac{1}{2\pi RC} \quad (8)$$

Finalmente, mediante la ecuación 8 y despejando el valor de C, se encuentra que este es de 8.18 [uF]. Para efectos prácticos se realiza uso de un capacitor de 8.2 [uF].

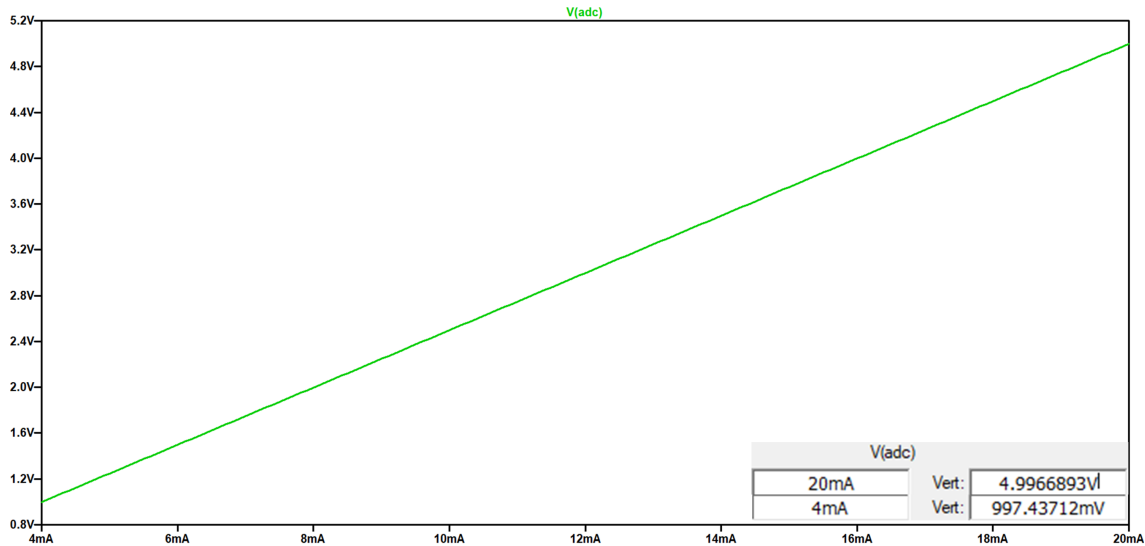
3.2.8. Funcionamiento en el rango de operación normal

Se debe demostrar que el circuito en este rango, es decir, en operación normal, funciona de manera adecuada. Para demostrar un correcto funcionamiento, los elementos diferentes a R_{SENSE} no deben estar en operación durante el funcionamiento normal, además, de presentar un comportamiento lineal en el rango de funcionamiento establecido.

Para lograr este objetivo, se hace uso del esquemático de la figura ?? cambiando su fuente entrada. Inicialmente, se realiza un barrido en DC, el cual busca analizar el comportamiento del circuito en el rango de excursión de 4-20 mA y observar el voltaje de entrada sobre el conversor analógico-digital (V_{ADC}), para ello se cambia la fuente de entrada por una fuente en DC. Este

comportamiento se presenta en la figura 16.

Figura 16. Voltaje en el nodo V_{ADC} para entrada de 4-20 mA.

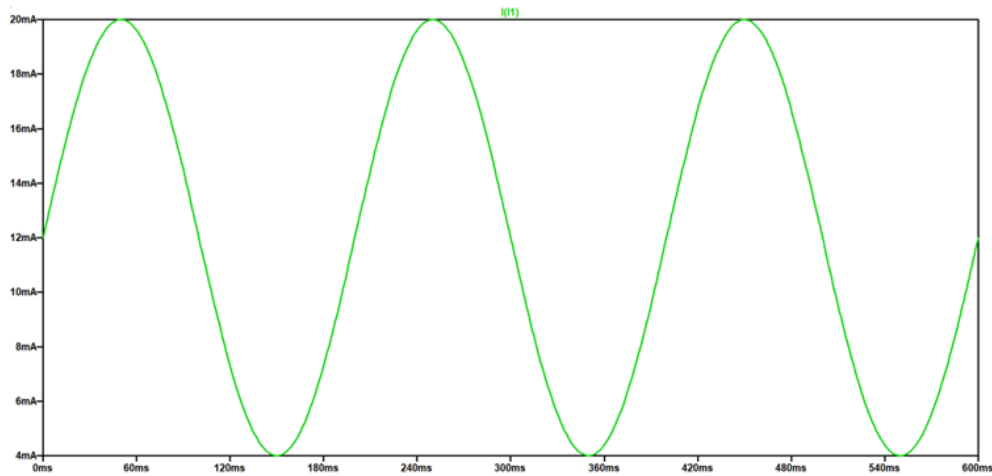


Nota. Curva de salida de voltaje en el nodo del convertor analógico digital, ante un barrido en DC de 4-20 [mA] (Rango de excursión). Elaboración propia.

En la figura 16 se observa un comportamiento lineal. Además, se observa que los valores de voltaje a los extremos son bastante cercano a los esperados, debido al consumo que pueden tener los dispositivos de protección.

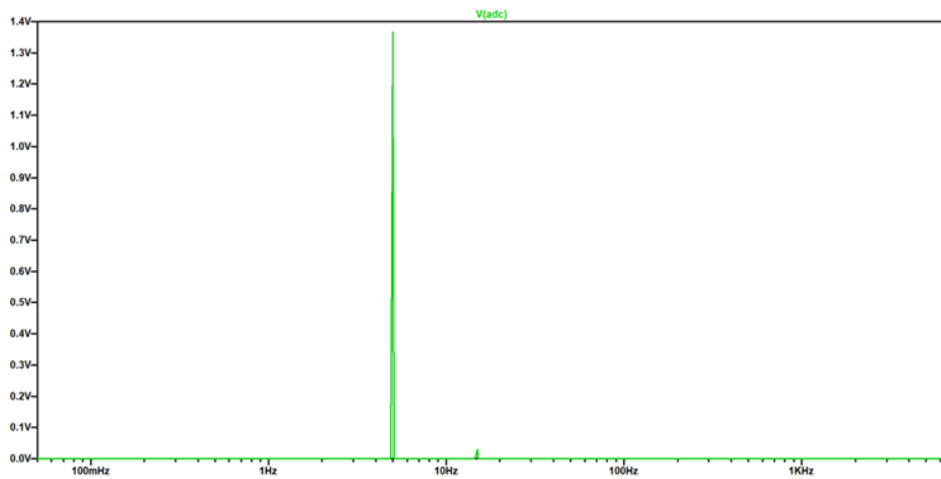
Ahora, se cambia la fuente entrada I_1 de nuevo por una fuente sinusoidal que cubre el rango de excursión de corriente (figura 17) para mediante la transformada de Fourier comprobar la linealidad del circuito, esto haciendo uso del esquemático de la figura 13. Mediante la figura 18 la cual corresponde a la FFT (Transformada de Fourier rápida) se observa una sola componente, lo cual indica que el circuito evaluado es lineal.

Figura 17. Corriente a través de I_1 para entrada de 4-20 mA.



Nota. Curva de corriente generada con una señal sinusoidal de 4-20 [mA] para subir el rango de excursión. Elaboración propia.

Figura 18. FET en el nodo V_{ADC} .



Nota. Transformada de fourier rápida del voltaje de salida del nodo V_{ADC} ante una entrada sinusoidal de 4-20 [mA]. Elaboración propia.

3.2.9. Comportamiento ante el estándar IEC 61000-4-2

Teniendo en cuenta que el circuito es lineal, se comprueba que el circuito está en capacidad de soportar las formas de onda que sugieren los estándares mencionados con anterioridad en este

texto en el marco teórico. Para comprobar el correcto funcionamiento del circuito, se hace uso del software de simulación que se ha venido usando durante este desarrollo (LTspice). En la figura 19 se presenta la forma de onda que sugiere el estándar IEC 61000-4-2, aplicada al software de simulación.

Para comprobar que el dispositivo está en correcto funcionamiento, se debe graficar el voltaje sobre el nodo V_{ADC} y la corriente que atraviesa a través de la resistencia R_S . Estos se presentan en las figuras 20 y 21.

En la figura 20, se observa que el flujo de corriente a través de R_S tiene un pico máximo de 53.28 mA, y teniendo en cuenta que el máximo soporte transitorio de la entrada a nuestro ADC es de 100 mA, podemos concluir que el resultado es bueno y que el circuito está cumpliendo a cabalidad esta sección de protección.

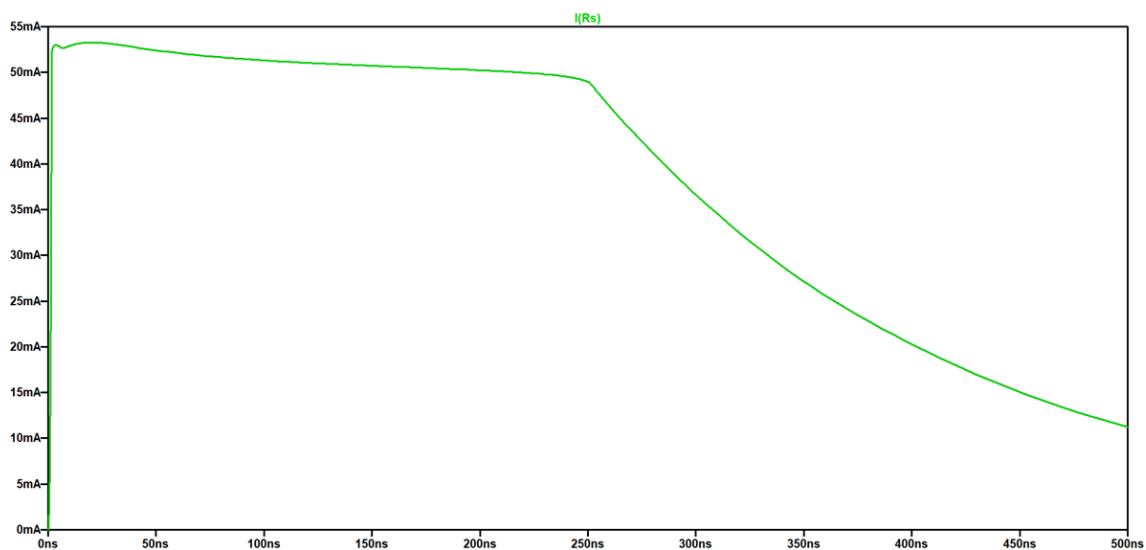
En la figura 21, se observa el voltaje sobre el nodo V_{ADC} es de 6 [mV] de manera aproximada, sobre lo cual este valor está muy por debajo del valor límite que soporta nuestro conversor analógico-digital (5.3 [V]) y significa el circuito cumple de buena manera con el requerimiento planteado.

Figura 19. Forma de onda sugerida por el estándar IEC 61000-4-2.



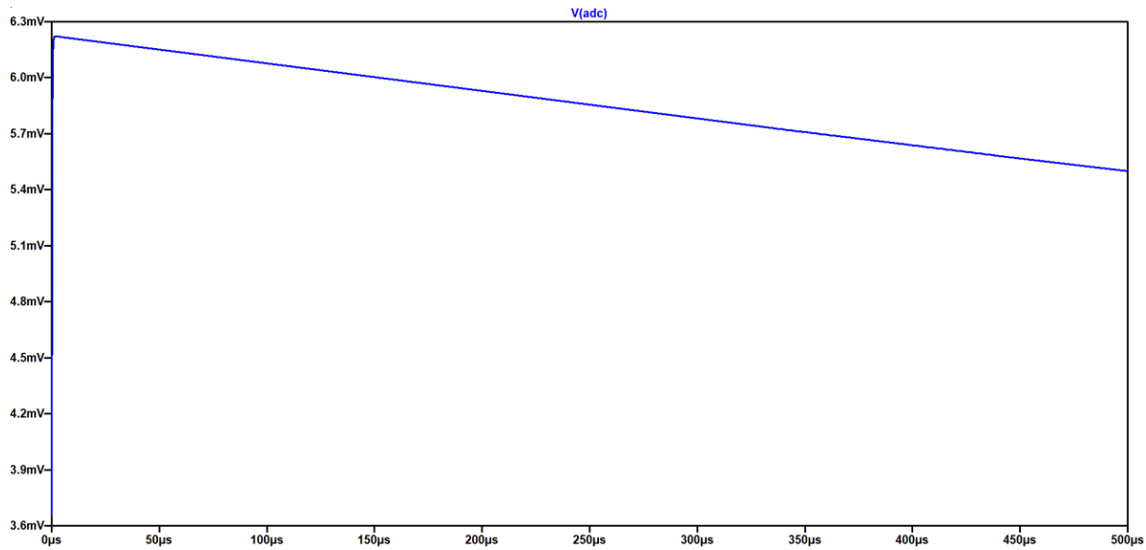
Nota. Forma de onda de corriente que sugiere el estándar IEC 61000-4-2 en su nivel 4 (Descarga por contacto). Elaboración propia.

Figura 20. Corriente sobre la resistencia R_S .



Nota. Curva de corriente sobre la resistencia R_S ante la entrada sugerida por el estándar IEC 61000-4-2. Elaboración propia.

Figura 21. Voltaje sobre el nodo V_{ADC} .



Nota. Curva de voltaje el nodo V_{ADC} ante la entrada sugerida por el estándar IEC 61000-4-2. Elaboración propia.

3.2.10. Comportamiento ante el estándar IEC 61000-4-4

Ahora para el estándar IEC 61000-4-4 correspondiente a EFT (Electrical Fast Transients) se presenta en la figura 22 la cual presenta la forma de onda del estándar y haciendo uso de una frecuencia de 5 [kHz] se realiza la simulación de la prueba.

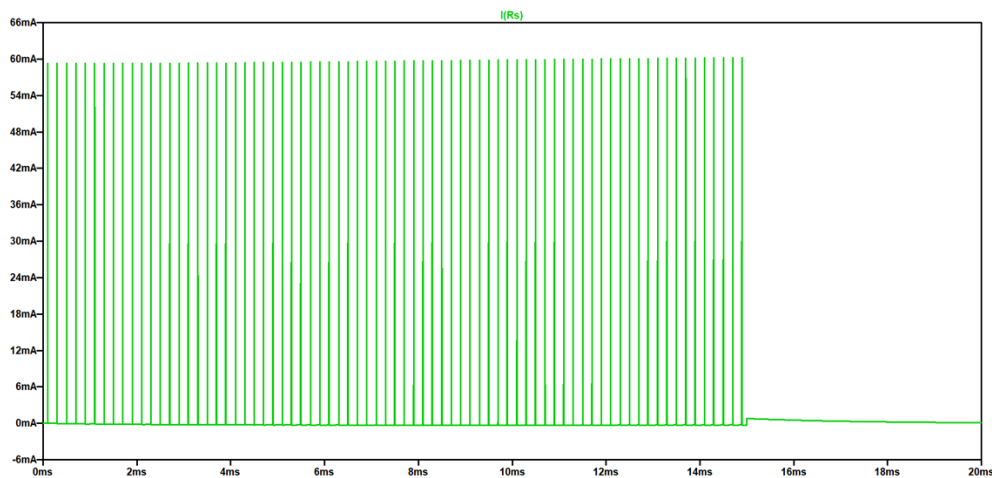
Realizando la respectiva simulación y observando las figuras 23 y 24 las cuales corresponden al voltaje y corriente sobre la rama expuesta directamente al conversor analógico digital (ADC), se puede observar que las magnitudes de corriente y voltaje están lejos de generar algún daño significativo sobre el dispositivo.

Figura 22. Forma de onda sugerida por el estándar IEC 61000-4-4.



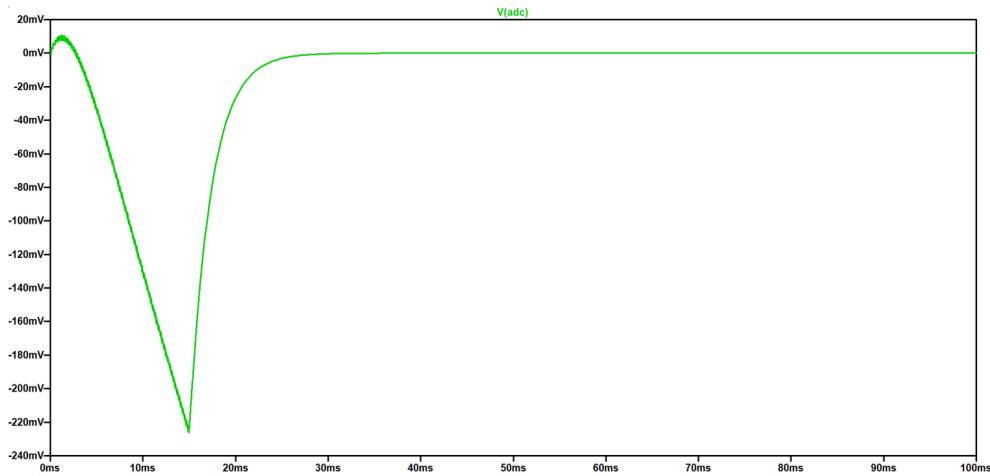
Nota. Gráfica de la forma de onda de voltaje que sugiere el estándar IEC 61000-4-4 durante 1 único ciclo en su nivel 4 para puertos de potencia. Elaboración propia.

Figura 23. Corriente sobre la resistencia R_S (IEC 61000-4-4).



Nota. Curva de corriente sobre la resistencia R_S ante la entrada sugerida por el estándar IEC 61000-4-4. Elaboración propia.

Figura 24. Voltaje sobre el nodo V_{ADC} (IEC 61000-4-4).



Nota. Curva de voltaje el nodo V_{ADC} ante la entrada sugerida por el estándar IEC 61000-4-4. Elaboración propia.

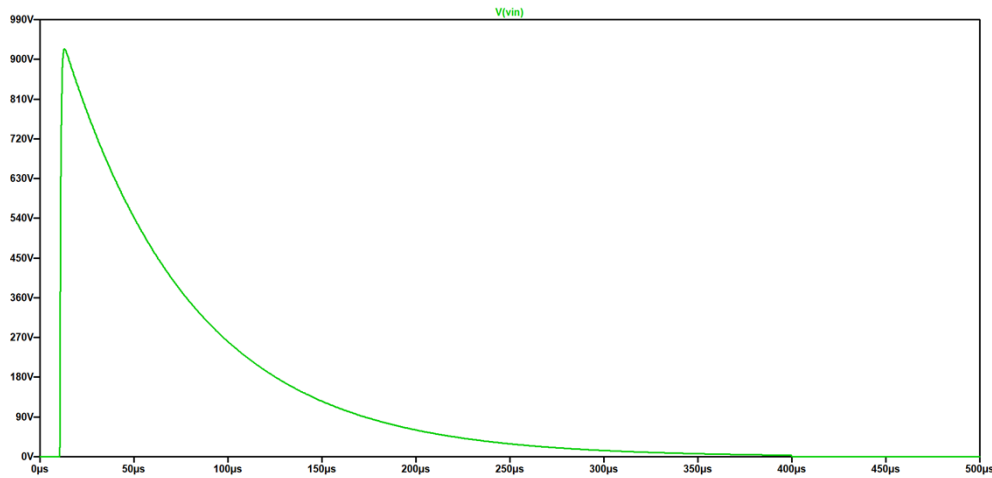
3.2.11. Comportamiento ante el estándar IEC 61000-4-5

Finalmente, se debe exponer el circuito de entrada al último estándar a usar en este proyecto (simulado), el IEC 61000-4-5 como ya vimos con anterioridad, expone las formas de onda tanto de corriente como de voltaje para las sobretensiones. En la figura 25, se puede observar la señal de voltaje que sugiere el estándar y el cual es aplicado al circuito en su entrada, buscando obtener los valores de voltaje en el nodo de V_{ADC} y de corriente en la rama de la resistencia R_s .

Con esta señal aplicada, obtenemos las figuras 26 y 27 las cuales exponen el voltaje y las corrientes sobre la rama del ADC con el fin de corroborar que el circuito no rebasa las magnitudes que sugiere la hoja de datos del dispositivo.

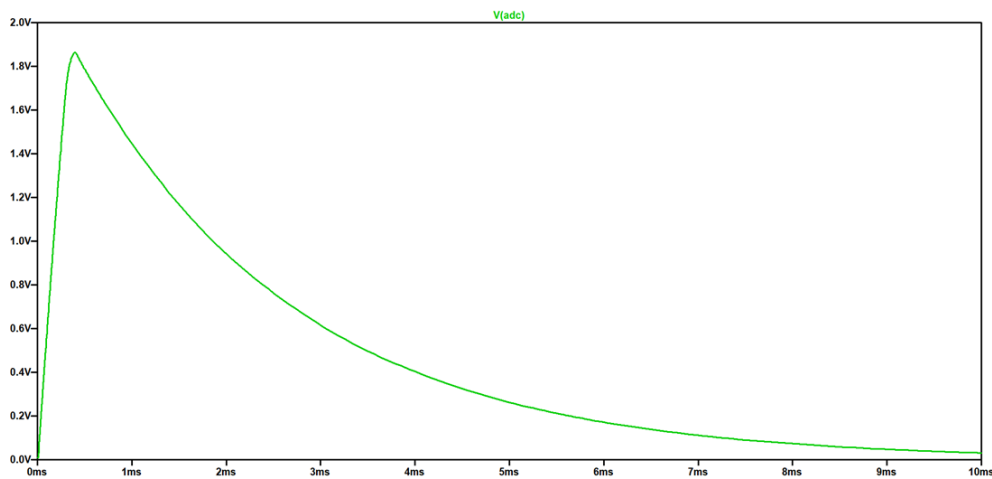
En las figuras 26 y 27 se observa que los valores máximos de voltaje y corriente, es decir,

Figura 25. Forma de onda sugerida por el estándar IEC 61000-4-5 (1).



Nota. Gráfica de la forma de onda de voltaje que sugiere el estándar IEC 61000-4-5 en su nivel 2. Elaboración propia.

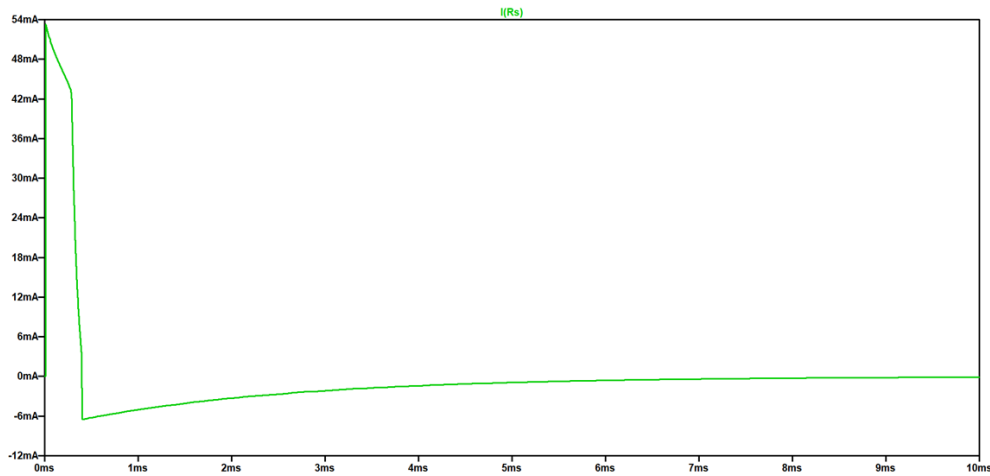
Figura 26. Voltaje sobre el nodo V_{ADC} (IEC 61000-4-5) (1).



Nota. Curva de voltaje el nodo V_{ADC} ante la entrada sugerida por el estándar IEC 61000-4-5 en su versión de voltaje. Elaboración propia.

1.5 V y 51.2 mA respectivamente, están muy lejos de los valores que exceden los límites establecidos para el convertor analógico-digital, por lo cual se concluye que el circuito cumple la prueba ante la entrada de voltaje que sugiere el estándar IEC 61000-4-5.

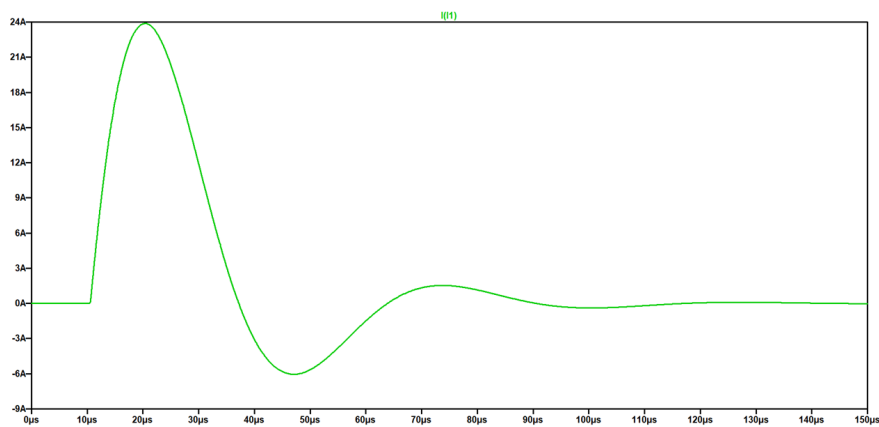
Figura 27. Corriente sobre la resistencia R_S (IEC 61000-4-5) (1).



Nota. Curva de corriente sobre la resistencia R_S ante la entrada sugerida por el estándar IEC 61000-4-5 en su versión de voltaje. Elaboración propia.

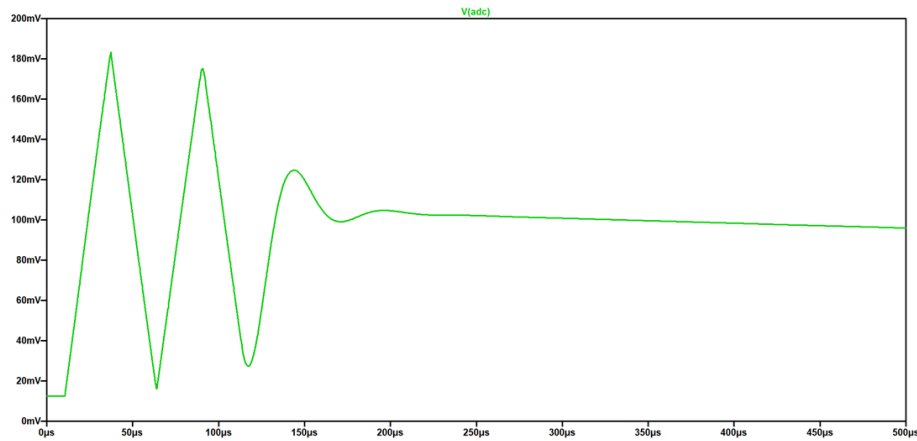
Posteriormente, en la figura 28 se presenta la forma de onda para corriente a aplicar. Ahora, se evalúa el voltaje sobre el nodo V_{ADC} y la corriente sobre R_S , en las figuras 29 y 30 respectivamente, para analizar el comportamiento y que no sobrepase los límites que el conversor analógico digital sugiere.

Figura 28. Forma de onda sugerida por el estándar IEC 61000-4-5 (2).



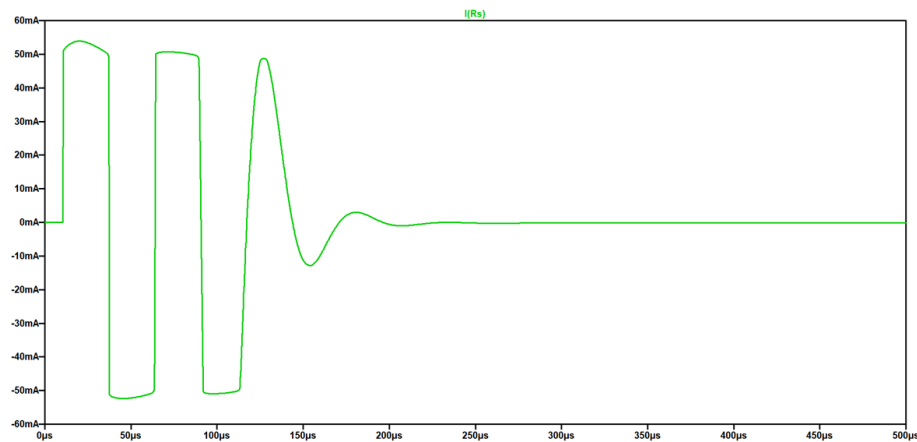
Nota. Gráfica de la forma de onda de corriente que sugiere el estándar IEC 61000-4-5 en su nivel 2 con una $R_{eq} = 2\Omega$. Elaboración propia.

Figura 29. Voltaje sobre el nodo V_{ADC} (IEC 61000-4-5) (2).



Nota. Curva de voltaje el nodo V_{ADC} ante la entrada sugerida por el estándar IEC 61000-4-5 en su versión de corriente. Elaboración propia.

Figura 30. Corriente sobre la resistencia R_S (IEC 61000-4-5) (2).



Nota. Curva de corriente sobre la resistencia R_S ante la entrada sugerida por el estándar IEC 61000-4-5 en su versión de corriente.

3.2.12. Cumplimiento del estándar IEC 61131-2

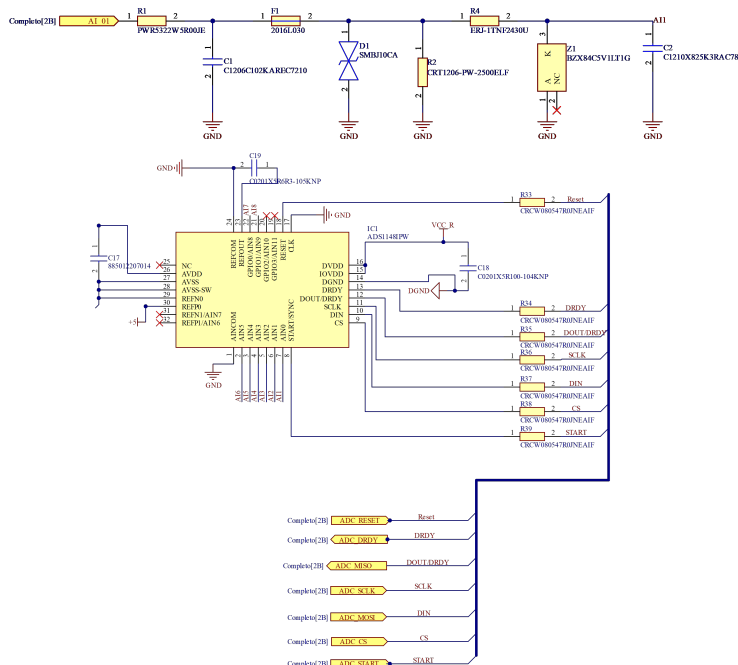
En el circuito presentado en la figura 13, en operación normal solo deben estar en funcionamiento las resistencias R_{PWR} y R_{sense} , es decir, en el rango de 4-20 [mA]. En dicha figura se

puede apreciar un sistema con una resistencia de entrada de 300, Ω la cual cumple según lo indica el estándar IEC 61131-2; este nos dice que la resistencia de entrada (R_{in}) de una entrada analógica debe ser menor o igual a 300 Ω Schneider Electric (2018).

Con los análisis anteriores, se puede observar que ante las entradas propuestas partiendo desde los estándares mencionados, el dispositivo se comporta de manera adecuada; se puede decir que esta etapa del dispositivo no presentará fallas bajo las condiciones ya establecidas y cumple con los requerimientos propuestos inicialmente (sujeto a la realización de pruebas físicas).

En la figura 31 presenta el esquemático de 1 de las 8 entradas analógicas y la conexión con el ADC y posteriormente al microcontrolador.

Figura 31. Esquemático entradas analógicas diseñado con Altium Designer.



Nota. Elaboración propia.

3.3. Entradas digitales

Durante un proceso industrial, también se encuentran procesos o situaciones en las cuales se ven implicados procesos o dispositivos que hacen el uso de variables de forma digital, tales como los pueden ser sensores. El reto en esta etapa de nuestro proyecto corresponde a que nuestra RTU en diseño tenga la capacidad de adquirir y procesar estas señales digitales. Además, se espera que este procesamiento venga de la mano con la protección a los estándares antes mencionados y posteriormente se implemente una entrada digital eficiente.

Para estas entradas digitales, se debe tener en cuenta lo establecido en el alcance del proyecto, es decir, se tendrán 4 entradas digitales, las cuales van a operar en el rango de los 0-24 [V]. Para lograr este cometido, se va a tener en cuenta la referencia dada en la nota de aplicación de TIDA-01508 de Texas Instruments Texas Instruments (2018c). Este diseño se toma como referencia debido a que trabaja en el mismo rango de valores al cual va aplicado este diseño, además, de ya presentar las protecciones hacia los estándares con los cuales se viene trabajando. Este diseño corresponde a un módulo de entradas digitales aisladas, que cuenta con 16 entradas digitales aisladas capacitivamente mediante el aislador ISO 1211. Este módulo tiene algunas características muy particulares, las cuales se plasman en la Tabla 15.

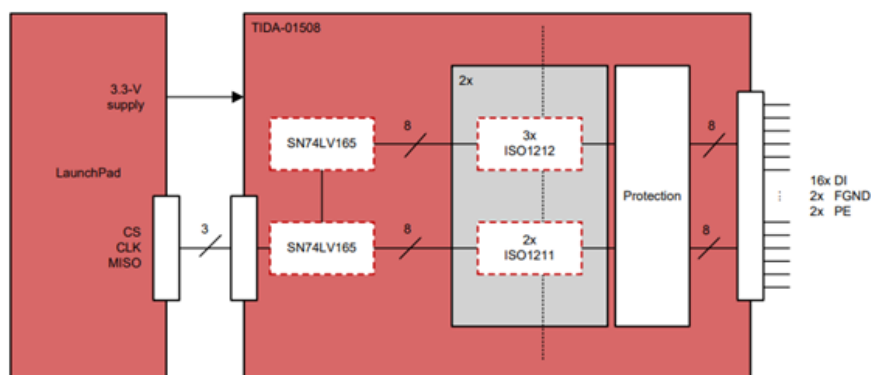
Debido al tipo de aplicación hacia el cual va orientado nuestro dispositivo, las características como la velocidad de datos, el tiempo de propagación, entre otros no son esenciales, por lo cual pasan a un plano secundario y no son mayor relevancia. Finalmente, en la Figura 32, se presenta el

Tabla 15

Características del módulo TIDA-01508.

Característica	Detalle
Nombre	TIDA-01508
Data rate	200 kbit por canal
Consumo de potencia	<1 W entre los 16 canales Entradas IEC 61000-4-2 ESD
Cumplimiento estándares	IEC 61000-4-4 EFT IEC 61000-4-5 Surge
Comunicación	SPI Serial
Límite de señal en bajo	12.5 [V]
Límite de señal en alto	13.65 [V]

diagrama de bloques del TIDA-01508, el cual será nuestra referencia principal para la adquisición de nuestras entradas digitales. Para adaptar el diseño a nuestra necesidad se realizaron algunos cambios.

Figura 32. Block Diagram of TIDA-01508.

Nota. Diagrama de bloques del diseño TIDA-01508 de entradas digitales. Tomada de Texas Instruments (2018c).

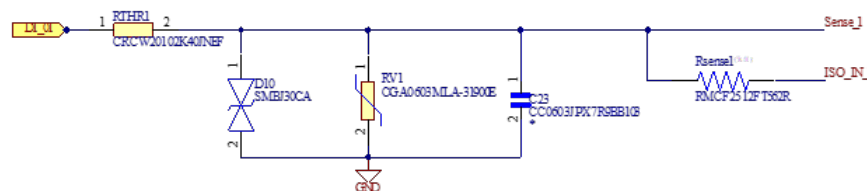
Como se puede observar en la Figura 32, el dispositivo cuenta 4 etapas, como lo son: la entrada, la protección, el aislamiento y conversión de los datos a comunicación serial o paralelo

(ISO 121x). En la Figura 32 se usó salida en paralelo, para posteriormente mediante dos registros (SN74LV165) convertirlo en señales seriales. Finalmente, se presenta el Launchpad, el cual en nuestro caso será nuestro módulo de microprocesamiento (CM4). Este dispositivo es un dispositivo de referencia debido a que en este proyecto solo son necesarias 4 entradas digitales, es decir, se puede hacer uso de 4 aisladores de entradas digitales ISO1211.

3.3.1. Etapa de protección

Para esta etapa vamos a trabajar con algunos de los elementos los cuales veníamos usando con anterioridad, tales como lo son: Diodo TVS, capacitor para disipación de corriente, y resistencia (Pulse Withstanding Resistor). En la Figura 33, se presenta el esquemático de la etapa de protección para poder detallar cada uno de sus elementos.

Figura 33. Esquemático de la etapa de protección al módulo de entradas digitales.



Nota. Elaboración propia.

3.3.2. Pulse Withstanding Resistor (R_{THR})

Tomando como referencia el diseño mencionado, es decir, el TIDA-01508 se establece con el fin de cumplir el estándar IEC 61131-2 el cálculo de las resistencias R_{THR} y R_{sense} . La resistencia R_{THR} controla el voltaje a la entrada del dispositivo aislador a usar y la resistencia

Tabla 16

Características de la resistencia CRCW20102K40JNEF.

Característica	Detalle
Nombre	CRCW20102K40JNEF
Valor	2.4 k Ω [V]
Tipo	Pulse Withstanding Resistor
Tolerancia	5%
Potencia	750 [mW]

R_{sense} controla la corriente que va a transcurrir a través del módulo de entradas digitales. Con estas resistencias que se calcularán más adelante se busca cumplir el estándar IEC 61131-2, además, de que la resistencia R_{THR} es del tipo Pulse Withstanding Resistor para apoyar al diodo TVS en la disipación de altas cantidades de energía de forma transitoria.

3.3.3. Diodo TVS (D_{10})

Dispositivo usado por excelencia para la disipación de altas energías generadas por ESD, sobretensiones o transitorios. El diseño de referencia sugiere el uso de un diodo TVS3300 de Texas Instruments, sin embargo, debido a la familiaridad con los diodos de LittleFuse, se decidió remplazar el TVS por el SMBJ30CA que cuenta con parámetros muy similares. En la Tabla 18 se mencionan sus principales características.

Debido a que el diseño que se referencia con anterioridad sugiere que el cumple con los estándares IEC 61000-4-2 nivel 3, IEC 61000-4-4 nivel 4 e IEC 61000-4-5 nivel 3, se infiere que los dispositivos seleccionados y presentados por el fabricante cumple a cabalidad con el soporte para las formas de onda y las pruebas que estos estándares mencionan. Por lo cual, para esta etapa

Tabla 17

Principales características del diodo TVS SMBJ30CA.

Característica	Detalle
Nombre	SMBJ30CA
V_R	30 [V]
V_{BR}	33.3 - 36.8 [V]
I_{peak}	12.4 [A]
V_{CL}	48.8 [V]
I_R	1 [μ A] [V]

del diseño no se realizan simulaciones ni cálculos matemáticos para justificar la selección de este diodo TVS.

3.3.4. Varistor (R_{RV1})

Este dispositivo fue seleccionado como una ayuda extra para el diodo TVS y su proceso de disipación de corriente, con el fin, de apoyar al diodo TVS en caso de falla o lentitud en el proceso de disipación de corriente. En el diseño de las entradas analógicas se usó un capacitor que soportara unas cantidades de energía considerables teniendo en cuenta las simulaciones presentadas a diferencia de este. Mediante la tabla 18 se presentan algunas de sus principales características.

Tabla 18

Principales características del Varistor CGA0603MLA-31900E.

Característica	Detalle
Nombre	CGA0603MLA-31900E
V_{RMS}	25 [V]
V_{DC}	31 [V]
V_F	71 [V]

Con el fin de no alterar el funcionamiento del circuito del diseño referenciado, que ya cum-

ple, como el fabricante lo menciona con los estándares que son de nuestro interés, no se modificó el diseño y dejó el varistor como estaba en el diseño de referencia.

3.3.5. Resistencia (R_{sense})

Esta resistencia esta propuesta por el fabricante con el objetivo de limitar el paso de corriente a través de la entrada digital, esto con el fin de cumplir con el estándar IEC 61131-2. En la Tabla 19 se presenta la caracterización de este dispositivo.

Tabla 19

Características de la resistencia RMCF2512FT562R.

Característica	Detalle
Nombre	RMCF2512FT562R
Valor	562 Ω [V]
Tipo	Resistencia de capa delgada
Tolerancia	1 %
Potencia	1 [W]

Esta resistencia fue seleccionada junto con su valor por el fabricante para cumplir con el estándar IEC 61131-2, el modo por el cual fue seleccionado su valor y características será demostrado en la siguiente sección cuando se presente el dispositivo que se encarga de aislar las entradas digitales.

3.3.6. Receptor de entradas digitales aislado (ISO1211)

Durante muchos años, los opto acopladores fueron los dispositivos usados por excelencia para la recepción de señales digitales con el fin de evitar el paso de corrientes no deseadas y ruido en

los módulos de recepción de señales; pero fueron perdiendo terreno debido a atenuantes, los cuales partían desde los grandes tiempos de retardo, grandes consumos de energía y muy importante en nuestra aplicación operar en ambientes hostiles. Como consecuencia de dichas limitaciones se buscó implementar un dispositivo el cual pueda mitigar algunas de estas atenuantes, tratando de imitar al ya mencionado opto acoplador. Además, de eliminar dichas limitaciones logra dar un beneficio extra, el cual implica el extender su rango de acción de voltaje en unos cuantos centenares de voltios Kalnoskas (2018). Además de presentar una importante protección ante los estándares con los cuales se viene trabajando, haciéndolo un dispositivo bastante robusto. A continuación, en la Tabla 20, se muestra las principales características del circuito integrado.

Tabla 20

Principales características del circuito integrado ISO1211

Característica	Detalle
Nombre	ISO1211
Fabricante	Texas Instruments
Estándares	Diseñado para cumplir con IEC 61131-2
Comunicación	Serial SPI
Alimentación	2.5 a 5.5 [V]
Data rate	Hasta 4 Mbps
Tipo de aislamiento	Capacitivo

Este dispositivo usa las resistencias mencionadas con anterioridad (R_{THR} y R_{sense}) para poder cumplir con el estándar IEC 61131-2, además de sumar el diodo TVS y en conjunto cumplir la totalidad de estándares aplicables a él.

Este dispositivo es una de las 2 alternativas que presenta Texas Instruments para aislar las

entradas digitales (ISO1211 e ISO1212), según sus correspondientes hojas de datos, la principal diferencia radica en la cantidad de entradas (1 y 2 respectivamente), y la independencia entre ellas para no generarse afectación entre ellas Texas Instruments (2022). La decisión que llevó a seleccionar el ISO1211 por encima del ISO1212 es que el primero brinda un aislamiento de canal a canal. Ahora, ya conociendo el dispositivo a usar, se debe establecer el valor de las resistencias R_{THR} y R_{sense} , con el fin de cumplir con el estándar IEC 61131-2.

El estándar IEC 61131-2 nos indica para entradas digitales de 24 [V] existen 3 niveles, tanto para los márgenes de voltaje, como para límites de corriente, dados por la Tabla 21 en la sección resaltada.

Tabla 21

Límites de corriente y voltaje para entradas digitales según IEC 61131-2. Tomada de Siemens AG (2015)

	Type 1 limit vaules		Type 2 limit values		Type 3 limit values	
	Signal 0	Signal 1	Signal 0	Signal 1	Signal 0	Signal 1
	Voltage limits U_L		Voltage limits U_L		Voltage limits U_L	
24V DC	-3 to 15V	15 to 30V	-3 to 11V	11 to 30V	-3 to 11V	11 to 30V
120V AC	0 to 79V	79 to 1.1 Ue	0 to 74V	74 to 1.1Ue	0 to 74V	74 to 1.1Ue
230V AC	0 to 164 V	164 to 1.11 Ue	0 to 159V	159 to 1.1 Ue	0 to 159 V	159 to 1.1 Ue
	Current limits I_L		Current limits I_L		Current limits I_L	
24V DC	15mA	2 to 15mA	30mA	6 to 30mA	15mA	2 to 15mA
120V AC	0 to 15mA	2 to 15mA	0 to 30mA	6 to 30mA	0 to 15mA	5 to 15mA
230V AC	0 to 15mA	3 to 15mA	0 to 30mA	7 to 30mA	0 to 15mA	5 to 15mA

El fabricante sugiere que se haga uso del tipo 1 del estándar. Es decir, como se puede observar en la Tabla 21, la corriente que se ve a través de la entrada digital puede variar entre los 2 [mA] y los 15 [mA], donde el fabricante sugiere seleccionar una resistencia del valor adecuado

para que la corriente que recorra el lazo sea de 2.25 [mA].

$$I_L = \frac{2.25mA * 562}{R_{sense}} \quad (9)$$

La ecuación 9 nos indica el límite de corriente del sistema a la entrada. Conociendo que dicha corriente para tipo 1 y 3, típicamente es de 2 [mA] y para tipo 2 de 6 [mA] según lo indica la Tabla 21. Como se menciona con anterioridad, el fabricante se acogió a soportar el nivel 1 del estándar de consumo de corriente. Según lo mencionado, la ecuación 9 nos indica el valor de la resistencia R_{sense} adecuado para cumplir con dicho estándar, despejando R_{sense} de dicha ecuación obtenemos que su valor corresponde a 562 Ω .

Conociendo este valor de dicha resistencia, el fabricante presenta el concepto para calcular la resistencia R_{THR} mediante las ecuaciones 10 y 11. Se debe tener en cuenta que esta resistencia se obtiene a partir de establecer los valores límites de los estados 0 y 1. Según la Tabla 21 el valor límite adecuado para la señal en alto (1 lógico) corresponde a 15 [V]. Partiendo de la ecuación 10, el valor de la resistencia adecuado sería 3 k Ω , aunque el fabricante sugiere un uso de una resistencia de 2.4 k Ω para mantenerse dentro de los márgenes. Esto marca una corriente de 2.25[mA] sobre la entrada del dispositivo.

$$V_{IH} = 8.25 + R_{THR} * \frac{2.25mA * 562}{R_{sense}} \quad (10)$$

$$V_{IL} = 7.1 + R_{THR} * \frac{2.25mA * 562}{R_{sense}} \quad (11)$$

El texto del fabricante del receptor ISO1211, menciona que, para obtener valores diferentes a los mencionados en la hoja de datos, se puede realizar una interpolación lineal. De allí y variando los voltajes entre los mínimos, máximos y típicos, se puede obtener que el valor seleccionado por el fabricante está dentro del rango esperado. A partir de las ecuaciones 10 y 11 y haciendo uso de las resistencias seleccionadas, es decir, $R_{sense}=562 \text{ } [\Omega]$ y $R_{THR}=2.4 \text{ } [k\Omega]$, se calcula los umbrales de los voltajes en estados de bajo y alto, como lo presenta la Tabla 22.

Tabla 22

Umbrales de voltaje a la entrada del IC 1211

Estado y Resistencia	Voltaje
V_H	$R_{sense}= 562\Omega$ y 13.65 [V]
V_L	$R_{THR}=2.4k\Omega$ 12.5 [V]

Para el entendimiento total de las conexiones realizadas hacia el dispositivo ISO1211, el lector de este texto se puede remitir a la guía de diseño del módulo TIDA-01508.

3.3.7. Registro (SN74LV165A).

Teniendo en cuenta que se tienen 4 entradas digitales, el método por el cual el procesador recibirá estas señales lo establece este circuito integrado, siendo este un dispositivo que realiza una conversión, de paralelo a serie, durante cada ciclo de reloj, a cada una de sus 8 entradas. En la tabla 23 se presentan las principales características de este elemento.

Tabla 23

Principales características del registro SN74LV165A.

Característica	Detalle
Nombre	SN74LV165A
Tipo de entrada	Paralela
Tipo de salida	Serie
Número de entradas	8
Comunicación	SPI Serial
Voltaje de alimentación	2 a 5.5 [V]

Es importante mencionar que al tener solo 4 entradas hacia un dispositivo de 8 entradas, en el proceso de configurar el software del módulo CM4 se debe realizar lectura de dichas señales cada 2 ciclos de reloj.

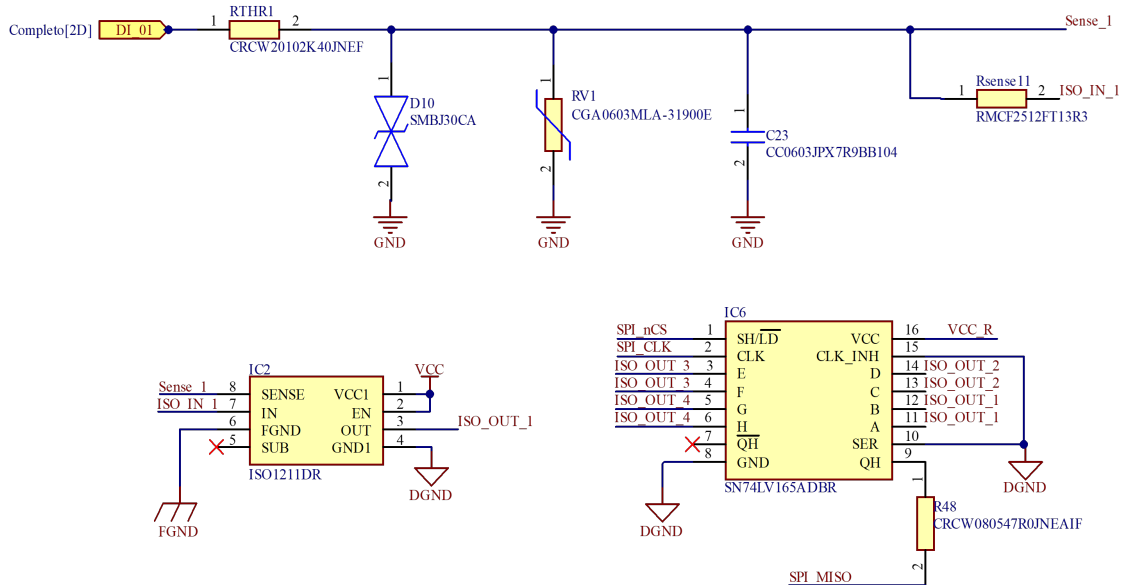
3.3.8. Cumplimiento de los estándares

- IEC 61000-4-2: este diseño, como lo sugiere el fabricante, está diseñado para soportar transitorios correspondientes a ESD en el rango de los +/- 6 [kV], el cual corresponde al nivel 3 de protección en contacto directo. El fabricante no realiza referencia al nivel que se tuvo en cuenta para la descarga por aire.
- IEC 61000-4-4: se siguió con bastante similitud el diseño de referencia para mantener la protección ante descargas transitorias de +/- 4[kV], sobrepasando el nivel 4 que corresponde a entrada y salidas de señal. Este nivel protección corresponde al nivel 4 para protección a líneas de energía.

- IEC 61000-4-5: en esta ocasión, este sistema fue diseñado para proteger las entradas ante niveles de voltaje de +/- 1 [kV].
- IEC 61131-2: en esta etapa del proyecto, se usó la sugerencia que realiza el estándar hacia las entradas digitales de 24 [V] como se muestra en la Tabla 21. Para cumplir con este estándar, se usaron las resistencias R_{sense} y R_{THR} a las entradas del circuito integrado ISO1211. Haciendo uso del nivel 1 para corriente y voltajes para entradas digitales de 24 [V].

Finalmente, se presenta mediante la figura 34 el esquemático de 1 de las 4 entradas digitales junto con su conexión a los circuitos integrados que finalizan las conexiones con el microcontrolador.

Figura 34. Esquemático entradas digitales en Altium Designer.



Nota. Elaboración propia.

3.4. Salidas digitales

En el alcance redactado para este proyecto, se estableció que las salidas digitales constarían de 4 Salidas Digitales, conformadas por transistores NPN o PNP, según se escoja, los cuales se encargan de controlar la acción de un relé. Estas indicaciones establecidas nos limitan frente a la construcción de dichas salidas debido a que existen tecnologías diferentes para la construcción de salidas digitales. Algunas alternativas podrían ser: salidas digitales con relé (para cargas en AC y DC), salidas digitales con triac (para cargas en AC) o salidas digitales con transistor (para cargas en DC). Por lo mencionado se usarán salidas digitales con transistores que controlan los relés. Este tipo de salidas depende de la aplicación hacia la cual vaya orientado el sistema Viral (2021).

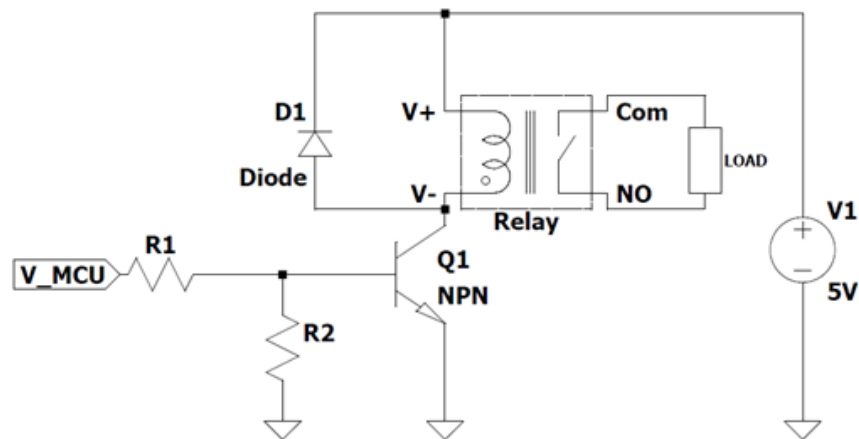
Según lo establecido en el alcance del proyecto, se hará uso de un relé para controlar las diferentes cargas que puedan ser conectadas a la RTU. El consumo de estos relés está dado en la magnitud que parte desde unas cuantas decenas de [mA] hasta llegar al rango de las centenas de [mA], esto implica que el microcontrolador del cual se hace uso, desde sus pines de salidas de propósito general, no se encuentra en la capacidad de suministrar la alimentación suficiente para poner en funcionamiento la bobina del relé. El microcontrolador Compute Module 4 de Raspberry se encuentra en la capacidad de entregar desde sus pines de entrada/salida una corriente máxima de 16 [mA], esto haciendo uso de una tensión de referencia de 3.3 [V] Pounder (2021).

Esta característica implica que esta corriente solo sería capaz de alimentar el encendido de un par de leds, lo cual se traduce que para aplicaciones que requieran un consumo superior

al mencionado se debe emplear el uso de otros elementos electrónicos que permitan el uso de corrientes de magnitud superior. Esto se debe a que un elemento electromecánico como lo es un relé convencional, al estar compuesto por una bobina la cual acciona los contactos, se activa por el flujo de la corriente necesaria a través de sus terminales.

El diseño de referencia se encuentra en la Figura 35, el cual a continuación se presenta por partes para explicar los criterios de selección de cada elemento electrónico y su funcionamiento.

Figura 35. Esquemático de la etapa de salidas digitales.



Nota. Elaboración propia.

Como se puede observar en la Figura 35, la figura corresponde a un transistor BJT, el cual está dibujado en configuración de emisor común. Para lograr lo deseado, es decir, que el transistor se comporte como un interruptor digital para el relé, se debe establecer que esto solo puede ocurrir cuando el transistor está en la región de corte y de saturación según su curva característica Inventable (2021).

3.4.1. Relé electromecánico

El objetivo de este relé corresponde a soportar la conexión de cargas tales como motores o válvulas en acciones de campo. Por ello en la Tabla 24 se caracteriza el relé seleccionado.

Tabla 24

Principales características del registro relé S2EB-5V.

Característica	Detalle
Nombre	S2EB-5V
Voltaje de bobina	5 [V]
Resistencia de bobina	130 Ω
Inductancia de bobina	65 [mH]
Corriente nominal	38.5 [mA]
Resistencia en contactos	50 [$m\Omega$]

Inicialmente, se buscó un relé que trabajara a 5 [V] debido a que nuestra fuente de alimentación después de la etapa de regulación de voltaje nos brinda una alimentación de 5 y 3.3 [V]. Los relés de 3.3 [V] con gran capacidad de carga no son comunes, se optó por solo buscar relés de 5 [V].

Después de superar esta etapa y debido a que este diseño no se encuentra sustentado por ningún fabricante de dispositivos electrónicos, por el contrario, parte de un modelo teórico, se deben realizar como mínimos algunas simulaciones para corroborar su correcto funcionamiento en su estado estable. Por lo que se necesita simular el relé, esto supuso un reto debido a que no existe ningún modelo SPICE de dichos relés, por lo cual se debe representarlos de la manera que más se acerque.

Para lograr una adecuada simulación se debe conocer la resistencia de la bobina y también su inductancia, por lo cual, esto se convirtió en otro criterio de selección, es decir, había que encontrar un relé, el cual en su hoja de datos indicara estos dos parámetros.

Finalmente, algunos parámetros bastante importantes como lo son: el voltaje de intercambio, corriente de intercambio, entre otros, se basaron en tener en cuenta el estándar IEC 61131-2 el cual se ha venido trabajando y en la sección de salidas digitales, menciona que, al momento de usar un relé electromecánico para salidas digitales, este debe cumplir con la categoría de utilización AC15 plasmada en el estándar IEC 60947-5-1 correspondiente al control de cargas electromagnéticas en AC RS Components (2021). El estándar anteriormente mencionado determina los valores de los parámetros para la selección del relé. Con los criterios de selección anteriormente mencionados, no fue posible encontrar un relé que cumpliera a cabalidad con los parámetros sugeridos por el estándar, pero se buscó este dispositivo, el cual se acerca bastante a lo que el estándar sugiere. Este estándar menciona que la categoría de utilización AC15 tiene los valores que presenta la Tabla 25.

La hoja de datos del relé seleccionado menciona que la capacidad nominal de intercambio del relé corresponde a 4 [A] en 250 V_{AC} Panasonic (2021), lo cual esto según el estándar que se desea cumplir, cumple la categoría de utilización AC15. El dispositivo no menciona la corriente de intercambio a 120 V_{AC} , esto implica que al no conocerse este valor no se puede afirmar con seguridad que el dispositivo cumpla dicho estándar. Se aclara que se realizó el ejercicio de buscar

Tabla 25

Valores eléctricos para el estándar IEC 60497-5-1. Tomada de RS Components (2021)

Designation & Utilization Category		IEC 60947-5- I/EN 60947-5-1						VA rating	
		Rated operational current I_e [A] at rated operational voltage V_e						Make	Break
		120V	240V	380V	480V	500V	600 V		
Ac15	A600	6	3	1,9	1,5	1,4	1,2	7200	720
AC15	A300	6	3					7200	720
Ac15	B300	3	1.5					3600	360
Ac14	D300	0,6	0,3					432	72
		125 V	250 V						
DC13	300	0,55	0.27					69	69
DC13	R300	0,22	0,1					28	28

un relé que se adaptara al uso que se le desea dar buscando cumplir el estándar ya mencionado, pero una gran limitante fue el voltaje de alimentación de la RTU. Se sugiere a la persona interesada en implementar este diseño, cambiar el relé a uno de 12 [V] o superior, donde la gama de relés implica una facilidad mayor para encontrar que dicho dispositivo cumpla con el estándar. Si se cambia el relé en el diseño habría que encontrar una fuente de alimentación de mayor magnitud (mayor o igual a 12 [V]).

3.4.2. Transistor

Mediante este dispositivo se busca generar la señal que pueda abrir o cerrar los contactos del relé. Como ya se mencionó con anterioridad, los pines de salida del microcontrolador no se encuentran en la capacidad de generar la corriente suficiente para realizar la activación de la bobina. Además, se busca que con una señal de 3.3 [V] que puede generar el microcontrolador se pueda controlar la bobina del relé que es de 5 [V]. En la tabla 26 se presentan las principales características del transistor.

Tabla 26

Principales características del transistor MMBT3904.

Característica	Detalle
Nombre	MMBT3904
$I_{c(max)}$	200 [mA]
V_{BE}	0 a 40 [V]
Ganancia en DC	60
Tipo de transistor	BJT NPN

Criterio de selección: Para seleccionar este transistor se tuvieron en cuenta dos criterios importantes: la corriente de colector máxima, la cual debía ser superior a la corriente nominal de la bobina del relé; además, el transistor debe soportar un voltaje superior al de la aplicación a la cual va a ser aplicado. En este caso se cumple, pues el voltaje V_{BE} típicamente será de 6 [V] y la aplicación hacia la cual es orientado, apenas se ve expuesto a 3.3 [V] como máximo Diodes Incorporated (2017).

3.4.3. Resistencias R_1 y R_2

Siendo estas resistencias unos elementos complementarios para que el diseño sea completamente funcional, se deben calcular estos valores con el fin de que el transistor en su operación como interruptor se mueva entre la zona de saturación y corte. Por eso el procedimiento teórico y matemático que se debe realizar para ello consiste precisamente en que las resistencias deben permitir que el transistor opere en la región de saturación. Estos cálculos los explica Electgpl (2018) en su video de Youtube sobre cómo usar un transistor como interruptor y se aplican a nuestro caso a continuación:

$$I_B = \frac{I_C}{G} \quad (12)$$

Donde G en la ecuación 12 significa la ganancia en DC del transistor.

$$I_{R2} = \frac{I_B}{10} \quad (13)$$

Según lo indica la fuente anteriormente mencionada, este valor de 10 en la ecuación 13, es un valor estimado.

$$R_2 = \frac{V_{BE}}{I_{R2}} \quad (14)$$

$$I_{R1} = I_{R2} + I_B \quad (15)$$

I_B representa corriente a través de la base del transistor en la ecuación 14.

$$R_1 = \frac{V_{MCU} - V_{BE}}{I_{R1}} \quad (16)$$

Finalmente, el parámetro V_{MCU} en la ecuación 16 viene siendo el voltaje que entrega el microcontrolador CM4 para controlar dicha salida.

Haciendo uso de las ecuaciones anteriormente presentadas y de los datos presentados en la hoja de datos del transistor, encontramos que los valores de las resistencias R_1 y R_2 corresponden a 3.6 [k Ω] y 11 [k Ω] respectivamente.

Estas resistencias, al ser del tipo convencional, no se tuvo ningún criterio extra, por lo cual no se presentará una caracterización. En la lista de materiales presentada al final se mostrarán sus números de parte específicos.

3.4.4. Diodo

Se coloca este diodo como un diodo de campo, con el objetivo de disipar las energías en polaridad inversa generadas por la bobina y que se pueden generar en una aplicación real cuando haya cambios sustanciales sobre las cargas. El diodo escogido se detalla en la tabla 27.

Tabla 27

Principales características del diodo BAT54SHY.

Característica	Detalle
Nombre	BAT54SHY
V_F	0.5 [V] @ 30 [mA]
I_R	2 [μ A] @ 25 [V]
Tipo de diodo	Schottky

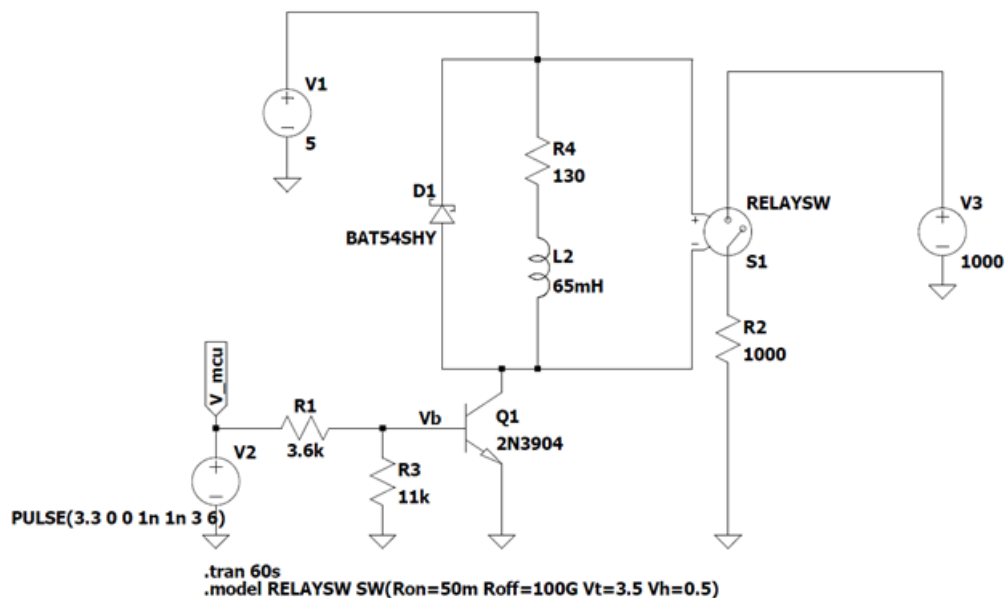
Se buscó un diodo que se pusiera en conducción en una cantidad de voltaje muy baja y que su máxima cantidad de corriente que puede circular a través de él coincida con la máxima cantidad

de corriente que soportar el transistor.

3.4.5. Funcionamiento del sistema en operación normal

Teniendo en cuenta que este es un diseño teórico, es importante presentar algunas simulaciones para sustentar el correcto funcionamiento del circuito. Un inconveniente presentado transcurre en que ningún relé presenta modelo spice creado por su fabricante. Para simular el relé se ha tomado como referencia un modelo creado por el mismo desarrollador del software, es decir, Analog Devices haciendo uso de un “switch” controlado por voltaje para simular el circuito Gabino (2017). En la Figura 36 se presenta el circuito a simular para corroborar el funcionamiento del circuito planteado.

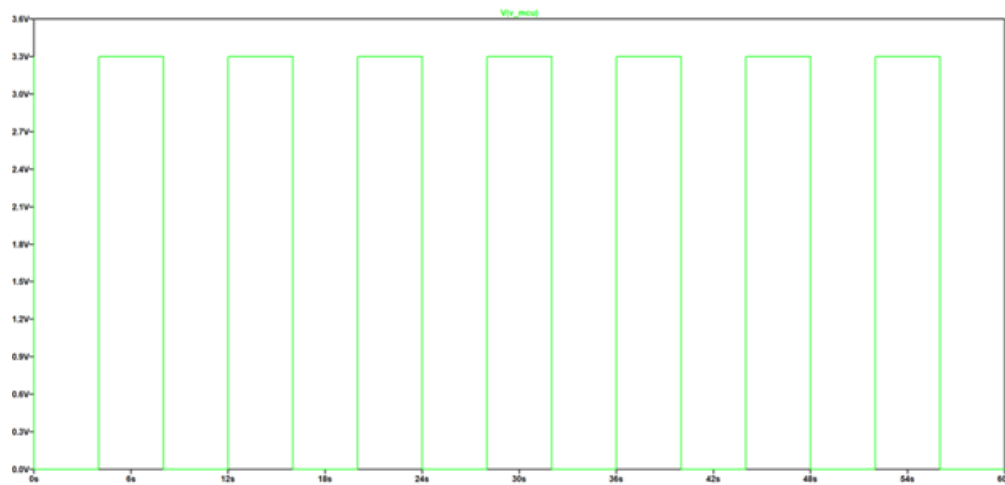
Figura 36. Esquemático de la etapa de salidas digitales para simulación.



Nota. Elaboración propia.

En la fuente de voltaje (V_{MCU}) que simula la salida del microprocesador, se establece una señal periódica, como se muestra en la Figura 37, de ancho de 6 [s] y manteniendo un ciclo de trabajo de 50. Se realizó un análisis transitorio durante 1 minuto, teniendo en cuenta que en la hoja de datos del relé se sugiere que la velocidad máxima de apertura/cierre del contacto del relé es de 20 veces por minuto Panasonic (2021).

Figura 37. Señal de control al módulo de entradas digitales.

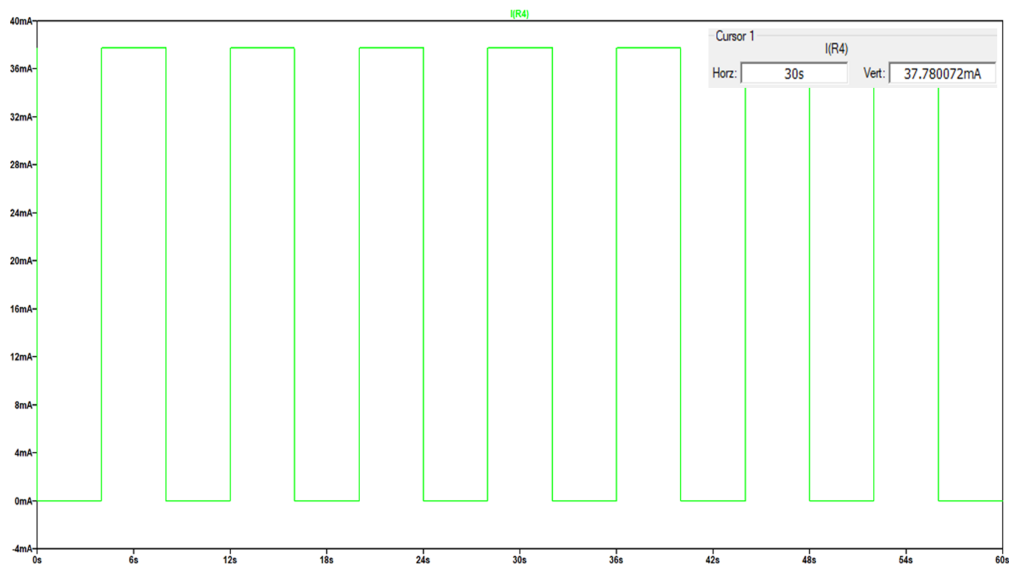


Nota. Elaboración propia.

La resistencia R_2 , simula una carga junto con la fuente de voltaje para corroborar que el circuito sí está conduciendo, es decir, el contacto se está cerrando en los momentos adecuados.

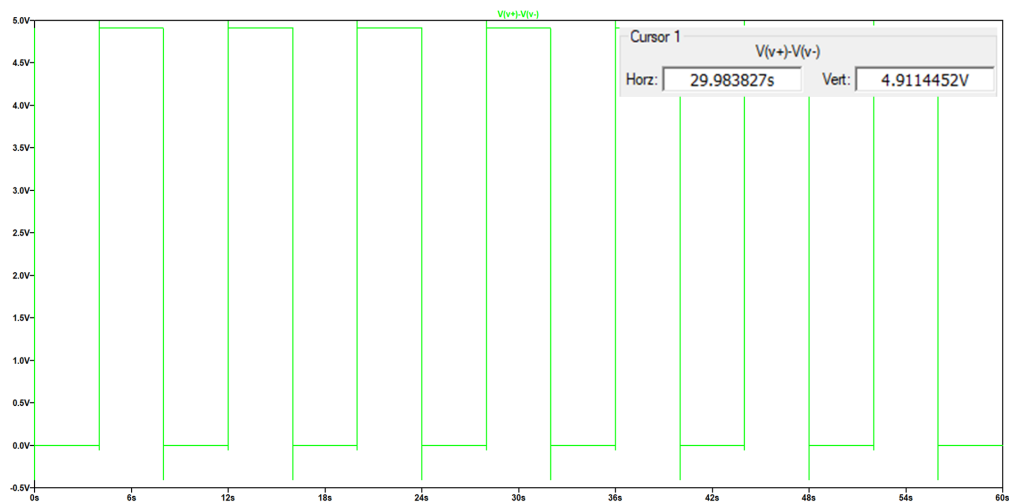
Finalmente, en la Figura 38 y 39 se presentan las curvas de corriente y voltaje sobre el relé respectivamente, para así demostrar que la corriente que transcurre a lo largo de dicho relé corresponde a un valor cerca al valor nominal y el voltaje sobre él es el suficiente para accionar los contactos.

Figura 38. Corriente a través del relé de salidas digitales que activa la bobina.



Nota. Elaboración propia.

Figura 39. Señal de voltaje medida sobre las terminales positiva y negativa del relé.

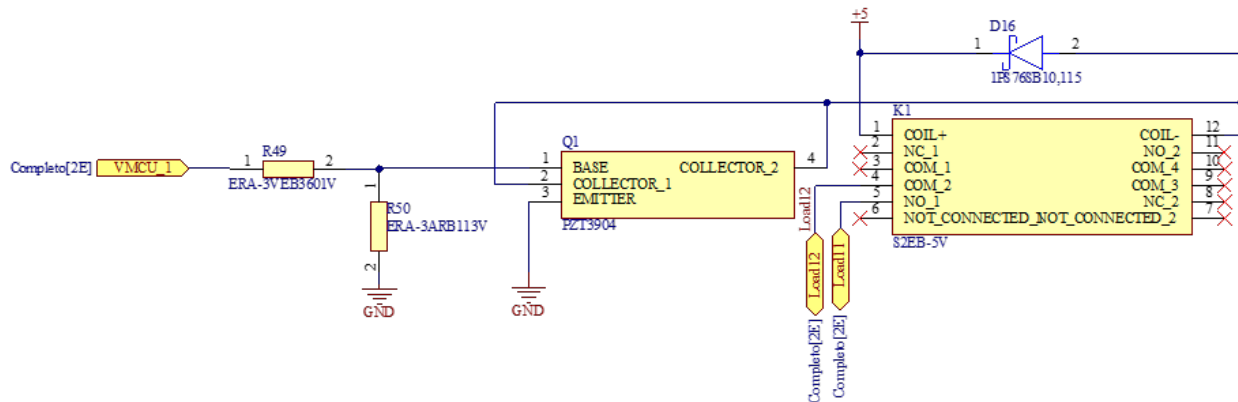


Nota. Elaboración propia.

La parte del circuito que se encuentra expuesta corresponde al relé y este está diseñado para soportar altas magnitudes de voltaje y corriente, se hace innecesario probar el circuito ante los

estándares que se vienen manejando. Finalmente, en la Figura 40 se presenta el esquemático de 1 de las 4 salidas digitales.

Figura 40. Esquemático de salidas digitales en Altium Designer.



Nota. Elaboración propia.

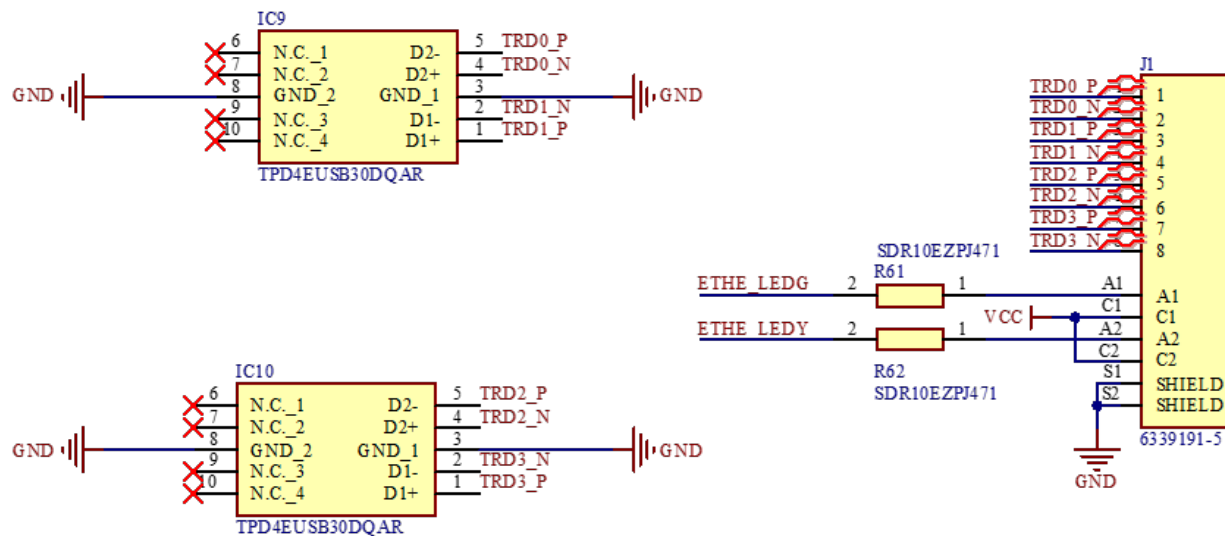
3.5. Módulo Ethernet

Es importante que la RTU desarrollada tenga un puerto red RJ-45 que le permita tanto conectarse a internet, como conectarse a otros dispositivos mediante el uso de diferentes protocolos presentes en la industria. En el alcance de este proyecto se estableció que la RTU debía tener al menos 1 puerto de red, si es posible 2 puertos. Para cumplir con dicha expectativa se hará uso de la interfaz de red que el microcontrolador posee y se adicionará 1 puerto USB 2.0 para que el usuario final pueda conectar un módulo de red externo que haga uso de este protocolo.

Para realizar la topología la cual va a enlazar el puerto físico de red hacia el microcontrolador se hará uso de los dispositivos que el fabricante del microcontrolador sugiere en su hoja de datos Raspberry Pi Foundation (2021c). Este diseño consta de una cantidad limitada de ele-

mentos electrónicos donde los principales destacados corresponden al conector RJ45 que permite la interacción con el medio externo, un par de diodos TVS para realizar la protección contras las descargas electrostáticas (ESD). En la figura 41 se presenta el esquemático de esta etapa junto con los dispositivos electrónicos mencionados.

Figura 41. Esquemático de la interfaz de red en Altium Designer.



Nota. Elaboración propia.

3.5.1. Conector RJ45

El conector RJ45 seleccionado corresponde al que el fabricante sugiere (A70-112-331N126), el cual es un conector que cuenta con los leds de estado y además de un aislamiento magnético para proteger la RTU desde su puerto de red. En la Figura 41 se presenta el esquemático del puerto de red. Este conector es el sugerido por el fabricante en su hoja de datos Raspberry Pi Foundation (2021c). Para mayor información del dispositivo usado, el lector puede remitirse a la hoja de datos del fabricante del conector.

3.5.2. Diodo TVS

Los pares diferenciales que deben ir conectados al microcontrolador deben ir de la mano de una etapa de protección que sugiere el fabricante ante descargas electroestáticas (ESD); para ello se realizó uso de un par de diodos TVS (TPD4EUSB30DQAR) especialmente usados para la protección de puertos de alta velocidad como puertos de red o USB. En la tabla 28 se presentan algunas características de este dispositivo.

Tabla 28

Principales características del diodo TVS TPD4EUSB30DQAR.

Característica	Detalle
Nombre	TPD4EUSB30DQAR
V_R	3.6 [V]
V_{BR}	4.5 [V]
V_{CL}	8 [V]
Estándares a los cuales protege	IEC 61000-4-2 Nivel 4 IEC 61000-4-5 a 5 [A] @ 8/20 μs

3.6. Puerto RS-485

Según lo establecido en el alcance de este proyecto, es de gran importancia que el dispositivo cuente con un puerto RS-485 para su comunicación.

Como se indica en Kelly (2023), el estándar de comunicación RS-485 ha sido utilizado en sistemas de automatización industrial desde su diseño en 1998, debido a sus ventajas en la comunicación a largas distancias mediante cableado, su inmunidad al ruido y su capacidad para manejar la conexión de múltiples dispositivos en un mismo bus de datos.

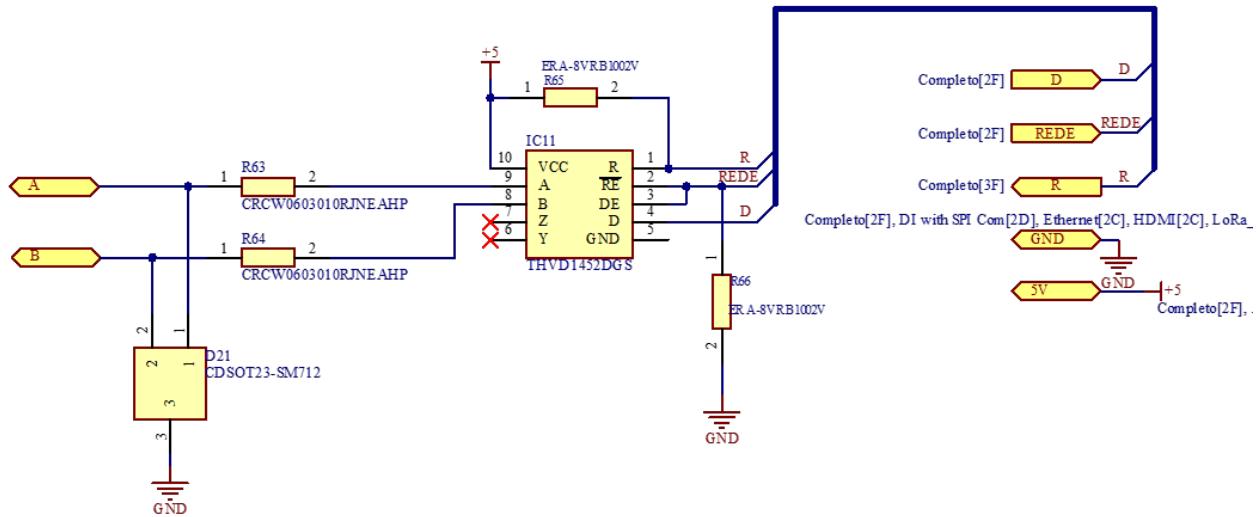
Para el diseño del módulo RS-485, se buscó inicialmente un dispositivo y fabricante que ofreciera protección ante los estándares que se han estado manejando a lo largo del proyecto. El fabricante que pudo ofrecer esto de manera más versátil y completa fue Texas Instruments, el cual, mediante su circuito integrado THVD1452, brinda protección implícita ante posibles afectaciones generadas por los siguientes estándares, según se indica en su hoja de datos Texas Instruments (2021b).

- ± 30 kV HBM.
- ± 18 kV IEC 61000-4-2 Descarga por contacto directo.
- ± 25 kV IEC 61000-4-2 Descarga por aire.
- ± 4 kV IEC 61000-4-4 (Electrial Fast Transients).

El circuito integrado THVD1452 cuenta con una protección integrada para sus pines de entrada. Esta protección se extiende a los pines que quedan expuestos al uso diario y convencional. Además, la hoja de datos del circuito integrado THVD1452 incluye una sección de aplicación típica que explica cómo implementar el circuito, y menciona la posibilidad de implementar un circuito que cumpla con el estándar IEC 61000-4-5 para niveles de ± 1 kV, si el diseñador lo desea.

En la figura 42 se presenta el esquemático del módulo RS-485 que se utilizará para proteger los puertos de comunicación del diseño contra sobretensiones transitorias.

Figura 42. Esquemático del módulo RS485 con Altium Designer.



Nota. Elaboración propia.

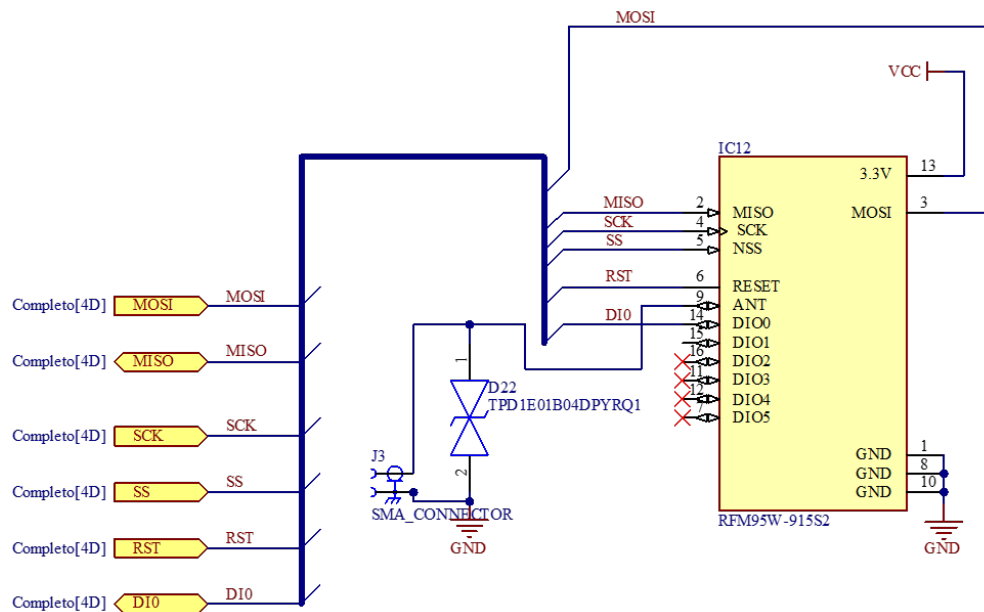
Se tomó este diseño como referencia, para lo cual se implementó un diseño idéntico al que el fabricante sugiere en su hoja de datos.

3.7. Módulo LoRa Radio

Para la implementación de un módulo de radio LoRa en el proyecto, se optó por utilizar el circuito integrado RFM95. Este circuito fue elegido debido a su versatilidad para diseñar un circuito a su alrededor, así como también por su compatibilidad con el protocolo de comunicación serial SPI que se ha estado utilizando. El esquemático de implementación de este módulo se muestra en la figura 43.

Como se puede observar en la figura 43, aparte del circuito integrado, solo se cuenta con 2 dispositivos más en el diseño: El conector SMA y un diodo TVS. Este conector SMA es el

Figura 43. Esquemático del módulo LoRa radio con Altium Designer.



Nota. Elaboración propia.

conector que se encarga de adoptar la antena que se le aplique a este módulo y por ello es el único dispositivo que se encuentra expuesto de manera directa a la interacción humana y con el medio.

Para realizar este montaje y las conexiones del mismo se tuvo en cuenta el artículo "LoRa P2P with the SX1276" Weigu. (2017). LoRa P2P with SX1276. En este se indica como realizar la conexión del módulo RFM95 mediante comunicación SPI hacia un microcontrolador que cuente con dicha interfaz de comunicación. El diodo TVS que se presenta en la figura 43, es una protección contra las ESD que aunque no es sugerido en la referencia dada, el fabricante Texas Instruments lo sugiere en una nota de aplicación hacia las antenas.

Para esta protección fue seleccionado el diodo TVS TPD1E01B04DPYRQ1 de Texas Ins-

truments como lo sugiere este fabricante en la guía para protección contra ESD para antenas Texas Instruments (2018b).

Ya con esto hemos finalizado con el diseño de los periféricos que se nos pide en el alcance del proyecto y posteriormente se presentará el corto diseño de la interfaz USB y HDMI para la interacción del usuario final con el sistema operativo de la RTU (Linux).

3.8. Puerto USB

El dispositivo en diseño debe contar con al menos 1 puerto USB para como mínimo poder realizar la instalación del software en la memoria eMMC. También este puerto se requiere para que el usuario pueda tener la mínima interacción con el dispositivo para poder ponerlo en funcionamiento. Por lo mencionado anteriormente, en esta sección se diseñan 2 puertos USB 2.0, debido a que esta es la interfaz con la que cuenta el módulo CM4, teniendo en cuenta como el diseño de referencia el brindado por el módulo de entradas y salidas que ofrece el fabricante (CM4 IO Board) Raspberry Pi Foundation (2021a). A este diseño se le debe agregar la correspondiente protección sobre la cual se viene trabajando a lo largo de este proyecto de grado. A continuación se presentan los 2 criterios para el diseño de dicho puerto:

- En la tarjeta de entradas y salidas para el módulo CM4 se tienen varias posibilidades de expansión de periféricos, entre ellos, la posibilidad de tener puertos USB 2.0. A partir del diseño que se presenta en los diagramas circuitales, se toma este como referencia y se replica de igual manera, omitiendo el puerto USB por OTG. En este punto los 2 puertos USB 2.0 ya

son funcionales, adicionalmente se debe agregar la protección ya mencionada. Raspberry Pi Foundation (2021a).

- El fabricante Texas Instruments como nota de aplicación sugiere una guía para proteger los diferentes tipos de puertos USB que existen. En este caso se selecciona el puerto USB 2.0, la cual es la interfaz que viendo siendo usada y la cual se debe proteger Texas Instruments (2021a).

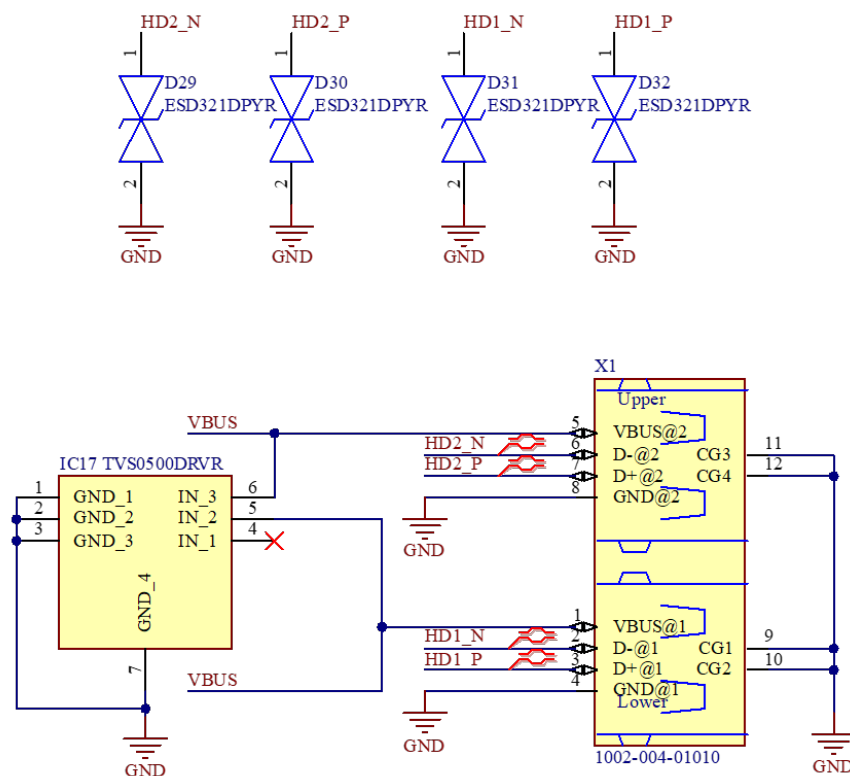
En la figura 44 se presenta el esquemático del puerto ya con las protecciones correspondientes. Estas protecciones buscan brindar protección contras las descargas (ESD) y las sobretensiones, por ello es que a continuación se presenta el criterio de selección de dichas protecciones según la guía que viene siendo analizada.

- **ESD321:** las líneas de datos, como lo son D+ y D- en la figura 44, en el conector USB(1002-004-01010), requieren una baja capacitancia para lograr soportar una señal de alta velocidad (480 Mbps), además que la protección en estas líneas debe ocurrir a partir de los 3.6 [V]. Este dispositivo cumple con dichos requerimientos y brinda una protección contra las descargas electrostáticas ESD, como lo sugiere en el estándar IEC 61000-4-2 (Nivel 4) Texas Instruments (2021a).
- **TVS0500:** Las líneas de alimentación requieren un voltaje de protección por encima de los 5 [V] para garantizar que en el rango desde voltaje, el dispositivo conectado al puerto tenga una operación adecuada y normal. Este dispositivo protege los puertos de alimentación a

partir de los 10 [V]. Este dispositivo garantiza una protección contra sobretensiones como lo sugiere el estándar IEC 61000-4-5 (Nivel 2, teniendo en cuenta la impedancia de la red de prueba) Texas Instruments (2021a).

Por lo que combinando de manera adecuada, como se muestra en la figura 44, los dispositivos semiconductores mencionados con el esquemático del cual fue tomado el diseño del puerto USB 2.0, se puede obtener como resultado: 2 puertos USB robustos, los cuales presentan protección contra ESD y Sobretensiones. No se muestra más la conexión, el puerto USB con el microcontrolador, por lo que esto ya no tiene que ver con las protecciones a los estándares.

Figura 44. Esquemático del módulo de puertos USB con Altium Designer.



Nota. Elaboración propia.

3.9. Puerto HDMI

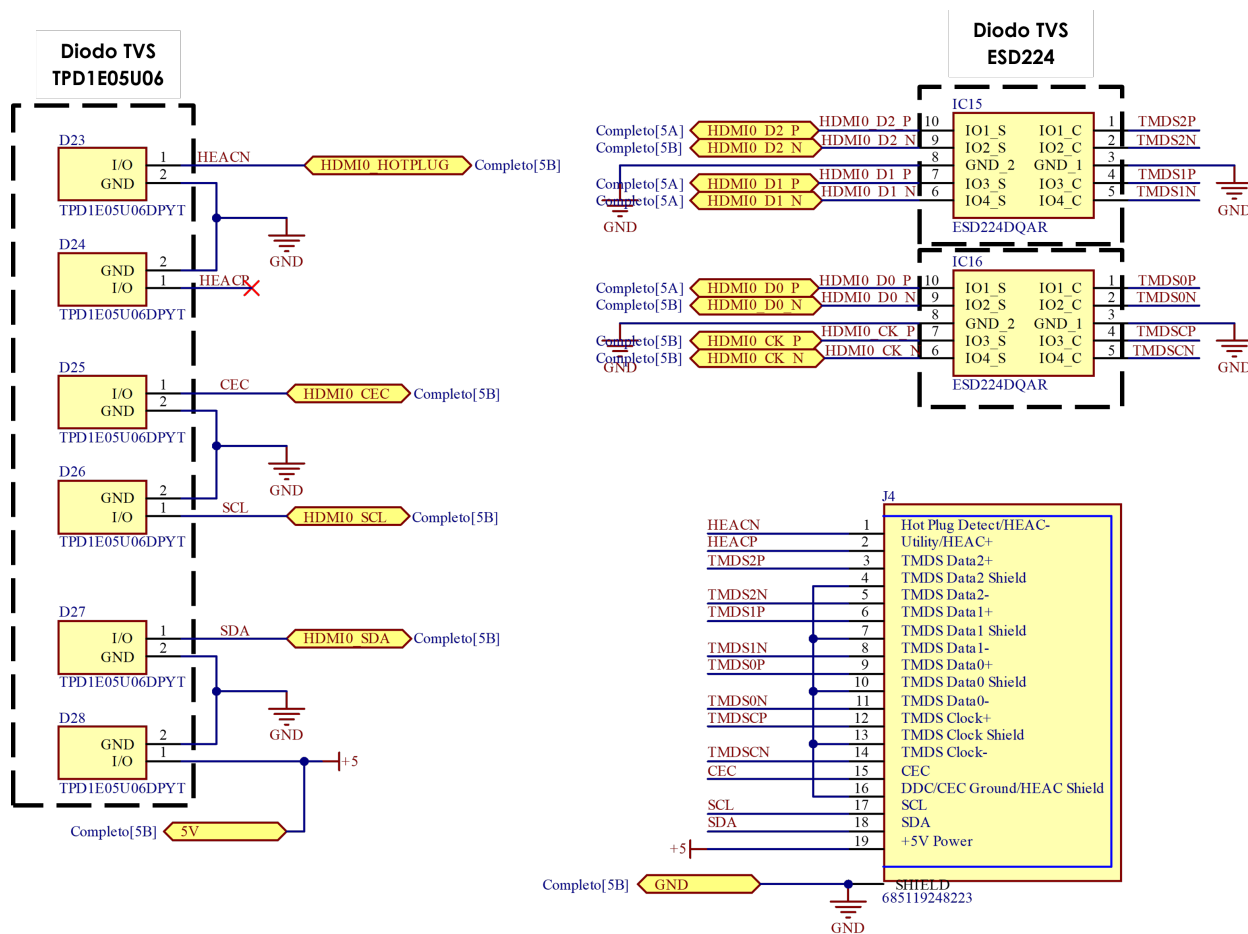
La RTU como la gran mayoría de dispositivos electrónicos en la actualidad que están orientados al uso final por parte de un usuario, debe contar con un medio que le permita al usuario tener una interacción audiovisual, bien sea para usarlo de manera permanente o para realizar la configuración del software de este. Por ello es que haciendo uso de la interfaz HDMI que el módulo CM4 ya cuenta, en esta sección se implementa un puerto HDMI 2.0 que cuenta con protección ante descargas electrostáticas (ESD) según lo sugiere el estándar IEC 61000-4-2 en su nivel 4.

En la figura 45 se presenta el esquemático de este puerto HDMI, el cual fue diseñado de manera similar al puerto USB 2.0, teniendo en cuenta como referencia el módulo de entradas/salidas para el módulo CM4 Raspberry Pi Foundation (2021c). Se tomó el mismo puerto HDMI, el cual se referencia añadiendo como característica adicional la protección contra ESD.

Como se puede observar en la figura 45, los recuadros señalados presentan los diodos TVS de los cuales se hará uso en esta etapa del diseño para garantizar que el diseño cuenta con protección ante descargas electrostáticas (ESD). Los diodos TVS que se mencionan se aplican haciendo uso de la nota de aplicación que sugiere Texas Instruments para interfaces HDMI Xiong (2014). En esta nota de aplicación se sugiere el uso de estos 2 diferentes de diodos haciendo uso del siguiente criterio para cada uno:

- **TVS TPD1E05U06:** Los canales TMDS en la interfaz HDMI hacen referencia a los canales

Figura 45. Esquemático del módulo de puertos USB con Altium Designer.



Nota. Elaboración propia.

de pares diferenciales por los cuales se transfiere la información de millones de píxeles, lo cual es la información de audio y video que un usuario final logra visualizar. Debido a lo mencionado anteriormente, los puertos que no son del tipo TMDS pueden hacer uso de diodos TVS que no tengan por exclusividad una baja capacitancia debido a que la velocidad de transferencia de datos no debe ser excesivamente alta. Finalmente, este diodo es un dispositivo usado en canales de 5 [V] y está orientado a interfaces HDMI, USB, entre otras Xiong

(2014).

- **TVS ESD324:** Por otro lado, para los canales TMDS, debido a que corresponden a pares diferenciales y que su velocidad de transferencia de datos puede alcanzar los 18 Gbps y con un voltaje de operación de 3.3 [V], se hace necesario operar con un diodo TVS más robusto que cumpla con dichas características con el fin de brindar la protección deseada, además de lograr mantener la integridad de las señales transmitidas. Este TVS cumple con dichas características Xiong (2014).

Finalmente, se concluye que se logró construir un puerto HDMI 2.0 que cuenta con protección contra ESD, es decir, el estándar IEC 61000-4-2. Para mayor entendimiento sobre el diseño y el criterio de selección de los elementos de protección, el lector se puede remitir a la hoja de datos del módulo de entradas y salidas para el CM4 Raspberry Pi Foundation (2021c) y a la guía para la protección de interfaces HDMI contra ESD Xiong (2014).

3.10. Alimentación

En un diseño como el actual es importante tener una fuente de alimentación que sea capaz de suplir las necesidades básicas de la RTU. Como se estableció desde el comienzo de este proyecto, la RTU debe tener un rango de alimentación de 5-36 [V]. Por lo tanto, hay que seleccionar un regulador de voltaje que se encuentre en la capacidad de reducir hasta 36 [V] a la alimentación que se le proporcione al módulo. Para ello hay que tener en cuenta 2 factores importantes:

- La tensión de alimentación del microcontrolador, se está haciendo uso de un microcontrolador Raspberry Pi Compute Module 4 el cual según su hoja de datos se puede alimentar desde 4.75 [V] hasta los 5.25 [V] para lograr su funcionamiento normal Raspberry Pi Foundation (2021c).
- Consumo de corriente, el fabricante del módulo CM4 en su hoja de datos indica que al voltaje nominal de 5 [V] el consumo de corriente a máxima operación consiste en 1.5 [A] Raspberry Pi Foundation (2021c).

Teniendo en cuenta estas características se debe seleccionar y configurar un regulador de voltaje, donde se debe encontrar en la capacidad de generar como mínimo 4.75 [V] e idealmente 5[V] a partir de una entrada de 5-36 [V].

Por ello, el regulador de voltaje seleccionado fue LTC3649 de Analog Devices el cual puede soportar en su entrada hasta 60 [V] el cual nos brinda una amplia flexibilidad cuando se desee implementar algún tipo de protección hacia los estándares que vienen siendo mencionado a lo largo del proyecto. En la Tabla 29 se presentan las principales características del regulador de voltaje seleccionado.

Una de las características del dispositivo y su fabricante, consiste en que su hoja de datos incluye algunos ejemplos de aplicaciones típicas, las cuales son bastante intuitivas de diseñar e implementar. Además, según indica la Tabla 29 este dispositivo contiene una corriente de salida máxima de 4 [A] lo cual nos brinda un margen amplio en caso de que conectar otros circuitos

Tabla 29

Principales características del regulador de voltaje LTC3649.

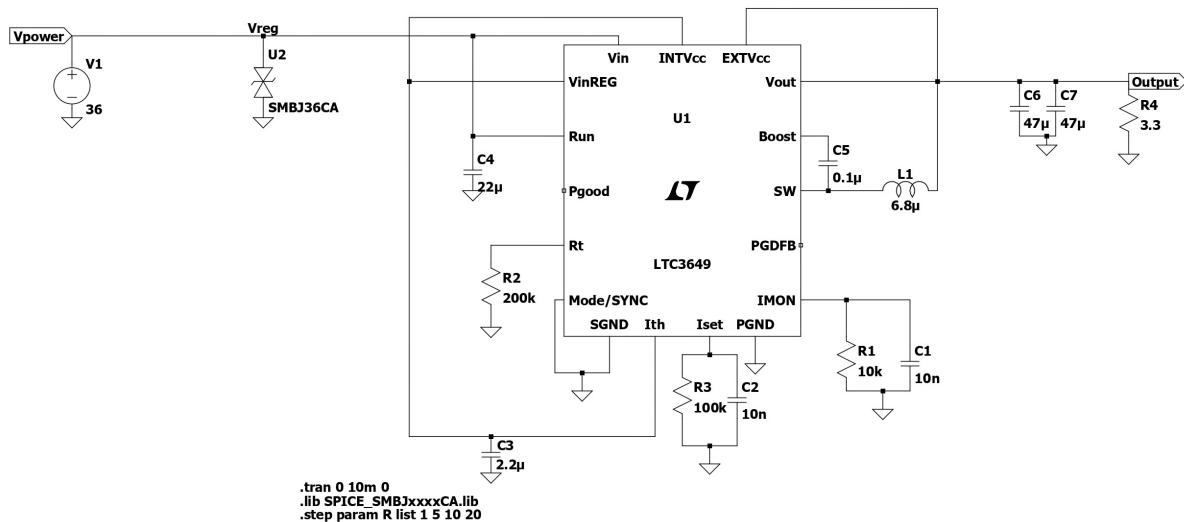
Característica	Detalle
Nombre	LTC3649
Máxima corriente de salida	4 [A]
Rango de alimentación	3.1 a 60 [V]
Corriente de corte	18 [μ A]
Voltaje de salida	0 a ($V_{in}-0.5$) [V]

integrados sumados al consumo generado por el microcontrolador.

En la Figura 46 se presenta el esquemático de la etapa de alimentación, este esquemático también es el usado para realizar la simulación en las cuales se comprobará de manera teórica el comportamiento del circuito. Los valores de los dispositivos mostrados en dicha figura fueron seleccionados según indica su hoja de datos para la típica aplicación de salida de 5 [V] a 4[A] Analog Devices Inc (2022).

El objetivo del esquemático presentado en la Figura 46 es mostrar de manera genérica los elementos que se usan en el módulo de alimentación, así como este circuito se puede comportar en su funcionamiento normal. En el proceso de realizar las simulaciones se pretende mostrar cómo se comporta el circuito mediante un análisis transitorio; esto debido a que el modelo de simulación que nos brinda el fabricante Analog Devices no permite realizar simulaciones como barridos en DC o Establecimiento del punto de operación. Aun no pudiendo realizar estas simulaciones, el análisis transitorio es suficiente para determinar el comportamiento del circuito.

Figura 46. Esquemático para simulación del módulo de alimentación.



Nota. Elaboración propia.

3.10.1. Diodo TVS

Este dispositivo es usado y seleccionado con el fin de brindar una efectiva protección como mínimo a las ESD y algunos fenómenos que hemos venido nombrando a lo largo de este proyecto, como lo son los transitorios eléctricos y las sobretensiones. Este elemento es efectivo para disipar altas cantidades de corriente y limitar el voltaje que puede ver el dispositivo que está por delante de él. Para ello, el diodo seleccionado corresponde al SMBJ36CA. en la Tabla 30 se presentan algunas de principales características.

La hoja de datos del regulador de voltaje LTC3649 indica que el máximo voltaje que este está en capacidad de soportar en sus pines de IN es de 60 [V], los cuales son los pines que están expuestos al usuario. Por ello se buscó que el diodo TVS en sus características contara con un Vol-

Tabla 30

Principales características del diodo TVS SMBJ36CA.

Característica	Detalle
Nombre	SMBJ10CA
V_R	36 [V]
V_{BR}	40 a 44.2 [V]
I_{peak}	10.4 [A]
V_{CL}	58.1 [V]
I_R	1 [μ A] [V]

taje de Campo que no supere este valor máximo en los pines del regulador. Como se puede detallar en la Tabla 30, el voltaje de campo es de 58.1 [V] el cual es el voltaje al cual se vería expuestos como máximo los pines de entrada y, por ende, este no logrará superar los límites máximos de los pines de entrada. Como consecuencia, el pico de corriente máximo que este diodo soporta es de 10.4 [A], lo cual implica que estaría en capacidad de soportar la forma de onda del estándar IEC 61000-4-2 en su nivel 1.

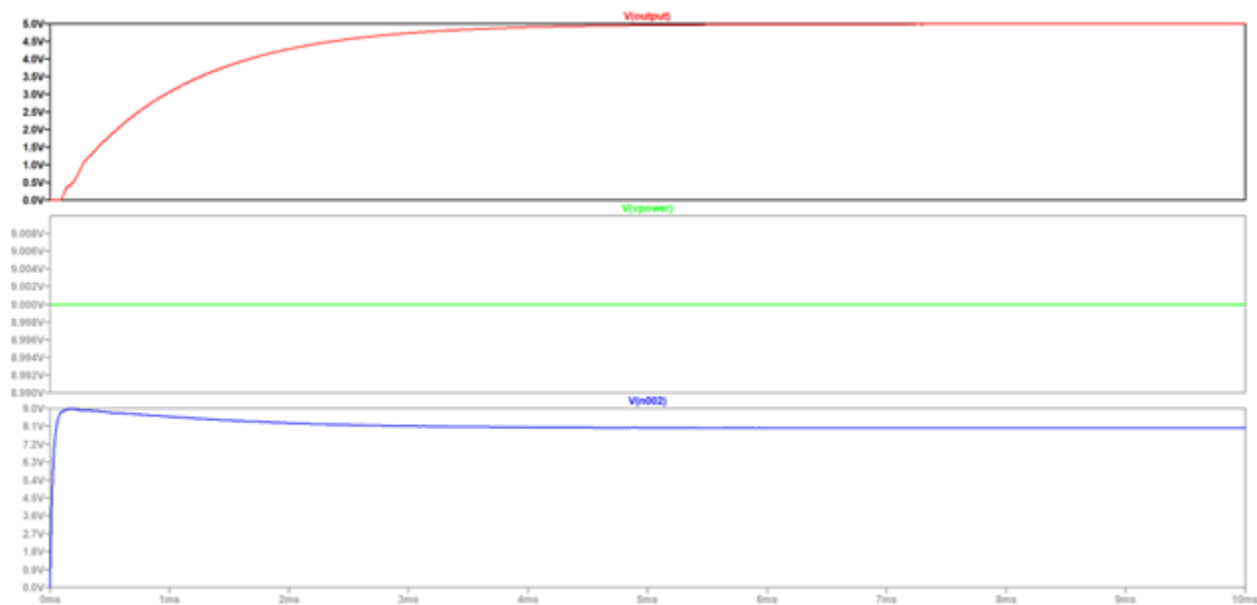
La cantidad de elementos restantes que se presentan en la Figura 46, son elementos que el fabricante del regulador de voltaje sugiere colocar para lograr un correcto funcionamiento según las características que este indica en su hoja de datos.

3.10.2. Funcionamiento

Para hacer uso de la simulación y corroborar el funcionamiento del circuito, se tiene en cuenta que se estableció que el rango de alimentación puede variar entre 5-36 [V], donde para la alimentación en 5 [V] se tiene un puerto USB-C y para valores superiores se tiene un puerto de

alimentación convencional y la alimentación se podrá seleccionar mediante el uso de un switch externo. A continuación se presenta el comportamiento del circuito ante las diferentes entradas de voltaje. Realizando uso de una fuente de alimentación de 9 [V], la Figura 47 presenta la simulación, la cual muestra las curvas de voltaje de alimentación, voltaje sobre el diodo TVS y voltaje a la salida del regulador de voltaje, teniendo en cuenta una carga de 3.3 Ω .

Figura 47. Voltaje de salida, Voltaje de entrada y Voltaje sobre el diodo TVS para una entrada de 9 V.



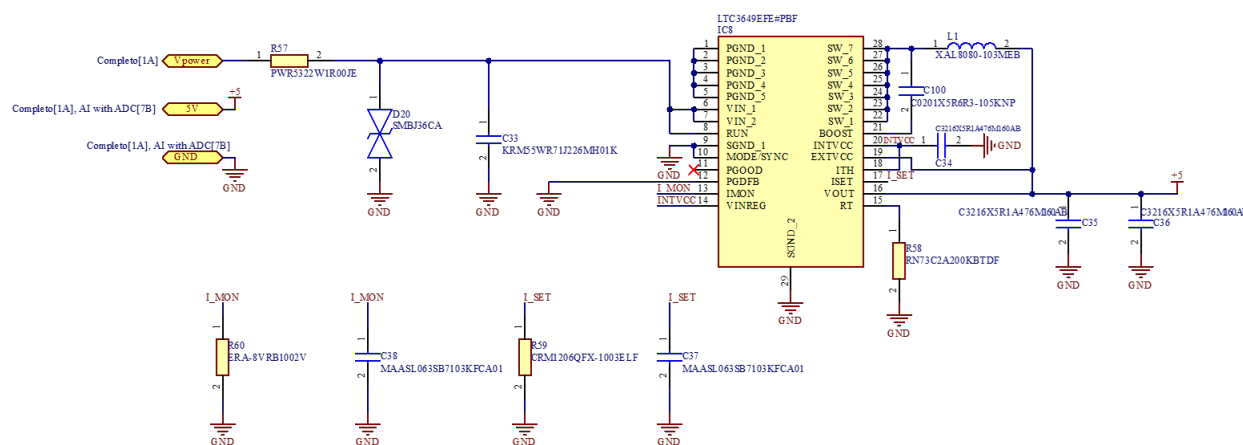
Nota. Elaboración propia.

Finalmente, el cumplimiento de los estándares se debe realizar de manera práctica, es decir, realizando los montajes y aplicando las respectivas pruebas, debido a que el modelo de simulación es muy complejo y el software no se encuentra en la capacidad de realizar las simulaciones con las formas de onda que sugieren los estándares que se vienen manejando a lo largo de este proyecto. Se sugiere que en el proyecto en el cual este dispositivo vaya a ser implementado, se realicen

dichas pruebas para corregir el diseño en caso de que esto se requiera. En la Figura 48 se presenta el esquemático global de la etapa de alimentación de la RTU.

Finalmente, para dispositivos o aplicaciones que requieran alimentarse a tensiones como 3.3 [V] o 1.8 [V], el microcontrolador CM4, es capaz de generar estas magnitudes con una corriente máxima de hasta 100[mA] por puerto de alimentación.

Figura 48. Esquemático de la etapa de alimentación.



Nota. Elaboración propia.

4. Diseño de la placa de circuito impreso

Debido a la cantidad de elementos electrónicos y el tamaño de algunos de estos, se genera la necesidad de trabajar con una placa de circuito impreso de 6 capas, distribuidas como se presenta a continuación.

- Capa superior: Top Layer

- Capa interior 1: Signal Layer 1

- Capa interior 2: +5 [V] Plane

- Capa interior 3: GROUND Plane

- Capa interior 4: Signal Layer 2

- Capa inferior: Bottom Layer

Teniendo en cuenta la distribución de capas y pensando en un futuro proyecto, la fabricación de la placa de circuito impreso debe estar a cargo de un fabricante que se encuentre en la capacidad de generar una placa de circuito impreso con estas características. Por ello se seleccionó como fabricante de referencia a **PCB Way**, el cual en la figura 49 presenta las características de fabricación para un PCB de 6 capas que cuenta con un grosor del *Core* de 1.6 [mm].

Teniendo en cuenta estas pautas que nos establece el fabricante, mediante el uso del software Altium Designer y haciendo del uso de su herramienta *Layer Stack Manager*, se indicaron estos parámetros, tal como se observa en la figura 50, para que la PCB diseñada se pueda imprimir con este fabricante.

Ahora, para realizar el proceso de diseño de la placa de circuito impreso, se deben tener en cuenta algunas indicaciones o requisitos mínimos para que esta sea una PCB eficiente. Por ello la PCB se diseñó teniendo en cuenta algunos de los parámetros que se detallan más adelante.

Figura 49. 6-layer PCB standard stackup.

Thickness	Copper thick (outer/inner)	Layer No.	StackUp	Laminated chart Thickness
1.6mm±10%	1/1oz	L1		Copper 18 um--plating to 35um
		L2		PP 0.11 mm(2116) dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)
				Core 0.6mm with 1/1 oz Cu
		L3		PP 0.11 mm(2116) dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)
				Core 0.6mm with 1/1 oz Cu
		L4		PP 0.11 mm(2116) dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)
	Core 0.6mm with 1/1 oz Cu			
L5		PP 0.11 mm(2116) dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)		
L6		Copper 18 um--plating to 35um		

Nota. Características de fabricación para una PCB de 6 capas de 1.6 [mm]. Tomada de PCB Way (2023).

Figura 50. Características de PCB de 6 capas aplicadas al diseño de la RTU en Altium Designer.

#	Name	Material	Type	Weight	Thickness	Dk	Df
	Top Overlay		Overlay				
	Top Solder	Solder Resist	Solder Mask		0.01016mm	3.5	
1	Top Layer		Signal	1oz	0.03556mm		
	Dielectric 2	PP-006	Prepreg		0.07112mm	4.29	0.02
2	Signal 1	CF-004	Signal	1oz	0.035mm		
	Dielectric 4	PP-006	Prepreg		0.07112mm	4.1	0.02
3	+5	CF-004	Signal	1oz	0.035mm		
	Dielectric 1	FR-4	Dielectric		1.22mm	4.8	
4	GND	CF-004	Signal	1oz	0.035mm		
	Dielectric 5	PP-006	Prepreg		0.07112mm	4.1	0.02
5	Signal 2	CF-004	Signal	1oz	0.035mm		
	Dielectric 3	PP-006	Prepreg		0.07112mm	4.29	0.02
6	Bottom Layer		Signal	1oz	0.03556mm		
	Bottom Solder	Solder Resist	Solder Mask		0.01016mm	3.5	
	Bottom Overlay		Overlay				

Nota. Elaboración propia.

El fabricante del microcontrolador usado en este diseño, es decir, la Raspberry Compute Module 4, sugiere algunos de los siguientes parámetros para que el diseño sea óptimo:

- Para pares diferenciales, las trazas de la PCB, las señales P/N del par diferencial deben tener distancia entre ellas igual o inferior a los 0.15 [mm].
- Para el caso de pares diferenciales de señales, como las HDMI, no es necesario esta alta precisión, por lo que se puede usar distancia entre las señales P/N de hasta 25 [mm] sin generar una afectación a la integridad de las señales.
- El módulo Ethernet y HDMI a usar deben usar pares diferenciales con impedancias de 100 [Ω].
- La interfaz de USB 2.0 debe mantener una impedancia en su par diferencial de 90 [Ω].

Además, haciendo uso de un estándar, como lo es el IPC 2221, se establecen algunos parámetros para evitar la ocurrencia de ESD entre conductores y además que el dispositivo sea capaz de trabajar con las cantidades de voltaje y corriente establecidos, logrando mantener niveles de integridad adecuados a las diferentes señales que se trabajan a lo largo del diseño. Cabe aclarar que este estándar no es obligatorio para obtener alguna certificación, si no, es un estándar con el objetivo de tener una PCB eficiente. Según Laverde (2021) y Peterson (2020) estos parámetros son:

- La *clearance* mínima entre dos terminales o entre 2 conductores cualquiera en la PCB en

dispositivos de baja tensión, es decir, menor a 15 [V], puede ser de hasta 0.1 [mm], esto en el caso de dispositivos de uso general, existen casos diferentes en dispositivos de conversión de potencia (este no es el caso).

- Haciendo uso del parámetro anteriormente mencionado, esta distancia es aplicable a señales digitales, señales analógicas de baja frecuencia o DC de baja intensidad.
- Para corrientes de 2 [A] el ancho de la pista debe ser de 1.2 mm.
- Los circuitos analógicos, digitales y de energía deben estar separados. Los circuitos digitales deben estar separados según si son de baja, media o alta frecuencia.
- Pistas deben estar mínimo a 0.75 [mm] de elementos mecánicos como tornillos o tuercas.
- Para perforaciones para interconectar capas, el tamaño mínimo del hueco es de 0.4 [mm] y del anillo de cobre de 0.2 [mm].
- El ángulo de enrutado no debe ser de 90°, se puede aceptar el uso de ángulos de rutas de 45°.

Estos parámetros están sujetos a lo que sugiere la norma IPC221, más específicamente el estándar IPC 2221B, según Laverde (2021). Finalmente, como resultado de aplicar los parámetros que se mencionan con anterioridad en el software que se viene trabajando, la figura 51 presenta las reglas de *clearance* con las que se trabajó según el estándar y las dimensiones de los footprints y pads ya existentes, como por ejemplo el modelo del microcontrolador CM4.

Figura 51. Reglas de diseño de *clearance* usadas en el diseño.

Minimum Clearance N/A

Ignore Pad to Pad clearances within a footprint

Simple Advanced

	Track	SMD Pad	TH Pad	Via	Copper	Text
Track	0.1					
SMD Pad	0.13	0.1				
TH Pad	0.254	0.254	0.15			
Via	0.203	0.254	0.254	0.254		
Copper	0.1	0.1	0.2	0.2	0.1	
Text	0.254	0	0	0	0	0
Hole	0.152	0.254	0.254	0.203	0.1	0

Required clearances between electrical objects and Board Cutouts / Board Cavities are determined using the largest of Electrical Clearance rule's Region -to-object settings and Board Outline Clearance rule's settings.

Nota. Elaboración propia.

Cabe mencionar que algunos valores cambiaron respecto a los establecidos en los parámetros mencionados con anterioridad debido a que elementos como lo son el Microcontrolador contiene medidas menores a las establecidas (el fabricante sugiere que con estas medidas el dispositivo funciona adecuadamente). Finalmente, en la figura 52 se muestra que el diseño de la PCB no presenta violaciones a las reglas de diseño establecidas. Cabe aclarar que lo que se menciona

en la figura como *Wave Violations*, hace referencia a 2 reglas que no se cumplieron debido a que el footprint propio del elemento (Puerto USB) traía estas características.

Figura 52. Evidencia de la aprobación de las reglas de diseño de la PCB

Design Rule Verification Report			
Date:	7/28/2023	Warnings:	0
Time:	8:52:03 PM	Rule Violations:	0
Elapsed Time:	00:00:01	Waived Violations:	2
Filename:	C:\Users\Public\Documents\Altium\Trabajo de grado 11\Completo_PCB.PcbDoc		

Nota. Elaboración propia.

Teniendo en cuenta estos parámetros, se diseñó la placa de circuito impreso (PCB), la cual se presenta como resultado en la sección de entregables expuesta a continuación en este documento.

5. Entregables

En la actual sección se presentan los esquemáticos, el diseño de la placa ya realizados y finalmente la lista de materiales; los cuales corresponden a los entregables de este proyecto.

5.1. Esquemáticos

En esta parte del proyecto, se presentarán cada uno de los esquemáticos que se presentaron en cada unas de las secciones cuando fueron desarrolladas cada una de las etapas. Esto con el objetivo que el lector pueda acceder a dichos esquemáticos desde una sola sección.

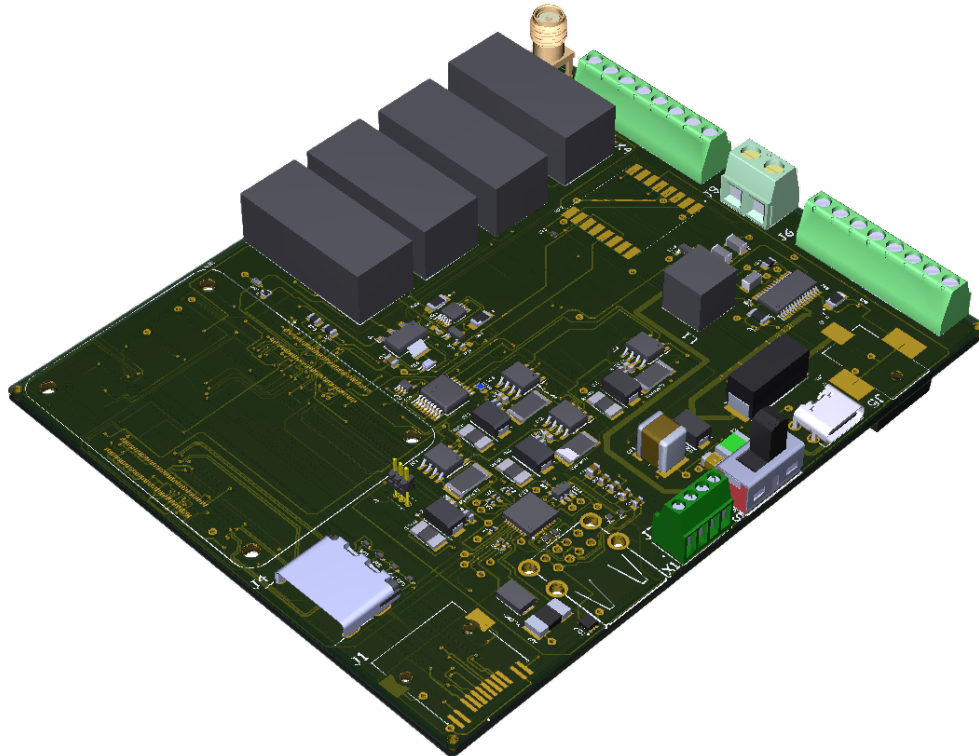
Para una correcta visualización de los esquemáticos, el lector puede dirigirse, puede presionar acá o dirigirse al siguiente sitio web: https://github.com/Vlasevi/rtuindustrial/blob/2760b17fe88aa552836cd6bd16c28d16379f8618/Schematics/RTU_Schematics.pdf.

5.2. PCB

Ya realizados y presentados los esquemáticos, a continuación se presenta la placa de circuito con sus modelos 2D y 3D. La PCB cuenta con 6 capas, 2 capas externas y 4 internas (2 para ruteado de señales y 2 más para el posicionamiento de planos para +5 [V] y GND). Además, cuenta con un tamaño considerable de 10x12cm y cuenta con elementos SMD y Through hole. Para observar la

PCB en todas sus capas, el lector se puede presionar acá o dirigirse al siguiente sitio web: <https://github.com/Vlasevi/rtuindustrial/tree/2760b17fe88aa552836cd6bd16c28d16379f8618/Gerber%20Images%20PCB> además, en la figura 53 se presenta su modelo 3D.

Figura 53. Vista 3D de la PCB de la RTU generada con Altium Designer.



Nota. Elaboración propia.

5.3. Lista de materiales

Finalmente y como último entregable, se presenta la lista de materiales necesarios para realizar este diseño, estos se pueden observar presionando acá o acceder mediante el siguiente enlace web: <https://github.com/Vlasevi/rtuindustrial/blob/2760b17fe88aa552836cd6bd16c28d16379f8618/Bill%20of%20Materials.xlsx>. Para visualizar correctamente el archivo, descargarlo.

Así, como resultado, tenemos la PCB de una RTU Industrial, que además de cumplir con el alcance planteado al inicio del proyecto, cumple con los estándares que se plantean en la tabla 31.

Tabla 31

Estándares cumplidos por el dispositivo diseñado.

RTU Industrial		
Etapa	Estándar	Nivel y/o detalles
Entradas analógicas	- IEC 61000-4-2	Nivel 4 (Descarga por contacto) y/o Nivel 3 (Descarga por aire)
	- IEC 61000-4-4	Nivel 4 a 100 kHz (Aplicando la prueba para puertos de energía)
	- IEC 61000-4-5	Nivel 2 y Clase 2 (Impedancia de salida del generador 42 Ω)
	- IEC 61131-2	Impedancia de entrada igual o menor a 300 Ω
Entradas digitales	- IEC 61000-4-2	+/- 6 kV descarga por contacto
	- IEC 61000-4-4	+/- 2 kV
	- IEC 61000-4-5	+/- 2 kV
	- IEC 61131-2	Tipo 1 para entradas digitales
Salidas digitales	-	Cuenta con aislamiento en los puertos de carga de hasta 2 kV
Alimentación	- IEC 61000-4-2	Nivel 4 (Descarga por aire y contacto). Para sobretensiones y transitorios electricos es capaz de proteger lineas de datos.
Modulo LoRa	- IEC 61000-4-2	Nivel 4 para descarga por aire y contacto.
RS-485	- IEC 61000-4-2	+/- 18 kV (Descarga por contacto) y +/- 25 kV (Descarga por aire)
	- IEC 61000-4-4	+/- 4 kV
	- IEC 61000-4-5	+/- 1 kV
Puerto USB	- IEC 61000-4-2	Nivel 4 para puertos de datos.
	- IEC 61000-4-5	Nivel 2 para puertos de alimentación.
Puerto HDMI	- IEC 61000-4-2	+/- 12 kV (Descarga por contacto) y +/- 15 kV (Descarga por aire)

6. Conclusiones

El presente trabajo de tesis ha permitido establecer y analizar los estándares básicos de inmunidad electromagnética (EMC) necesarios para obtener la certificación CE y aplicar su sello al dispositivo, con el objetivo de comercializarlo exitosamente en Europa. Estos estándares son los siguientes: IEC 61000-4-2, IEC 61000-4-3, IEC 61000-4-4, IEC 61000-4-5, IEC 61000-4-6, IEC 61000-4-8 y IEC 61000-4-11.

De acuerdo con los resultados obtenidos, se concluye que los estándares IEC 61000-4-2, IEC 61000-4-4 e IEC 61000-4-5, referentes a descargas electroestáticas, transitorios eléctricos y sobretensiones, respectivamente, han sido cumplidos de manera teórica mediante simulaciones en sus diferentes etapas, incluyendo entradas analógicas, digitales, alimentación, ethernet, entre otras, sujetas a la disponibilidad y aplicabilidad de estos estándares en cada fase del diseño. Sin embargo, para una validación completa, es imprescindible someter el dispositivo a pruebas de laboratorio conforme a los procedimientos establecidos en dichos estándares. Para aplicar los estándares, es necesario tener la PCB ya impresa y funcional, lista para ser sometida a las pruebas de laboratorio.

Por otro lado, se determinó que los estándares IEC 61000-4-3 e IEC 61000-4-6, que se ocupan de campos electromagnéticos radiados y perturbaciones de radiofrecuencia conducidas, no son aplicables al diseño actual y requerirían pruebas de laboratorio en la PCB.

Asimismo, el estándar IEC 61000-4-8, relativo a campos magnéticos de frecuencia industrial, solo es aplicable en entornos industriales con presencia predominante de campos magnéticos de 50 o 60 [Hz], lo que limita su aplicabilidad al dispositivo bajo prueba y demandaría una técnica adicional para simular dichos fenómenos. Se recomienda que en futuros proyectos de grado se enfoquen en desarrollar una técnica para simular el cumplimiento de este estándar, en caso de ser factible.

El estándar IEC 61000-4-11, enfocado en interrupciones, caídas o fluctuaciones de voltaje, tampoco puede aplicarse a este diseño debido a su criterio de aprobación, que exige que el dispositivo no se vea afectado negativamente durante el fenómeno y funcione adecuadamente después, esto implicaría tener el dispositivo en funcionamiento para evaluar dicha aprobación. En el mejor de los casos, su cumplimiento requeriría contar con modelos SPICE de todos los elementos de la RTU, lo cual no es factible en este caso, y su comprobación demandaría pruebas de laboratorio sometiendo el dispositivo a perturbaciones de tensión específicas.

Es relevante mencionar que el dispositivo cumple de manera teórica con los estándares expuestos en la tabla 31. No obstante, para verificar este cumplimiento de manera definitiva, es necesario implementar el dispositivo y someterlo a las pruebas sugeridas por los estándares seleccionados. Los diseños realizados sin diseños de referencia previos fueron simulados utilizando estímulos correspondientes a las formas de onda sugeridas por los estándares seleccionados, pero estas simulaciones requieren complementarse con pruebas de laboratorio para obtener una validación completa.

Se seleccionaron los estándares aplicables al diseño teniendo en cuenta su aplicabilidad teórica, enfocándonos únicamente en el diseño de los esquemáticos, la placa de circuito impreso PCB y las herramientas de simulación disponibles. Dichos estándares fueron obtenidos a partir de elementos bibliográficos proporcionados por fabricantes en notas de aplicaciones, diseños de referencia y diferentes artículos, accesibles de manera gratuita.

Además, se recomienda por parte de la universidad la implementación de laboratorios y la compra de normas, orientando un área de la universidad hacia la adquisición, prueba y evaluación de estándares para dispositivos electrónicos. Esta medida contribuirá a fortalecer la investigación y el desarrollo de dispositivos electrónicos más robustos y conforme a la normativa internacional.

Mediante un futuro proyecto de grado se podría profundizar en el diseño de modelos de simulación para cada uno de los estándares que no cuentan con estos. Haciendo claridad, se debe analizar que exista la posibilidad de hacerlo. Esto permitiría tener una noción importante del comportamiento de muchos circuitos ante estándares que indican algunas certificaciones.

Cabe mencionar que la PCB se diseñó teniendo en cuenta las acotaciones realizadas por el fabricante PCB Way. Aunque el estándar IPC 2221 no es obligatorio para cumplir con la certificación, se utilizaron algunos de sus parámetros sugeridos, como los anchos de pista basados en la corriente, la distancia entre pistas según el voltaje y la distribución de los circuitos según su naturaleza (analógica o digital), entre otros. También se consideraron medidas en las pistas para cumplir con características en pares diferenciales (puertos USB o Ethernet) y mantener los valores

de impedancia para lograr una buena integridad de las señales. Además, para el diseño se usó el software Altium Designer, un software de diseño de PCB's altamente usado en la industria.

Finalmente, se recomienda para un próximo proyecto, como continuación de este, poner a prueba el dispositivo ya implementado ante los estándares que no se tuvieron en cuenta en este diseño por los motivos expuestos previamente. Esto permitirá una evaluación más completa y robusta del dispositivo y una mejora continua en futuros desarrollos.

Referencias Bibliográficas

- Accelonix (2019a). *IEC 61000-4-2 EMC Workshop*. Accelonix [Workshop]. <https://accelonix.nl/wp-content/uploads/IEC-61000-4-2-EMC-Workshop-Sep-2019.pdf>.
- Accelonix (2019b). *IEC 61000-4-4 and IEC 61000-4-5: EMC Workshop*. Accelonix [Workshop]. <https://accelonix.nl/wp-content/uploads/IEC-61000-4-4-4-5-Burst-Surge-EMC-Workshop-juni-2019.pdf>.
- Analog Devices (2014). *How to Select a TVS Diode for Maxim's IO-Link Devices*. Analog Devices [Nota de aplicación]. <https://www.analog.com/media/en/technical-documentation/tech-articles/how-to-select-a-tvs-diode-for-maxims-iolink-devices.pdf>.
- Analog Devices Inc (2022). *iCoupler® Digital Isolator*. [Hoja de datos]. <https://www.analog.com/media/en/technical-documentation/data-sheets/3649fb.pdf>.
- Bourns Inc (2017). *Multifuse PPTC Resettable Fuses - Short Form Catalog*. Bourns Inc. https://www.bourns.com/docs/technical-documents/technical-library/multifuse-pttc-resettable-fuses/publications/bourns_mf_ptc_short_form.pdf.
- Bourns Inc (2020). *PWR2010 Series Thick Film High Power Chip Resistor Datasheet*. [Hoja de datos]. <https://www.bourns.com/docs/product-datasheets/pwr2010.pdf>.

Buccolini, L. (s.f.). *Simple SPICE ESD Generator Circuit based on IEC61000-4-2 Standard*. Youspice. <https://www.youspice.com/simple-spice-esd-generator-circuit-based-on-iec61000-4-2-standard/>.

Carlson, J. (2021). *Embedded Linux: Development Process and Workflow*. JayCarlson. <https://jaycarlson.net/embedded-linux/#design-workflow>.

Diodes Incorporated (2017). *DS30270 - Dual 2.5A PowerSwitch*. [Hoja de datos]. <https://www.diodes.com/assets/Datasheets/ds30270.pdf>.

ESD Guns (s.f.). *IEC/EN 61000-4-2 Test Standard for Electrostatic Discharge (ESD) Immunity*. ESD Guns. <https://www.esdguns.com/content/13-iec-en-61000-4-2-test-standard-for-electrostatic-discharge-esd-immunity>.

Gabino, A. (2017). *LTSpiceIV Voltage Controlled Switches*. Analog Devices. <https://www.analog.com/en/technical-articles/ltspiceiv-voltage-controlled-switches.html#:~:text=The%20switch%20has%20three%20distinct,voltage%20is%20above%20the%20threshold>.

Gensel, R. (2007). IMMUNITY TESTING FOR THE CE MARK. *Test World*.

Inventable (2021). *Cómo controlar un relé con transistor*. Inventable. <https://www.inventable.eu/controlar-rele-con-transistor/>.

Kalniskas, A. (2018). *Why isolated digital inputs are replacing optocouplers up to*

- 300V systems*. PowerElectronicTips. <https://www.powelectronicstips.com/why-isolated-digital-inputs-replacing-optocouplers-up-to-300v-systems-tag31/>.
- Kelly, J. (2023). *RS-485 Serial Interface Explained*. CuiDevices. <https://www.cuidevices.com/blog/rs-485-serial-interface-explained>.
- Kugelstadt, T. (2013). Download EFT and Surge waveform equations and simulation models. [PDF publicado en un foro online]. https://e2e.ti.com/administrators1/industrial_interface/m/videos__files/665146.
- Laverde, A. (2021). *Norma IPC 2221B para diseño de PCB - actualización 2012*. Al-delta. <https://www.aldeltatec.com/blog-diseno-con-normas-y-certificaciones/norma-ipc-2221b-para-diseno-de-pcb-actualizacion/>.
- Liang, R. (2012). Design considerations for system-level ESD circuit protection. *Analog Design Journal*.
- Littlefuse (2006). *Resettable PTCs (Polymeric Positive Temperature Coefficient Devices) in Electronic Circuits*. Littlefuse [Guía de selección de producto]. https://m.littelfuse.com/~media/electronics_technical/application_notes/resettable_ptcs/ec327-e_polyfuse_ptc.pdf.
- Panasonic (2021). *S2EB-5V Panasonic Signal Relay datasheet*. [Hoja de datos]. <https://datasheet.octopart.com/S2EB-5V-Panasonic-datasheet-10488642.pdf>.

PCB Way (2023). *Stackup for 4,6,8 layers Multi-layer laminated structure*. Aldelta. <https://www.pcbway.com/multi-layer-laminated-structure.html>.

Peterson, Z. (2020). *Diseño de terminales PCB de alta y baja tensión con la norma IPC 2221*. Altium. <https://resources.altium.com/es/p/pcb-trace-and-pad-clearance-low-vs-high-voltage>.

Pounder, L. (2021). *Raspberry Pi GPIO Pinout: What Each Pin Does on Pi 4, Earlier Models*. Tom's Hardware. <https://www.tomshardware.com/reviews/raspberry-pi-gpio-pinout,6122.html>.

Ra, M. (2023a). *ESD Testing per IEC 61000-4-2*. RA Mayes. https://www.ramayes.com/ESD_Testing_per_IEC_61000-4-2.htm.

Ra, M. (2023b). *Surge Test IEC 61000-4-5*. RA Mayes. https://www.ramayes.com/Surge_Testing_per_IEC_61000-4-5.htm.

Raspberry Pi Foundation (2021a). *Compute Module 4 I/O Board Datasheet*. [Hoja de datos]. <https://datasheets.raspberrypi.com/cm4io/cm4io-datasheet.pdf>.

Raspberry Pi Foundation (2021b). *Raspberry Pi Compute Module 4*. Raspberry Pi. <https://www.raspberrypi.com/products/compute-module-4/?variant=raspberry-pi-cm4001000>.

Raspberry Pi Foundation (2021c). *Raspberry Pi Compute Module 4 Datasheet*. [Hoja de datos]. <https://datasheets.raspberrypi.com/cm4/cm4-datasheet.pdf>.

RF EMC Development (2023). *EN 61000-4-4: Electrical Fast Transient/Burst Immunity Standard*.

RF EMC Development. <http://www.rfemcdevelopment.eu/en/emc-emi-standards/en-61000-4-xx/en-61000-4-4-2012>.

Rockwell Automation (2022). *1756 ControlLogix, 1756 GuardLogix, 1769 CompactLogix, 1769 Compact GuardLogix, 1789 SoftLogix, 5069 CompactLogix, 5069 Compact GuardLogix, Studio 5000 Logix Emulate*. Rockwell Automation, 1756-UM009F-EN-P edición. https://literature.rockwellautomation.com/idc/groups/literature/documents/um/1756-um009_-en-p.pdf.

RS Components (2021). *Datasheet: Texas Instruments LM741 Operational Amplifier*. [Hoja de datos]. <https://docs.rs-online.com/b4e0/0900766b803e95e7.pdf>.

Schneider Electric (2018). *TeSys Control Relays and Timers Catalog*. Schneider Electric. <https://media.distributordatasolutions.com/schneider/2018q1/fe0c8efa3efc25c08ae217a3d47d249f7cd2a435.pdf>.

Siemens AG (2015). *Compliance IEC 61131-2 Digital Input Module*. [Hoja de datos]. https://support.industry.siemens.com/cs/attachments/109477921/109477921_Compliance_IEC_61131-2_DI_module_en.pdf.

Silicon Labs (2021). *AN895 - ESD Protection Guide*. [Application Note]. <https://www.silabs.com/documents/public/application-notes/AN895.pdf>.

Texas Instruments (2015a). *IEC 61000-4-x Tests for TI's Protection Devices*. Application Report SLVA711.

Texas Instruments (2015b). *IEC 61000-4-x Tests for TI's Protection Devices*. (Reporte de aplicación SLVA711). Texas Instruments. https://www.ti.com/lit/an/slva711/slva711.pdf?ts=1687447790195&ref_url=https://www.google.com/.

Texas Instruments (2016). *TPD4E002 - 4-Channel ESD Protection Diode*. [Hoja de datos]. <https://www.ti.com/lit/gpn/tpd4e002>.

Texas Instruments (2017). *IEC 61000 ESD, EFT, and Surge Bus Protection for CAN Reference Design*. [Reference design]. <https://www.ti.com/lit/ug/tidub36b/tidub36b.pdf?ts=1687373479606>.

Texas Instruments (2018a). *Demystifying Surge Protection: Causes of Surges*. [Video]. Texas Instruments. <https://www.ti.com/video/series/getting-started-with-interface-protection.html?keyMatch=SURGE>.

Texas Instruments (2018b). *System-Level ESD/EMI Circuit Design Guide*. (Reporte de aplicación SSZB130D). Texas Instruments. <https://www.ti.com/lit/sg/sszb130d/sszb130d.pdf>.

Texas Instruments (2018c). *TIDA-01508 Ultra-Low Power Wake-Up Receiver for 433-MHz Applications Reference Design*. [Reference design]. <https://www.ti.com/tool/TIDA-01508>.

Texas Instruments (2021a). *ESD and Surge Protection for USB Interfaces*. [Nota de aplicación]. <https://www.ti.com/lit/an/slva782a/slva782a.pdf>.

Texas Instruments (2021b). *THVD1452 5-V RS-485 Transceiver With IEC ESD and Cable Inverting Enable*. [Hoja de datos]. <https://www.ti.com/lit/ds/symlink/thvd1452.pdf>.

Texas Instruments (2022). *ISO1211 Low-Power, Bidirectional, I²C Isolator*. [Hoja de datos]. <https://www.ti.com/lit/ds/symlink/iso1211.pdf>.

Toshiba (2022). *Basic Knowledge of Discrete Semiconductor Device Diodes*. Toshiba [Presentación]. https://toshiba.semicon-storage.com/content/dam/toshiba-ss-v3/master/en/semiconductor/knowledge/e-learning/discrete/discrete-basic-chap2_en.pdf.

Viral, N. (2021). *Types of Digital Outputs in PLC*. Instrumentation Tools. <https://instrumentationtools.com/types-of-digital-outputs-in-plc/>.

Xiong, M. (2014). *ESD Protection for HDMI Applications*. Technical report, Texas Instruments. [Nota de aplicación]. <https://www.ti.com/lit/an/sboa280/sboa280.pdf>.

Apéndices

Apéndice A. Pruebas a aplicar según estándares IEC

Para la aplicación completa de los estándares a aplicar en este proyecto, es necesario realizar un conjunto de pruebas. A continuación se presentan los aspectos más importantes de estas pruebas:

IEC 61000-4-2: Electrostatic Discharges

Según Accelonix (2019a) en la ejecución de las pruebas se deben tener en cuenta las siguientes consideraciones:

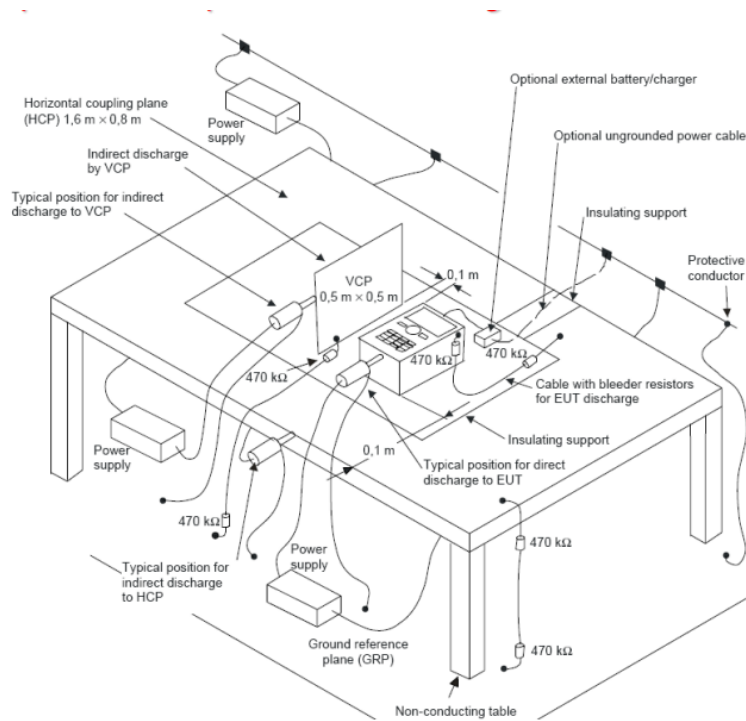
- El plano de acoplamiento horizontal debe medir 1.6 m x 0.8 m.
- El plano de acoplamiento horizontal debe estar 0.8 m arriba del plano de tierra (GRD) en una tabla no metálica y estar conectado a dicho plano por 2 resistencias de $470k\Omega$.
- El plano de tierra debe estar separado del dispositivo bajo prueba o del plano de acoplamiento en al menos 0.5 m y se debe conectar a la tierra del sistema de protección.
- El plano de acoplamiento horizontal debe sobresalir de todos los elementos, incluyendo el dispositivo bajo prueba, al menos 10 cm.

- El dispositivo bajo prueba debe estar mínimo 0.8 m alejado de cualquier superficie conductora.
- Los cables y el dispositivo bajo prueba debe estar aislados del plano de acoplamiento por un soporte al menos de 0.5 mm.
- La persona que realiza la prueba no puede sostener el cable de retorno con sus manos.
- La pistola de prueba de estar a 90° del punto de prueba, si esto no se puede realizar, es importante añadirlo al informe.

Para entender con más exactitud sobre los elementos a tener en cuenta, en la figura 54 se presenta la configuración de los dispositivos. No se profundiza más sobre la realización de las pruebas debido a que en este proyecto no se van a realizar debido a que el dispositivo no se va a implementar.

Si el dispositivo ve afectado su rendimiento de manera permanente, es decir, después de la prueba, se ve disminuido el rendimiento o simplemente dejó de funcionar, se puede decir que el dispositivo falló ante las pruebas. Por el contrario, si su funcionamiento no se vio afectado o solo fue durante las pruebas, pero luego de ello puede continuar realizando sus actividades con normalidad, se puede determinar que aprobó las pruebas con satisfacción Ra (2023a).

Figura 54. Test set-up for table top devices according IEC 61000-4-2.



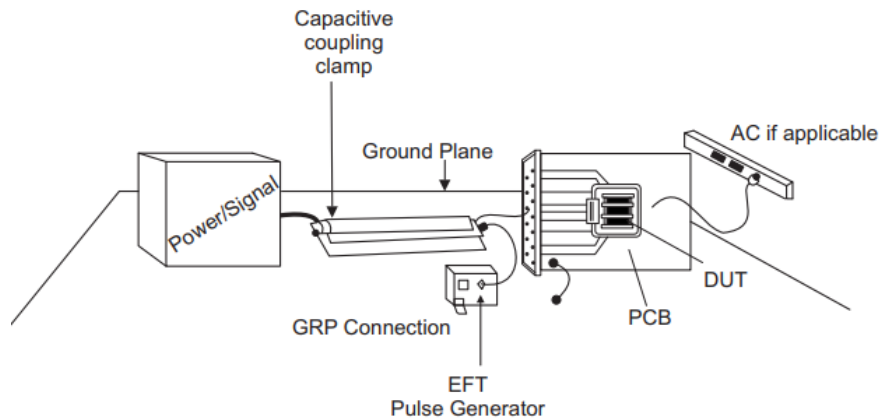
Nota. Disposición de los equipos para realizar la prueba sugerida por el estándar IEC 61000-4-2. Tomado de Accelonix (2019a).

IEC 61000-4-4: Electrical Fast Transients

Para someter los dispositivos a las pruebas que sugiere el estándar, se debe tener en cuenta la configuración de dispositivos tal cual como se plasma en la figura 55.

Según Texas Instruments (2015b) al momento de realizar las pruebas, en este caso, para entradas y puertos de datos, como se plasma en la figura 55, se deben tener en cuenta los siguientes instructivos:

Figura 55. IEC 61000-4-4 IO Port Test Set Up.



Nota. Configuración de equipos para pruebas sugeridas por el estándar IEC 61000-4-4 en puertos de E/S. Tomada de Texas Instruments (2015b).

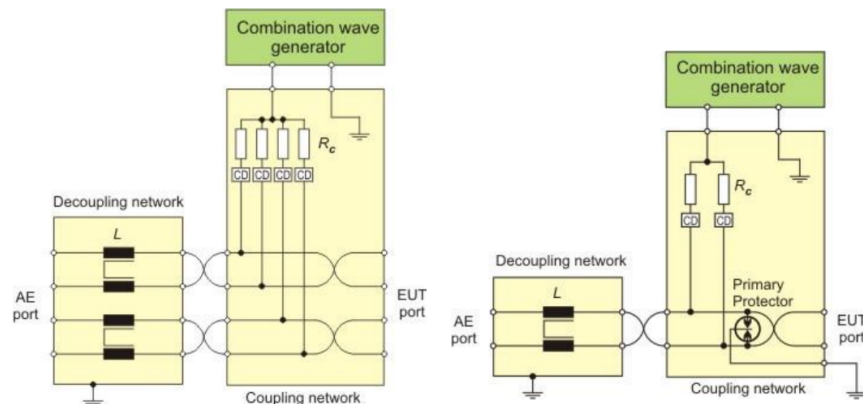
- La señal simulada de EFT se genera mediante el generador de pulsos EFT que se presenta en la figura 55.
- La señal generada se envía mediante un cable de pruebas dentro del campo de acoplamiento capacitivo, las cuales se miden dentro del mismo dispositivo.
- Finalmente, la señal simulada se expone el dispositivo bajo prueba.
- El dispositivo bajo prueba debe estar en una PCB de prueba.

IEC 61000-4-5: Surges

La configuración, dispositivos y métodos a tener en cuenta para líneas de energía pueden variar.

Dependiendo del tipo de circuito electrónico a proteger, la configuración del generador y la red de acoplamiento-desacoplamiento y sus parámetros pueden variar. Debido a la dificultad para encontrar información ante todos los casos posibles y con el fin de proteger circuitos más sensibles, en la figura 56 se presenta la configuración de dispositivos para realizar las pruebas para puertos de E/S en modo diferencial o en modo común.

Figura 56. Configuración de pruebas IEC 61000-4-5.



Nota. Configuración de dispositivos para aplicar pruebas bajo IEC 61000-4-5 en líneas de datos. Tomada de Accelonix (2019b).

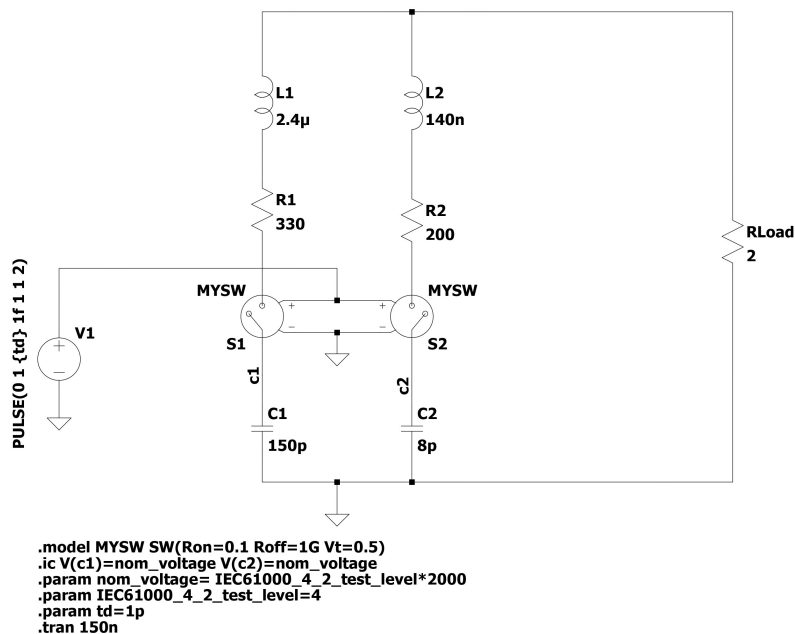
Apéndice B. Ondas de formas de los estándares IEC simuladas

Para poder aplicar las formas ondas a los circuitos que fueron simulados a lo largo del proyecto, fue necesario simularlas. Por ello, a continuación se presenta la manera de como fueron simuladas y los resultados de dicha simulación.

IEC 61000-4-2: ESD

Para simular la forma de onda sugerida por el estándar de Descargas Electroestáticas, se tuvo en cuenta el diseño de Buccolini (sf). En la figura 57 se muestra el circuito usado para simular la forma de onda de corriente sugerida por el estándar IEC 61000-4-2.

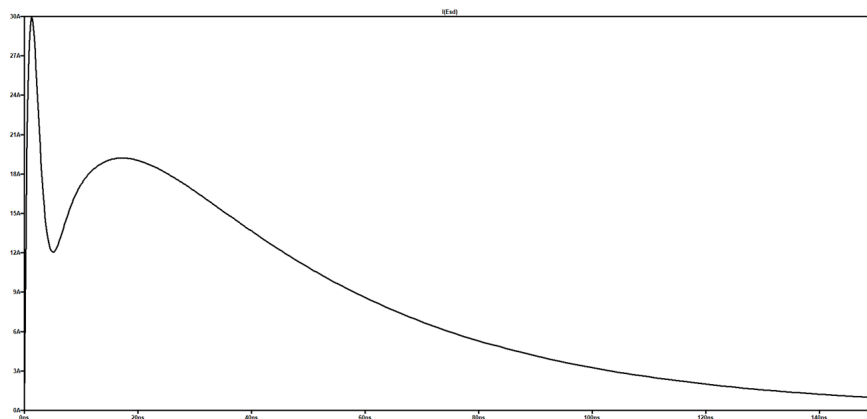
Figura 57. Circuito en LTspice para simular la forma de onda sugerida por el estándar IEC 61000-4-2.



Nota. Elaboración propia.

En la figura 57, se pueden modificar parámetros como **IEC61000_4_2_test_level** para lograr los diferentes niveles de forma de onda que se sugieren en la tabla 1. Teniendo en cuenta ello, en la figura 58 se presenta la forma de onda generada por el circuito en su nivel 1. Como se mencionó con anterioridad, solo se debe modificar el parámetro **IEC61000_4_2_test_level** para lograr los otros niveles.

Figura 58. Forma de onda sugerida por el estándar IEC 61000-4-2 simulada en LTspice.

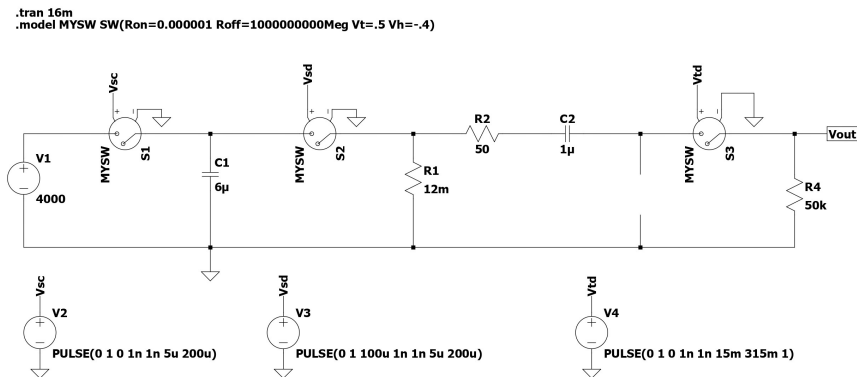


Nota. Elaboración propia.

IEC 61000-4-4: EFT y IEC 61000-4-5: Surges

Para la presente sección, donde se desarrollan las formas de onda para sobretensiones y transitorios eléctricos, se tomó como referencia el diseño desarrollado por Kugelstadt (2013). En la figura 59 se presenta el circuito que simula la forma de onda del estándar IEC 61000-4-4.

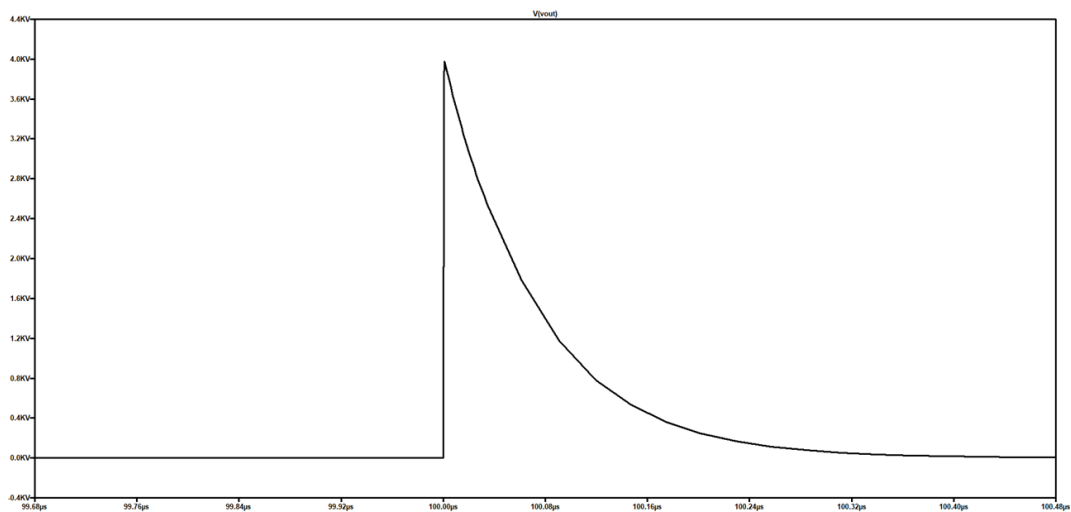
Figura 59. Circuito en LTspice para simular la forma de onda sugerida por el estándar IEC 61000-4-4.



Nota. Elaboración propia.

Donde como resultado de simular el circuito de la figura 59, se obtiene la forma de onda de la figura 60. En el circuito de la figura 59, se puede modificar el valor de la fuente $V1$ o el valor de la resistencia $R4$ con el objetivo de obtener los diferentes niveles que sugiere la tabla 3.

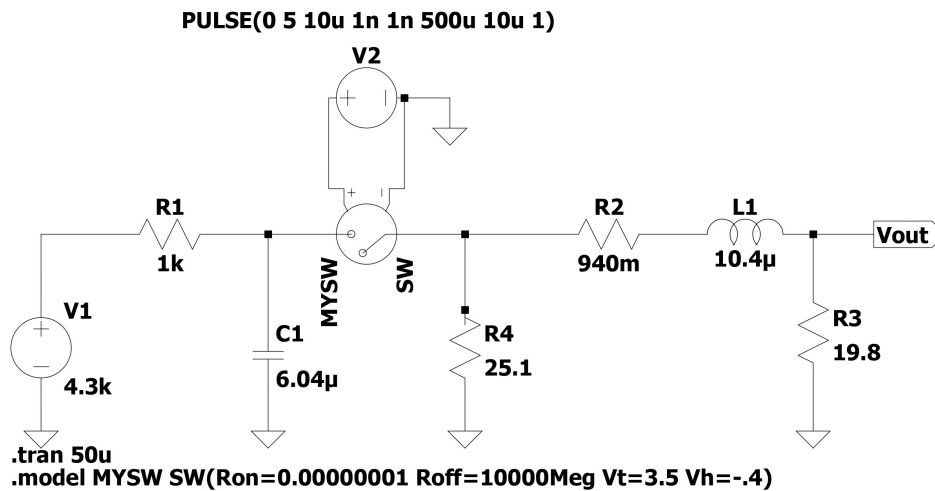
Figura 60. Forma de onda sugerida por el estándar IEC 61000-4-4 simulada.



Nota. Elaboración propia.

Finalmente, y haciendo uso de la misma referencia, se presenta mediante la figura 61, el circuito para simular las formas de onda sugeridas por el estándar IEC 61000-4-5 correspondiente a sobretensiones.

Figura 61. Circuito en LTspice para simular las formas de onda sugeridas por el estándar IEC 61000-4-4.



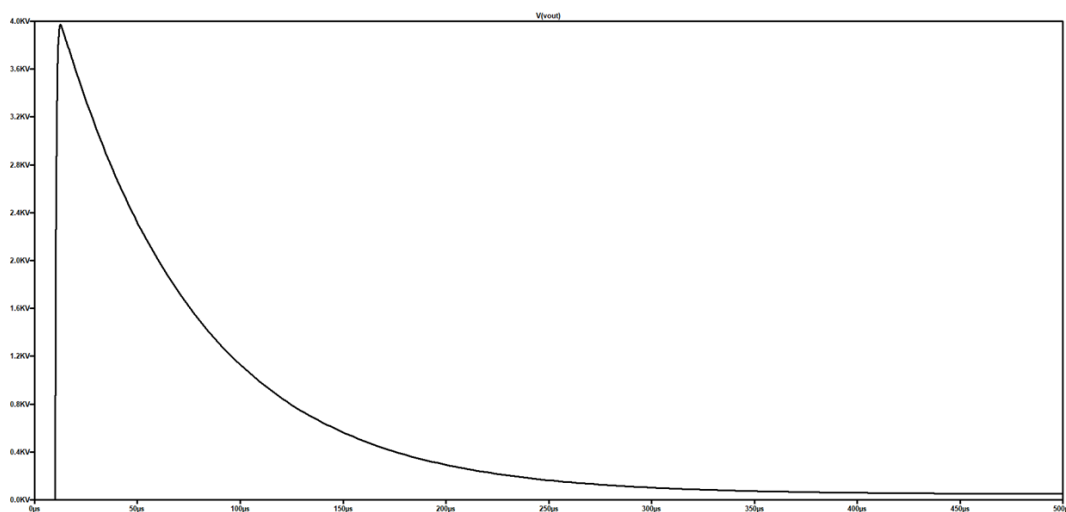
Nota. Elaboración propia.

Como resultado de simular el circuito en de la figura 61 se obtienen 2 formas de onda. La forma de onda de voltaje se obtiene de medir el voltaje sobre el nodo V_{OUT} y se puede observar en la figura 62.

La forma de onda de corriente se obtiene a partir de realizar un corto-circuito entre la terminal de V_{OUT} y GND , para lo cual la figura 63 plasma esta forma de onda.

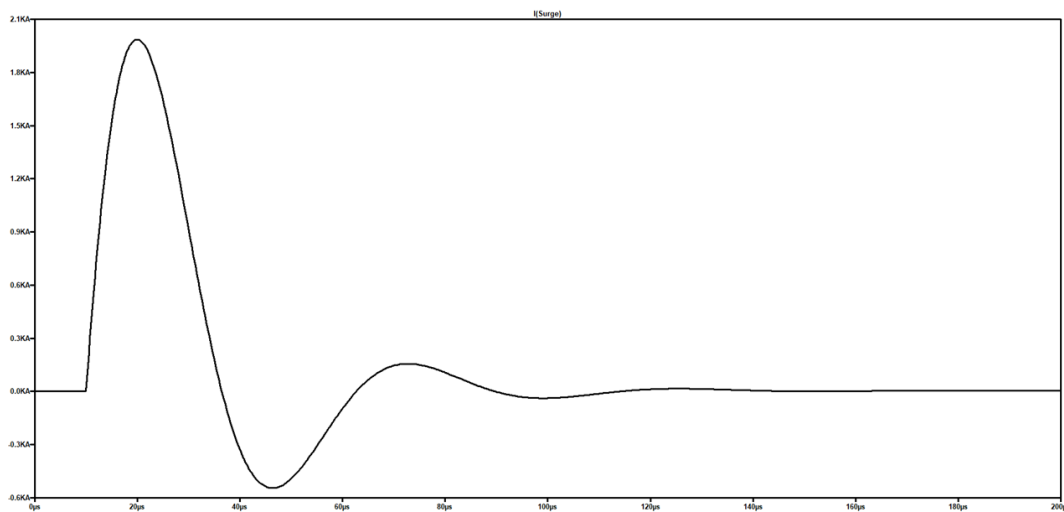
Para lograr los diferentes niveles de voltaje y por ende corriente que sugiere las tablas 4 y 5, se puede variar el valor de la fuente $V1$.

Figura 62. Forma de onda de voltaje sugerida por el estándar IEC 61000-4-5 simulada.



Nota. Elaboración propia.

Figura 63. Forma de onda de corriente sugerida por el estándar IEC 61000-4-5 simulada.



Nota. Elaboración propia.