

**PUENTE INVERSOR: DISEÑO Y CONSTRUCCION DE UN PUENTE
INVERSOR TRIFASICO DE BAJA TENSION Y PROPOSITO GENERAL**

JAIRO ESPINOSA DIAZ

JOSE ALEXANDER BOHÓRQUEZ GOMEZ

**UNIVERSIDAD INDUSTRIAL DE SANTANDER
FACULTAD DE INGENIERÍAS FÍSICO – MECÁNICAS
ESCUELA DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA Y
TELECOMUNICACIONES
GRUPO DE INVESTIGACION CEMOS**

BUCARAMANGA

2004

**PUENTE INVERSOR: DISEÑO Y CONSTRUCCION DE UN PUENTE
INVERSOR TRIFASICO DE BAJA TENSION Y PROPOSITO GENERAL**

JAIRO ESPINOSA DIAZ

JOSE ALEXANDER BOHÓRQUEZ GOMEZ

**Proyecto de Grado para optar al título de
Ingeniero Electrónico**

DIRECTOR

ALFREDO RAFAEL ACEVEDO PICON
Ingeniero Electrónico
Universidad Industrial de Santander

**UNIVERSIDAD INDUSTRIAL DE SANTANDER
FACULTAD DE INGENIERÍAS FÍSICO – MECÁNICAS
ESCUELA DE INGENIERÍAS ELÉCTRICA, ELECTRÓNICA Y
TELECOMUNICACIONES
GRUPO DE INVESTIGACION CEMOS
BUCARAMANGA**

2004

DEDICATORIA

A Dios quien ha cambiado mi vida por completo y mostró siempre su presencia y gran amor en las dificultades que se presentaron durante la realización de este proyecto, así como lo ha hecho siempre durante todos los días de mi vida.

A mi mamá Julieta Gómez quien me ha enseñado a luchar por mis ideales y mis metas, no es fácil encontrar tanto amor en una sola persona, gracias mamá por hacerme la persona que ahora soy. Te amo mamá

A mi papá José María quién partió de este mundo en este año sin lograr ver cumplido su sueño de verme profesional, muchas gracias por entregarme ese gran amor, estoy seguro que sin tu apoyo jamás podría haber alcanzado esta meta. Te amo papá.

A mi hermana Eliana quien ahora se encuentra lejos pero se que comparte conmigo este triunfo.

A todas las personas que de una u otra forma creyeron en mí, especialmente a mis verdaderos amigos y compañeros con quienes pasé momentos inolvidables.

A mi compañero de proyecto Jairo con quien he podido comprender el verdadero concepto de paciencia en los momentos mas difíciles durante las fases de este proyecto.

José Alexander

DEDICATORIA

Dedico este triunfo a Dios quien me guió y me permitió lograr este sueño

A mis padres quienes siempre me apoyaron y me animaron a seguir

A mi abuelo Luis y mi abuela Vicenta quienes me enseñaron el valor de la constancia y como superar las dificultades que se presentan en la vida

A mis tios Lorenzo y Marina por su paciencia y amor gracias por creer en mi y apoyarme

A todos mis amigos y compañeros especialmente a José Alexander Bohórquez por su amistad y apoyo en el desarrollo de este proyecto.

Jairo Espinosa

AGRADECIMIENTOS

Los autores manifiestan sus sinceros agradecimientos a:

Dios, quien es y será siempre nuestra máxima guía para convertir nuestros sueños en realidad.

Al director de proyecto, ingeniero Alfredo Acevedo, por su valiosa colaboración y dedicación en el desarrollo de este proyecto.

Al ingeniero Nelfor Castelblanco, codirector del proyecto por su colaboración, apoyo y entusiasmo en el desarrollo de las distintas fases de este proyecto

A los ingenieros Julio Gelvez Figueredo, Jaime Barrero y José Amaya por sus asesorías y sus valiosas opiniones durante el desarrollo de nuestra carrera y en la exitosa culminación de este proyecto.

A las familias Diaz Guevara y Capacho Gómez cuyo invaluable apoyo y colaboración hicieron posible la realización y culminación de nuestras carreras.

A nuestras familias por su paciencia y apoyo incondicional en todos los aspectos, así como a nuestros amigos y compañeros de carrera con quienes compartimos inolvidables momentos

CONTENIDO

	Pág.
INTRODUCCIÓN	1
1. PUENTES INVERSORES	4
1.1 CLASIFICACION DE LOS PUENTES INVERSORES	5
1.1.1 Circuitos Inversores Monofásicos	5
1.1.2 Circuitos Inversores Trifásicos	5
1.2 TOPOLOGIAS BASICAS DE PUENTES INVERSORES	6
1.2.1 Circuito Inversor de Puente Completo	6
1.2.2 Circuito Inversor de Medio Puente	7
1.2.3 Circuito Inversor Push – Pull	9
1.3 APLICACIONES DE LOS PUENTES INVERSORES	10
1.3.1 Variadores de Velocidad	10
1.3.2 Sistemas Ininterrumpidos de Potencia	13
1.3.3 Filtros Activos de Potencia	14
1.3.3.1 Clasificación según la topología	17
1.3.3.2 Clasificación según el número de fases	18
1.4 TIEMPOS DE CONMUTACIÓN	20
2. DISPOSITIVOS COMPONENTES DEL PUENTE INVERSOR	24
2.1 TRANSISTORES DE POTENCIA	24
2.1.1 Transistores de juntura bipolar de potencia	24
2.1.2 Transistores de metal de oxido de efecto de campo	27
2.1.3 Transistor bipolar de compuerta aislada	30
2.2 CIRCUITOS MANEJADORES DE PUERTA PARA IGBT's	34
2.2.1 Parámetros básicos	35
2.2.2 Circuitos manejadores de puerta típicos	37
2.2.3 Circuitos manejadores de la parte superior	38

2.2.4	Funcionamiento de un manejador de puerta comercial	39
2.2.5	circuito autoelevador	41
2.3	CIRCUITO OPTOACOPLADOR	42
2.4	MEDICIÓN	43
3.	DISEÑO DEL PUENTE INVERSOR	45
3.1	TOPOLOGÍA DEL PUENTE	45
3.2	SEMICONDUCTORES DE POTENCIA	48
3.3	MANEJADOR DE PUERTA	51
3.4	CIRCUITO OPTOACOPLADOR E INVERSOR	
	SCHMITT TRIGGER	56
3.5	RECOMENDACIONES PARA EL CIRCUITO IMPRESO	61
3.6	CIRCUITOS DE MEDICION	64
4.	PRUEBAS Y RESULTADOS	70
4.1	FRECUENCIA DE OPERACIÓN	72
4.2	RETARDO DE PROPAGACIÓN	74
4.3	TIEMPO MUERTO	76
4.4	MÍNIMO ANCHO DE PULSO	78
5.	CONCLUSIONES Y RECOMENDACIONES	83
	REFERENCIAS	88
	BIBLIOGRAFÍA	90
	ANEXOS	92

LISTA DE FIGURAS

	Pág.
Figura 1. Inversor Trifásico con carga balanceada	6
Figura 2. Topologías Básicas Monofásicas	8
Figura 3. Circuito Inversor Push – Pull	9
Figura 4. Esquema de un variador de velocidad	11
Figura 5. Sección de potencia de un variador de velocidad	12
Figura 6. Ondas de salida típicas de tensión y corriente a la salida de un variador de velocidad con carga inductiva	13
Figura 7. Diagrama Básico de un filtro activo paralelo	15
Figura 8. Diagrama Básico de un filtro activo serie	17
Figura 9. Filtro activo trifásico de 3 hilos	18
Figura 10. Filtro activo de 4 hilos	19
Figura 11. Tiempos de conmutación	21
Figura 12. Tensión sobre la carga (ciclo de trabajo $\delta = T_1/T$)	22
Figura 13. Funcionamiento básico de una columna	23
Figura 14. Transistor de Juntura bipolar NPN	26
Figura 15. Configuración Darlington	26
Figura 16. Transistor MOSFET	28
Figura 17. Transistor MOSFET de enriquecimiento de canal N	29
Figura 18. Transistor bipolar de compuerta aislada	32
Figura 19. Característica corriente-tensión de un IGBT	33
Figura 20. Parámetros básicos para manejador de puerta	36
Figura 21. Manejador de puerta comercial	39
Figura 22. Estructura interna del IR2110	40
Figura 23. Funcionamiento interno del IR2110	42
Figura 24. Esquema Básico de Diseño	47

Figura 25.	Conexión típica del IR2110 con circuito <i>Bootstrap</i>	53
Figura 26.	Pérdidas de Conmutación vs. Resistencia de Puerta	54
Figura 27.	Circuito Optoacoplador	57
Figura 28.	Circuito inversor <i>schmitt trigger</i>	58
Figura 29.	Comportamiento de la compuerta inversora	59
Figura 30.	Diagrama de bloques por cada columna	60
Figura 31.	Diagrama de bloques del PCB	62
Figura 32.	Recomendación para conexión del IR2110	63
Figura 33.	Fallas de corriente	65
Figura 34.	Diagrama de la sonda de tensión	67
Figura 35.	Diagrama de la sonda de corriente	68
Figura 36.	Distribución de Componentes en el circuito	
	Impreso final	71
Figura 37.	Salida de cada fase a varias frecuencias	73
Figura 38.	Retardo de propagación del IR2110 mas IGBT	75
Figura 39.	Retardo de propagación desde la salida del optoacoplador	75
Figura 40.	Tiempo muerto entre señales complementarias De disparo	77
Figura 41.	Desfase entre señales complementarias De disparo	78
Figura 42.	Tensión de línea en vacío a frecuencias de 5, 10,15 y 20 Khz con 295 voltios DC de entrada	79
Figura 43.	Detalles de la onda de tensión generada	80
Figura 44.	Onda de entrada para hallar el mínimo pulso	81
Figura 45.	Mínimo pulso permitido	82

LISTA DE TABLAS

	Pág.
Tabla 1. Comparación de IGBT's comerciales	49
Tabla 2. Características diodo de recuperación	51
Tabla 3. Comparación de manejadores de puerta comerciales	51
Tabla 4. Valores del condensador de bootstrap	56
Tabla 5. Comparación de optoacopladores comerciales	57
Tabla 6. Características del integrado CD40106BE	60
Tabla 7. Valores para resistencia R_M de la sonda de tensión	67
Tabla 8. Valores para resistencia R_M de la sonda de corriente	68

LISTA DE ANEXOS

	Pág.
ANEXO A DISEÑO DEL DISIPADOR DE CALOR	93
ANEXO B EFECTO DE COLA DE APAGADO EN IGBT	98
ANEXO C HOJAS DE DATOS DE LOS COMPONENTES USADOS	100

TITULO: PUENTE INVERSOR: DISEÑO Y CONSTRUCCIÓN DE UN PUENTE INVERSOR TRIFÁSICO DE BAJA TENSIÓN Y PROPÓSITO GENERAL*

AUTORES: JAIRO ESPINOSA DÍAZ, JOSÉ ALEXANDER BOHÓRQUEZ GÓMEZ**

PALABRAS CLAVES
PUENTE INVERSOR
FILTRO ACTIVO
IGBT's
CIRCUITOS MANEJADORES DE PUERTA
CONTAMINACIÓN ARMÓNICA

DESCRIPCIÓN

En este proyecto se diseña y construye un puente inversor que actúe como interfase entre las señales de control provenientes de un PC o un DSP y las señales de potencia para un filtro activo, este puente también permite una fácil adaptabilidad para aplicaciones en ambientes de laboratorio como el control de motores de inducción ya sea monofásicos o trifásicos.

El puente inversor construido es parte fundamental del hardware necesario para la construcción de el filtro activo que se desarrolla paralelamente a este proyecto en la maestría en ingeniería electrónica, por tal motivo se tuvieron en cuenta los parámetros y recomendaciones necesarios para dicha aplicación los cuales son un voltaje de alimentación de 280 Voltios DC, corriente máxima de 30 amperios y un rango de operación de frecuencias de 5 a 20 Khz. Al finalizar el montaje se realizaron cuatro tipos de pruebas para caracterizar el puente inversor obteniéndose resultados satisfactorios ya que se cumplieron las especificaciones antes mencionadas.

Para la construcción de este puente se utilizaron básicamente semiconductores de potencia del tipo IGBT (transistor bipolar de compuerta aislada) los cuales son gobernados por circuitos integrados manejadores de puerta que a su vez reciben las señales de control aisladas por medio de un optoacoplador, además se instalaron sondas de efecto Hall las cuales serán utilizadas en las futuras aplicaciones de censado de corrientes y voltajes del filtro activo.

* Proyecto de grado

** Facultad de ciencias Físico-mecánicas- Ingeniería electrónica- Asesores: Alfredo Rafael Acevedo Picón, Nelfor Samael Castelblanco Rodríguez

TITLE: INVERTER BRIDGE: DESIGN AND CONSTRUCTION OF AN INVERTER
TRIPHASE BRIDGE OF LOW TENSION AND GENERAL PURPOSE*

AUTHORS: JAIRO ESPINOSA DIAZ, JOSE ALEXANDER BOHORQUEZ GOMEZ**

KEY WORDS:
INVERTER BRIDGE
ACTIVE FILTER
IGBT'S
DRIVEN DOORS CIRCUITS
HARMONIC CONTAMINATION

DESCRIPTION

In this project it is designed and constructed an inverter bridge that acts as an interface between the control signals which come from a PC or a DSP and the strength signals for an active filter. This bridge also allows an easy adaptation to applications in lab environments like the induction engines control, monophasic or triphasic.

The inverter bridge constructed, is essential part of the hardware needed for the active filter construction that is developed parallelly, to this project in the Electronic Engineering Master program, for this reason, it was taken into account the parameters and recommendations needed for this application which are a feeding voltage of 280 Volts DC, maximum current of 30 amperes and an operation frequency range from 5 to 20 Khz. At the end of the installation were made four kinds of demonstrations to characterize the inverter bridge, having good results since the specifications before mentioned were fulfilled.

To construct this bridge it was basically used IGTB (Insulated gate bipolar transistor) type power semiconductors, which are governed by driven doors integrated circuits that at the same time receive the isolated control signals through an optocoupler, also, were installed Hall effect waves which will be used in the future census application of currents and active filter voltages

* Undergraduate project

** Faculty of Physic-mechanic Sciences- Electronic Engineering- Tutors: Alfredo Rafael Acevedo Picon, Nelfor Samael Castelblanco Rodriguez

INTRODUCCIÓN

Los inversores controlados mediante modulación por ancho de pulso (PWM) para el control de tensión y frecuencia en maquinaria electromecánica representan una gran área de constante crecimiento y aplicación industrial. En la electrónica de potencia se han reconocido las ventajas operacionales de los inversores PWM sobre otras técnicas de control. Estas ventajas son usualmente obtenidas a expensas de un circuito de control más complejo, sin embargo, el completo potencial y versatilidad de estas técnicas se han hecho presentes gracias a la eficiencia, velocidad y manejo de potencia alcanzado hoy día por los puentes inversores. En el pasado sus circuitos de disparo estaban limitados por los convencionales circuitos analógicos y aquellos digitales que estuviesen disponibles. Hoy día, los desarrollos en tecnología LSI y rápidos semiconductores de potencia han eliminado estas limitaciones y permiten ahora tener circuitos integrados que contienen todo un circuito manejador de puerta para un inversor, simplificando de esta manera los diseños y llevando a la realidad el gran potencial de las técnicas de control digital sobre puentes inversores monofásicos y trifásicos.

Otra creciente aplicación de los puentes inversores es en la construcción de filtros activos de potencia, donde el inversor forma parte central del circuito de potencia del filtro. Estos filtros activos surgieron para reducir la polución armónica generada por el incremento de cargas no lineales a nivel doméstico e industrial, como fuentes AC-DC, los mismos inversores, reguladores, variadores de velocidad y en general el uso de cargas que involucren dispositivos semiconductores.

La aparición de armónicos debidos principalmente a la no linealidad de la carga, acarrea serios problemas de compatibilidad electromagnética e igualmente comprometen el funcionamiento óptimo de un sistema eléctrico desde el punto de vista de las pérdidas. Diversas soluciones han sido propuestas para compensar los efectos producidos por las cargas no lineales entre ellas se cuentan los filtros pasivos, filtros activos y filtros híbridos.

En la actualidad se están tomando medidas con el fin de poder controlar la generación de armónicos, por tal motivo existen líneas de investigación dedicadas a generar estrategias y dispositivos que ayuden a resolver este problema. Las más beneficiadas con esta investigación son las industrias las cuales pueden ser sancionadas económicamente por un bajo factor de potencia y en algunos países por un elevado índice de distorsión armónica.

Esta problemática mundial ha propiciado el desarrollo de soluciones dinámicas y ajustables a los problemas de la calidad de la energía eléctrica, por esta razón a nivel global se ha investigado profundamente en los últimos años sobre armónicos, potencia reactiva, desbalance de cargas y compensación de corrientes de neutro asociadas con cargas lineales y no lineales. El fruto de estas investigaciones ha dado como resultado la aparición de los filtros activos, dispositivos considerados como el medio más eficiente para el control de armónicos hacia el futuro ya que se requiere solo de un filtro para la compensación de varias corrientes armónicas superando los problemas de sintonización de los filtros pasivos.

En la Maestría en Ingeniería de la Escuela de Ingeniería Eléctrica, Electrónica y Telecomunicaciones de la Universidad Industrial de Santander, hay una rama dedicada a la investigación sobre filtros activos y actualmente

se está desarrollando un proyecto¹ sobre la construcción de un prototipo de filtro activo trifásico para baja tensión. El presente proyecto brindará el soporte de hardware de potencia correspondiente para este filtro activo donde el puente inversor formará parte integral de la sección de potencia del mismo. Por tanto, muchas características del puente inversor diseñado en este proyecto estuvieron supeditadas a las exigencias del prototipo en construcción las cuales son una tensión de entrada de 220 voltios DC, una corriente máxima de 30 amperios y una frecuencia de operación en el rango de 5 a 20 Khz.

De esta forma, el presente informe expondrá en el primer capítulo el funcionamiento de los puentes inversores, clasificación, topologías y los fundamentos de sus aplicaciones más comunes como son los variadores de velocidad, UPS's y filtros activos. Seguidamente en el capítulo 2, se detallarán los elementos que componen todo puente inversor como son sus transistores de potencia, circuitos de compuerta, aislamiento y protección. En el capítulo 3 se realiza el diseño del puente inversor haciendo la selección apropiada de sus componentes, indicando los cálculos asociados, detallando los circuitos implementados y dando algunas recomendaciones para la elaboración del circuito impreso. Finalmente en el capítulo 4, se publican los resultados obtenidos tanto en el ensamble del puente como en su comportamiento electrónico y se caracteriza su respuesta ante diferentes frecuencias en sus señales de entrada utilizando para ello un generador de señales a pulsos de duración variada ya que la señal PWM no es compromiso de este proyecto debido a que forma parte del desarrollo de la siguiente etapa. Se termina el proyecto con las conclusiones y sugerencias respectivas.

¹ Castelblanco R., Nelfor. FILTROS ACTIVOS: CONTROL POR DSP DE UN FILTRO ACTIVO PARA LA COMPENSACIÓN DE CORRIENTES ARMÓNICAS

1. PUENTES INVERSORES

Los convertidores de DC a AC mejor conocidos como puentes inversores son circuitos electrónicos de potencia que producen una tensión de salida AC simétrica de frecuencia y amplitud determinadas a partir de una tensión de entrada de DC. En estos dispositivos tanto la frecuencia como la amplitud de la tensión de salida son variables. Una forma común de conseguir esta variación es utilizando la técnica PWM (Modulación por ancho de pulso) donde dos ondas, una senoidal y una triangular, son comparadas para generar los instantes de conmutación del puente inversor, los cuales conllevarán a un flanco de subida o bajada según corresponda de la tensión de salida.

Idealmente la salida de un puente inversor debería ser una onda AC perfectamente senoidal pero en la práctica las tensiones entregadas por los inversores no son senoidales sino ondas de forma cuadrada debido a que los elementos de potencia de estado sólido con que son diseñados estos puentes trabajan como interruptores.

El uso de inversores es muy común en aplicaciones tanto industriales como no industriales. Estas incluyen, principalmente variadores de velocidad para motores AC, fuentes de alimentación ininterrumpida (UPS's), convertidores DC-AC para aplicaciones domésticas, y desde hace ya una década se han venido empleando en la construcción de filtros activos de potencia para la compensación de armónicos de tensión y/o corriente en las redes eléctricas tanto de baja como de media tensión. **[10]**

1.1 CLASIFICACIÓN DE LOS PUENTES INVERSORES

Los puentes inversores pueden ser clasificados de acuerdo a la naturaleza de la fuente de alimentación DC de entrada. Desde este punto de vista, se habla de inversores de fuente de tensión o VSI (*Voltage Source Inverters*) y de inversores de fuente de corriente o CSI (*Current Source Inverters*) que son utilizados principalmente en controladores de motores AC de alta potencia.[6]

Por otro lado, la forma más común de clasificar los puentes inversores es según su número de fases de salida, los más empleados en la industria son los monofásicos y los trifásicos (ver figura 1).

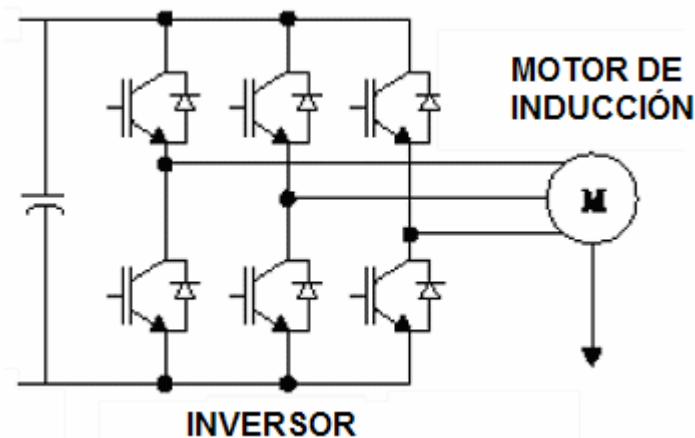
1.1.1 Circuitos Inversores Monofásicos

Los inversores monofásicos como su nombre lo indica tienen una sola fase de salida y son principalmente utilizados en baja potencia. Estos pueden ser de puente completo, de medio puente y push – pull, dependiendo de la disposición relativa de la fuente DC de entrada, la carga y los transistores de potencia. Ver figura 2 más adelante.

1.1.2 Circuitos Inversores Trifásicos

Para obtener un inversor trifásico se deben conectar en paralelo tres brazos de configuración monofásica. Ya sea puente completo (figura 2), medio puente o *push-pull*, se asume que las cargas son balanceadas distribuidas simétricamente en las tres fases como en el caso por ejemplo de un motor de inducción y que las señales de control de los inversores monofásicos están desfasadas entre si 120° o 180° dependiendo del tipo de estrategia de control que se diseña resultando tensiones trifásicas balanceadas.

Figura 1. Inversor Trifásico con carga balanceada.



[Fuente: 12]

Las cargas pueden estar conectadas en estrella que elimina armónicas múltiplos de tres y permite la compensación por línea de neutro.[1] o en delta que es la distribución más común para cargas balanceadas.

1.2 TOPOLOGÍAS BÁSICAS DE PUENTES INVERSORES

1.2.1 Circuito Inversor de Puente Completo

Este circuito mostrado en la figura 2 (a) está formado por cuatro transistores, en un instante de tiempo se activan dos transistores complementarios permitiendo la circulación de corriente en una dirección a través de la carga y los otros dos están completamente desactivados. En el siguiente instante se apagan los dos transistores que estaban encendidos y se activan los otros dos permitiendo la circulación de corriente en la otra dirección es al final de este instante que tenemos un ciclo completo ya que en el primer instante aparece sobre la carga una tensión igual a la de la fuente V_{DC} y en el siguiente instante aparece una tensión V_{DC} negativa.

El circuito de control debe garantizar que en ningún instante estén encendidos los dos transistores de un mismo brazo ya que esto causaría un cortocircuito y la destrucción total de los componentes. Asumiendo que cada par de transistores está activo solo durante un tiempo $T_0/2$, la tensión sobre la carga es una onda cuadrada AC simétrica de período T_0 y con valor rms igual a V_{DC} . El valor rms de la componente fundamental es igual a $0.90 V_{DC}$. [1] - [5].

Se utilizan principalmente en aplicaciones de alta potencia y su principal desventaja es que dos de sus transistores no se encuentran aterrizados haciéndose necesario la implementación de un circuito elevador de base comúnmente conocido como "Bootstrap". [3] - [4]

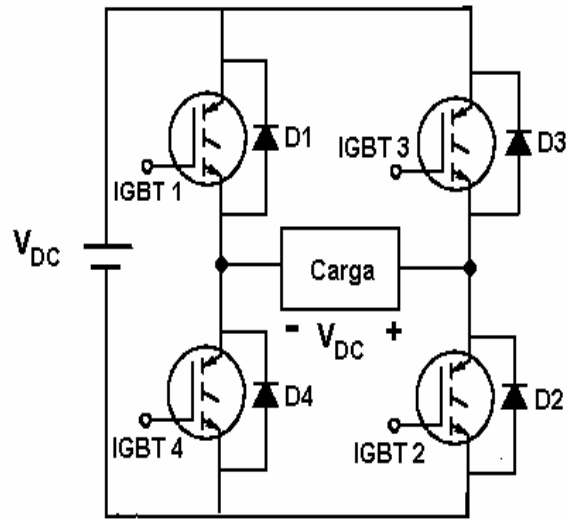
1.2.2 Circuito Inversor de Medio Puente

Este circuito se muestra en la figura 2 (b) está formado por dos transistores, si en un instante se activa el primero durante un tiempo T_0 la tensión a través de la carga es $V_{DC}/2$, mientras el otro se encuentra desactivado, al siguiente instante se invierte la secuencia activándose el otro transistor colocando en la carga una tensión de $V_{DC}/2$ negativo.

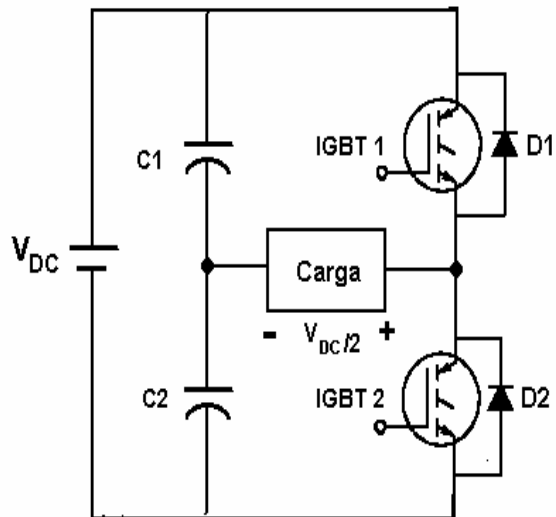
El circuito de control debe diseñarse de modo que garantice que nunca los dos transistores estén activos simultáneamente, la tensión sobre la carga es una onda AC cuadrada simétrica de período T_0 pero su valor rms es $V_{DC}/2$ por lo tanto el valor rms de la componente fundamental es igual a $0.45 V_{DC}$. [1]

Su principal desventaja es que uno de sus interruptores no se encuentra referenciado a tierra.

Figura 2. Topologías Básicas Monofásicas (a) Circuito Inversor de Punte Completo. (b) Circuito Inversor de Medio Punte.



(a)



(b)

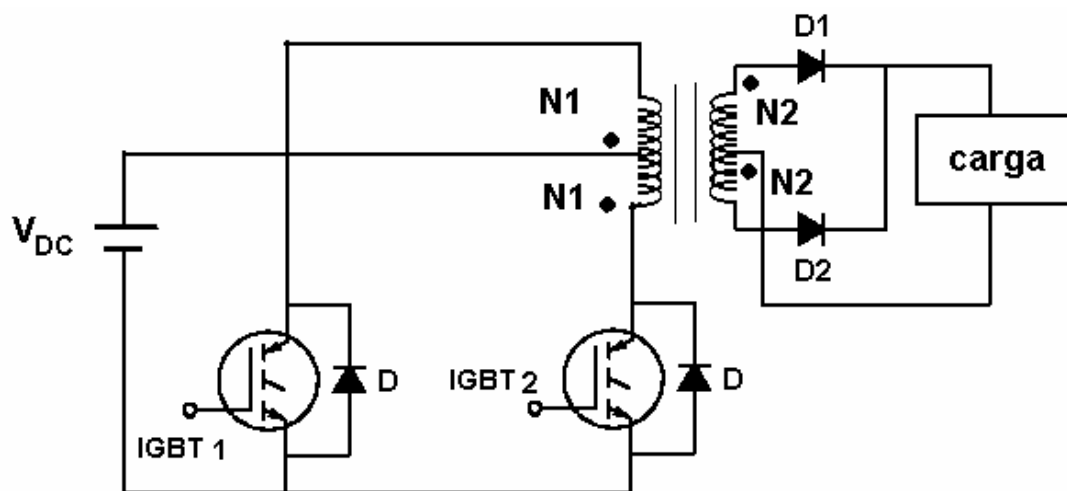
[Fuente: Autores]

1.2.3 Circuito Inversor *Push – Pull*

Este circuito que se muestra en la figura 3 consta de un transformador con derivación central, en un instante de tiempo un transistor activa la mitad de el devanado primario de el transformador permitiendo la circulación de corriente en una dirección, en el siguiente instante este transistor se apaga y se activa el segundo haciendo circular la corriente en la otra dirección.

En el inversor *push-pull* la tensión máxima aplicada a la carga es igual a la tensión de entrada siempre y cuando el transformador tenga una relación unitaria. Tiene como ventaja que los dos transistores que forman este circuito están referenciados a tierra, además el transformador provee de aislamiento y regula la tensión aplicada a la carga. Su principal desventaja son los grandes esfuerzos eléctricos que deben soportar los transistores pues soportan el doble de la tensión de entrada.

Figura 3. Circuito Inversor *Push – Pull*



[Fuente: Autores]

1.3 APLICACIONES DE LOS PUENTES INVERSORES

Con los avances en materia de generación de señales PWM con microprocesadores y DSP's, junto con el amplio desarrollo de dispositivos semiconductores de estado sólido como transistores de potencia, MOSFETS e IGBT's los cuales pueden manejar altas potencias podemos en la actualidad convertir fácilmente una señal de control en una señal de potencia utilizando las ventajas que nos entregan los puentes inversores.

A continuación se expondrán los fundamentos de tres de las aplicaciones más comunes: Variadores de velocidad, UPS's y filtros activos.

1.3.1 Variadores de Velocidad

La forma mas eficiente de variar la velocidad de un motor AC es modificando la frecuencia; es por esta razón que se crearon los equipos basados en este principio denominados variadores de velocidad VSD's (*Variable Speed Driver*) que son una de las aplicaciones mas comunes de puentes inversores. Estos equipos toman la onda de corriente alterna suministrada por la red eléctrica a una frecuencia fija de 50 o 60 HZ y la cambian a otras frecuencias según la necesidad de la aplicación, normalmente se logran rangos de 5 a 400 Hz.

La utilización de los VSD resulta muy beneficiosa en aplicaciones de motores ya que les permite un amplio rango de condiciones de operación y además reduce la energía requerida para su arranque permitiendo que éste se haga en forma gradual hasta alcanzar la velocidad y potencia plenas.

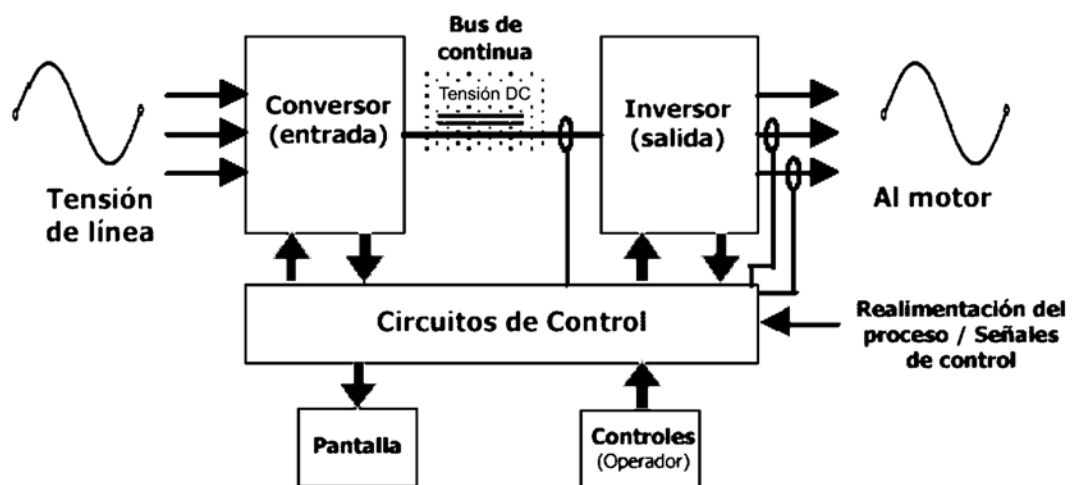
Los variadores de velocidad, también llamados convertidores de frecuencia, son dispositivos utilizados para regular los procesos industriales. Se trata de

equipos utilizados, hoy en día, en múltiples aplicaciones, existiendo un buen número de fabricantes y suministradores de los mismos.

Clásicamente los motores de AC se han controlado principalmente de forma eléctrica variando el voltaje y la corriente y de forma mecánica utilizando acoples. Los métodos de arranque a una sola velocidad para encender los motores se inician abruptamente, sometiendo al motor a un alto torque y la corriente de arranque que surge es por encima de 10 veces la corriente de carga neta dependiendo del tipo de motor. Los variadores de velocidad, de otro modo, gradualmente llevan al motor hasta la velocidad de operación, reduciendo los costos por mantenimiento y reparación extendiendo la vida útil del motor y del equipo controlador.

En la figura 4 se muestra el diagrama de bloques de un variador de velocidad.

Figura 4. Esquema de un variador de velocidad

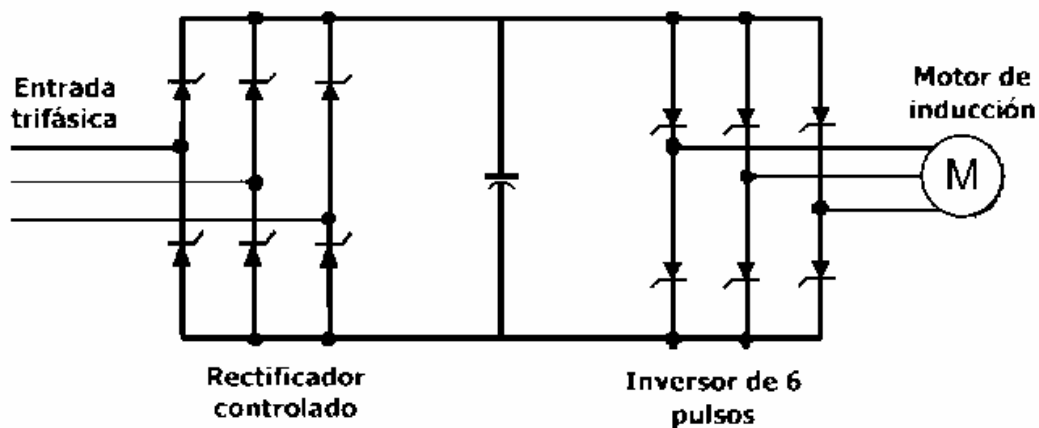


[Fuente: 12]

El convertidor de entrada transforma corriente alterna senoidal en corriente continua necesaria para los transistores de potencia, controlados por patrones de pulsos enviados por el circuito de control programado por el usuario.

Los variadores de velocidad de gran potencia tienen un gran banco de condensadores para almacenar carga eléctrica procedente de la entrada senoidal, la cual a su vez sirve como fuente de potencia del inversor de salida.

Figura 5. Sección de potencia de un variador de velocidad

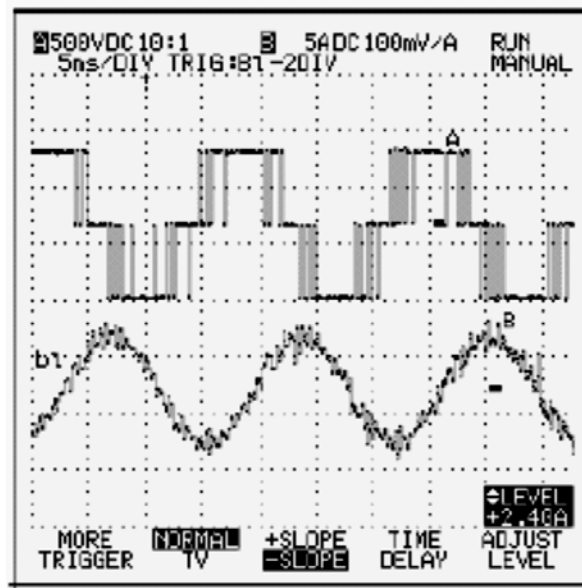


[Fuente: 12]

A la salida del inversor se proporciona una tensión de onda cuadrada o PWM a la cual se le puede modificar la frecuencia o la tensión rms, estos parámetros pueden ser variados a la vez para obtener un par constante de velocidad variable o en algunos casos ser variados en distinta proporción para obtener un par variable a distintas velocidades.

En la figura 6 se observa la tensión y la corriente tomadas en los terminales de un motor a la salida de un variador de velocidad con entrada PWM; la señal de la parte superior corresponde a la tensión y la inferior a la corriente.

Figura 6. Ondas de salida típicas de tensión y corriente a la salida de un variador de velocidad con carga inductiva



[Fuente: 12]

1.3.2 Sistemas Ininterrumpidos de Potencia

Otra aplicación de los puentes inversores son los Sistemas Ininterrumpidos de Potencia, más comúnmente conocidos como UPS (*Uninterrupted Power Supply*), estos ofrecen una alternativa de alimentación de energía a muchos dispositivos eléctricos y electrónicos que en condiciones de trabajo normal toman directamente la energía de la red eléctrica. Cuando se presenta una falla en el suministro por parte de la empresa distribuidora es necesario en algunas aplicaciones contar con una fuente auxiliar que mantenga las condiciones de alimentación previas ya que los equipos y computadores que

están conectados dejarían de funcionar acarreado graves consecuencias en los procesos médicos e industriales en los que es necesario mantener un monitoreo constante.

Las UPS's consisten básicamente en un puente rectificador, unas baterías, un puente inversor y una tarjeta de control; son el único equipo que proporciona protección para casi todas las alteraciones en la tensión de entrada de la red eléctrica, esto debido a que no solamente controlan la energía y evitan las sobretensiones, sino que además dan el respaldo necesario para que después del corte de energía eléctrica se mantenga el tiempo necesario para guardar la información, salir de las aplicaciones y apagar correctamente el equipo, esto en el caso de una UPS para computador. En el caso de equipos médicos o de comunicación las UPS permiten el tiempo necesario para conectar las fuentes de emergencia.

1.3.3 Filtros Activos de Potencia

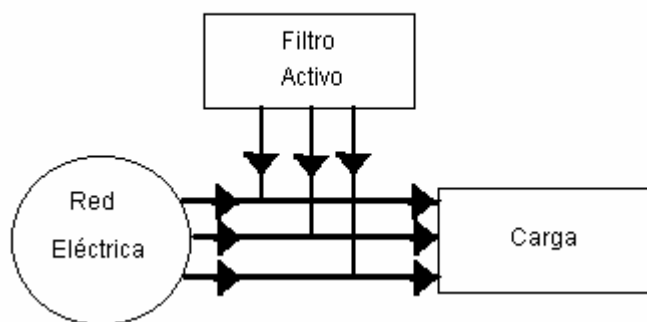
Los armónicos son corrientes o tensiones cuyas frecuencias son múltiplos enteros de la frecuencia fundamental de la fuente de alimentación y son especialmente dañinos en los sistemas de energía eléctrica. Los armónicos son originados por cargas no lineales que absorben corriente de la red en forma de impulsos bruscos, a diferencia de hacerlo suavemente en forma sinusoidal, como lo haría una carga resistiva pura. Estos impulsos crean ondas de corriente distorsionadas que originan a su vez corrientes armónicas de retorno hacia otras partes del sistema de distribución eléctrica.

En los últimos años ha tomado mucha fuerza el tema de la calidad de la energía eléctrica debido a la alta contaminación de armónicos existente en las redes de distribución causada principalmente por la masificación actual de circuitos electrónicos basados en dispositivos de estado sólido como diodos, transistores, etc.; los cuales debido a su comportamiento no lineal y

al manejo de señales de alta conmutación electrónica generan armónicos causando un desbalance en la red eléctrica, provocando una gran cantidad de problemas entre los que se pueden mencionar calentamiento excesivo de los conductores, pérdida de energía en máquinas eléctricas, sobrecalentamiento en transformadores, operación incorrecta de contactores, relevadores, PLC's, sistemas de protección y excesivas corrientes de neutro que a su vez causan baja eficiencia del sistema y un pobre factor de potencia.

En condiciones normales, con una carga trifásica lineal equilibrada, las porciones fundamentales a 60 hz de las corrientes de cada fase se anulan mutuamente en el conductor neutro. En un sistema de cuatro conductores con cargas no lineales, ciertas armónicas impares denominadas "triplens" (múltiplos impares de los terceros armónicos: 3º, 9º, 15º, etc.) [15] no se anulan entre sí, sino que se suman en el conductor neutro. En sistemas con muchas cargas monofásicas no lineales, la corriente del neutro puede llegar a superar el valor de las corrientes de fase. En este caso, el peligro es un excesivo calentamiento, al no existir en el conductor neutro ningún interruptor automático que limite la corriente como ocurre en los conductores de las fases.

Figura 7. Diagrama Básico de un Filtro Activo Paralelo



[Fuente: Autores]

Convencionalmente los filtros pasivos LC fueron usados para absorber armónicos y los capacitores fueron empleados para mejorar el factor de potencia AC. No obstante los filtros pasivos tienen la desventaja de tener una compensación fija, un gran tamaño y presentan el riesgo de resonancia.

El principio de funcionamiento de un filtro activo consiste en medir la corriente no lineal de la carga y calcular su grado de distorsión para inyectar al circuito una corriente de compensación tal que la resultante en la red eléctrica sea una corriente senoidal.

Uno de los mayores factores para el avance de la tecnología de filtros activos fue la llegada de los dispositivos de estado sólido de rápida conmutación, inicialmente se utilizaron transistores de juntura bipolar (BJT's), y MOSFET de potencia; más tarde se emplearon los tiristores (SIT) y los tiristores de apagado por puerta (GTO). Finalmente con la aparición de los IGBT's la tecnología de filtros activos avanzó y en el presente estos son considerados como los dispositivos ideales para el diseño de filtros activos de potencia.

Los filtros activos pueden ser clasificados según el tipo de convertidor, la topología y el número de fases. Según el tipo de convertidor se clasifican en dos tipos CSI (*Current Source Inverters*) o inversores de fuente de corriente y estructura VSI (*Voltage Source Inverters*) o inversores de fuente de tensión, siendo estos últimos los más empleados y difundidos.

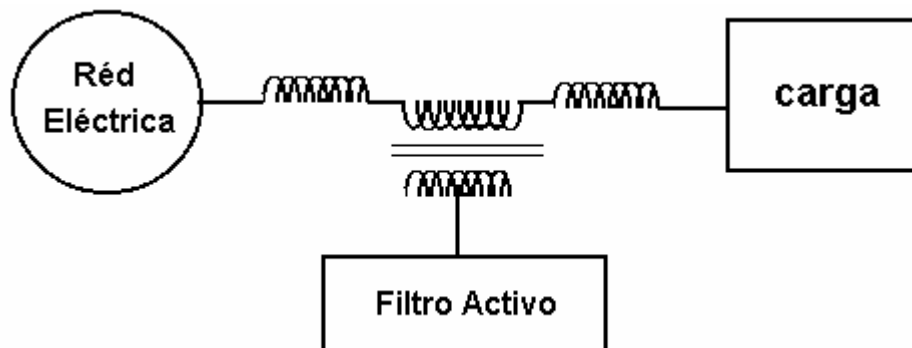
Según la topología se clasifican en paralelo, serie o una combinación de ambos llamada filtro híbrido. Finalmente, según el número de fases se clasifican en monofásicos (dos hilos) y trifásicos (tres y cuatro hilos). A continuación explicaremos brevemente algunas de estas clasificaciones.

1.3.3.1 Clasificación según la topología

Como se mencionó, los filtros activos según la topología pueden ser clasificados en filtros serie y filtro “shunt” o paralelo, y en ocasiones se utiliza una combinación de ambos conocida como filtro híbrido. La figura 7 muestra un filtro activo paralelo, el cual es el más común para eliminar corrientes armónicas, compensación de potencia reactiva, y balancear corrientes. Este filtro es conectado principalmente al final de la carga ya que los armónicos son inyectados por las cargas no lineales. Este filtro inyecta corrientes de compensación iguales y opuestas en fase las cuales cancelan los armónicos y las componentes de corriente de cargas no lineales en el punto de conexión.

Por otro lado, la figura 8 muestra un brazo de un filtro activo serie, el cual es conectado antes de la carga en serie con la red de distribución empleando para ello un transformador. El objetivo de este filtro es eliminar armónicos de tensión, balancear y regular la tensión de la carga o de la línea; también se emplea para reducir la secuencia negativa de tensión y regular la tensión en los sistemas trifásicos.

Figura 8. Diagrama Básico de un Filtro Activo Serie



[Fuente: Autores]

1.3.3.2 Clasificación según el número de fases

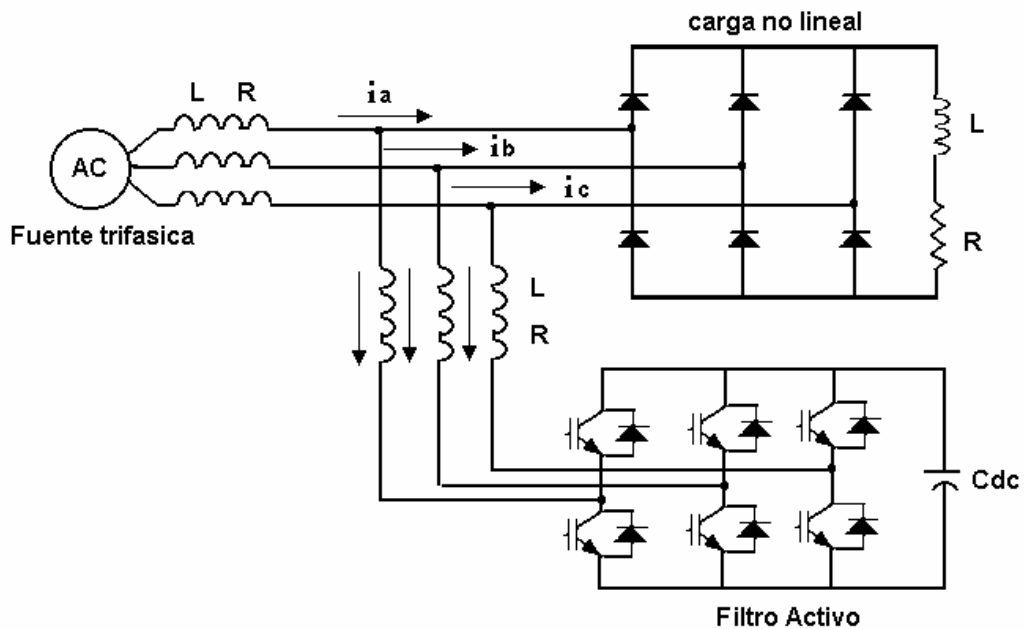
Esta clasificación está basada según el tipo de sistema de carga que maneja ya sea monofásico (tipo de cableado de dos hilos) o un sistema trifásico (tipo de cableado de tres o cuatro hilos). Dado que la intención de este proyecto es construir un puente trifásico nos enfocaremos en el estudio de los filtros trifásicos de tres y cuatro hilos.

a) Filtro Activo de tres hilos

Cuenta con tres fases, una por cada hilo y se conecta básicamente a cargas no lineales como variadores de velocidad, y en la gran mayoría de aplicaciones de convertidores de potencia de estado sólido. Ver figura 9.

Las configuraciones mostradas en las figuras 7 y 8 son desarrolladas en filtros activos de tres hilos es decir tres hilos en el lado de AC y dos hilos en el lado de DC.

Figura 9. Filtro Activo Trifásico de 3 Hilos



[Fuente: Autores]

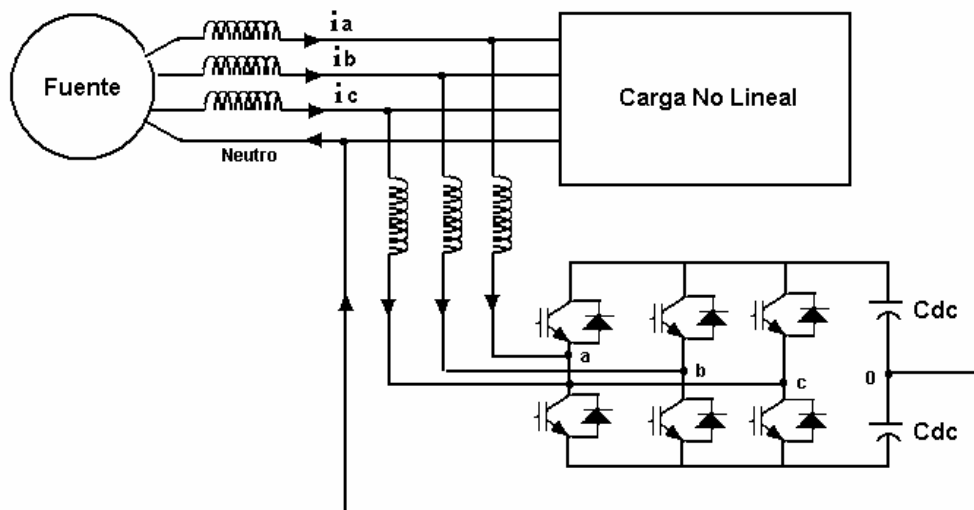
b) Filtro activo de cuatro hilos

Un gran número de cargas monofásicas pueden ser alimentadas de fuentes trifásicas con neutro causando excesiva corriente de neutro, armónicos, carga de potencia reactiva y desbalance en la red. Para reducir estos problemas se han construido filtros activos de cuatro hilos en dos configuraciones básicas.

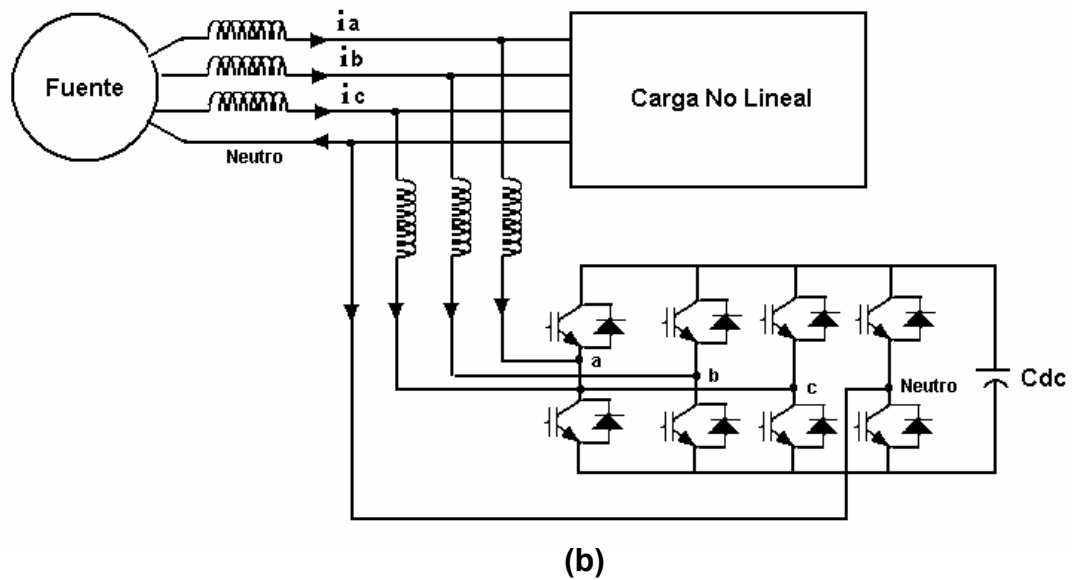
La primera configuración de cuatro hilos mostrada en la figura 10 (a) es conocida como tipo de desviación por condensador en punto medio y es usada en bajas potencias. En este caso toda la corriente de neutro fluye a través del bus de capacitores DC.

La segunda configuración se muestra en la figura 10 (b) y es conocida como tipo de conmutación de cuatro columnas en la cual la cuarta columna es utilizada para compensar y estabilizar el neutro del filtro activo.

Figura 10. Filtro activo de 4 hilos (a) Desviación por condensador en punto medio (b) Conmutación de cuatro columnas



(a)



[Fuente: 10]

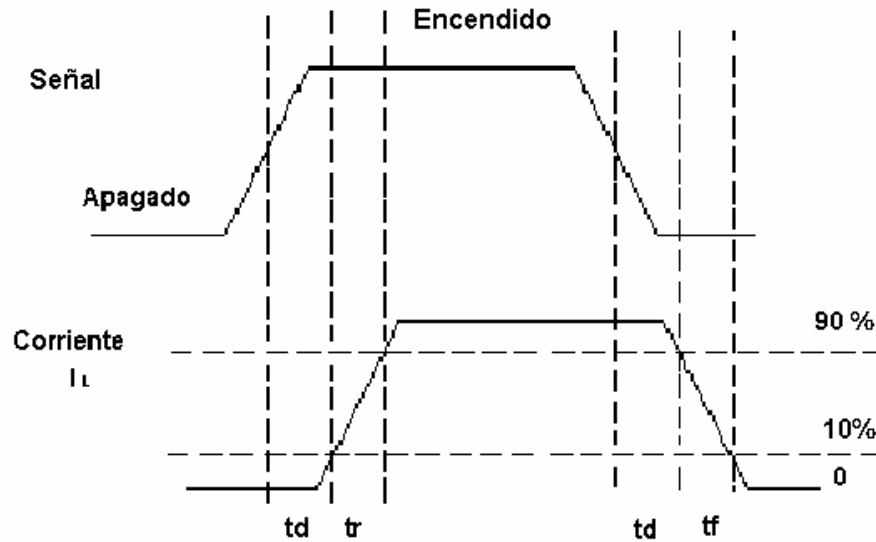
1.4 TIEMPOS DE CONMUTACIÓN

Independiente de la aplicación del puente inversor, es importante que los elementos semiconductores del mismo que entran en estado de conducción tengan mínimas pérdidas, en estado de bloqueo soporten la máxima tensión y que los tiempos de pasar de uno a otro estado sean lo más cortos posibles.

Es con respecto a este proceso de conmutación que se definirán dichos tiempos ya que todas las hojas de datos de transistores, diodos, compuertas y circuitos de disparo hacen referencia a estos intervalos de tiempo para que el diseñador los tenga en cuenta durante su desarrollo.

Llamaremos “ENCENDIDO” de un transistor al paso de corte a conducción o saturación y “APAGADO” al paso inverso.

Figura 11. Tiempos de Conmutación



[Fuente: 11]

En la figura 11 se definen los tiempos involucrados y es importante resaltar que dichos tiempos están relacionados a la corriente que pasa por el transistor y no por la tensión en bornes del mismo, dado que la primera depende de la capacidad de conducir corriente del transistor y la segunda del circuito externo. En el encendido se tienen el tiempo de retardo t_d (*delay*) y el tiempo de subida t_r (*rise*) de la corriente. En el apagado se tienen nuevamente el tiempo de retardo t_d y el tiempo de caída t_f (*fall*) de la corriente.

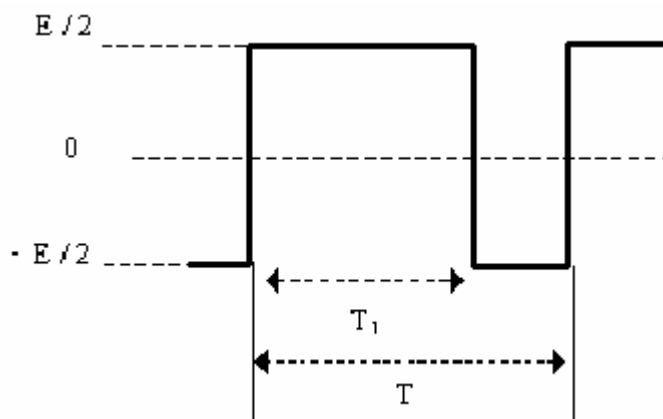
En el funcionamiento de un puente inversor existe una restricción básica: "no pueden estar encendidos los dos transistores de una misma rama o columna". Si esto ocurriese, se tendría un corto circuito en la fuente de tensión que alimenta el puente inversor, dando lugar a la llamada corriente "cruzada". Es por lo tanto necesario un tiempo de espera o tiempo muerto

(t_m) entre el momento en que se apaga el interruptor que esta conduciendo y se prende el que esta apagado.

Dicho tiempo "muerto" (t_m) esta claramente asociado al tiempo de apagado de cada transistor. Teniendo en cuenta este aspecto, podemos imponer sobre la carga de la rama inversora, una tensión $+E/2$ (Q1 encendida y Q2 apagada) y $-E/2$ (Q1 apagada y Q2 encendida), figura 12 ($T_1 = \delta T$).

Se define transistor "encendido" aquel que deja circular corriente y es aquí donde tiene aplicación el diodo en antiparalelo asociado con todo transistor en un sistema de tensión DC constante.

Figura 12. Tensión sobre la carga (ciclo de trabajo $\delta = T_1/T$)

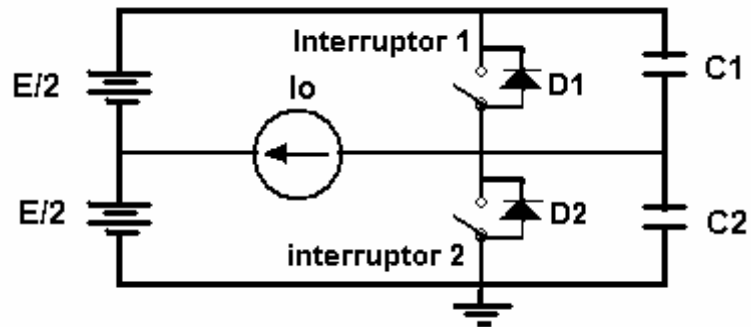


[Fuente: 11]

Durante el siguiente análisis se idealizarán los transistores como interruptores (L1 y L2) según la figura 13, se supondrá que está conduciendo L1 una corriente positiva i_o y se asumirá que la carga es altamente inductiva y se ve como una fuente de corriente. En el momento que se abre L1, dicha corriente tiene que seguir circulando, y es en este momento que el diodo en antiparalelo de L2 provee un camino de paso a la misma.

Cuando se apaga L1, además de comenzar a transcurrir el transitorio recién expuesto, comienza el tiempo muerto t_m , momento en que se enciende L2.

Figura 13. Funcionamiento básico de una columna



[Fuente: 14]

Una consideración final es respecto a la recuperación inversa del diodo en antiparalelo de cada transistor. Suponiendo que está conduciendo el diodo de la llave L2, y se prende la llave L1; si el diodo fuese ideal, se cortaría y la llave L1 tomaría la corriente de carga. Pero dado que los diodos necesitan eliminar los portadores minoritarios para bloquearse, esto se traduce en circulación de corriente inversa por el mismo. Esta corriente circula en forma cruzada en la rama y deberá ser soportada por el elemento activo de L1. Es por esto deseable que el diodo sea "rápido" en su apagado.

2. DISPOSITIVOS COMPONENTES DEL PUENTE INVERSOR

En el presente capítulo se expondrán los elementos básicos que componen todo puente inversor, como son los transistores de potencia en cualquiera de sus clases, los circuitos manejadores de puerta encargados de cerrar o permitir la conducción de los primeros, y algunos fundamentos sobre los elementos aisladores que protegen el equipo digital generador de pulsos de perturbaciones de la sección de potencia y los elementos transductores encargados de transmitir al centro de procesamiento una copia de las señales generadas para propósitos de protección, monitoreo o control.

2.1 TRANSISTORES DE POTENCIA

Los semiconductores de potencia conforman el núcleo del puente inversor y sus características determinan de hecho el comportamiento general de un puente inversor. Por tanto, el tipo de semiconductor utilizado en el diseño de un inversor dependerá de la aplicación y exigencias del usuario. Se expondrá a continuación los principales tipos de transistores empleados en la fabricación de puentes inversores.

2.1.1 Transistores de juntura bipolar de potencia (BJT)

El BJT es un dispositivo de tres terminales en el que la corriente de salida que fluye por el colector hacia el emisor está controlada por la corriente de base. Este dispositivo está formado internamente por tres regiones de

material semiconductor tipo N y P los cuales forman la base, el colector y el emisor del transistor como se muestra en la figura 14(a).

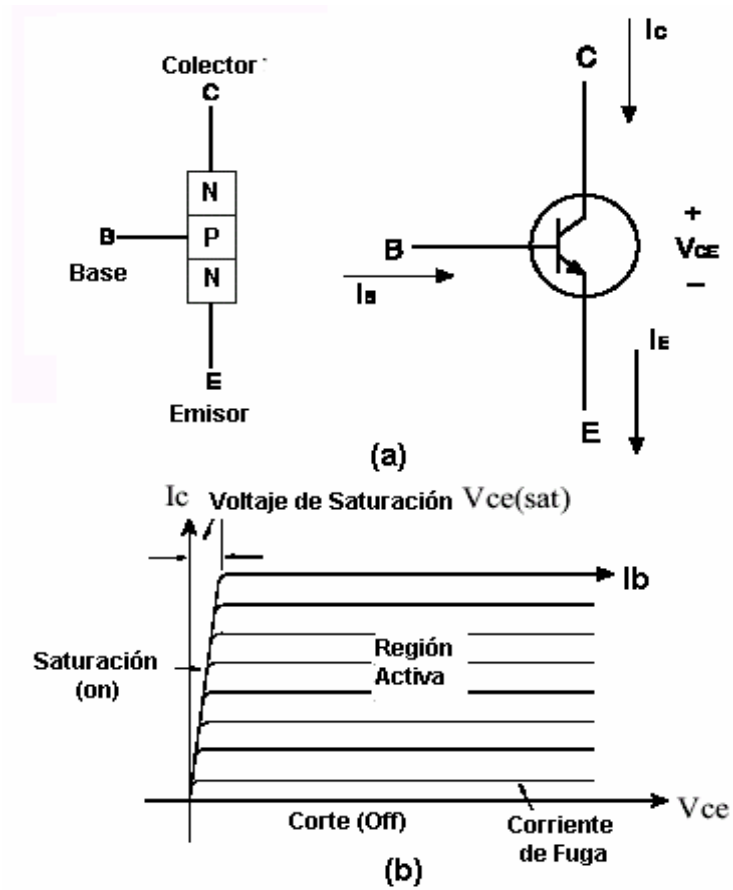
Existen tres regiones de operación para los transistores de potencia que son: corte, activa y saturación los cuales se muestran en la figura 14(b). En la región de corte el transistor está desactivado ya que la corriente de base no es suficiente para encenderlo, en la región activa el transistor actúa como un amplificador y en la región de saturación la corriente de base es lo suficientemente alta para que la tensión colector – emisor (V_{CE}) sea muy baja, usualmente de 1 o 2 voltios, lo cual da como resultado pequeñas pérdidas de potencia en conducción.

En aplicaciones de circuitos de potencia, como por ejemplo puentes inversores, el transistor debe trabajar como interruptor por tal motivo los BJT's operan de la región de corte a la región de saturación. La gran desventaja que poseen los BJT es una baja ganancia de corriente que generalmente es de 10, lo que exige la utilización de circuitos de disparo o manejadores de compuerta de gran potencia.

Para mejorar la ganancia se utilizan configuraciones Darlington doble y triple que entregan ganancias mayores de 70, estas configuraciones aumentan la capacidad de manejar más corriente pero en contraprestación implican una reducción en la velocidad de conmutación, un aumento de la caída de tensión en conducción y la necesidad de implementar compensadores con redes *snubber*. La configuración Darlington se muestra en la figura 15.

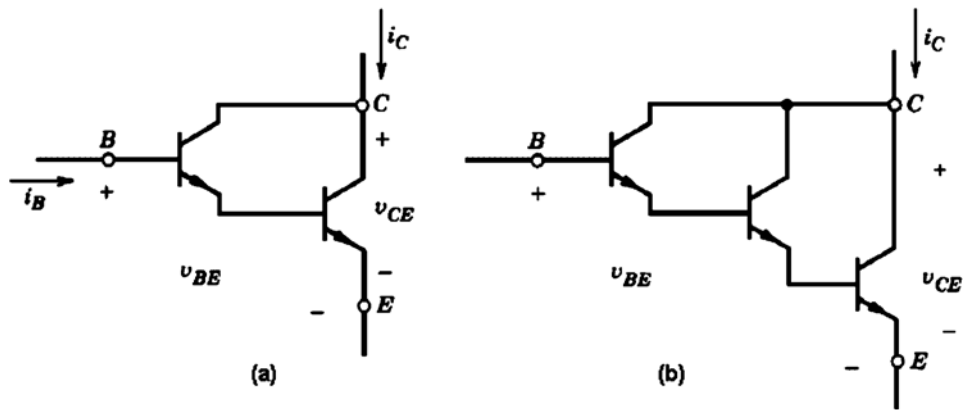
Estos dispositivos reemplazaron a los tiristores en aplicaciones de convertidores de potencia pero aún presentaban ciertas limitaciones como el control por corriente que es un parámetro dependiente de la temperatura.

Figura 14. Transistor de Juntura bipolar NPN: (a) Estructura y Símbolo (b) Regiones de operación



[Fuente: 6]

Figura 15. Configuración Darlington (a) Par Darlington (b) Triple Darlington



[Fuente: 2]

Los científicos al darse cuenta de los inconvenientes que presentaban los BJT's investigaron nuevas alternativas que dieran solución a este problema, en la década de los 70 hicieron su aparición los MOSFET de potencia que son dispositivos controlados por tensión que requieren muy poca potencia de excitación en compuerta.

2.1.2 Transistores de metal de oxido de efecto de campo (MOSFET)

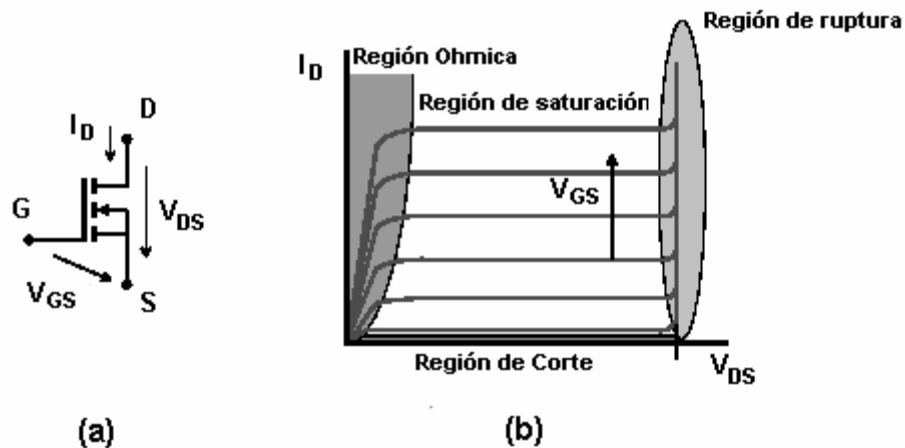
Los MOSFET de potencia son dispositivos de portadores mayoritarios de tres terminales donde el control de la corriente se realiza por medio de la tensión aplicada a la puerta (V_{GS}) y no por corriente de base como sucede con los BJT's. Estos dispositivos tienen tres terminales que se denominan drenador, surtidor y compuerta como se observa en la figura 16 los cuales sustituyen en su orden al colector, emisor y la base de un BJT. Los MOSFET pueden ser de dos tipos: MOSFET de agotamiento ya sea de canal N o canal P y MOSFET de enriquecimiento ya sea de canal N o de canal P.

Un MOSFET del tipo de enriquecimiento de canal N se muestra en la figura 17, este dispositivo no tiene un canal físico pero si V_{GS} es positiva y mayor que una tensión umbral V_t , se acumulará un número suficiente de electrones para formar un canal virtual debajo de la capa de óxido y la corriente tendrá un camino para fluir del drenador a la fuente. Un MOSFET del tipo de enriquecimiento de canal P trabaja con polaridades inversas con relación al MOSFET de enriquecimiento de canal N.

En el caso de un MOSFET del tipo agotamiento de canal N existe un canal físico el cual se controla con una tensión negativa de puerta, esto hace que algunos de los electrones del área de canal N sean repelidos estrechándose el canal y haciendo que este sea más angosto aumentando la resistencia de

drenador a fuente. Si se llega al límite de una tensión más negativa V_{GS} que se conoce como tensión de estrechamiento V_p no habrá más flujo de corriente de drenador a fuente. Para el tipo de agotamiento de canal P se invierten las polaridades con relación al tipo de agotamiento de canal N.

Figura 16. Transistor MOSFET (a) Símbolo (b) Curvas características



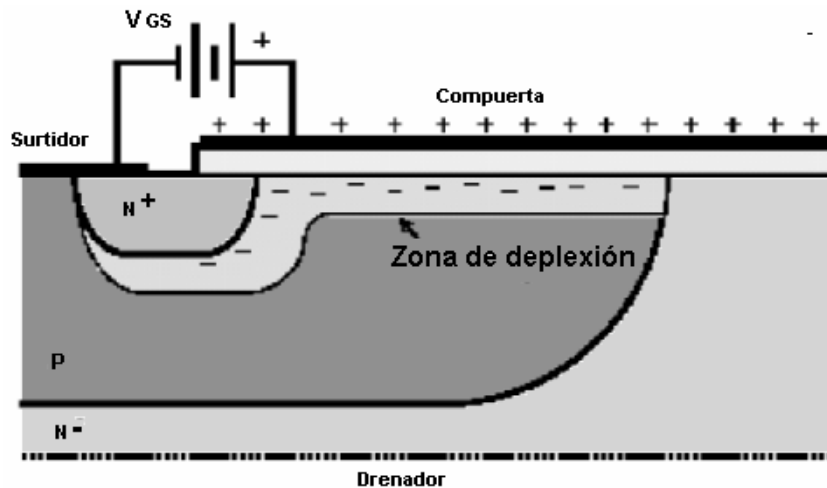
[Fuente: 6]

El transistor MOSFET presenta cuatro regiones básicas, la primera es la región de corte que sucede cuando la tensión V_{GS} es inferior a la tensión de umbral $V_{GS(TH)}$. Esta región se caracteriza por tener una corriente de drenador (I_D) cercana a cero simulando un interruptor abierto. La segunda región se denomina ohmica o lineal y se caracteriza porque la relación entre la corriente de drenador y la tensión de compuerta es prácticamente lineal y es así la ideal para amplificación de señales de puerta.

La tercera región se denomina región de saturación o de corriente constante, esta región se caracteriza porque para un incremento dado en la tensión de compuerta siempre produce un mismo incremento en la corriente de drenador, esta región se utiliza básicamente para simular un interruptor cerrado.

La cuarta región se denomina región de ruptura y se caracteriza por una excesiva corriente de drenador que en la mayoría de los casos lleva a la destrucción total del dispositivo, esta se presenta cuando se excede el valor máximo de tensión entre drenador y surtidor (V_{DS}).

Figura 17. Transistor MOSFET de enriquecimiento de canal N



[Fuente: 6]

Estos dispositivos simplifican drásticamente los circuitos de control con relación a los BJT debido a que son controlados por tensión, poseen una impedancia de entrada prácticamente infinita (mayor a $40\text{ M}\Omega$) y demanda muy poca corriente de la fuente de señal.

Las siguientes son algunas de las ventajas más notables de los MOSFET de potencia con respecto a los transistores bipolares BJT:

- Son dispositivos que se pueden conectar fácilmente en paralelo para incrementar la capacidad de conducción de corriente garantizando una carga equilibrada, situación que no sucede en los BJT pues si estos se conectan en paralelo uno de ellos llevará más corriente que los demás.

- Por ser dispositivos de portadores mayoritarios son mucho más rápidos que los BJT ya que poseen velocidades de conmutación del orden de los nanosegundos siendo una de las características más importantes ya que permite la conmutación eficiente de potencia a frecuencias superiores a 500 KHz.
- El MOSFET de potencia tiene áreas de operación segura (SOA) mas amplias que las de los transistores bipolares equivalentes y solo está limitada por los márgenes de disipación de potencia de los dispositivos, esto se debe a que los altos niveles de tensión y corriente en los MOSFET de potencia no presentan el fenómeno de avalancha térmica o segunda ruptura típico en los transistores bipolares.
- Los MOSFET de potencia pueden ser controlados fácilmente mediante niveles lógicos TTL y CMOS ya que consume muy poca corriente de los dispositivos de control.

En la década de los 80's surgió un nuevo dispositivo de potencia el cual combinó las características más importantes de un BJT y un MOSFET conocido como transistor bipolar de compuerta aislada (IGBT), el cual redujo los efectos nocivos causados por la resistencia de conducción como son la alta disipación de potencia en estado de encendido y la presencia de capacitancias parásitas. [18]

2.1.3 Transistor bipolar de compuerta aislada (IGBT)

Los transistores bipolares de compuerta aislada o IGBTs son el avance tecnológico más reciente en el campo de los semiconductores de potencia. Desarrollados originalmente por las firmas japonesas Hitachi y Toshiba en respuesta a la necesidad de disponer de un transistor de potencia prácticamente ideal, capaz de conmutar corrientes muy fuertes asociadas a

tensiones muy altas, por ejemplo 400A a 1200V con un mínimo de pérdidas y a una velocidad razonable. Estos dispositivos han sido usados exitosamente desde que entraron en el mercado por primera vez en 1982 y son actualmente los semiconductores de potencia más usados con aplicaciones que van desde varios kilowatts a unos pocos megawatts.

Este dispositivo electrónico de conmutación de potencia debe su éxito al hecho de necesitar muy poca energía de control para pasar del modo de conducción al modo de bloqueo y a la inversa. Los IGBTs son dispositivos de tres terminales llamados colector, emisor y compuerta como se observa en la figura 18(a). Controlados por tensión similares a los MOSFET de potencia, transportan corriente verticalmente respecto a las juntas, ofrecen una baja resistencia de salida, tienen una alta impedancia de entrada y baja tensión de saturación lo cual conlleva a bajas pérdidas de conducción en estado activo como los BJT pero sin presentar problemas de segunda ruptura o avalancha térmica.

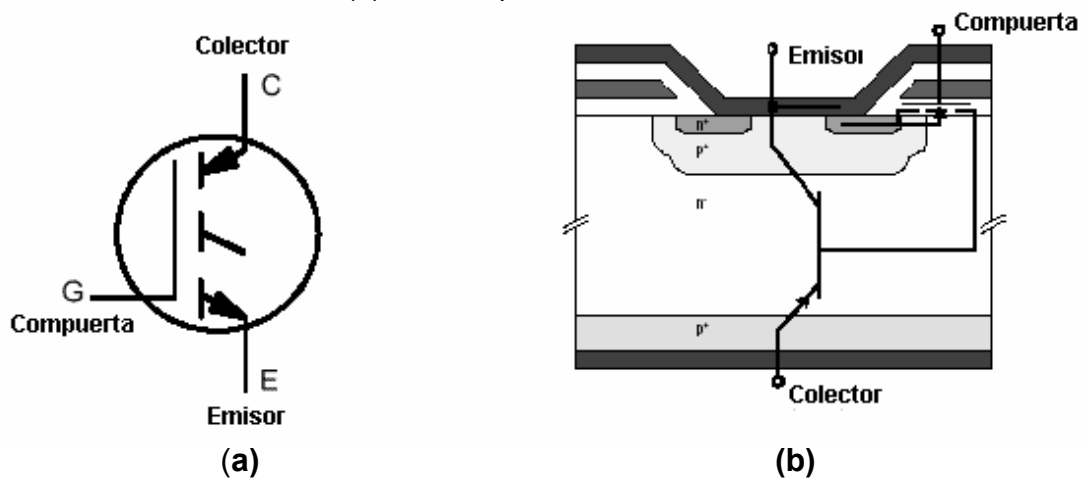
El IGBT tiene menores pérdidas tanto de conmutación como de conducción debido a que son dispositivos de portadores minoritarios, disipan menos calor que cualquier otro semiconductor de potencia bajo las mismas condiciones de operación, son inherentemente más rápidos y eficientes que los transistores bipolares y tienen más altas densidades de corriente que los MOSFETs de potencia equivalentes. Por tanto requieren menores áreas de circuito integrado y pueden manejar tensiones de salida más altas en tanto comparte muchas de las características de los MOSFET de potencia, como la facilidad de excitación de compuerta, la corriente de pico, y la impedancia de entrada.

Los IGBTs ofrecen una resistencia de conducción ($R_{CE(ON)}$) típicamente inferior a $10m\Omega$ y significativamente más baja que la de un BJT o un MOSFET bajo las mismas condiciones de trabajo. Esto trae como resultado una mayor capacidad

de conducción de corriente, una muy baja disipación de calor en presencia de corrientes fuertes.

Al igual que en un MOSFET, la resistencia de conducción de un IGBT tiene un coeficiente positivo de temperatura, es decir aumenta a medida que se calienta el dispositivo. Esto contrarresta la tendencia de aumento de la corriente de salida con la temperatura y previene el fenómeno de avalancha térmica.

Figura 18. Transistor bipolar de compuerta aislada (a) Símbolo IGBT.
(b) Camino para la Corriente



[Fuente: 6]

Los IGBTs tienen también algunas limitaciones siendo la más notable su velocidad de conmutación, relativamente más baja que la de un MOSFET de potencia. Además por ser un dispositivo de portadores minoritarios su característica de conducción y conmutación tiende a degradarse con la temperatura. Esto limita su uso a bajas y medias frecuencias. Para aplicaciones de alta frecuencia resultan más eficientes los MOSFETS de potencia.

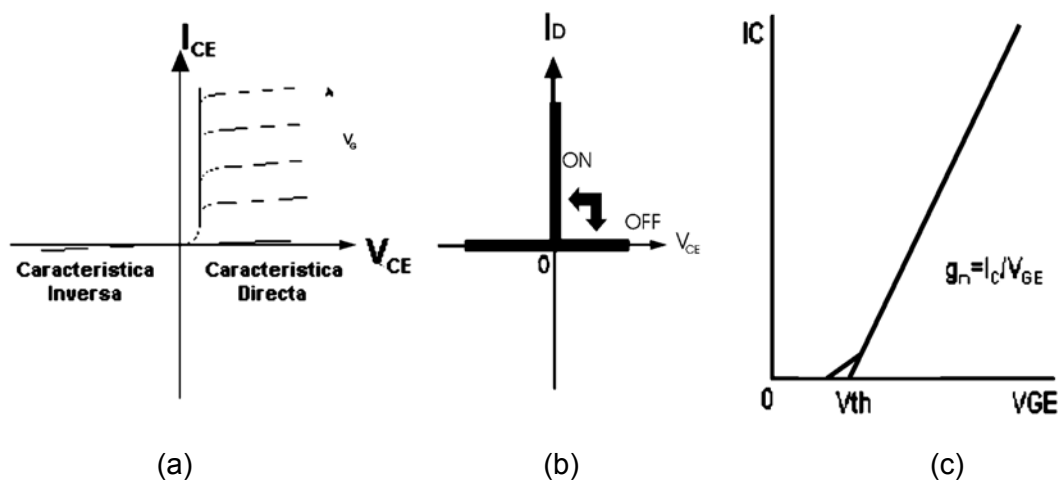
La evolución de los IGBT hacia las altas tensiones de bloqueo ha estado motivada por diversas aplicaciones en el campo de la industria como los

convertidores de potencia (inversores, fuentes de conmutación, troceadores, estabilizadores, etc.), amplificadores de potencia de audio, fuentes de potencia ininterrumpida (UPS's), controladores de motores eléctricos (*drivers*), filtros activos y otro tipo de equipos como soldadores eléctricos, hornos de inducción magnética, potenciómetros de potencia de estado sólido, correctores de factor de potencia, etc.

La curva de transferencia i_C - V_{GE} mostrada en la figura 19 es idéntica a la del MOSFET de potencia. La curva es razonablemente lineal sobre el rango de corriente de colector llegando a ser no lineal solamente a bajas corrientes de colector donde la tensión puerta-emisor se acerca al umbral. Si V_{GE} es menor que la tensión umbral $V_{GE(th)}$, el IGBT estará en estado apagado. La corriente máxima de colector que permite el IGBT está limitada por la tensión máxima aplicada al terminal puerta-emisor.

Un IGBT comienza a conducir a partir de una tensión de compuerta de 2 voltios mas baja que en el caso de un MOSFET donde comienza a conducir a 4 voltios.

Figura 19. Característica corriente-tensión de un IGBT (a) Característica de salida (i_{CE} - V_{CE}) (b) Característica ideal (c) Característica de transferencia



[Fuente: 6]

Los IGBT's se destruyen por avalancha entre puerta y emisor cuando se supera la tensión de ruptura de la compuerta V_{GE} ; para garantizar una correcta polarización de la base y no superar el límite especificado por el fabricante se recomienda la utilización de circuitos limitadores con diodo zener [2]

En conclusión, el IGBT reúne todas las características propias de los transistores BJT combinadas con las características de los MOSFET y hoy en día se ha logrado reducir el fenómeno de cola en un alto porcentaje gracias a las modernas técnicas de construcción [Anexo B] que han dado como resultado IGBT's de cuarta generación llevando a que este dispositivo sea considerado el dispositivo ideal para conmutación de potencia.

2.2 CIRCUITOS MANEJADORES DE PUERTA PARA IGBT's

Dependiendo de la configuración del circuito manejador de puerta que se diseñe o implemente en el sistema junto con las señales de control se puede garantizar un óptimo funcionamiento de los IGBT's, por tal motivo estos son extremadamente importantes y son diseñados dependiendo del tipo de aplicación que se requiera. Por ejemplo, para aplicaciones de conmutación con cargas altamente inductivas como los variadores de velocidad para motores y UPS's se debe asegurar que la forma de onda de conmutación del IGBT no exceda la SOA (zona de trabajo segura) que está directamente relacionada con el ciclo de trabajo por esto los parámetros del manejador se ajustan de acuerdo a este criterio. En el caso de aplicaciones con cargas resistivas el IGBT trabajará en la zona SOA y no será crítica la selección de los parámetros del manejador de puerta.

Para que un IGBT entre en la zona de conducción se necesita una tensión de puerta apropiada de aproximadamente +15 V, en el caso en que V_{GE} este por debajo de la tensión umbral $V_{GE(TH)}$, la circulación de corriente cesa lo que lleva a el IGBT al estado de apagado.

La tensión positiva de puerta en estado de conducción que es superior a el voltaje umbral $V_{G(TH)}$ es conocida como V_{GG+} , esta tensión garantiza que el IGBT se encuentra en el estado de saturación y es proporcionada por el manejador de puerta; este valor junto con la resistencia de puerta R_G y la corriente máxima de puerta I_G , son algunos de los parámetros básicos necesarios para el diseño del manejador de puerta (figura 20). El valor de V_{GG+} está relacionado con las pérdidas de estado de encendido y con la velocidad de conmutación, mientras que R_G está relacionado con los picos de sobrecorriente.

2.2.1 Parámetros básicos

Los parámetros básicos para diseño del manejador de puerta son:

➤ V_{GG+}

Es la tensión presente entre el terminal de puerta y emisor durante el tiempo de conducción, este es uno de los parámetros más importantes en el diseño del manejador de puerta. El valor de V_{GG+} debe tener en cuenta las características de transconductancia o la característica I-V que son mostradas en las hojas de datos, diagramas de SOA, máximos valores de I_C y V_{CE} , y la relación entre ellos. [16]

➤ Rango mínimo y máximo

El máximo valor de V_{GG+} es determinado por el límite de aislamiento del óxido de puerta. Si la tensión entre puerta y emisor excede el máximo valor

permitido por el fabricante entonces el óxido de puerta se destruye. Para aplicaciones prácticas la tensión de puerta se mantiene dentro de los márgenes establecidos por el fabricante.

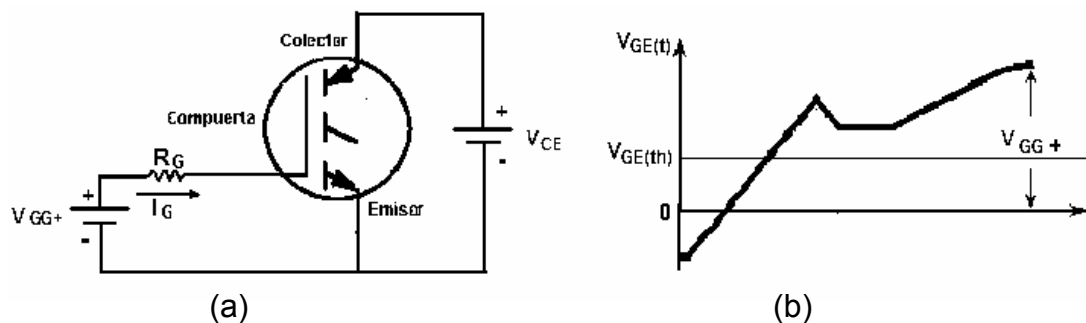
➤ **Efecto de apagado**

Las características de apagado de un IGBT son afectadas por V_{GG-} (tensión de puerta negativa). No obstante la presencia del efecto de cola en los IGBTs es la principal causa para no poder controlar estos dispositivos adecuadamente con V_{GG-} al momento del apagado.

➤ **Efecto de encendido**

La resistencia R_G en serie conectada a la puerta del IGBT es un parámetro importante en la forma de onda de la corriente durante la conmutación. Cuando el valor de R_G disminuye, di_C/dt y dv_{CE}/dt aumentan en ambos estados de la onda de corriente de conmutación y las pérdidas de conmutación llegan a ser muy pequeñas.

Figura 20. Parámetros básicos para manejador de puerta. (a) Representación circuital (b) Forma de onda de encendido con V_{GG+}



[Fuente: Autores]

2.2.2 Circuitos manejadores de puerta típicos [3]

Existen diferentes configuraciones de manejadores de puerta como son:

➤ **Manejadores de puerta asimétricos**

El objetivo principal de estos manejadores es hacer que los tiempos de activación y bloqueo sean diferentes y están basados en elementos pasivos y activos. Las principales configuraciones son:

- Pasivos con activación rápida y bloqueo lento
- Pasivo con bloqueo rápido y activación lenta
- Activo con activación lenta y bloqueo rápido
- Activo con activación rápida y bloqueo lento

➤ **Manejadores de puerta con seguidor de emisor**

Están basados básicamente en dos transistores conectados en configuración *totem pole* actuando como seguidores de emisor, estos transistores siempre operarán en la región lineal lo cual garantiza una rápida respuesta y la eliminación de los retardos de tiempo.

➤ **Manejadores de puerta con almacenamiento de energía**

Este tipo de configuración es utilizada cuando la tensión de alimentación de puerta es inferior a la tensión necesaria para activar la puerta del IGBT, consiste básicamente en un inductor el cual almacena energía en un instante y la libera al siguiente proporcionando la tensión adecuada para la puerta además cuenta con un diodo zener en la puerta para limitar el voltaje de puerta.

➤ **Manejadores de puerta a partir de lógica TTL**

Los circuitos lógicos TTL son adecuados por su rápida respuesta y fácil implementación pero tienen el inconveniente de que trabajan a niveles muy bajos de tensión los cuales no pueden garantizar una activación segura de la puerta por tal motivo es necesario colocar un circuito reforzador o *buffer* antes de aplicar la señal a la puerta.

➤ **Manejadores de puerta con circuito CMOS**

Los circuitos CMOS que se deben utilizar para manejadores de puerta deben ser los de la gama alta ya que tienen tiempos de conmutación comparables con los TTL y pueden ser conectados directamente a la puerta del IGBT ya que trabajan con tensiones hasta de 15 Voltios proporcionando la energía necesaria para activar la puerta.

2.2.3 Circuitos manejadores de la parte superior del puente inversor

Un puente inversor en configuración *totem pole* requiere dos puntos de referencia uno para activar los IGBT's de la parte inferior del puente y otro para los IGBT's de la parte superior del puente en un mismo brazo. Los circuitos manejadores de la parte inferior y las señales de control están referenciadas a tierra, mientras que los circuitos de la parte superior necesitan un nivel de referencia diferente a tierra, por ello se hace necesario la construcción de circuitos elevadores que garanticen la correcta polarización de la puerta de la parte superior. Entre las diferentes configuraciones encontramos:

- Transformador de pulsos
- Optoacopladores

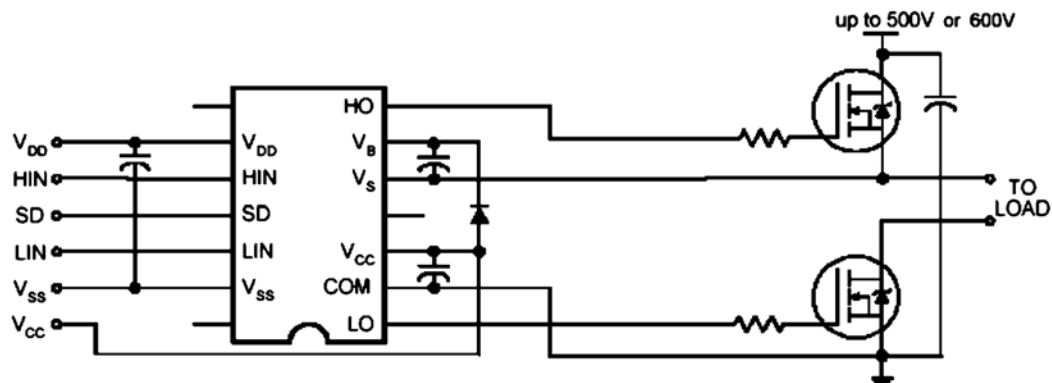
- *Bootstrap*
- Bomba de carga

Hoy en día, los fabricantes han visto la necesidad de implementar circuitos manejadores de puerta que cumplan con ciertas características y hagan más fácil el trabajo de diseño. Actualmente se consiguen en el mercado circuitos integrados que contienen un controlador de puerta o *driver* para MOSFET's e IGBT's y solo con unos pocos elementos externos se logra un diseño compacto y eficiente. A continuación se expondrá el funcionamiento de uno de estos circuitos integrados de la empresa International Rectifier.

2.2.4 Funcionamiento de un manejador de puerta comercial

Se seleccionó el circuito integrado IR2110 de aplicación monofásica que es uno de los circuitos integrados más empleados actualmente (figura 21).

Figura 21. Manejador de puerta comercial

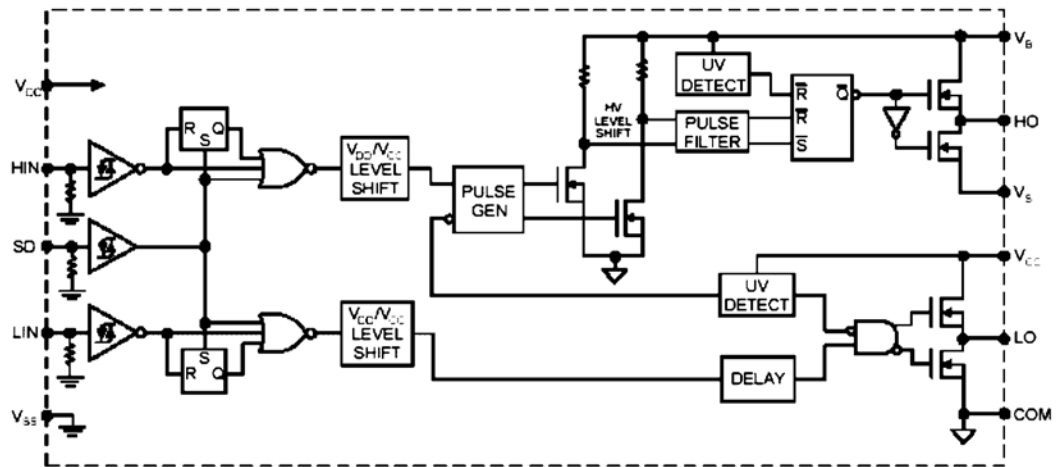


[Fuente: 17]

Este circuito consta de tres señales de entrada principales: alta, baja y señal de habilitación, ver figura 22. Las dos primeras señales de entrada que corresponden a las ondas PWM entran por medio de compuertas *schmitt*

trigger a los terminales de *reset* de los respectivos *flip-flops*, en tanto los terminales *set* de los *flip-flops* están unidos entre si y dependientes de la señal de habilitación. Luego estas señales entran a unas compuertas NOR donde se mezclan la señal de entrada, la salida del *flip-flop* y la señal del habilitador, para dar una salida lógica válida que previene de entradas equivocadas o de dejar pasar las señales si se deshabilita el integrado.

Figura 22. Estructura interna del IR2110



[Fuente: 17]

En la segunda etapa estas señales provenientes de las compuertas NOR entran a un bloque de acondicionamiento de señal, después de este bloque las señales son tratadas de forma diferente pues la señal de la parte superior entra a un generador de pulsos y luego al circuito manejador de la parte superior, además de esta misma señal se toma una muestra la cual es llevada a un bloque de sincronismo. En el caso de la señal del lado inferior esta entra a un retardo (tiempo muerto) y luego es llevada a una compuerta NAND desde la cual se controlan dos FET complementarios con los cuales se va a manejar la parte inferior del puente.

La señal de la parte superior recibe un tratamiento diferente pues no está conectada directamente a tierra sino que necesita un circuito elevador para su correcto funcionamiento, el integrado IR2110 cuenta con este circuito autoelevador conocido como Bootstrap del cual forman parte un condensador y un diodo de recuperación rápida acoplados externamente como se observa en la figura 23.

La señal de la parte superior entra a un discriminador de pulsos y luego es llevada a un bloque de lógica LATCH la cual necesita una señal de habilitación que proviene de la carga del condensador de *bootstrap*; de este bloque salen las señales de base para dos FET complementarios los cuales manejan el puente en la parte superior.

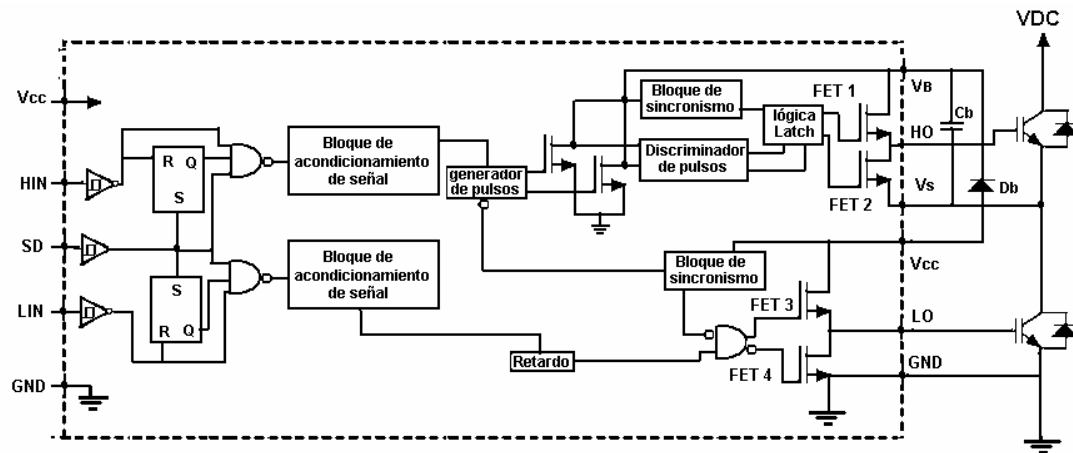
2.2.5 Circuito autoelevador

En la última etapa del circuito interno del manejador de puerta IR2110 de la figura 23 se encuentran 4 FET's enumerados del 1 al 4 según su orden desde el mas superior hasta el mas inferior. Para poder comprender el funcionamiento del circuito de *bootstrap* dentro del IR2110 se supone primero que el condensador C_{boot} (C_b) está a un potencial V_B . En este instante se detecta que el condensador está completamente cargado y la lógica LATCH manda a apagar el FET2 y a encender el FET1.

Simultáneamente, el manejador de la parte inferior recibe la misma señal y procede a activar el FET4 y a desactivar el FET3 quedando separada la fuente V_{cc} de la base del IGBT2 y además quedando esta base a tierra apagándose por tanto. A su vez el IGBT1 ve un potencial entre base y emisor correspondiente a la carga del condensador C_{boot} (que es aproximadamente a V_{cc}) lo cual hace que el IGBT1 se active permitiendo la circulación de corriente entre colector-emisor. El condensador debe mantener la señal del IGBT1 mientras dura el pulso, al final del pulso PWM

esta señal es detectada y enviada a la lógica del circuito el cual actúa de la siguiente manera: en la parte alta, el FET1 es desactivado y el FET 2 es activado lo cual hace que el condensador se cargue nuevamente a casi V_{cc} y en la parte inferior se desactiva el FET 4 y se activa el FET 3 haciendo que el IGBT2 conduzca nuevamente.

Figura 23. Funcionamiento interno del IR2110.



[Fuente: Autores]

2.3 CIRCUITO OPTOACOPLADOR

Las señales de activación y desactivación de los transistores del puente inversor conocidas como el patrón de disparo PWM, así como las señales de control o protección del inversor, provienen generalmente de circuitos digitales como PCs, microprocesadores o DSP's y por seguridad requieren ser aisladas de los circuitos de potencia del puente inversor. Para poder garantizar una interfase adecuada entre el puente inversor y las señales de entrada es necesario colocar un circuito de aislamiento que garantice la separación entre las señales digitales y la sección de potencia.

Los optoacopladores también son llamados optoaisladores y son dispositivos semiconductores que constan de un fotoemisor para transmisiones a corta distancia y un fotodetector en el mismo paquete típicamente un DIP (*Dual in line Package*). Los optoacopladores son capaces de convertir una señal eléctrica en una onda de luz modulada y luego convertirla nuevamente a una señal eléctrica.

Todos los optoacopladores garantizan aislamiento eléctrico entre los circuitos de entrada y salida siendo capaces de proteger los circuitos de salida contra daños por sobretensiones, transitorios, y fugas de corriente en los circuitos de entrada.

Los optoacopladores utilizados en circuitos de potencia están basados en diodos emisores de infrarrojo (IRED) y los fotodetectores pueden ser un fototransistor, fotoSCR o un fototriac colocados a la salida del dispositivo.

Para el diseño del puente inversor se ha de tener en cuenta la capacidad de aislamiento y la velocidad de operación de estos optoacopladores para retardar el mínimo tiempo posible las señales de control digital.

2.4 MEDICIÓN

Generalmente los puentes inversores tienen elementos transductores para medir la corriente en la carga o en las ramas del inversor con propósitos de proteger el sistema ante fallas o cortocircuitos en la carga o en el mismo inversor. Cuando un puente inversor es empleado como filtro activo de potencia, no solo se requieren estas señales para protección sino también para procesar los algoritmos de control propios de la estrategia de compensación del filtro activo.

En un filtro activo las señales típicas adquiridas de tensión son las tensiones en los terminales AC de salida y la tensión de entrada DC. Las señales típicas de corriente a ser medidas en un filtro activo son las corrientes de la carga, las corrientes de compensación y algunas veces la corriente de entrada de DC. Estas señales de tensión y corriente son adquiridas bien sea empleando transformadores de potencial y/o utilizando sondas de efecto Hall las cuales serán analizadas en el capítulo 3. Estas señales son usadas también para monitorear, calcular y grabar varios índices de desempeño como son la distorsión armónica total (TDH), factor de potencia (PF), etc.

3. DISEÑO DEL PUENTE INVERSOR

En este capítulo se exponen los criterios de selección y pautas de diseño del puente inversor comenzando con el tipo de puente a emplear, continuando con la selección comparativa de cada uno de sus componentes, proporcionando recomendaciones sobre el circuito impreso y finalmente definiendo los transductores para la medición.

3.1 TOPOLOGÍA DEL PUENTE

Para seleccionar la topología adecuada de puente inversor que más se adapte a los requerimientos se tuvieron en cuenta los siguientes criterios:

Es conveniente que la tensión de salida del inversor sea igual a la tensión de alimentación (V_{DC}) ya que esto garantiza un suministro de potencia con menos circulación de corriente. En el caso de la configuración de medio puente no se cumple con este requerimiento ya que la tensión de salida es la mitad de la que entrega la configuración de puente completo y para obtener la misma potencia se necesitaría el doble de corriente utilizando los mismos IGBT's lo cual sería perjudicial para estos elementos.

La topología *push-pull* proporciona la misma tensión de entrada a la salida como sucede en la de puente completo pero presenta dos inconvenientes; la implementación con transformadores que incrementa los costos del sistema y los niveles de tensión exigidos para los semiconductores de

potencia ya que existen instantes en los cuales los dispositivos tienen que soportar el doble de la tensión de entrada, situación que no ocurre en la topología de puente completo.

La configuración de puente completo se prefiere respecto a las dos anteriores ya que se emplea para manejar potencias mayores. Sin embargo necesita de un circuito elevador de voltaje que active los dispositivos de conmutación de la parte superior del puente. En la actualidad ya existen circuitos integrados manejadores de puerta los cuales tienen la capacidad de entregar el voltaje necesario para la activación de estos dispositivos tanto en la parte superior como en la parte inferior del puente.

Otra desventaja que presenta esta topología con respecto a la de *push-pull* es que no tiene aislamiento en la etapa de potencia para los dispositivos de conmutación ya que por el hecho de no poseer transformador como el *push-pull* los dispositivos de control y de potencia están conectados físicamente. Para solucionar este problema se diseñan y plantean dispositivos que puedan detectar sobretensiones y cortos en el puente implementando protecciones por software o por hardware que solucionen este inconveniente en tiempos reales muy pequeños.

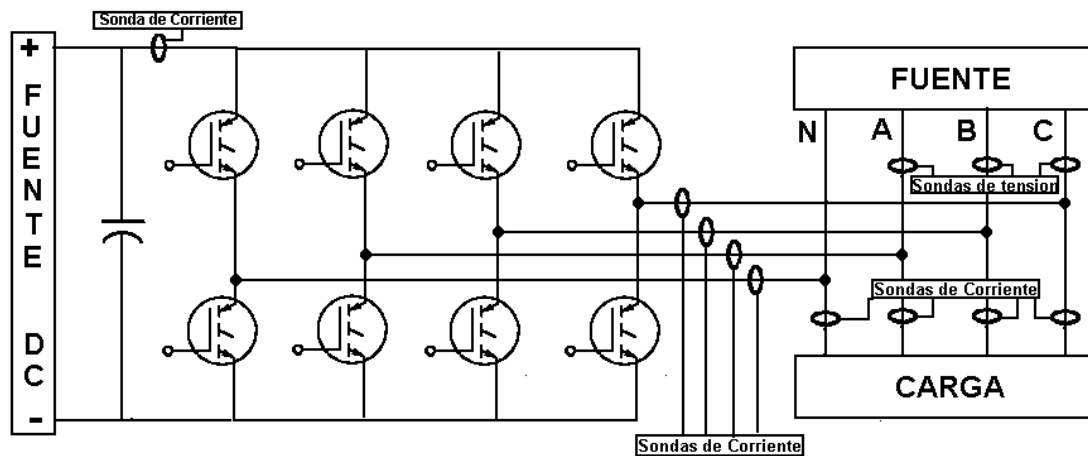
Después de analizar las ventajas y desventajas de las topologías de los puentes inversores se llegó a la conclusión de que la topología mas adecuada para el diseño de un puente inversor trifásico es la de puente completo pues es la más recomendable para la futura implementación de filtros activos [10], control de motores AC y cargas trifásicas en delta o en estrella.

De acuerdo a esto, el circuito a diseñar tendría tres columnas y sería como el mostrado en la figura 1. Sin embargo, debido a la aplicación de filtros activos

se desea añadir una cuarta columna para habilitar futuras aplicaciones de compensación de corrientes de neutro en sistemas desbalanceados. Esta cuarta columna es igual en características que las otras tres y es totalmente indiferente decidir en una aplicación cuál se toma como cuarta columna.

Por tanto, el esquema básico seguido para el diseño de este proyecto será el mostrado en la figura 24, donde se ha esbozado lo más básico para el entendimiento del conjunto y en el resto del capítulo se entrará en detalle.

Figura 24. Esquema Básico de Diseño



[Fuente: Autores]

Para aplicaciones de filtros activos, obsérvese que la salida del puente estará conectada a un conjunto de borneras y cables que equivalen a la entrada de la fuente de un sistema eléctrico y la salida a la carga. El punto de unión de la salida del inversor con la red “Fuente-Carga” se conoce como “Punto Común de Conexión” (PCC) y equivale al lugar donde el filtro activo inyecta las corrientes compensatorias.

Para filtros activos se retira la fuente de DC y solo queda el condensador. Además, la distribución de todos los transductores de corriente y tensión es

necesaria para la implementación de los futuros algoritmos de control del filtro activo y no será rígida sino cableada entre borneras por el propio usuario para que así se puedan conectar las sondas en diferentes puntos según el esquema de control del filtro activo el cual se explicará en el capítulo 4.

Por otro lado, para aplicaciones de control de velocidad de motores AC se emplearán solo tres columnas del puente y se podrá prescindir de las sondas de los rectángulos llamados “fuente” y “carga” de la figura y trabajar con los de la salida del puente y la entrada de DC.

3.2 SEMICONDUCTORES DE POTENCIA

Como se expuso en la sección 2.1.3 el dispositivo por excelencia empleado en la conmutación de potencia para bajas y medias frecuencias es el IGBT. Además, en cuanto a la implementación de filtros activos los IGBTs se han convertido en el elemento estándar para el puente inversor sustentado principalmente por sus bajas pérdidas de potencia respecto a las pérdidas totales en los MOSFET, factor clave para un inversor que no tiene fuente activa en el lado de DC.

En el mercado se encuentran IGBT's de diversas capacidades de corriente pero generalmente con solo 3 capacidades de tensión: 600V, 1000V y 1200V. Para aplicaciones de 220 voltios AC de línea en las que se ocupará este puente inversor, bien sea en desarrollo de control de velocidad de motores de AC o en filtrado activo de potencia, la capacidad de 600V en tensión Colector-Emisor es suficiente.

Con esta selección de tensión y suponiendo de antemano que la aplicación en el filtro activo va a estar en el rango de los 30 A de compensación de

corriente armónica, se determinó una capacidad de corriente para los IGBTs de 40 A. Además con esta capacidad de corriente estamos asegurando un rango de aplicaciones de control de velocidad de motores de un máximo de potencia de aproximadamente 8 H.P. equivalentes a 6 kilowatts lo cual satisface los requerimientos de los laboratorios de control de máquinas.

Se compararon algunos IGBTs de similares características de tensión y corriente para escoger el más adecuado en cuanto a velocidad, pérdidas de conmutación y precio. Se encontraron cuatro empresas: International Rectifier (IRF), IXYS, Infineon Technologies, y Semikron, aunque se encontró que esta última solo vende actualmente módulos de IGBTs, por tanto solo se muestran los IGBTs de 40 A y 600 V de las tres primeras.

Tabla 1. Comparación de IGBTs comerciales

Referencia	Marca	Ic (A)	Vce (V)	Vce(sat) (V)	PD (W)	ETS (mJ)	td(on) (ns)	td(off) (ns)	Precio \$US
IXGH20N60	IXYS	40	600	2.50	150	2.00	100	600	5.10
IRG4PC40U	IRF	40	600	1.72	160	0.67	30	220	4.98
SGW30N60	INFINEON	41	600	2.50	250	1.29	44	291	4.85

- Ic : Corriente Continua de Colector
- Vce: Voltaje Colector Emisor
- Vce(sat) : Tensión Colector Emisor en saturación o conducción
- PD : Disipación de Potencia
- ETS: Pérdidas totales de conmutación
- td(on): Tiempo de encendido
- td(off): Tiempo de apagado.

Debido a que el bus de continua del puente inversor de un filtro activo no tiene alimentación de una fuente activa sino se supe por un condensador que se carga y descarga continuamente, es factor clave para el desempeño

del filtro activo el empleo de dispositivos de mínimo consumo de energía, en este aspecto se observa que los IGBTs de IRF tienen las menores pérdidas totales de conmutación (la mitad de su rival más cercano). También se destaca que los tiempos de encendido y apagado de estos IGBTs de IRF superan a las otras marcas, haciendo que las formas de onda generadas por el puente sean más fieles al patrón deseado y permitiendo mayores frecuencias de operación.

Existen en el mercado también módulos robustos o compactos de puentes inversores que incorporan los 6 IGBT's y los 6 diodos de recuperación en un solo dispositivo. Sin embargo presentan elevados costos, y además como ésta es una aplicación para propósitos académicos, de laboratorio y de elaboración de prototipos, es muy susceptible la aparición de errores y fallos que provoquen la pérdida o daño de algún dispositivo lo cual acarrearía la compra de todo el puente inversor si se implementa con el módulo compacto, o la compra del diodo o IGBT dañado si se compran de forma singular. Además si se llegara a dañar una de las cuatro columnas del puente elaborado con elementos individuales, quedan funcionales las otras permitiendo el desarrollo de aplicaciones monofásicas o trifásicas de 3 hilos. Ya cuando se validen prototipos se sugieren los módulos compactos de International Rectifier tales como el CPV364M4F (600V, 27A) o la línea de módulos inteligentes SkiIP de Semikron para aplicaciones comerciales.

En cuanto al diodo de recuperación se seleccionó por recomendación del fabricante el HFA15TB60 de international rectifier, este es un diodo de alta eficiencia con capacidad de conducción de 15A y 600V de tensión inversa. Estos diodos son denominados de "Ultra Fast Recovery" de la familia HEXFRED, los cuales tienen pocas pérdidas de potencia en el diodo y además reducen las pérdidas de conmutación del IGBT asociado, operan a

altas frecuencias, reducen la EMI, y simplifican el número de componentes asociados y el tamaño de los disipadores de calor.

Tabla 2. Características diodo de recuperación

Características HFA15TB60	Valor	Unidad
Tensión Inversa	600	V
Corriente Directa	15	A
Disipación de Potencia	70	W
Pulso Unitario de Corriente Directa	150	A
Tiempo de Recuperación Inversa	19	ns
Máxima Caída de Tensión Directa	1.3	V
Máxima Corriente Inversa de Fuga	1.0	μ A

3.3 MANEJADOR DE PUERTA

Una vez seleccionado el IGBT de International Rectifier (IRF) se procedió a escoger el manejador de puerta y un diodo de recuperación recomendado por el mismo fabricante. Al trabajar con elementos de la misma familia se garantiza mayor acople entre ellos y se consigue más asesoría y soporte sobre la conexión y el comportamiento del conjunto.

Entre los manejadores de puerta para IGBTs más comunes de IRF están:

Tabla 3. Comparación de Manejadores de puerta comerciales

IRF Ref.	Número de Columnas	Tensión (V)	Tiempo Muerto entre pulsos. Delay (ns)	Ton (ns)	Toff (ns)	Precio \$US
IR2110	1	500V	10	120	94	3.95
IR2113	1	600V	10	120	94	5.61
IR2130	3	600V	2500	675	425	9.94
IR2132	3	600V	800	675	425	13.35

Hoy en día es muy común para el control de velocidad emplear un solo manejador de puerta trifásico para manejar con este solo chip los 6 IGBTs,

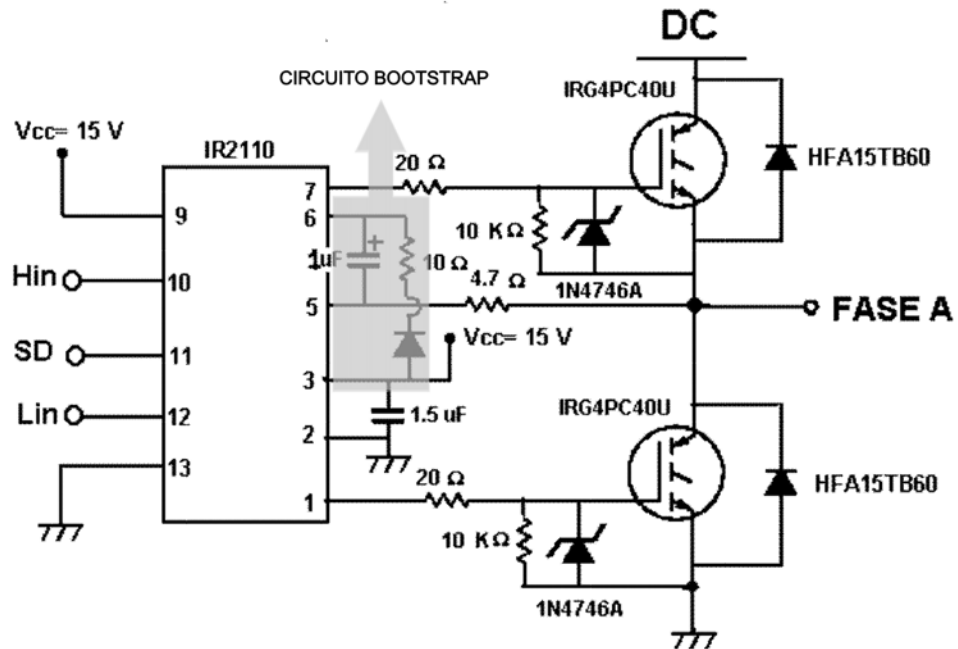
sin embargo como se advierte en la tabla, los manejadores de 3 columnas presentan retardos de funcionamiento y tiempos de conmutación superiores que su contraparte monofásica y para la compensación armónica propia del filtrado activo se requieren los mínimos retardos en respuesta del filtro, por tanto, tres manejadores monofásicos funcionando simultáneamente darán una mejor característica de respuesta para el filtro activo.

Otra ventaja de usar manejadores de una columna es que permitirá también la implementación con el mismo hardware de filtros activos y variadores de velocidad monofásicos. Finalmente, para aplicaciones de 220 voltios como es el caso, el IR2110 soporta una tensión máxima de 500V la cual es suficiente. Su precio es casi US\$2 menos que el IR2113 de 600V lo que lo haría apto para futuros propósitos de reproducción del sistema en serie para el laboratorio teniendo las mismas características de retardos y tiempos de conmutación del IR2113. Por esta razón se seleccionó el IR2110.

El circuito empleado por cada columna del puente inversor para conectar el IR2110 es el mostrado en la figura 25.

El valor apropiado de la resistencia de puerta R_G depende del tipo de aplicación y frecuencia de trabajo, el fabricante ofrece una familia de curvas donde se observa el comportamiento para diferentes valores de R_G , para el diseño propuesto se ha seleccionado el valor de 20Ω como el mas adecuado para la aplicación debido a que se presentan muy bajas pérdidas de potencia, en este caso son de 0.74 mJ, siendo esta una de las mas bajas. Obsérvese en la figura 26 la disminución de las pérdidas de conmutación con la reducción de la resistencia de puerta, factor clave para filtrado activo.

Figura 25. Conexión típica del IR2110 con circuito *Bootstrap*



[Fuente: 15]

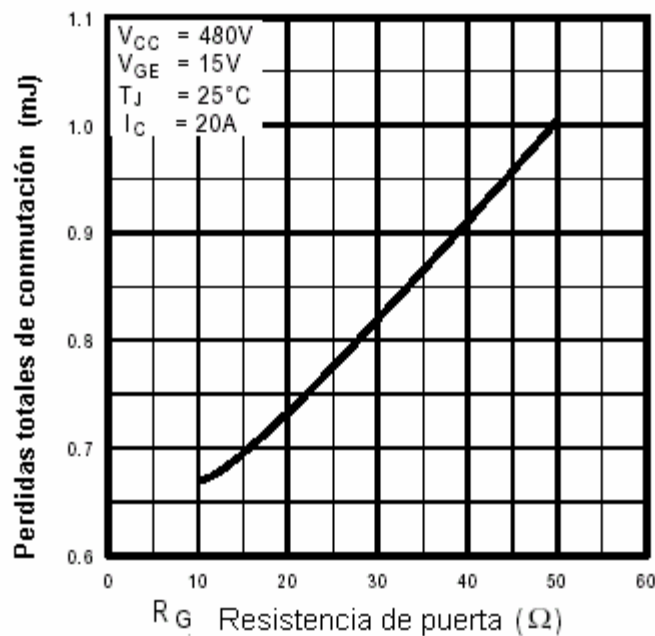
Se recomienda la utilización de un circuito de protección contra sobretensiones de puerta y descargas electrostáticas por medio de un diodo zener (18V) en paralelo con una resistencia de 10kΩ en el circuito puerta-emisor del IGBT [5]. La resistencia de 4.7Ω unida con la fase de salida es una resistencia fusible útil en presencia de sobretensiones y su uso es opcional, pues en el caso contrario será reemplazada por un corto.

Dentro de los componentes externos del *bootstrap* como se observa en la figura 25 se encuentra un condensador y un diodo de alta velocidad de conmutación y rápida recuperación, el cual garantiza la carga y descarga apropiada del condensador externo llamado condensador de *boots*.

La selección del valor de este condensador debe tener las siguientes pautas:

- El fabricante sugiere un condensador de tantalium para evitar al máximo las posibles fugas de corriente que son comunes en condensadores electrolíticos.
- El condensador debe escogerse adecuadamente según la fórmula dada por el fabricante. Un condensador muy grande demorará mucho tiempo en cargarse y no garantiza una adecuada sincronización con el integrado. En caso contrario, un condensador muy pequeño no garantiza la tensión necesaria para activar la puerta del IGBT.

Figura 26. Pérdidas de Conmutación vs. Resistencia de Puerta



[Fuente: 11]

En cuanto a la selección del diodo que forma parte del circuito de *bootstrap* se debe tener en cuenta que debe ser de alta conmutación y rápida

recuperación por tal motivo se utilizó para este diseño el diodo de referencia NTE 574 el cual posee las siguientes características:

- V_{RRM} máx. (Máximo voltaje repetitivo inverso) = 400 Voltios
- I_F (corriente directa) = 1 Amperios
- I_{FRM} (máxima corriente repetitiva directa) = 30 Amperios
- t_{rr} (Tiempo de recuperación inversa) = 35 ns
- V_F max (Caída de voltaje en conducción) = 1.3 Voltios con cte. de 1 A

La fórmula proporcionada por el fabricante (IRF) para la selección del condensador de *bootstrap* adecuado es la siguiente:

$$C \geq 15 \times \frac{2 \left[2Q_g + \frac{I_{qbs(max)}}{f} + Q_{ls} + \frac{I_{cbs(leak)}}{f} \right]}{V_{cc} - V_f - V_{LS}} \quad (1) \quad [4]$$

A continuación se describe cada parámetro y el valor tomado de las hojas de datos del IGBT y del manejador de puerta.

- $Q_g = 120$ nC [Carga de puerta necesaria para encender el IGBT]
- $f = 10$ khz a 20khz [Frecuencia de operación]
- $I_{qbs(max)} = 125$ μA [Corriente de polarización, circuitos de la parte alta]
- $I_{cbs(leak)} = 2$ μA [Corriente de fuga del capacitor de boots]
- $V_{cc} = 15$ V [Voltaje de alimentación]
- $V_f = 1.3$ V [Caída de tensión en el diodo de *Bootstrap*]
- $V_{LS} = 1.72$ V [Caída de tensión emisor colector del IGBT de la parte baja en estado encendido]
- $Q_{ls} = 5$ nC [Nivel de carga trasladada por ciclo entre emisor y colector]

Los valores del condensador para tres frecuencias se presentan en la tabla 4:

Tabla 4. Valores del condensador de bootstrap

Frecuencia (kHz)	C bootstrap (nF)
10	645.32
15	634.71
20	629.42

Se observa que el valor del condensador no cambia drásticamente en el rango de 10khz a 20khz, y el fabricante recomienda como mínimo valor el obtenido por medio de la formula, comercialmente se consiguieron condensadores de 2.2 μ F a una tensión de 35 Voltios, el cual es suficiente si se tiene en cuenta que la tensión normal de este condensador oscilará entre 0 y 15V.

3.4 CIRCUITO OPTOACOPLADOR E INVERSOR SCHMITT TRIGGER

El circuito opto-aislador encargado de recibir las señales de control provenientes del PC y entregarlas a la tarjeta de control debe cumplir características de respuesta en frecuencia o velocidad de operación, tensiones de trabajo y corrientes de manejo, teniendo en cuenta estas características se compararon varios circuitos optoacopladores los cuales se observan en la tabla 5.

Para el diseño del puente inversor prima el factor velocidad, así que los dos últimos circuitos integrados de la tabla son los más convenientes, la corriente de colector de salida no se requiere tan alta pues no se van a manejar

cargas que absorban altas corrientes sino solo una compuerta CMOS, así que con los 8mA es totalmente suficiente.

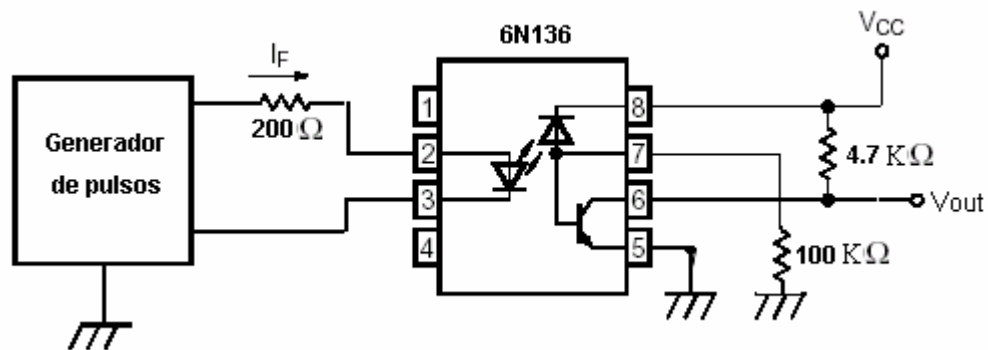
Tabla 5. Comparación de optoacopladores comerciales

Refer.	IF-Led (mA)	CTR * (%)	Aislam (kV)	VCEO (V)	Ic out (mA)	ton μ s	toff μ s	tr μ s	tf μ s	Freq. kHz
4N25	60	20	7.5	30	7	2.8	4.5	1.2	1.3	300
4N28	60	10	7.5	30	5	2.8	4.5	1.2	1.3	300
4N35	60	100	7.5	30	30	7.5	5.7	3.2	4.7	150
6N135	25	21	10	15	8	-	-	0.5	0.4	1000
6N136	25	30	10	15	8	-	-	0.3	0.4	1000

* CTR: Relación de transferencia de corriente

El circuito integrado que se seleccionó es el optoacoplador 6N136 el cual utiliza la tecnología de colector abierto y es un poco más veloz que el 6N135. El circuito empleado para su conexión es el siguiente:

Figura 27. Circuito Optoacoplador



[Fuente: Autores]

Las resistencias de entrada y salida se calcularon así:

$$R_{in} = V_H / I_F = 5V / 25mA = 200 \Omega \quad (2)$$

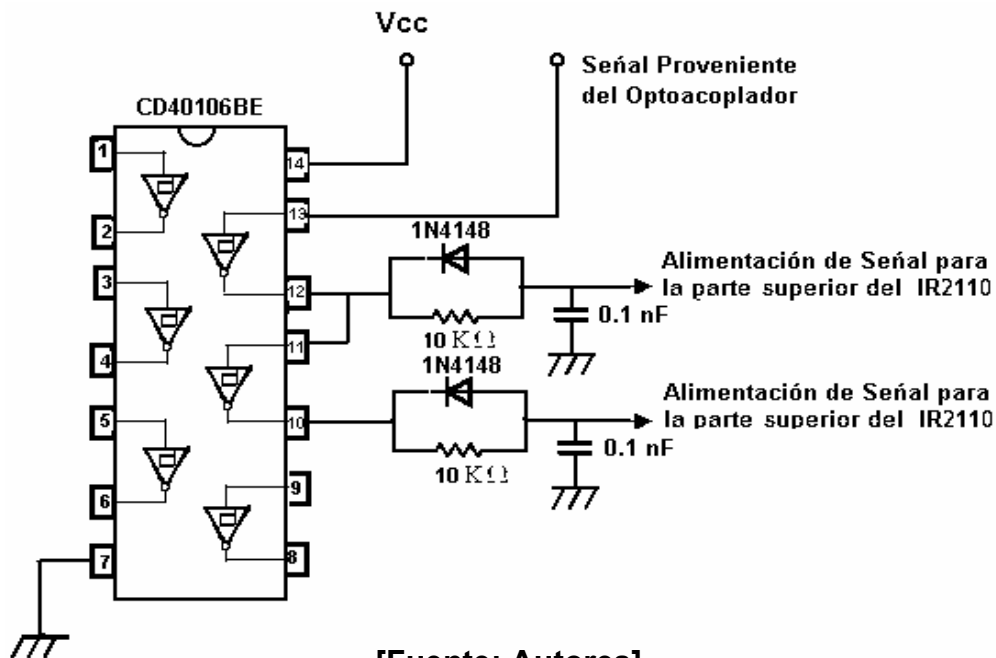
$$R_{out} = V_{cc} / I_L = 15 / 3mA = 5000 \cong 4.7k\Omega \quad (3)$$

La resistencia de $100k\Omega$ entre base y emisor ayuda a polarizar la base y acelerar el proceso de conmutación del transistor de salida. [2]

Las señales de control u ondas PWM que hayan sido generadas desde algún PC, DSP o microcontrolador (no son compromiso del presente trabajo debido a que estas responden a la salida de los algoritmos planteados para la aplicación de filtros activos), después de pasar por los cables de conexión y los optoacopladores pueden estar contaminadas con ruido, es importante que esta perturbación sea corregida antes de su llegada al circuito manejador de puerta.

Por esta razón se conecta la salida del optoacoplador con el circuito integrado CMOS CD40106BE (Figura 28), el cual contiene seis inversores *Schmitt trigger* que garantizará que se tenga una señal rectangular con flancos casi perfectos (limitados por el tiempo de subida y bajada propios de la compuesta inversora CMOS).

Figura 28. Circuito inversor *schmitt trigger*

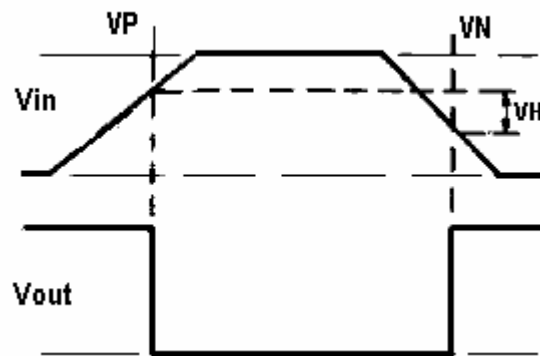


Otra función que tendrá este conjunto de compuertas inversoras CMOS será generar la señal negada para el IGBT complementario de cada columna. Es decir, sólo habrán cuatro circuitos optoacopladores (uno para cada columna del puente) y la señal invertida de control para el IGBT complementario saldrá al invertir el nivel de salida del optoacoplador.

Se adicionó a cada salida un sencillo filtro pasabajos para eliminar componentes de radiofrecuencia parásitas las cuales pueden deformar la onda de entrada o producir disparos indeseados, el filtro tiene una frecuencia de corte de 1Mhz para prevenir la influencia de cristales osciladores de los circuitos digitales de control que lleguen a existir.

La compuerta CMOS tiene su propio retardo de propagación y su característica de histéresis. A continuación se observan estos detalles.

Figura 29. Comportamiento de la compuerta inversora



[Fuente: 19]

En la figura 29 la onda superior corresponde a la tensión de entrada a la compuerta inversora y la inferior corresponde a la señal de salida del Schmitt Trigger, como se observa el flanco descendente de la señal de salida solo aparece cuando se ha alcanzado un 70% de la señal de entrada, en cambio en el momento en el que aparece el flanco ascendente de la señal de salida la señal de entrada a descendido en un 50%.

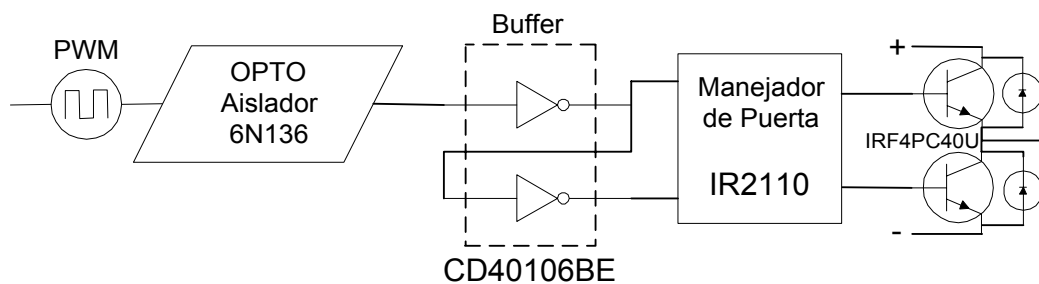
Tabla 6. Características del integrado CD40106BE

Características CD40106BE	Valor	Unidad
Tensión de alimentación	3-20	V
Consumo de Corriente	5	μA
Retardo de Propagación	60	ns
Tiempo de Transición	40	ns
Tensión de Histéresis [VH]	3.5	V
Tensión de umbral positiva [VP]	8.8	V
Tensión de umbral negativa [VN]	5.8	V

Entre la señal de entrada al inversor PWM y su versión negada existe un retardo de propagación de 60ns que sumado al tiempo muerto que le añade el manejador de puerta IR2110 (160ns), se tendrá un total teórico de 220 ns de tiempo muerto; este retardo servirá como contribución al tiempo muerto total entre las dos señales complementarias de disparo. El tiempo muerto total previene que ambos IGBT's de la misma columna estén conduciendo al mismo tiempo.

De acuerdo a todos los circuitos hasta ahora expuestos el diagrama de bloques por cada columna del puente inversor diseñado es el que se observa en la figura 30 donde se debe tener en cuenta que el generador de señales PWM tiene una fuente de alimentación independiente a la del resto del circuito del puente inversor

Figura 30. Diagrama de bloques por cada columna



[Fuente: Autores]

A continuación se dan algunas pautas para la elaboración del circuito impreso y seguidamente se exponen los sensores de tensión y corriente que aunque no forman parte propia del puente se emplean en todas las aplicaciones para propósitos de protección, medición y control.

3.5 RECOMENDACIONES PARA EL CIRCUITO IMPRESO

El enrutamiento de las pistas en una tarjeta de circuito impreso (PCB) se ve afectado en gran parte por la compatibilidad electromagnética (EMC) así como el desempeño del PCB con respecto a la radiación electromagnética (EM) y los campos electromagnéticos.

En el PCB serán conectados componentes electrónicos como resistencias, transistores y circuitos integrados; además cables y borneras para conectar el PCB con otras tarjetas, generadores de señal, fuentes de potencia DC y una carga de AC, todo esto hace necesario dimensionar y distribuir muy bien los elementos para que el sistema fluya normalmente y no se presenten interferencias indeseadas.

Para poder diseñar un PCB económico y funcional se deben tener en cuenta los siguientes aspectos:

- 1- Correcta selección de la clase de PCB (mono, doble, multi capas)
- 2- Tener cuidado que cada trazo de una señal tenga su señal de retorno cercana.
- 3- Adecuado desacoplamiento para cada circuito integrado o grupo de circuitos integrados.
- 4- Calcular trazos largos y calcular áreas de lazo.
- 5- Ubicación de los conectores.
- 6- Selección de un buen cable o conector adecuado.

En nuestro país aún no fabrican circuitos impresos de más de dos capas, lo cual limita demasiado la aplicación de muchas reglas y pautas dadas por la literatura especializada [4] en cuanto a la colocación de planos de potencia, planos de tierra, condensadores de desacople, etc. No obstante se tuvieron en cuenta algunas reglas como la distribución por separado de las zonas de señal digital, sección de potencia y zona de medición (figura 31). Además el empleo de un condensador en el terminal de fuente de cada IR2110 y el trazo grueso de las señales de potencia.

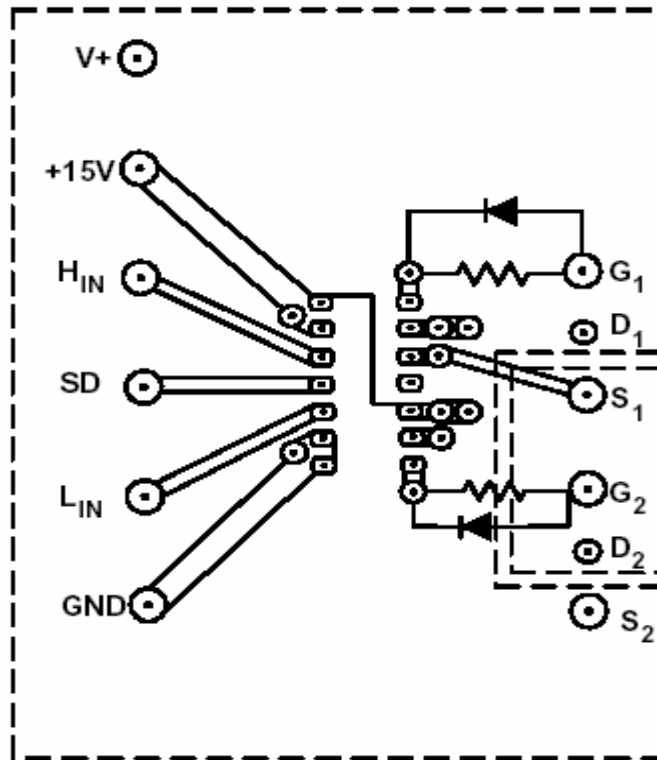
Un aspecto importante es la colocación de los condensadores de *bootstrap* de cada IR2110 tan cerca como sea posible al integrado. Además la salida de disparo a la puerta del IGBT debe estar lo más cercana posible al terminal del IGBT pasando por la resistencia de puerta. Ver figura 32 dada por el fabricante.

Figura 31. Diagrama de bloques del PCB



[Fuente: Autores]

Figura 32. Recomendación para conexión del IR2110



[Fuente: 4]

Otro aspecto importante fueron las borneras para la salida de la carga las cuales fueron seleccionadas de la marca PHOENIX (Mod: GMKDS 3/3-7,62), estas borneras tienen una capacidad máxima de 30A y 500V, y fueron seleccionadas debido a que la mayoría de las borneras genéricas que se venden en el mercado solo manejan 15 amperios a 200 voltios.

Se diseñó el circuito impreso siguiendo las pautas mencionadas y se mandó a fabricar de doble faz con agujero metalizado y laca verde para darle una larga vida y garantizar largos ciclos de trabajo en aplicaciones de potencia.

3.6 CIRCUITOS DE MEDICIÓN

Tanto para aplicaciones de filtros activos como de variadores de velocidad, el puente inversor debe contar con dispositivos que permitan sensor las corrientes y tensiones más relevantes para el control y protección. En el caso de variadores de velocidad, el objetivo de esta medición es proteger el inversor contra fallas y en algunos casos formar parte de sistemas de control de velocidad de lazo cerrado. En el caso del filtro activo, la medición de tensiones y corrientes constituyen parte integral del proceso de cálculo de las corrientes compensatorias y lo que puede variar es el lugar donde se colocan estos sensores de acuerdo al esquema de control a implementar.

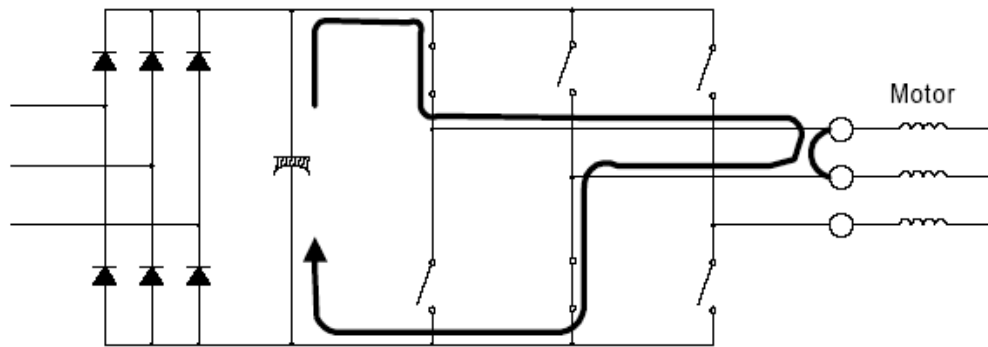
La mayoría de estas señales son adquiridas con resistencias *shunt* o paralelo, sondas de efecto Hall de tensión o corriente, transformadores de potencial, etc. y generalmente son llevadas a procesamiento por *software* con el fin de implementar todo el control de una forma digital.

Las fallas más comunes en puentes inversores se presentan por condición de sobrecorriente (figura 33) cuyos modos más comunes son:

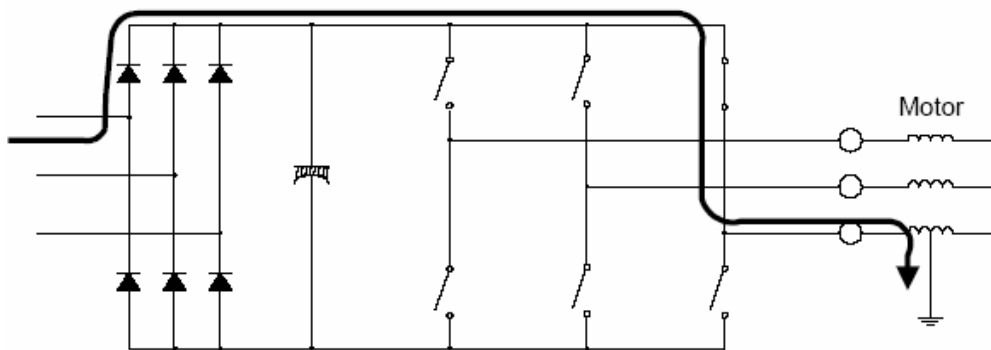
- Corto línea a línea
- Falla a tierra
- Entre IGBTs de la misma columna

Tanto en el corto línea a línea como el que ocurre entre IGBT's la corriente de corto circuito fluye por el condensador y pasa tanto por la línea positiva como por la negativa del bus de DC. Para el caso de la falla de tierra la corriente de corto no atraviesa el condensador pero si pasa por toda la línea positiva del bus de DC. En conclusión un sensor de corriente colocado en la línea positiva del bus de DC justo antes de conectarse con el puente inversor pudiera detectar cualquiera de las tres condiciones de falla.

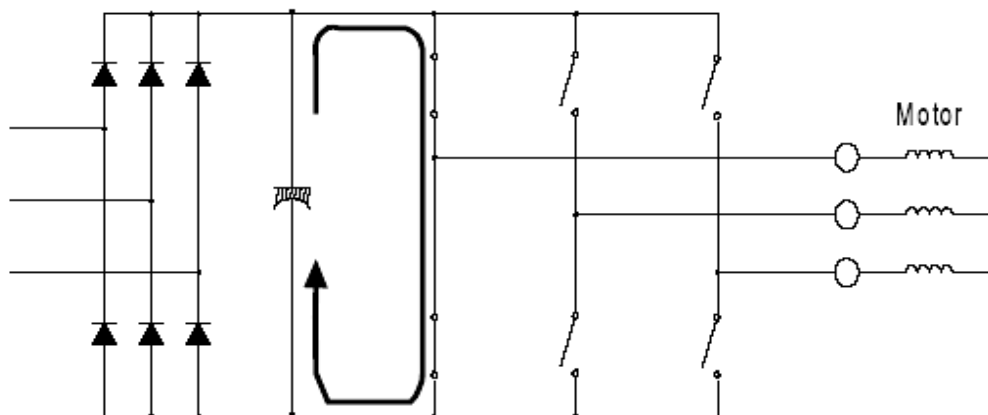
Figura 33. Fallas de corriente: a) Línea a línea b) A tierra c) Entre IGBTs



(a)



(b)



(c)

[Fuente: 7]

La desventaja que tiene esta configuración es que requiere de un sistema de aislamiento que permita el paso de la señal de información y aisle el proceso de adquisición del sistema de potencia, es por esta razón que se utilizan amplificadores de aislamiento en el caso de medición con resistencia *shunt*. Otra solución ampliamente difundida es la medición con sondas de efecto Hall las cuales sensan y aíslan al mismo tiempo y sus actuales encapsulados las hacen dispositivos muy pequeños y de fácil instalación para todo tipo de diseños. Luego de extraer las señales de tensión y corriente requeridas se proporcionan en una bornera de medición donde luego el centro de control dirigido por *software* y asistido por un conversor analógico–digital digitalizará las señales y las incorporarán en los algoritmos de control y protección.

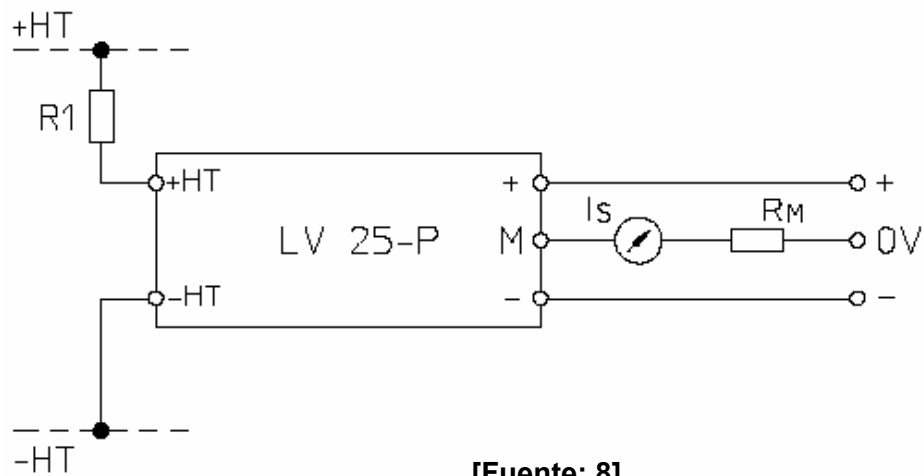
En el mercado existen varias marcas y especificaciones de sondas de corriente de efecto Hall, tales como Honeywell, LEM, Tamura, CUI Inc., Zetex, Coto Technology; sin embargo, sondas de tensión de efecto Hall sólo fueron halladas en la empresa LEM. Los sensores de esta empresa son reconocidos mundialmente y son pioneros en sondas de efecto Hall para la medición de tensión, por ahora solo tienen dos modelos, el LV 20-P y el LV 25-P, cuya única diferencia son dos décimas más de porcentaje de exactitud acompañadas de un doble costo del 25-P (0.8%) sobre el 20-P (1.0%).

Para este proyecto se empleó el modelo LV 20-P de LEM cuyas características principales son:

- I_{PN} (Corriente Nominal Primaria r.m.s) = 10 mA
- V_{PN} (Voltaje Nominal Primario) = 10 hasta 500 V
- V_C (Voltaje de alimentación de la sonda)= ± 12 a ± 15 V
- I_{SN} (Corriente Secundaria Nominal r.m.s)= 25 mA
- Consumo: 10mA a 15V

Esta sonda funciona como un transformador de relación 2500:1000 y requiere dos resistencias que se observan en la figura 34, una en el primario (R1) encargada de limitar la corriente que pasa por la sonda en el rango de 0 a $\pm 14\text{mA}$ de acuerdo a la máxima tensión de la aplicación y otra resistencia en el secundario (R_M) para ajustar la corriente a un nivel de tensión óptimo para la adquisición de la señal.

Figura 34. Diagrama de la sonda de tensión



[Fuente: 8]

Para limitar la corriente de salida (I_{SN}) la resistencia R_M debe estar en un rango adecuado según la tensión de alimentación de la sonda de acuerdo a la siguiente tabla.

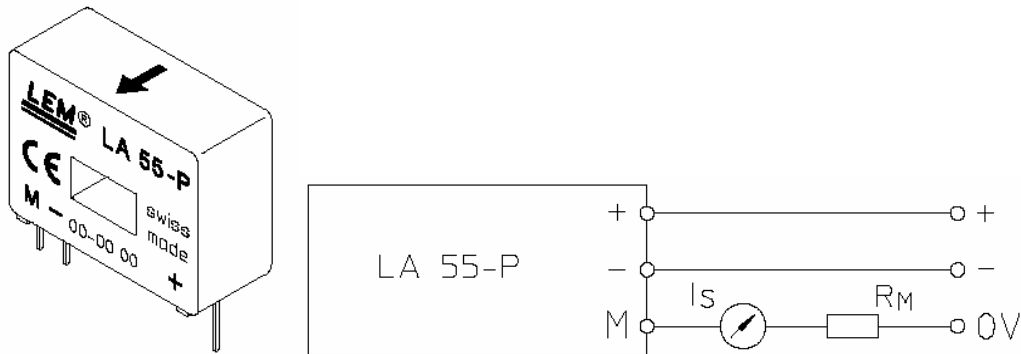
Tabla 7 Valores para resistencia R_M de la sonda de tensión

Voltaje (Vc)	Corriente (I_{SN})	R_M min	R_M max
$\pm 12\text{ V}$	$\pm 10\text{ mA}$	$30\ \Omega$	$190\ \Omega$
$\pm 12\text{ V}$	$\pm 14\text{ mA}$	$30\ \Omega$	$100\ \Omega$
$\pm 15\text{ V}$	$\pm 10\text{ mA}$	$100\ \Omega$	$350\ \Omega$
$\pm 15\text{ V}$	$\pm 14\text{ mA}$	$100\ \Omega$	$190\ \Omega$

En cuanto a las sondas de corriente, las cuales se observan en la figura 35, se seleccionó la sonda LA 55-P de la misma empresa LEM cuyas características principales son:

- I_{PN} (Corriente Nominal Primaria r.m.s) = 50 A
- I_P (Rango de medida de corriente primaria) = 0 a ± 70 A
- V_C (Voltaje de alimentación de la sonda) = ± 12 a 15 V
- I_{SN} (Corriente Secundaria Nominal r.m.s) = 50 mA

Figura 35. Diagrama de la sonda de corriente



[Fuente: 9]

Igual que para la sonda de tensión, la salida del circuito requiere una resistencia R_M la cual refleje en voltaje el valor respectivo de la corriente de salida (I_S). Para encontrar el valor de esta resistencia R_M es necesario referirse a la tabla 8.

Tabla 8 Valores para resistencia R_M de la sonda de corriente

Voltaje (Vc)	Corriente (I_{SN})	R_M min(70°C)	R_M max(70°C)	R_M min(85°C)	R_M max(85°C)
± 12 V	± 50 A	10 Ω	100 Ω	60 Ω	95 Ω
± 12 V	± 70 A	10 Ω	50 Ω	60 Ω	60 Ω
± 15 V	± 50 A	50 Ω	160 Ω	135 Ω	155 Ω
± 15 V	± 70 A	50 Ω	90 Ω	135 Ω	135 Ω

Tanto la sonda de tensión como la de corriente tienen como principales ventajas su aislamiento hasta de 2500V, lo cual garantiza protección para el circuito de control, y además presentan buena exactitud, excelente linealidad, óptimo tiempo de respuesta, amplio ancho de banda (0-200kHz), bajas pérdidas y alta inmunidad a interferencias externas.

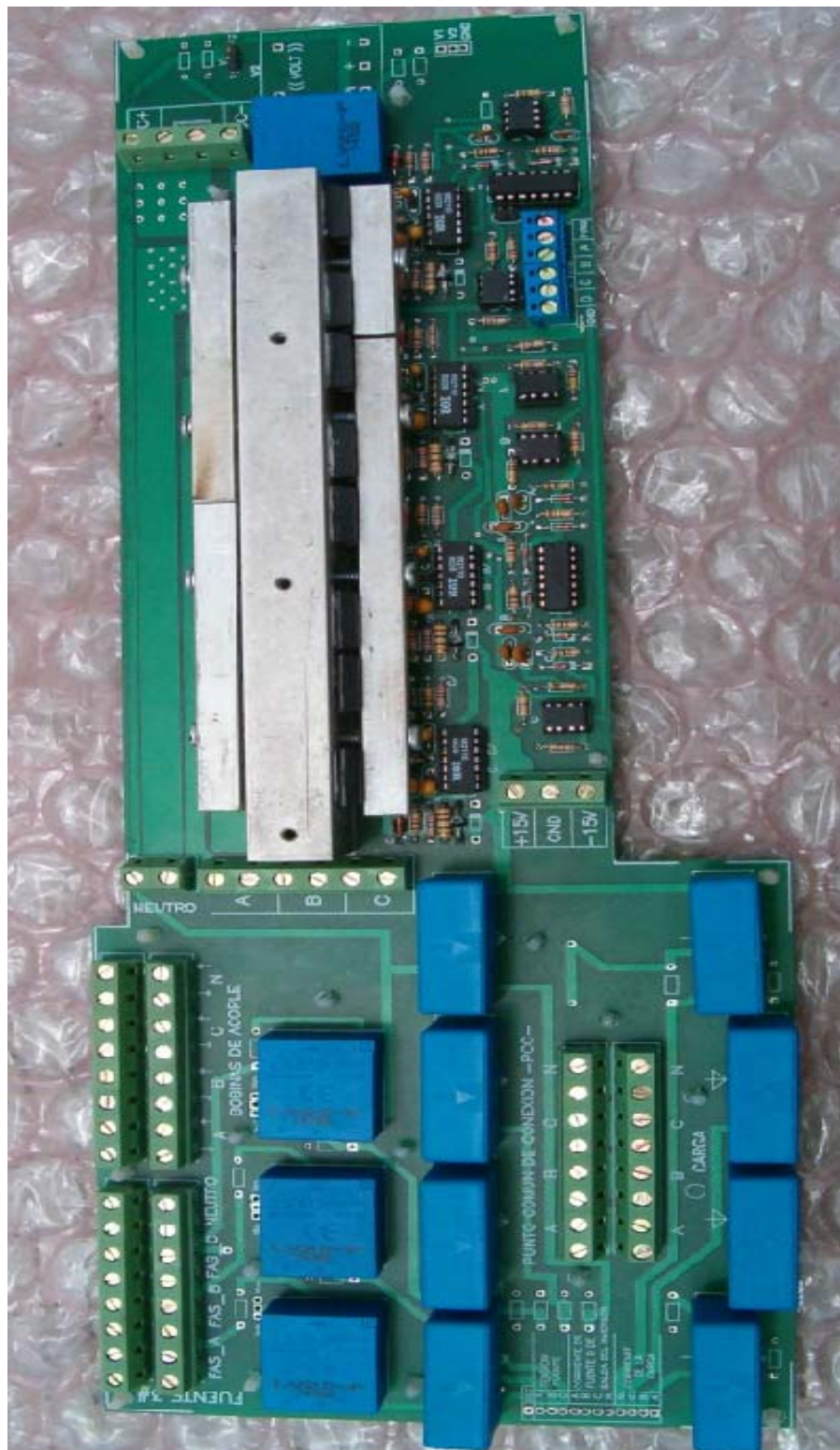
4. PRUEBAS Y RESULTADOS

Basados en el desarrollo del capítulo 3 y con algunas recomendaciones del proyecto paralelo de la construcción de un filtro activo, se ubicaron los componentes, sondas y borneras como se muestra en la figura 36, la cual es una versión reducida del tamaño real del circuito impreso que resultó de aproximadamente de 15x40cm, esta tarjeta tiene la distribución de bloques de la figura 31.

Como se observa en la figura 36, la parte derecha de la tarjeta contiene al puente inversor, y la sección izquierda toda la instrumentación correspondiente a las sondas y la mayoría de borneras. En la sección derecha del puente inversor solo hay tres borneras, la primera etiquetada como "PWM" recibe los patrones de control PWM de las cuatro columnas denominadas A, B, C y D, más una línea de "falla" que deshabilita los IR2110. La segunda bornera llamada DC+ y DC- sirve de conexión para el bus de DC o del condensador para el filtro activo y también tiene un terminal intermedio para esquemas de filtrado activo donde se conectan dos condensadores en serie y se conecta su punto de unión con el neutro de un sistema eléctrico. Finalmente, la tercera bornera llamada "+15,GND,-15" recibe las correspondientes tensiones para el circuito de control y el de medición de una fuente de $\pm 15V$, 1A externa.

En la parte central se encuentra la bornera de salida del puente con doble bornera por cada fase (A,B,C,Neutro), también hay una bornera para la conexión opcional de bobinas en serie con la salida y en la esquina superior izquierda se conecta la fuente trifásica o alimentador del sistema eléctrico en el caso de aplicaciones de filtros activos.

Figura 36. Distribución de componentes en el circuito impreso final



En el extremo izquierdo de la tarjeta se encuentran un conector para extraer las señales de las sondas de corriente y tensión para posterior aplicación. Las borneras inferiores etiquetadas como “Punto Común de Conexión PCC” equivalen al punto de conexión del filtro activo y a partir de este punto hacia atrás (lado de la fuente) se esperaría que la corriente sea filtrada y adquiriera una forma idealmente senoidal.

Para caracterizar el puente inversor construido se empleó un generador de señales¹ y variando los parámetros de ondas TTL que el generador produce se registraron con un osciloscopio² las ondas características de ciertos puntos de interés del puente inversor. El puente se alimentó a 295 V DC de entrada y las pruebas se realizaron a circuito abierto, a excepción de la realizada en el anexo B con carga resistiva para hallar el efecto de cola de los IGBT's utilizados en este puente.

Las pruebas están divididas en cuatro categorías:

1-Frecuencia de operación

3- Tiempo muerto

2-Retardo de Propagación

4- Mínimo ancho de pulso

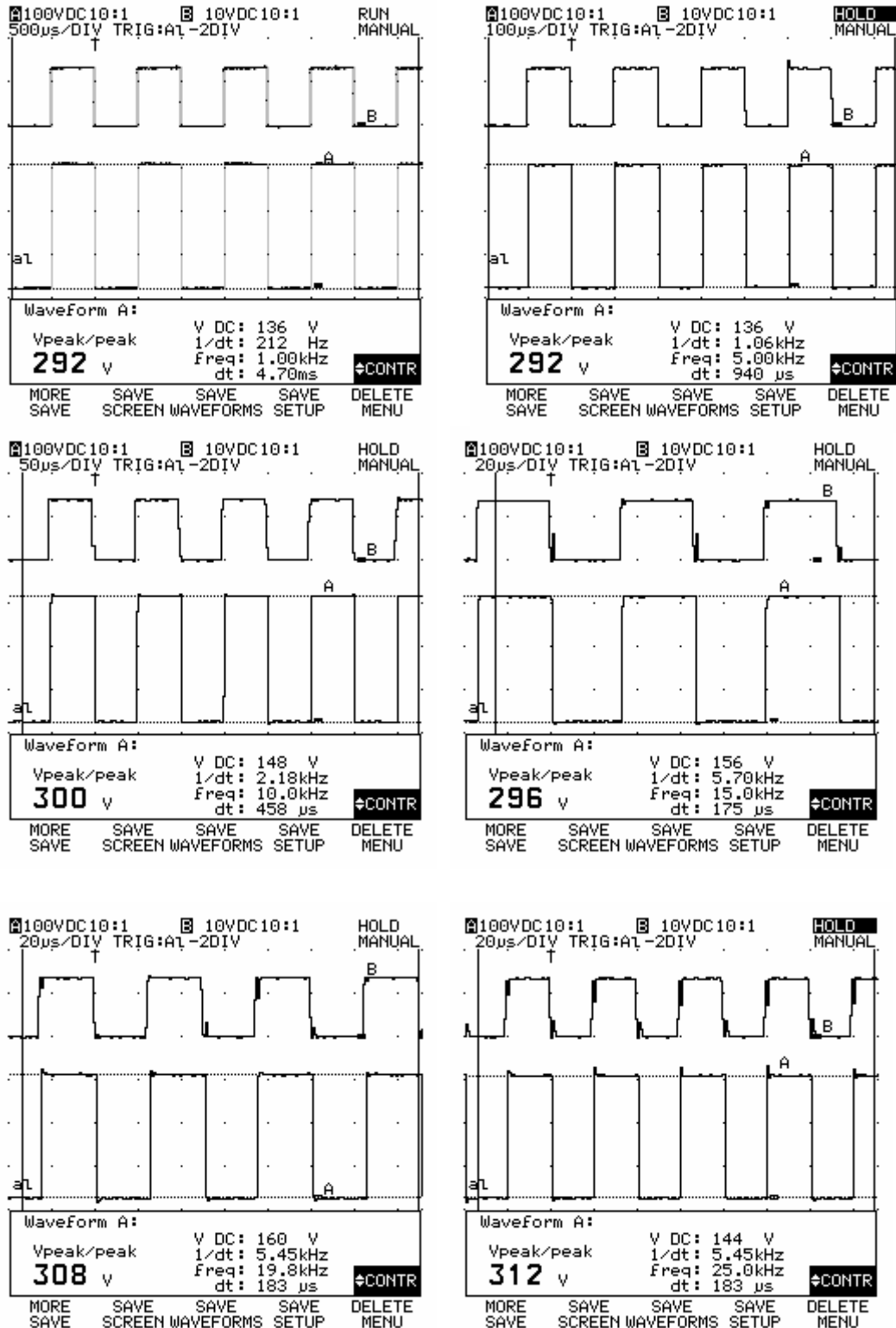
4.1 FRECUENCIA DE OPERACIÓN

Las características propias del IGBT aseguran un trabajo hasta 20khz así que generando una señal cuadrada a varias frecuencias a partir de 1 KHz se observó el desempeño de cada columna por separado, sin embargo, el comportamiento de cada columna fue el mismo como era de esperarse y se observa en la figura 37. La onda superior corresponde al pulso de entrada en la salida del optoacoplador y la onda inferior la tensión de fase de salida del inversor.

¹ Marca: WAVETEK Meterman Mod: FG3C

² Marca: FLUKE Mod: 105B Series II

Figura 37. Salida de cada fase a varias frecuencias: 1,5,10,15,20,25 kHz.



Lo importante en cada gráfica es el ítem llamado “Freq” y “Vpeak/peak” en la lectura del cursor, donde se observa que la tensión de salida de cada columna oscila entre cero y alrededor de 300V de forma correcta para todas las frecuencias, incluso se probó hasta 25khz. Un detalle es que a mayores frecuencias aparece un corto pico de tensión en el flanco de subida de la tensión de salida, lo cual hace que el osciloscopio registre una mayor tensión pico a pico.

Como se observa, en el aspecto de frecuencia de operación el puente inversor responde bien entre frecuencias de 1kHz a 20kHz lo cual era importante en el diseño, como se verá más adelante las limitaciones aparecen en otro aspecto.

4.2 RETARDO DE PROPAGACIÓN

Otro aspecto importante, especialmente para aplicaciones de filtros activos, es el retardo de tiempo transcurrido entre la generación del pulso de control y su real síntesis en la salida del inversor. En los filtros activos reales siempre hay un desfase entre el cálculo de la señal compensatoria y su real aplicación sobre el punto común de conexión (PCC), este desfase produce unos efectos y picos indeseados en la onda resultante al lado de la fuente.

Este desfase de tiempo consta de dos secciones, la primera es el retardo de tiempo empleado por los algoritmos de cálculo para determinar la onda a inyectar y la segunda es el retardo de propagación por el hardware existente hasta la salida propiamente dicha del puente inversor. Este último retardo es el que se caracterizará en esta sección.

Se midieron dos retardos de propagación, el primero es desde la salida de la compuerta inversora CMOS hasta la fase de salida del inversor y el segundo desde la salida del optoacoplador igualmente hasta la salida del inversor, donde la onda superior (B) representa el pulso de entrada y la onda inferior (A) representa la salida de la fase del puente inversor.

Figura 38. Retardo de propagación del IR2110 más IGBT

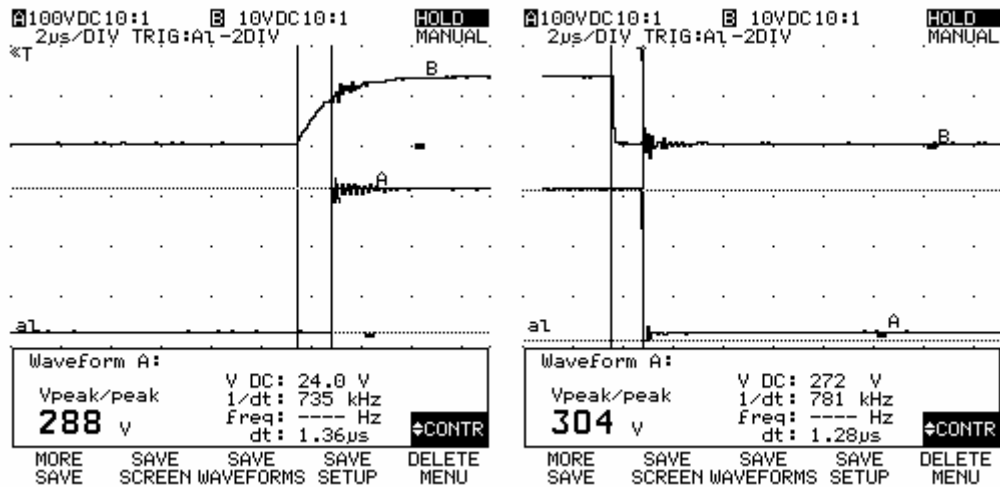
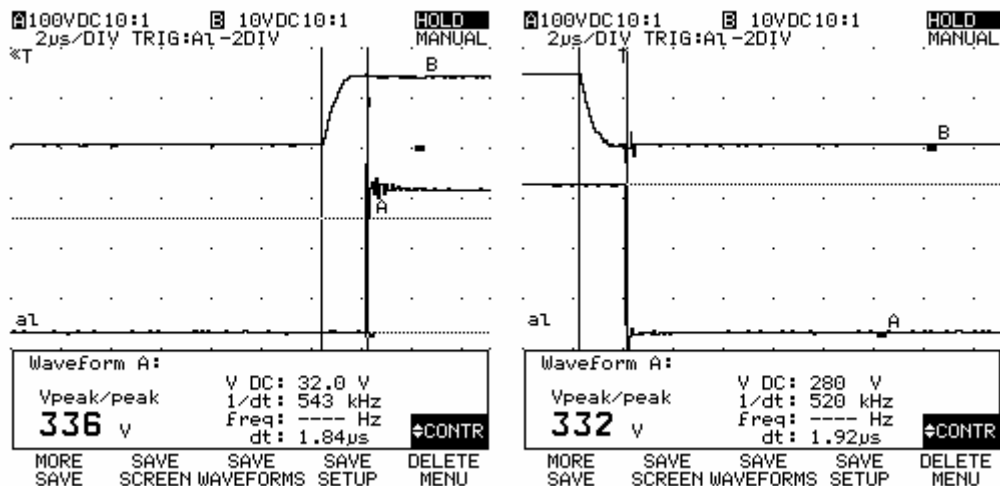


Figura 39. Retardo de propagación desde la salida del optoacoplador



El retardo desde la salida del inversor CMOS hasta la salida del inversor equivale al tiempo de propagación del IR2110 más los tiempos propios del IGBT. Estos tiempos (“dt” en el *display*) resultaron de aproximadamente $1.36\mu\text{s}$ en el flanco de subida y $1.28\mu\text{s}$ en el flanco de bajada.

Ahora incluyendo la compuertas inversoras CMOS el tiempo total desde la salida del optoacoplador hasta la salida del inversor resultó de $1.84\mu\text{s}$ para los flanco ascendentes y $1.92\mu\text{s}$ para los descendentes.

Como la señal que ingresa al optoacoplador tiene otra tierra o referencia y la única del osciloscopio ya está conectado al otro lado del optoacoplador, no se pudo medir prácticamente el tiempo desde la entrada del optoacoplador hasta la salida del inversor. Pero al sumarle el hallado desde la salida del optoacoplador a los valores teóricos del 6N136 dados por la tabla 5 ($t_r=0.3\mu\text{s}$, $t_f=0.4\mu\text{s}$), se deduce un tiempo de propagación total del sistema de $2.14\mu\text{s}$ para los flancos de subida y de $2.32\mu\text{s}$ para los flancos de bajada.

Se puede redondear el tiempo de propagación del puente inversor construido a $2.5\mu\text{s}$, el cual según la literatura [13] hallada sobre filtros activos es un buen tiempo, pues si bien algunas implementaciones [14] han mostrado tiempo de respuesta totales del filtro activo de $190\mu\text{s}$, significa que con este inversor se tendrán $187.5\mu\text{s}$ para realizar los algoritmos y cálculos correspondientes.

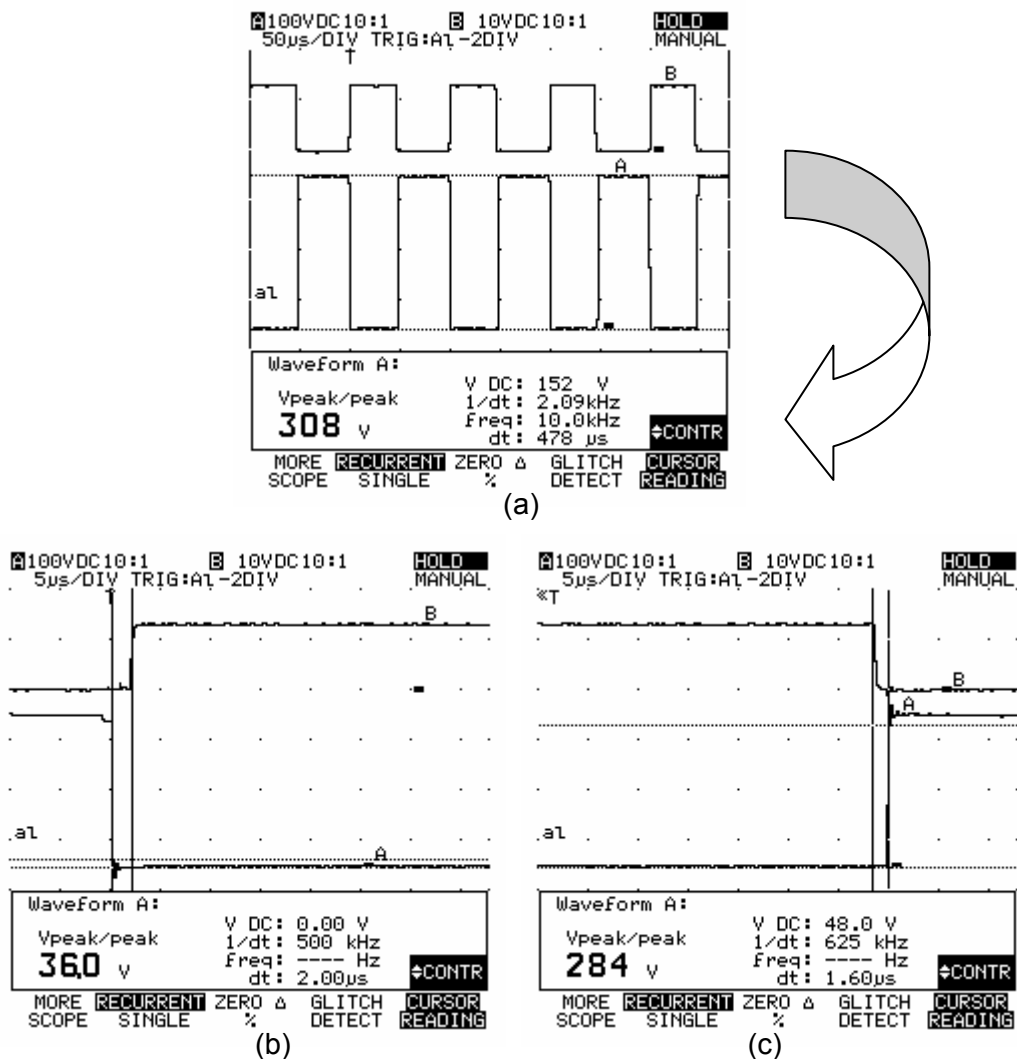
4.3 TIEMPO MUERTO

Se había mencionado en secciones anteriores que debe existir un “tiempo muerto” entre el flanco de subida y el flanco de bajada de los dos IGBT’s complementarios de una misma columna para prevenir situaciones de corto. Tanto la compuerta inversora CMOS, con su retardo propio para generar la señal invertida a partir de la entrada, como el manejador de puerta IR2110,

que tiene internamente un circuito generador de “tiempo muerto”, contribuyen en dar este retardo entre las dos señales.

En la figura 40 (a) la onda superior corresponde a la señal de puerta del IGBT unido al lado negativo del bus DC, y la onda inferior al IGBT opuesto.

Figura 40. “Tiempo muerto” entre señales complementarias de disparo



Nótese que la señal inferior tiene un nivel alto, pero esto es debido a que la señal de disparo de los IGBT's que están unidos a la línea positiva del bus DC tienen un circuito *bootstrap* que eleva la señal de puerta a un nivel

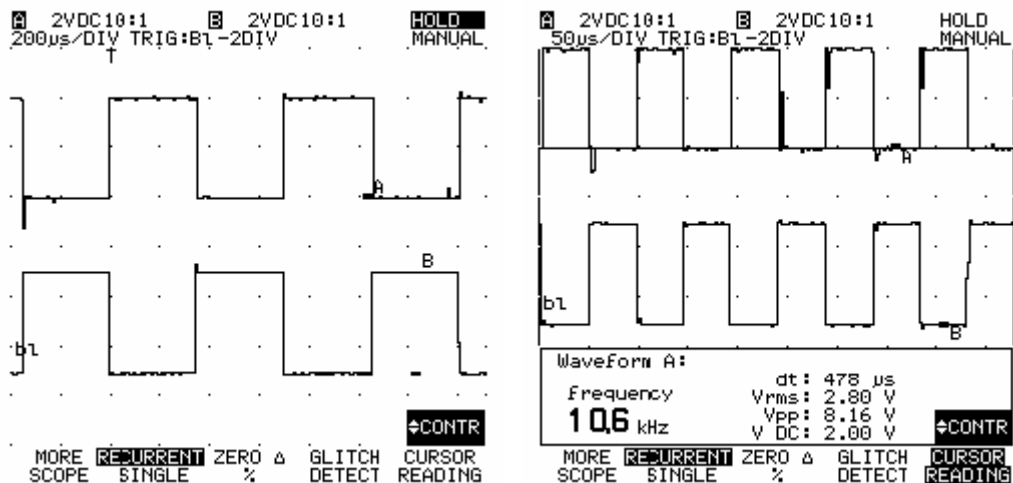
superior, como el osciloscopio tiene como referencia la línea negativa del bus de DC (que es la misma tierra de la fuente) el instrumento ve la señal de compuerta de los IGBT's superiores como si estuvieran a una tensión mas alta.

En la figura 40 (b) y (c) se muestra una ampliación que permite ver el "tiempo muerto" resultante, se observa que el sistema completo genera un "tiempo muerto" de $1.6\mu\text{s}$ en unos flancos y $2.0\mu\text{s}$ en los flancos opuestos. Se varió la frecuencia y el resultado fue el mismo.

4.4 MÍNIMO ANCHO DE PULSO

Este parámetro tiene mucha relación con la calidad de la onda de salida. En el caso de un variador de velocidad entre más pequeño sea el pulso que se pueda sintetizar más alto podrá ser el índice de frecuencias p ($p = \text{frec. portadora} / \text{frec. moduladora}$) y mejor será la calidad de onda de tensión de salida al ser disminuida la magnitud de las componentes armónicas de baja frecuencia, en tanto que se aumenta la magnitud de las componentes armónicas de alta frecuencia facilitando el filtrado.

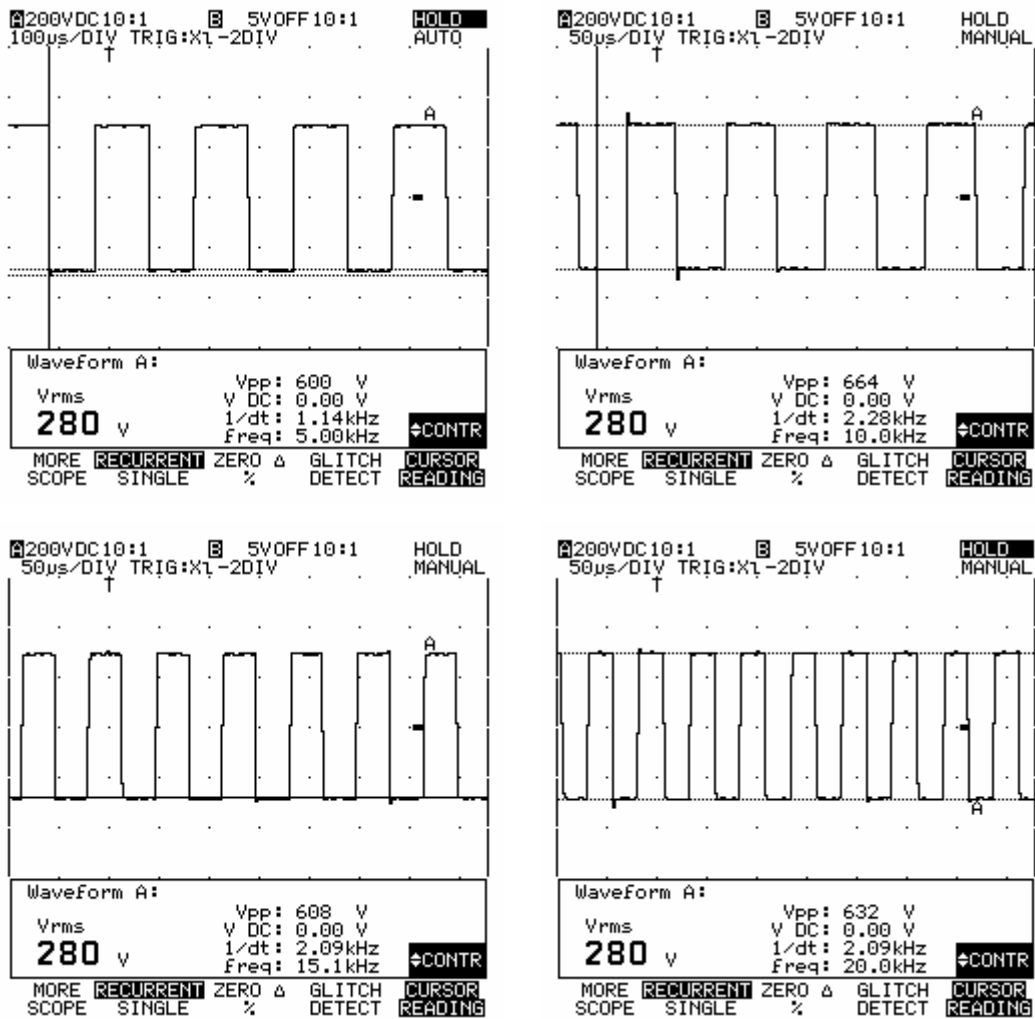
Figura 41. Desfase entre señales complementarias de disparo



En los filtros activos su papel es similar, entre más corto sea el pulso que se pueda sintetizar mayor será la fidelidad entre la onda de salida resultante y la onda de referencia compensatoria calculada por los algoritmos del sistema.

Para esta prueba se utilizan dos columnas del puente y se inyectan dos trenes de pulsos rectangulares uno para cada columna (figura 41) con el propósito de generar una tensión simétrica en la salida de las dos columnas escogidas. En este caso se va a monitorear la tensión línea a línea.

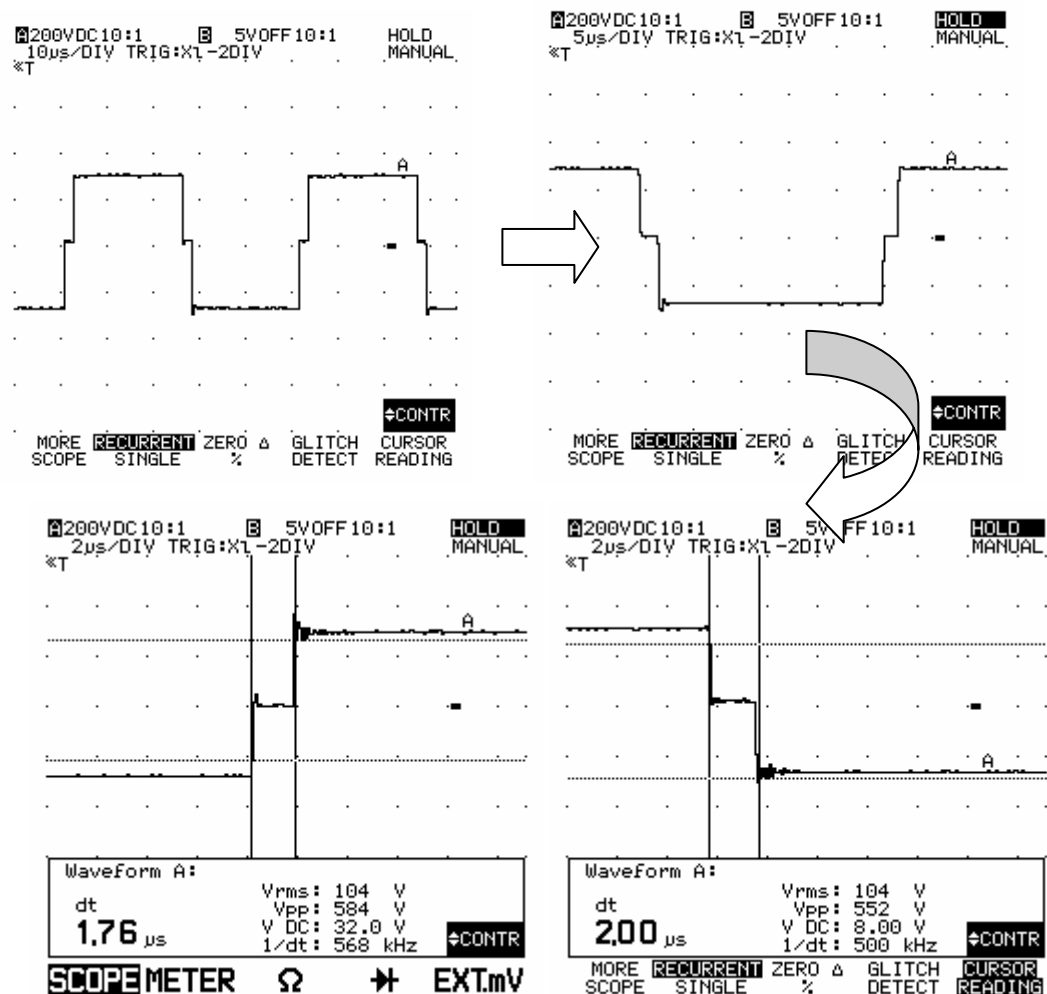
Figura 42. Tensión de línea en vacío a frecuencias de 5, 10, 15 y 20 KHz con 295 voltios DC de entrada.



La tensión de salida entre dos columnas (tensión línea a línea) se observa en la figura 42 para varias frecuencias de entrada, obsérvese que la tensión ahora oscila tanto por encima como por debajo de la referencia y corresponde a una onda de tensión cuadrada.

Se observa la correcta generación de las tensiones en el rango de operación del inversor (1Khz a 20khz), sin embargo al hacer una ampliación de las ondas, como se muestra en la figura 43, se observa una característica en los flancos de subida y de bajada al pasar por el nivel de referencia cero.

Figura 43. Detalles de la onda de tensión generada



El efecto antes mencionado se da debido al “tiempo muerto” que hace que la tensión de salida sea cero por unos instantes tanto en el flanco de subida como en el de bajada.

Se observa un tiempo de tensión cero en el flanco de subida de $1.76\mu\text{s}$ y de $2\mu\text{s}$ en el flanco de bajada. Se varió la frecuencia y el resultado fue el mismo. El mayor “tiempo muerto” en los flancos descendentes se debe a que el IR2110 tiene programado que los tiempos de apagado son mayores que los tiempos de encendido. La suma de estos dos tiempos muertos da como resultado aproximadamente $3.76\mu\text{s}$, esto sugiere que no se pueden generar pulsos inferiores a este tiempo.

Efectivamente, al variar el ciclo de trabajo de la onda de entrada y reducir el ancho del pulso de una de las entradas como se muestra en la figura 44 se observan los pulsos de salida de la figura 45, donde en la izquierda se inyectan pulsos de $4\mu\text{s}$ alcanzando a salir una onda que por el efecto del “tiempo muerto” no resulta totalmente simétrica pero que aún tiene parte positiva y negativa. En la parte derecha se inyectan pulsos de $3.6\mu\text{s}$ y aquí ya se pierden las porciones positivas de la tensión de salida.

Figura 44. Onda de entrada para hallar el mínimo pulso

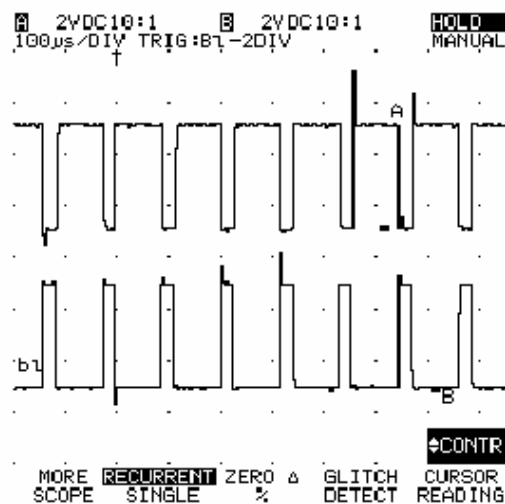
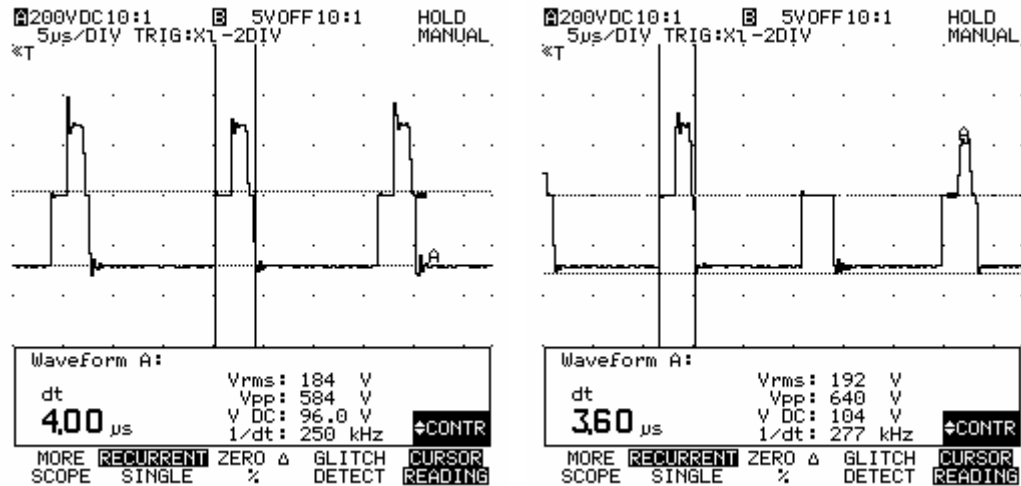


Figura 45. Mínimo pulso permitido



Se puede afirmar entonces que el mínimo ancho de pulso permitido es de $4\mu\text{s}$, aunque ya con este valor se tiene una onda no simétrica la cual genera un incremento en la componente DC de la onda de salida. Por tanto, se debe guardar un compromiso entre el mínimo ancho de pulso empleado y el incremento de la componente DC y en su debido momento una aplicación en curso determinará que será mejor en las circunstancias dadas.

Lo que si queda de referencia es que pulsos menores a $4\mu\text{s}$ no se pueden generar ya que se pierde la onda de salida, por tanto los algoritmos de generación del PWM ya sean basados en modulación senoidal, histéresis, vector espacial, etc. no deberán permitir la generación de patrones PWM que contengan en sus pulsos alguno menor de $4\mu\text{s}$. Si es así, se debe disminuir entonces algún parámetro como por ejemplo la frecuencia de operación, el índice de modulación, o el índice de frecuencias (Relación entre frecuencias portadora y moduladora $p = f_c/f_m$).

5. CONCLUSIONES Y RECOMENDACIONES

De la investigación y el trabajo realizado se pueden extraer las siguientes observaciones y conclusiones:

Los puentes inversores han tomado un gran auge en la actualidad para aplicaciones industriales ya que permiten controlar cargas, variar la velocidad en motores AC, servir de respaldo de energía en aplicaciones de UPS's y disminuir la polución de armónicos en la red eléctrica al emplearse como filtros activos.

En altas frecuencias el dispositivo por excelencia es el MOSFET, cuya principal desventaja es que presenta una resistencia de cuerpo la cual disipa potencia en el momento en que el MOSFET está en conducción.

Los diodos en antiparalelo a los IGBT's deben tener una rápida recuperación inversa con el fin de eliminar rápidamente los portadores minoritarios llegando al estado de bloqueo en el menor tiempo posible y así garantizar el correcto funcionamiento de los IGBT's.

En cuanto al diseño del puente inversor se concluye lo siguiente:

La configuración mas adecuada para los requerimientos de filtros activos es la configuración de puente completo, el cual cuenta con cuatro brazos, tres para la compensación de las fases y un brazo más que sirve para la compensación de neutro cuando las cargas son desbalanceadas.

Para aplicaciones de filtros activos no es necesaria una fuente DC sino que en su lugar se pone un condensador que almacena durante un instante y al siguiente se descarga proveyendo la energía necesaria para compensar la armónica resultante, esto lleva a que la señal total en la red sea una onda senoidal pura.

Uno de los inconvenientes de utilizar la configuración de puente completo es la necesidad de utilizar un circuito autoelevador de voltaje conocido como *bootstrap*, este inconveniente ha sido superado con los circuitos manejadores de puerta los cuales solo necesitan un diodo y un condensador externo para configurar dicho circuito.

Hasta hace unos años los circuitos manejadores de puerta eran diseñados con elementos discretos, además debían ser calculados y programados los tiempos de retardo con el fin de no permitir el encendido simultáneo de los dispositivos de potencia, en la actualidad esta situación ha sido superada ya que existen circuitos integrados capaces de manejar simultáneamente un dispositivo de potencia de la parte superior y uno de la parte inferior con retardos de encendido preestablecidos.

Para permitir el aislamiento del puente inversor con las señales de control provenientes de algún PC o DSP, se instalaron circuitos optoacopladores los cuales garantizan un aislamiento galvánico efectivo entre la parte de control y el puente inversor.

Para la selección de los elementos necesarios para el puente inversor se tuvieron en cuenta varias opciones y se eligieron los componentes más adecuados, teniendo como criterio fundamental el construir un puente inversor que tenga el menor tiempo de propagación, sea económico y viable de reparar ante posibles fallas en el futuro.

La resistencia de puerta del IGBT es un factor importante pues ayuda a minimizar las auto-oscilaciones pero puede aumentar las pérdidas totales de conmutación, por esta razón se tomó un valor intermedio que nos garantiza mínimas oscilaciones y muy pocas pérdidas de conmutación, este valor fue elegido según la tabla suministrada por el fabricante.

Las señales de control pueden ser influenciadas por ruidos o interferencia electromagnética lo cual deforma la señal original, por tal motivo se instalaron circuitos *schmitt trigger* que además de reconstruir la señal original mejorando sus flancos, también generan la señal complementaria de disparo para el IGBT opuesto de la misma columna.

El puente esta provisto de sondas de corriente y tensión con un buen ancho de banda (200khz), lo cual permitirá tomar rápidas decisiones en presencia de un corto circuito, un nivel de sobrecorriente o simplemente un dato de lectura dentro del puente, además sirven como señales de monitorización para los algoritmos de compensación de filtros activos.

En cuanto a las pruebas del puente inversor se observó lo siguiente:

El puente inversor construido se adapta fácilmente a diversas configuraciones de filtros activos al permitir al usuario escoger la forma de cablear su instrumentación y además provee una cuarta columna para investigaciones que aborden los temas de compensación de sistemas desbalanceados.

El inversor construido responde adecuadamente en el rango de frecuencia de operación diseñado de 1 kHz a 20 Khz. y fue probado a una tensión de DC de 295V que produjo una salida en tensión pico a pico de aproximadamente 600 V donde cada IGBT soportó la mitad de esta tensión.

La caracterización hecha del puente inversor revela un retardo de propagación de aproximadamente $2.5\mu\text{s}$, este tiempo es aceptable para aplicaciones de control de velocidad, así como también para implementación de filtros activos donde el retardo de propagación del inversor sumado al retardo en los algoritmos de cálculo definen el tiempo de respuesta total de un filtro activo.

Se determinó en las pruebas realizadas un “tiempo muerto” entre las señales complementarias de disparo de una columna de aproximadamente $1.8\mu\text{s}$ en el flanco ascendente y $2\mu\text{s}$ en el descendente. Estos tiempos previenen fallas de corriente por encendido simultáneo de los dos IGBT’s pero a su vez limitan el ancho de pulso mínimo permitido que de acuerdo a las pruebas resultó de $4\mu\text{s}$.

Los anchos de pulso mínimos de un patrón PWM deben tener una duración superior a $4\mu\text{s}$ con la aclaración que entre más se acerquen a este valor más asimetría se tendrá entre la parte positiva y negativa de la onda de salida.

En conclusión, se cumplió el objetivo del proyecto el cual era diseñar y construir un puente inversor trifásico de propósito general. Los integrados empleados en el diseño del inversor permitieron un diseño rápido, compacto y seguro pues con pocos elementos externos se implementó el aislamiento, el perfilado de las ondas y el circuito de disparo de los IGBT’s. Además con una entrada digital de falla (también aislada) se deshabilitan los manejadores de puerta asegurando la prevención de condiciones de falla. Las pruebas mostraron el buen desempeño del diseño y se dejaron documentadas las características y el comportamiento del inversor construido lo cual marcará la pauta para sus futuras aplicaciones.

Se recomienda para futuros diseños comerciales el empleo de dispositivos o módulos compactos para los transistores de potencia, los cuales reducirán significativamente el tamaño de la tarjeta y disminuirán el costo de la misma pero a su vez aumentarán el costo de los dispositivos de potencia.

Se recomienda generar proyectos de grado para la elaboración de prácticas de control de velocidad y software PWM que enriquezcan las prácticas de laboratorio incursionando en el control digital de velocidad de motores de inducción.

REFERENCIAS

- [1] RASHID, Muhammad. Electrónica de potencia: Circuitos, dispositivos y aplicaciones. Segunda Edición. México: Prentice Hall Hispanoamericana S.A. 1993. Capítulos 8 y10.
- [2] SEDRA,, Adel y Smith Kenneth. Circuitos Microelectrónicas. Cuarta Edición. México: Oxford University Press. 1999.
- [3] DIAZ HURTADO, Oscar. Prototipo de un Generador de Armónicos: Etapa de Potencia. Bucaramanga, 2000. 97 p. Trabajo de grado (Ingeniero Electrónico). Universidad Industrial de Santander. Facultad de Ingenierías Físico–Mecánicas. Escuela de Ingenierías Eléctrica, electrónica y Telecomunicaciones.
- [4] INTERNATIONAL RECTIFIER. AN978-b. HV Floating MOS-Gate Driver IC's. 2003.
- [5] FUJI ELECTRIC DEVICES. Gate Drive Circuits Design Capitulo 7. 2004.
- [6] HUANG, Alex y GIESSELMAN, Michael. The Power Electronics Devices. United States of América: Editorial CRC Press LLC, 2002. Capitulo 5.
- [7] INTERNATIONAL RECTIFIER.. TP. IGBT Protection in AC or BLDC Motor Drives. 2000.
- [8] LEM. Voltage Transducer LV 20 – P. Data Sheet
- [9] LEM. Current Transducer LA 55-P. Data Sheet
- [10] BHIM, Singh; KAMAL, Al-Haddad y AMBRISH Chandra. A Review of Active Filtres for Power Quality Improvement. EN: IEEE Transactions on Industrial Electronics, Vol. 46, No. 10, October 1999, p.960-966.
- [11] INTERNATIONAL RECTIFIER. Data Sheet. IRG4PC40U

- [12] RODRÍGUEZ, David. Medidas en Variadores de Velocidad. [artículo en Internet]. <http://www.fluke.com>. [Consulta: 27 de Julio de 2004]
- [13] FRANK, T. M. Active Filter System Implementation. IEEE Industry Applications Magazine. Sept/Oct. 1998. p 57.
- [14] AMBRISH, Chandra. Performance Comparison of to Current Control Techniques Applied to an Active Filter. IEEE/PES, Greece. 1998.
- [15] ACEVEDO DONOSO, Francisco. Componentes Armónicas en Redes de Distribución Eléctrica. Chile.2003
- [16] FAIRCHILD SEMICONDUCTOR. AN 9020. IGBT Basic II. 2002
- [17] INTERNATIONAL RECTIFIER Data Sheet IR2110. 2001
- [18] SANCHIS P; ALONSO, O y GUERRERO, A. Semiconductores de potencia: Evolución y Tendencias. [artículo de internet]. <http://www.unavarra.es> [Consulta: 27 de Abril de 2004].
- [19] TEXAS INSTRUMENTS Data Sheet CD40106BE. 1998

BIBLIOGRAFÍA

BENAVENT GARCIA, José Manuel; ABELLAN GARCIA, Antonio y FIGUERES AMOROS, Emilio. Electrónica de potencia: Teoría y aplicaciones. México: Grupo Editores Alfaomega, 2000. Capítulo 5.

BHIM, Singh; KAMAL, Al-Haddad y AMBRISH Chandra. A Review of Active Filters for Power Quality Improvement. EN: IEEE Transactions on Industrial Electronics, Vol. 46, No. 10, October 1999, p.960-966.

BLAKE, Carl y BULL, Chris. IGBT or MOSFET: Choose Wisely. [artículo de internet]. <http://www.irf.com> [Consulta: 26 de Abril de 2004].

CASTELBLANCO R., Nelfor. Modulación por Ancho de Pulso: Software para el Control del Puente Inversor Trifásico. Bucaramanga, Trabajo de grado (ingeniero electrónico). Universidad Industrial de Santander. Facultad de Ingenierías Físico-Mecánicas. Escuela de Ingenierías Eléctrica, Electrónica y Telecomunicaciones.

_____. Modulación por Ancho de Pulso: Diseño y Construcción del Hardware para el Control del Puente Inversor Trifásico mediante PC. Bucaramanga, Trabajo de grado (ingeniero eléctrico). Universidad Industrial de Santander. Facultad de Ingenierías Físico-Mecánicas. Escuela de Ingenierías Eléctrica, Electrónica y Telecomunicaciones.

CHEY, Chris y PARRY, John. Managing Transients in Control IC Driven Power Stages. [artículo de internet].[http://www.irf.com/Dt 97-3](http://www.irf.com/Dt%2097-3) [Consulta: 28 de Abril de 2004].

DEWAN, S. B; SLEMON, G.R y STRAUGHEN, A. Power Semiconductor Drives. Singapore: Jhon Wiley & Sons Editor, 1984. Capítulo 10.

DIAZ HURTADO, Oscar. Prototipo de un Generador de Armónicos: Etapa de Potencia. Bucaramanga, 2000. 97 p. Trabajo de grado (Ingeniero Electrónico). Universidad Industrial de Santander. Facultad de Ingenierías

Físico-Mecánicas. Escuela de Ingenierías Eléctrica, Electrónica y Telecomunicaciones

FLORES GARCÍA, José Refugio. Las corrientes armónicas en la calidad de la energía. [artículo de internet]. <http://www.encontacto.com> [Consulta: 30 de Julio de 2004].

HERNÁNDEZ, Jorge Eduardo. Igbt's Transistores Bipolares de Compuerta Aislada. EN: Electrónica y Computadores, No. 12; p. 22-26.

_____. Transistores Mosfet de Potencia. EN: Electrónica y Computadores, No 10; p.10-15.

HUANG, Alex y GIESSELMAN, Michael. The Power Electronics Devices. United States of América: Editorial CRC Press LLC, 2002. Capítulos 1, 5 y 17.

MOHAN, Ned; UNDELAND, Tore M y ROBBINS, William P. Power Electronics:. Converters, Applications and Design. Segunda Edición. Nueva York : Jhon Wiley & Sons Editor, 1995. Capítulos 21 y 24.

RASHID, Muhammad. Electrónica de potencia: Circuitos, dispositivos y aplicaciones. Segunda Edición. México: Prentice Hall Hispanoamericana S.A. 1993. Capítulos 8 y 10.

SANCHIS P; ALONSO, O y GUERRERO, A. Semiconductores de potencia: Evolución y Tendencias. [artículo de internet]. <http://www.unavarra.es> [Consulta: 27 de Abril de 2004].

SCLATER, Neil. Power Semiconductors. EN: Electronics Now, May 1995; p.57-63.

TRAVIS, Bill. Igbt's and Mosfets Vie For Applications. EN: Design feature, April 1999; p. 77-86.

_____. Mosfet's and Igbt's Differ in Drive Methods and Protection Needs. EN: EDN, March 1996; p. 123-132.

ANEXO A DISEÑO DEL DISIPADOR DE CALOR

Pérdidas de potencia

Cuando los IGBT's operan como interruptores presentan pérdidas debido al comportamiento no ideal de los dispositivos, dichas pérdidas se dan principalmente debido a la conmutación y conducción de los elementos.

Las pérdidas por conmutación son el resultado del cambio de estado del elemento cuando pasa del estado de apagado al estado de encendido y también se producen cuando este estado cambia inversamente. Estas pérdidas son dependientes de la frecuencia de trabajo, es decir que a mayores frecuencias corresponden mayores valores de pérdida.

El cálculo de las pérdidas por conmutación implican un alto grado de conocimiento de las características de activación y bloqueo de los dispositivos, en la actualidad se cuenta con familias de curvas características en las hojas de datos que nos dan una aproximación real del comportamiento de los dispositivos ante estas pérdidas y la forma de minimizarlas. [11]

Las pérdidas por conducción se presentan por efectos no ideales en el estado estable del IGBT debido a la corriente que circula por el cuerpo del mismo, estas pérdidas son de naturaleza resistiva ($R_{CE (on)}$) siendo estas menores en IGBTs que en los MOSFET's, esta reducción se debe a las actuales técnicas de construcción que permiten reducir al máximo el valor de la resistencia de cuerpo.

Las pérdidas por conducción en los IGBT's se calculan por medio de la ecuación (1)

$$P_{cond} = I_{C(RMS)}^2 \cdot R_{CE (on)} \quad (1)$$

Disipadores de Calor

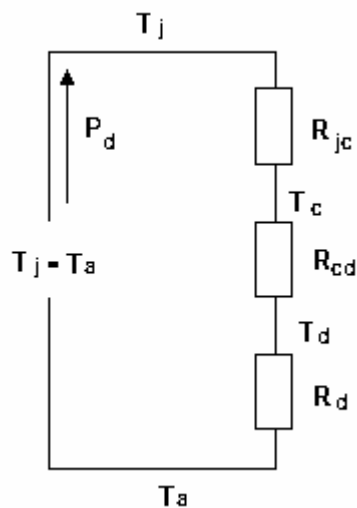
Debido a las pérdidas por conmutación y conducción dentro de los IGBT's se genera calor. Este calor debe ser extraído desde la juntura hasta un medio mas frío a fin de mantener la temperatura de la juntura dentro del rango especificado por el fabricante, esta transferencia de calor puede llevarse a cabo de tres formas:

conducción, convección y radiación.

El paso de la corriente eléctrica produce un aumento de la temperatura de la unión (T_j). Si ésta se quiere mantener a un nivel seguro, se debe evacuar al exterior la energía calorífica generada por la unión. Para que se produzca un flujo de energía calorífica de un punto a otro, debe existir una diferencia de temperatura. El calor pasará del punto más caliente al más frío, pero aparecen factores que dificultan este paso. A estos factores se les denomina resistencias térmicas.

Por lo tanto, aprovechando la ley de ohm se realiza la comparación eléctrica mostrada en la figura 1 donde la temperatura es análoga a la tensión, las resistencias térmicas son análogas a las resistencias óhmicas y el flujo de calor a una corriente eléctrica.

Figura 1. Analogía eléctrica – Térmica



[Fuente: Autores]

Aplicando la ley de ohm:

$$T_j - T_a = P_d \cdot (R_{jc} + R_{cd} + R_d) \quad (2)$$

Donde:

T_j = temperatura de la juntura

T_a = temperatura ambiente

T_c = temperatura de la caja

T_d =temperatura del disipador

N = Número de dispositivos en línea

P_d = Potencia disipada

R_{jc} = Resistencia térmica de la juntura a la caja

R_{cd} = resistencia térmica de la caja al disipador

R_d = resistencia térmica del disipador al ambiente

Es importante resaltar que se debe buscar un valor de resistencia R_d alto, pues como se observa en el circuito se pretende que exista una caída de tensión alta en esta resistencia y una mínima caída de tensión en R_{jc} y R_{cd} lo cual implica una máxima disipación de potencia en el disipador.

Cálculo del disipador

Para calcular el disipador de calor se debe calcular la resistencia térmica del disipador mediante la expresión:

$$N \cdot R_d = \frac{[(T_j - T_a) - P_d \cdot (R_{jc} + R_{cd})]}{P_d} \quad (3)$$

Para nuestro caso se tuvieron en cuenta los siguientes parámetros

$$R_{jc} = 0.77 \text{ } ^\circ\text{C/W}$$

$$R_{cd} = 0.24 \text{ } ^\circ\text{C/W}$$

$$T_j = 105 \text{ } ^\circ\text{C}$$

$$T_a = 25 \text{ } ^\circ\text{C}$$

$$N = 8$$

$$P_d = 15 \text{ W por cada IGBT}$$

Aplicando la ecuación 3 obtenemos que la resistencia térmica del disipador con el ambiente R_d es igual a:

$$R_d = 0.540 \text{ } ^\circ\text{C/W}$$

Los fabricantes de disipadores de potencia ofrecen una gran variedad de configuraciones, muchas de las cuales contienen aletas que ayudan a disipar mayor cantidad de potencia en menor tiempo, la configuración que mas se adapta a nuestro diseño es la ECG 446C cuyas dimensiones son de aproximadamente de 19 cms de largo por 17 cms de ancho por 7 cms de alto.

El disipador de potencia de este proyecto esta dividido en dos módulos el primero es una barra de aluminio maciza con las siguientes dimensiones 19 Cm de largo por 1.7 Cm de ancho por 3.5 Cm de alto sobre la cual están uniformemente distribuidos los IGBT's y los diodos antiparalelos. Para la primera etapa de construcción del filtro activo es decir para las pruebas que se incluyen en este proyecto de grado solo es necesaria la utilización de esta barra como elemento para disipar la potencia ya que las pruebas se realizaron en circuito abierto.

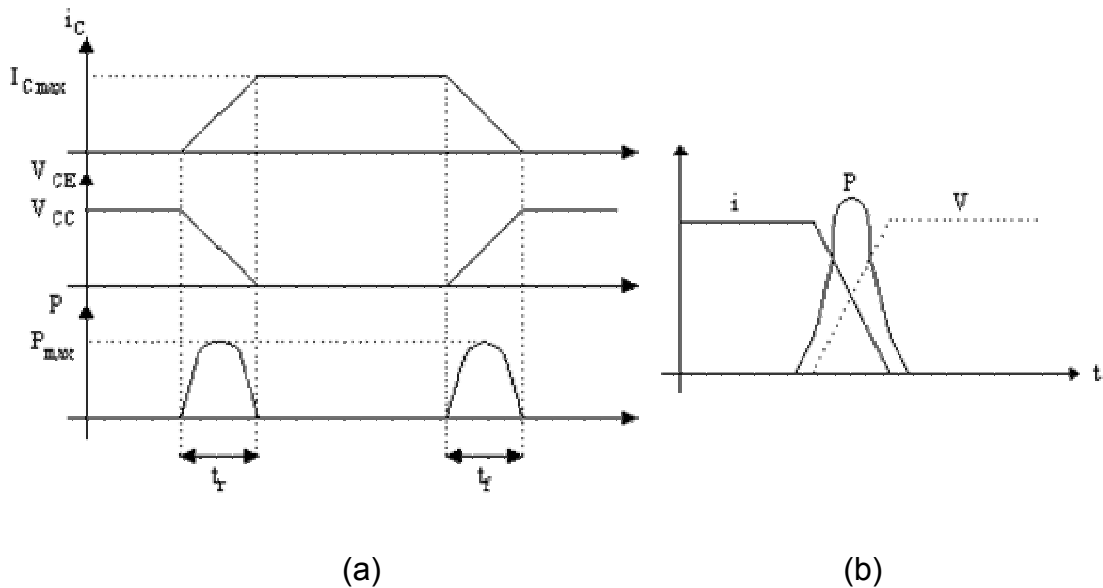
El segundo modulo comprende un disipador comercial que cumpla con los requerimientos predeterminados en este anexo el cual se superpone al primer modulo, este disipador será instalado en la siguiente etapa donde el puente tendrá que soportar la presencia de cargas y quedara a criterio del estudiante de maestría su utilización y adaptación.

ANEXO B EFECTO DE COLA DE APAGADO EN IGBT

En todo semiconductor que funciona en conmutación se dan dos tipos de pérdidas: estáticas y dinámicas. Las pérdidas estáticas son las producidas durante los estados de corte y conducción. Las pérdidas en corte son muy reducidas y por tanto despreciables. Sin embargo, debido a la alta tensión de saturación de los IGBT las pérdidas de conducción (P_{cond}) pueden llegar a ser importantes.

Las pérdidas dinámicas o de conmutación (“Switching Losses”) se originan durante el encendido (P_{on}) y el apagado (P_{off}). Cuando el transistor está en saturación o en corte las pérdidas son despreciables. Pero si tenemos en cuenta los efectos de retardo de conmutación al cambiar de un estado a otro se produce un pico de potencia disipada, ya que en esos instantes el producto $I_C \times V_{CE}$ va a tener un valor apreciable (Figura 1), por lo que la potencia media de pérdidas en el transistor va a ser mayor.

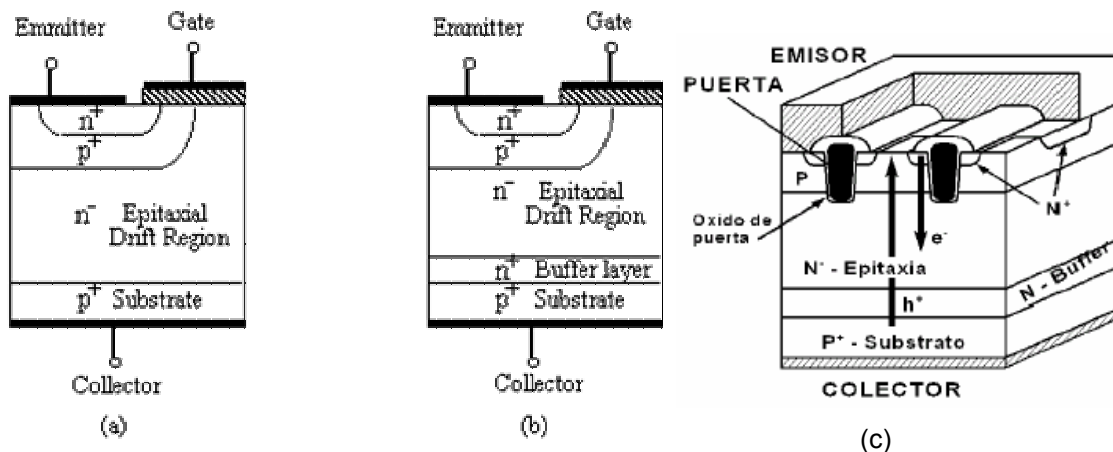
Figura 1 Disipación de potencia dinámica (a) Encendido y apagado (b) Efecto de cola de apagado



Estas pérdidas aumentan con la frecuencia de trabajo, debido a que al aumentar ésta, también lo hace el número de veces que se produce el paso de un estado a otro. Este fenómeno se conoce como efecto de cola (tail phenomen). En la actualidad las modernas técnicas de construcción de IGBT's han permitido reducir en gran medida este fenómeno, entre las principales tecnologías de construcción se encuentran la PT (punch through) que cuenta con una capa n+ de almacenamiento (buffer layer), la NPT IGBT (Non punch through) que no cuenta con esta capa de almacenamiento y la trench IGBT o estructura de trinchera que consiste en un alargamiento de los electrodos de puerta los cuales son incrustados dentro de la región de cuerpo del IGBT. Estas estructuras se observan en la figura 2.

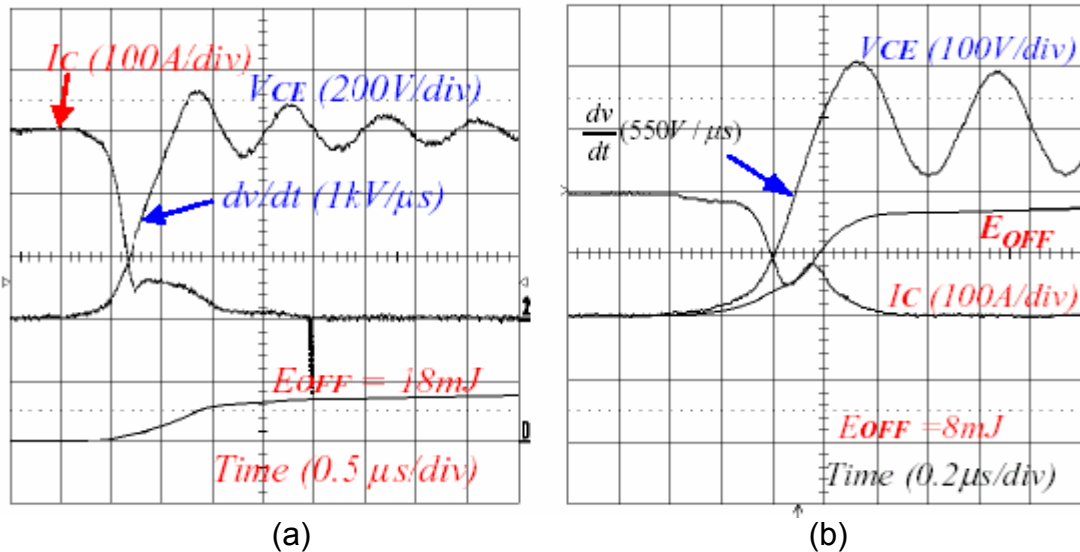
Las pérdidas en un IGBT provocan una elevación de la temperatura de unión (T_j), la cual no puede en ningún momento superar el valor máximo dado por el fabricante, actualmente 150°C , salvo riesgo de destrucción del componente. Esta temperatura depende de las pérdidas en el semiconductor, de la temperatura ambiente (T_a) y de las resistencias térmicas unión-encapsulado (R_{thjc}), encapsulado- radiador (R_{thch}) y radiador-ambiente (R_{thha}), además de los requerimientos determinados de intensidad, tensión y frecuencia de conmutación para un IGBT.

Figura 2 Tipos de construcción de IGBT (a) NPT IGBT (b) PT IGBT (c) Trench IGBT



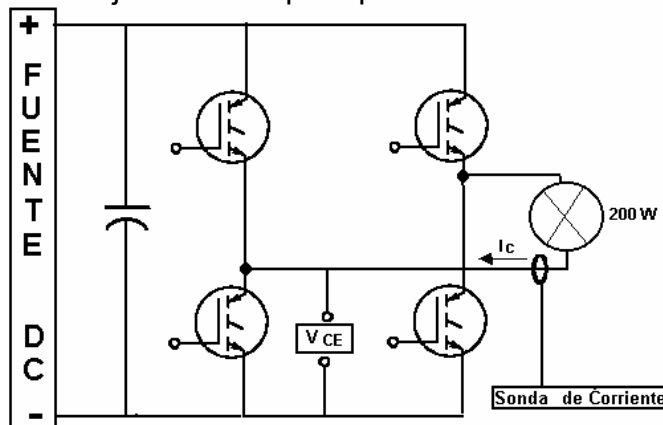
Generalmente la corriente de cola en el NPT IGBT es mas larga que en el PT IGBT lo cual implica que en el NPT existen mayores pérdidas de energía en el momento de apagado que en el PT pero el primero es más robusto que el segundo particularmente bajo condiciones de corto circuito. (Figura 3)

Figura 3. Corriente de cola. (a) NPT IGBT (b) PT IGBT



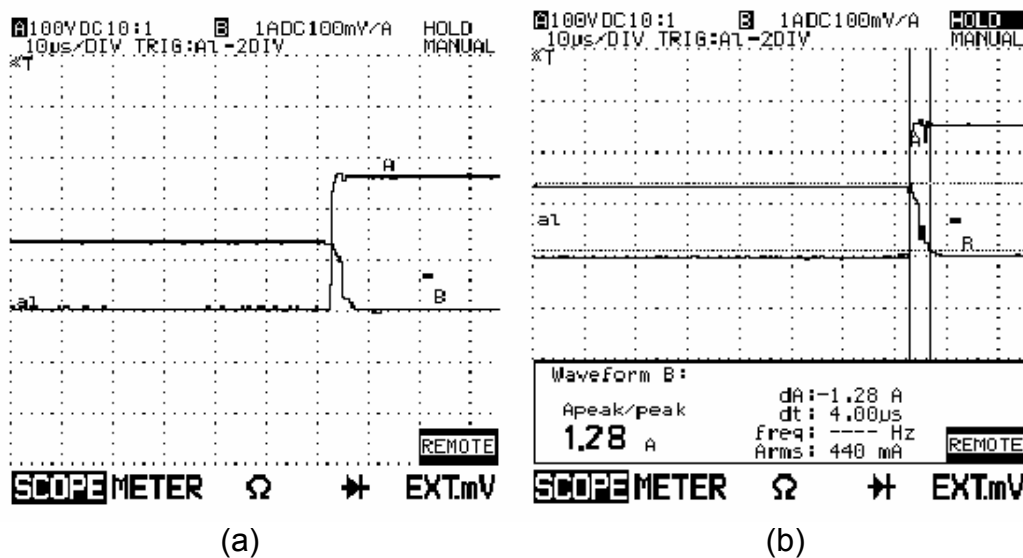
Para el IRG4PC40u utilizado en este proyecto se realizaron pruebas con carga resistiva consistente en dos bombillas de 200 watts (figura 4) y se tomaron medidas de tensión colector-emisor y corriente de colector que circuló a través de la carga el fin de encontrar el efecto práctico del efecto de cola para el puente inversor construido.

Figura 4. Montaje realizado para prueba de efecto de cola



Según el resultado de esta prueba se concluyó que el efecto de cola de apagado para el IGBT utilizado en este proyecto es de $4 \mu\text{s}$, valor que concuerda con el tiempo muerto y mínimo ancho de pulso calculados en las pruebas de caracterización del puente inversor, esta característica se observa en la figura 5 donde la onda descendente (B) representa la corriente de colector (I_c) mientras que la onda ascendente representa el voltaje entre los terminales de colector y emisor del IGBT (V_{CE}).

Figura 5. Prueba de efecto de cola para IRG4PC40u. (a) Visualización del efecto. (b) Medición



En conclusión el mínimo ancho de pulso permitido junto con el efecto de cola nos dan la caracterización del IGBT con el fin de que no exista deterioro por el traslape de IGBT's complementarios de una misma columna. Además se deben tener en cuenta los cálculos realizados en el anexo A para la instalación del disipador de calor adecuado con el fin de extraer el calor producido por el efecto de cola.

ANEXO C HOJAS DE DATOS DE LOS COMPONENTES USADOS



CD40106B Types

CMOS Hex Schmitt Triggers

High-Voltage Types (20-Volt Rating)

■ CD40106B consists of six Schmitt-trigger circuits. Each circuit functions as an inverter with Schmitt-trigger action on the input. The trigger switches at different points for positive- and negative-going signals. The difference between the positive-going voltage (VP) and the negative-going voltage (VN) is defined as hysteresis voltage (VH) (see Fig.6). The CD40106B types are supplied in 14-lead hermetic dual-in-line ceramic packages (F3A suffix), 14-lead dual-in-line plastic packages (E suffix), 14-lead small-outline packages (M, MT, M96, and NSR suffixes), and 14-lead thin shrink small-outline packages (PW and PWR suffixes).

Features:

- Schmitt-trigger action with no external components
- Hysteresis voltage (typ.) 0.9 V at VDD = 5 V, 2.3 V at VDD = 10 V, and 3.5 V at VDD = 15 V
- Noise immunity greater than 50%
- No limit on input rise and fall times
- Standardized, symmetrical output characteristics
- 100% tested for quiescent current at 20 V
- Maximum input current of 1 μA at 18 V over full package-temperature range; 100 nA at 18 V and 25°C
- Low VDD to VSS current during slow input ramp
- 5-V, 10-V, and 15-V parametric ratings
- Meets all requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of 'B' Series CMOS Devices"

Applications:

- Wave and pulse shapers
- High-noise-environment systems
- Monostable multivibrators
- Astable multivibrators

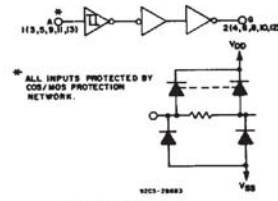
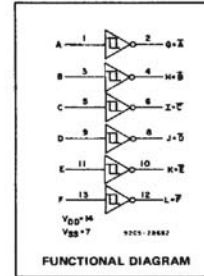


Fig. 1 - Logic diagram (1 of 6 Schmitt triggers).

MAXIMUM RATINGS, Absolute-Maximum Values:

- DC SUPPLY-VOLTAGE RANGE, (VDD) -0.5V to +20V
Voltages referenced to VSS Terminal)
- INPUT VOLTAGE RANGE, ALL INPUTS -0.5V to VDD +0.5V
- DC INPUT CURRENT, ANY ONE INPUT ±10mA
- POWER DISSIPATION PER PACKAGE (PD):
For TA = -55°C to +100°C 500mW
For TA = +100°C to +125°C Derate Linearly at 12mW/°C to 200mW
- DEVICE DISSIPATION PER OUTPUT TRANSISTOR
FOR TA = FULL PACKAGE-TEMPERATURE RANGE (All Package Types) 100mW
- OPERATING-TEMPERATURE RANGE (TA) -55°C to +125°C
- STORAGE TEMPERATURE RANGE (Tstg) -65°C to +150°C
- LEAD TEMPERATURE (DURING SOLDERING):
At distance 1/16 ± 1/32 inch (1.59 ± 0.79mm) from case for 10s max +265°C

RECOMMENDED OPERATING CONDITIONS

For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC	LIMITS		UNITS
	MIN.	MAX.	
Supply-Voltage Range (For TA Full Package-Temperature Range)	3	18	V

DYNAMIC ELECTRICAL CHARACTERISTICS

At TA = 25°C, Input tr, tf = 20 ns, CL = 50 pF, RL = 200 kΩ

CHARACTERISTIC	TEST CONDITIONS	LIMITS		UNITS	
		VDD (V)	TYP.		MAX.
Propagation Delay Time: tPHL tPLH	Any Input	5	140	280	ns
		10	70	140	
		15	60	120	
Transition Time: tTHL tTLH	Any Input	5	100	200	ns
		10	50	100	
		15	40	80	
Input Capacitance, C1N	Any Input	5	7.5	pF	

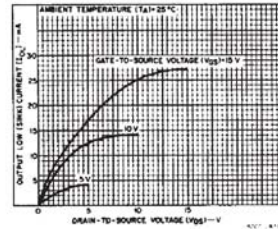


Fig. 2 - Typical output low (sink) current characteristics.

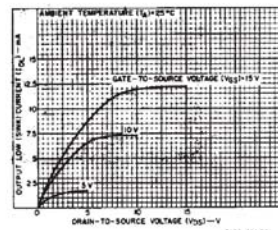


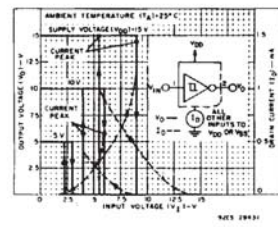
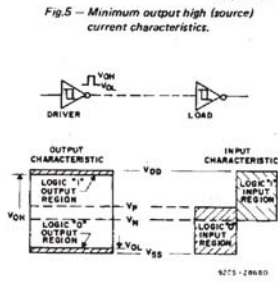
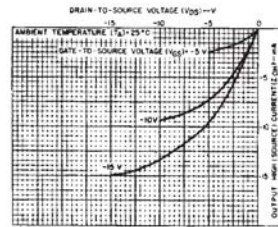
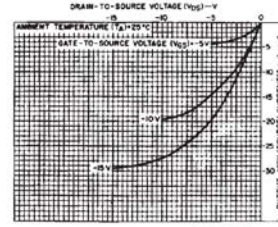
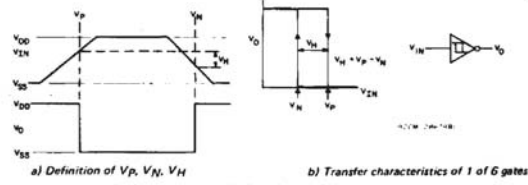
Fig. 3 - Minimum output low (sink) current characteristics.

Copyright © 2003, Texas Instruments Incorporated

CD40106B Types

STATIC ELECTRICAL CHARACTERISTICS

CHARACTERISTIC	CONDITIONS			LIMITS AT INDICATED TEMPERATURES (°C)							UNITS
	V _O (V)	V _{IN} (V)	V _{DD} (V)	-55	-40	+85	+125	+25			
								Min.	Typ.	Max.	
Quiescent Device Current, I _{DD} Max.	-	0.5	5	1	1	30	30	-	0.02	1	μA
	-	0.10	10	2	2	80	60	-	0.02	2	
	-	0.15	15	4	4	120	120	-	0.02	4	
	-	0.20	20	20	20	600	600	-	0.04	20	
Positive Trigger Threshold Voltage V _D Min.	-	-	5	2.2	2.2	2.2	2.2	2.2	2.9	-	V
	-	-	10	4.6	4.6	4.6	4.6	4.6	5.9	-	
	-	-	15	6.8	6.8	6.8	6.8	6.8	8.8	-	
	-	-	5	3.6	3.6	3.6	3.6	-	2.9	3.6	
V _D Max.	-	-	10	7.1	7.1	7.1	7.1	-	5.9	7.1	V
	-	-	15	10.8	10.8	10.8	10.8	-	8.8	10.8	
	-	-	5	2.8	2.8	2.8	2.8	-	1.9	2.8	
	-	-	10	5.2	5.2	5.2	5.2	-	3.9	5.2	
Negative Trigger Threshold Voltage V _N Min.	-	-	5	0.9	0.9	0.9	0.9	0.9	1.9	-	V
	-	-	10	2.5	2.5	2.5	2.5	2.5	3.9	-	
	-	-	15	4	4	4	4	4	5.8	-	
	-	-	5	2.8	2.8	2.8	2.8	-	1.9	2.8	
V _N Max.	-	-	10	5.2	5.2	5.2	5.2	-	3.9	5.2	V
	-	-	15	7.4	7.4	7.4	7.4	-	5.8	7.4	
	-	-	5	0.3	0.3	0.3	0.3	0.3	0.9	-	
	-	-	10	1.2	1.2	1.2	1.2	1.2	2.3	-	
Hysteresis Voltage V _H Min.	-	-	15	1.6	1.6	1.6	1.6	1.6	3.5	-	V
	-	-	5	1.6	1.6	1.6	1.6	-	0.9	1.6	
	-	-	10	3.4	3.4	3.4	3.4	-	2.3	3.4	
	-	-	15	5	5	5	5	-	3.5	5	
Output Low (Sink) Current, I _{OL} Min.	0.4	0.5	5	0.64	0.61	0.42	0.36	0.51	1	-	mA
	0.5	0.10	10	1.6	1.5	1.1	0.9	1.3	2.6	-	
	1.5	0.15	15	4.2	4	2.8	2.4	3.4	6.8	-	
	4.6	0.5	5	-0.64	-0.61	-0.42	-0.36	-0.51	-1	-	
Output High (Source) Current, I _{OH} Min.	2.5	0.5	5	-2	-1.8	-1.3	-1.15	-1.6	-3.2	-	mA
	9.5	0.10	10	-1.6	-1.5	-1.1	-0.9	-1.3	-2.6	-	
	13.5	0.15	15	-4.2	-4	-2.8	-2.4	-3.4	-6.8	-	
	-	-	5	0.05	-	-	0	0.05	-	-	
Output Voltage Low-Level, V _{OL} Max.	-	10	10	0.05	-	-	0	0.05	-	-	V
	-	15	15	0.05	-	-	0	0.05	-	-	
	-	0	5	4.95	4.95	5	-	-	-	-	
Output Voltage High Level, V _{OH} Min.	-	0	10	9.95	9.95	10	-	-	-	-	V
	-	0	15	14.95	14.95	15	-	-	-	-	
	-	-	18	±0.1	±0.1	±1	±1	-	±10 ⁻⁵	±0.1	
Input Current, I _{IN} Max.	-	0.18	18	±0.1	±0.1	±1	±1	-	±10 ⁻⁵	±0.1	μA



3
COMMERCIAL CMOS
HIGH VOLTAGE ICs

CD40106B Types

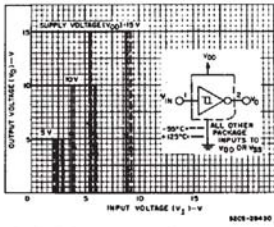


Fig. 9 - Typical voltage transfer characteristics as a function of temperature.

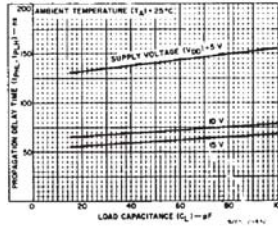


Fig. 10 - Typical propagation delay time as a function of load capacitance.

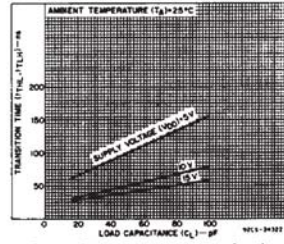


Fig. 11 - Typical transition time as a function of load capacitance.

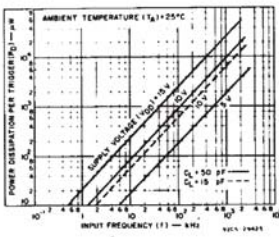


Fig. 12 - Typical power dissipation per trigger as a function of input frequency.

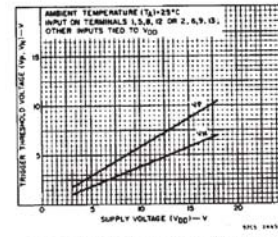


Fig. 13 - Typical trigger threshold voltage as a function of supply voltage.

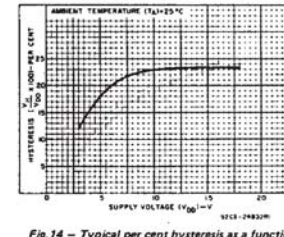


Fig. 14 - Typical per cent hysteresis as a function of supply voltage.

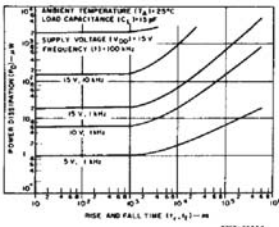


Fig. 15 - Typical power dissipation as a function of rise and fall times.

APPLICATIONS



Fig. 16 - Wave shaper.

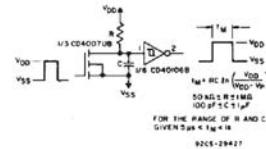


Fig. 17 - Monostable multivibrator.

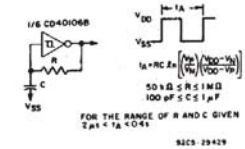


Fig. 18 - Astable multivibrator.

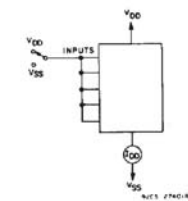


Fig. 19 - Quiescent device current test circuit.

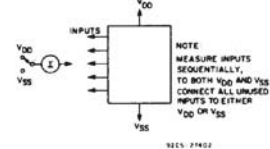


Fig. 20 - Input current test circuit.

CD40106B Types

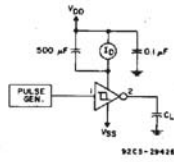
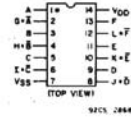
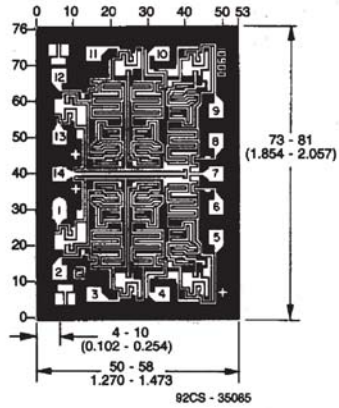


Fig.21 - Dynamic power dissipation test circuit.



TERMINAL ASSIGNMENT



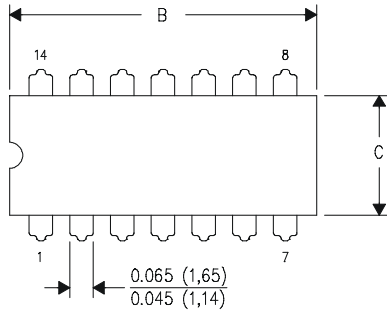
Dimensions in parentheses are in millimeters and are derived from the basic inch dimensions as indicated. Grid graduations are in mils (10^{-3} inch).

Dimensions and Pad Layout for CD40106BH

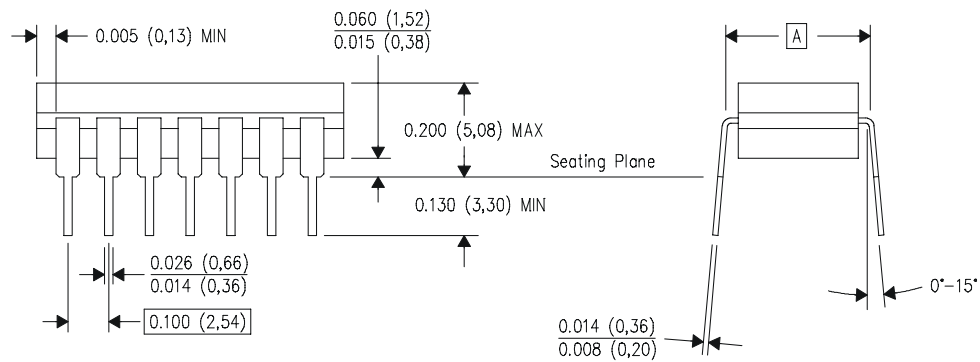
3
COMMERCIAL CMOS
HIGH VOLTAGE ICs

J (R-GDIP-T**) 14 LEADS SHOWN

CERAMIC DUAL IN-LINE PACKAGE



DIM \ PINS **	14	16	18	20
A	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC
B MAX	0.785 (19,94)	.840 (21,34)	0.960 (24,38)	1.060 (26,92)
B MIN	—	—	—	—
C MAX	0.300 (7,62)	0.300 (7,62)	0.310 (7,87)	0.300 (7,62)
C MIN	0.245 (6,22)	0.245 (6,22)	0.220 (5,59)	0.245 (6,22)



4040083/F 03/03

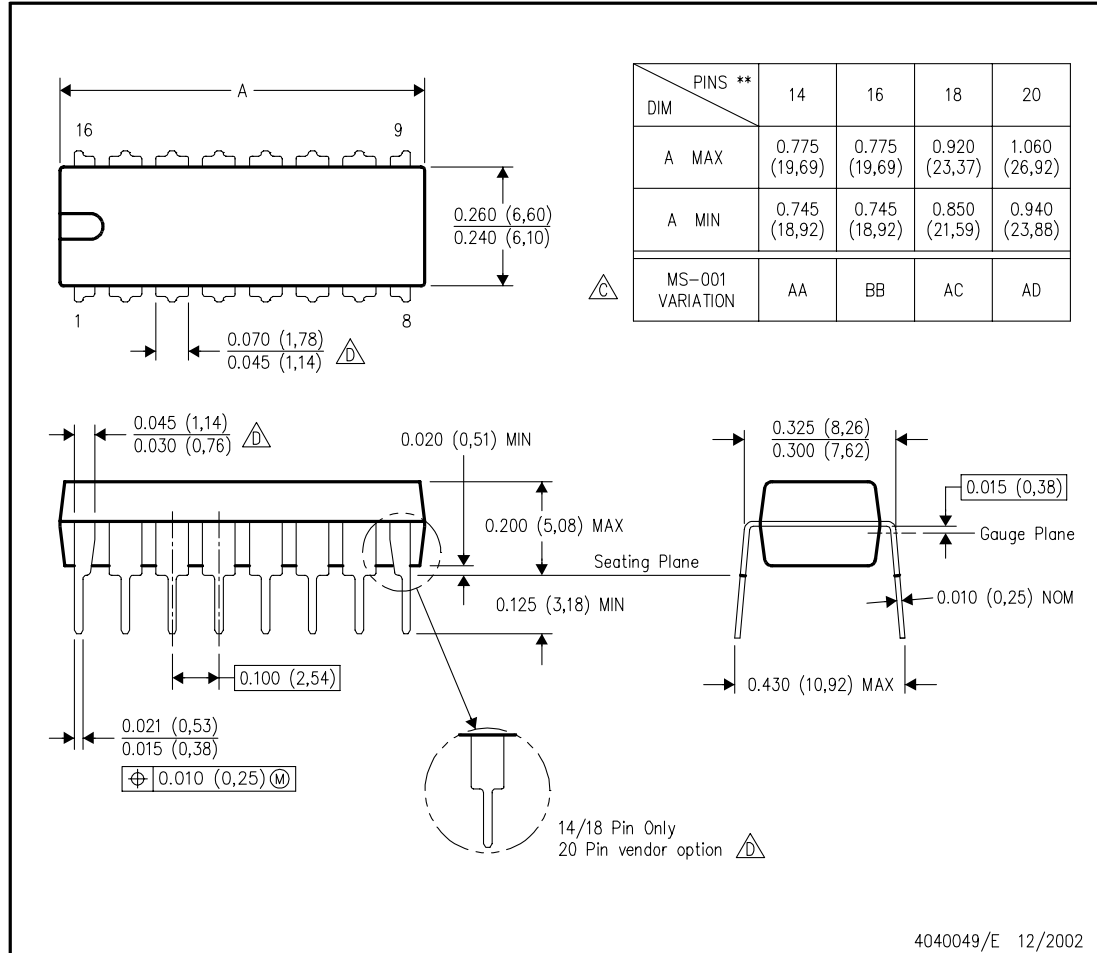
- NOTES:
- All linear dimensions are in inches (millimeters).
 - This drawing is subject to change without notice.
 - This package is hermetically sealed with a ceramic lid using glass frit.
 - Index point is provided on cap for terminal identification only on press ceramic glass frit seal only.
 - Falls within MIL STD 1835 GDIP1-T14, GDIP1-T16, GDIP1-T18 and GDIP1-T20.

MECHANICAL DATA

N (R-PDIP-T**)

PLASTIC DUAL-IN-LINE PACKAGE

16 PINS SHOWN

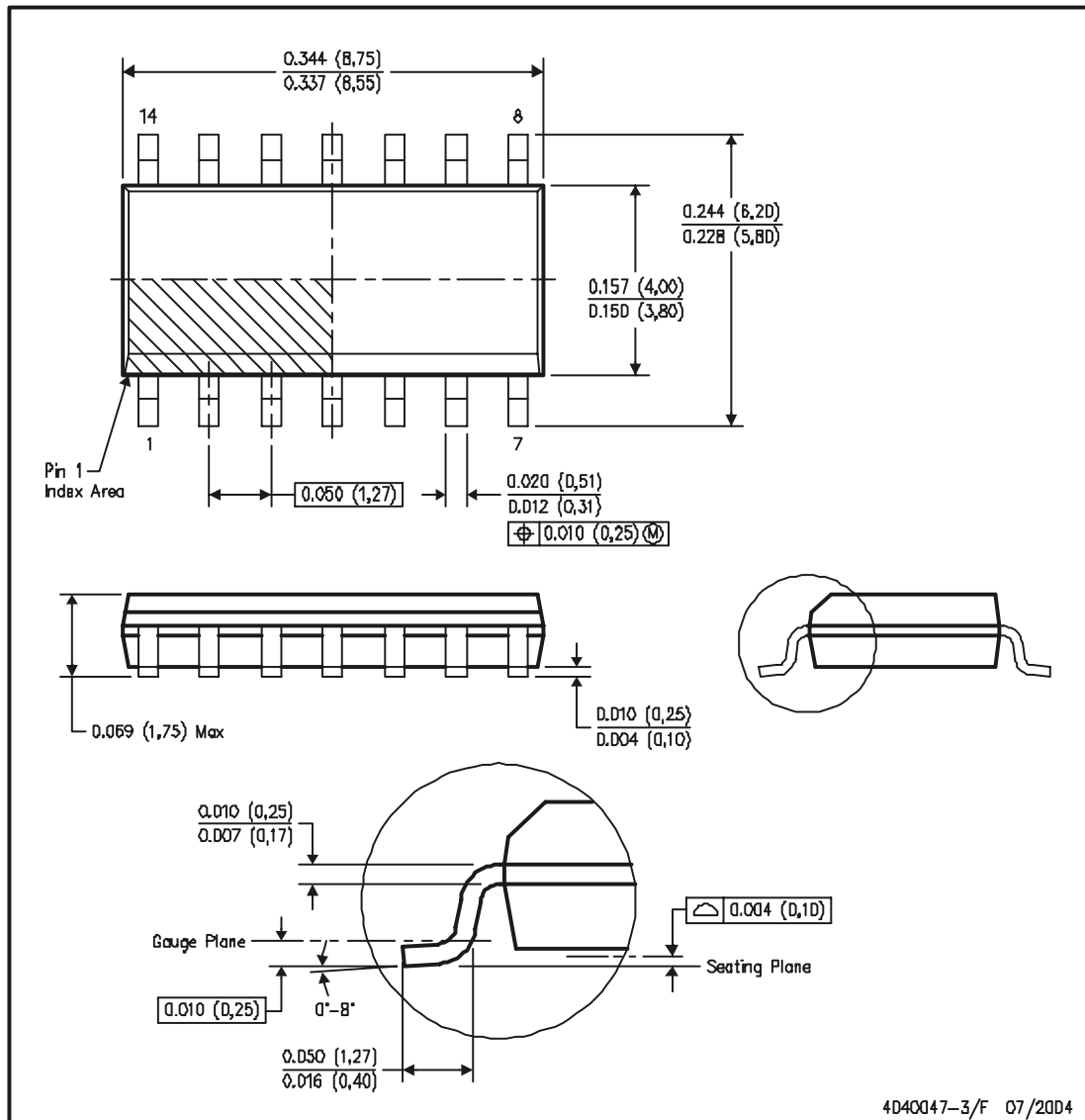


- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
 - The 20 pin end lead shoulder width is a vendor option, either half or full width.

MECHANICAL DATA

D (R-PDSO-G14)

PLASTIC SMALL-OUTLINE PACKAGE



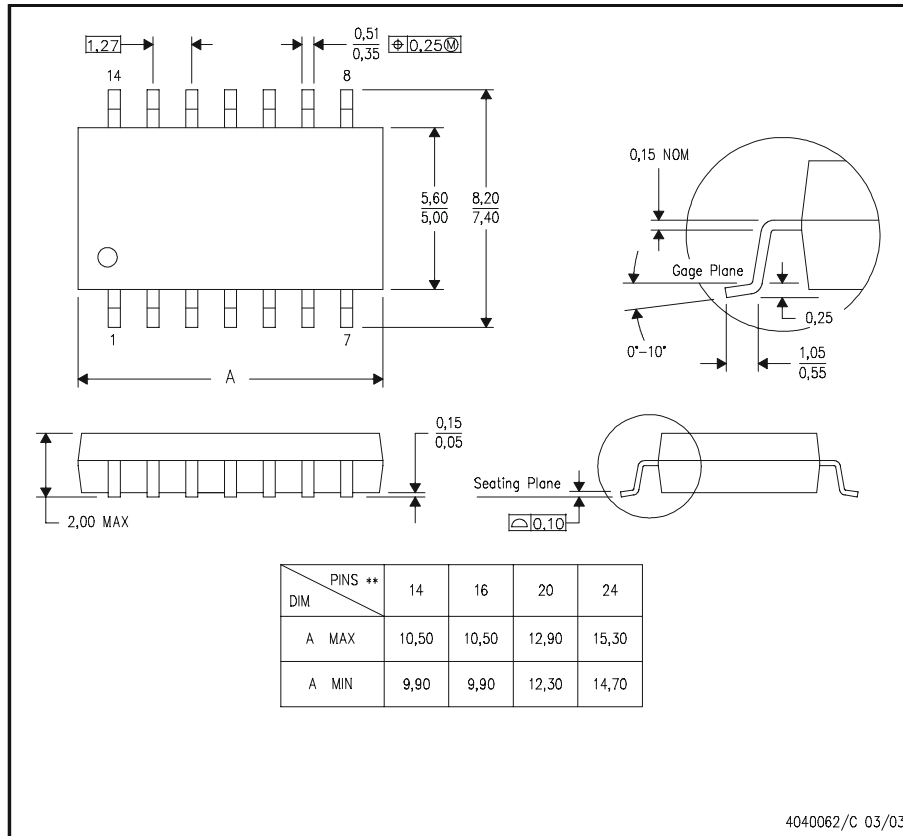
- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion not to exceed 0.006 (0.15).
 - D. Falls within JEDEC MS-012 variation AB.

MECHANICAL DATA

NS (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14-PINS SHOWN



- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

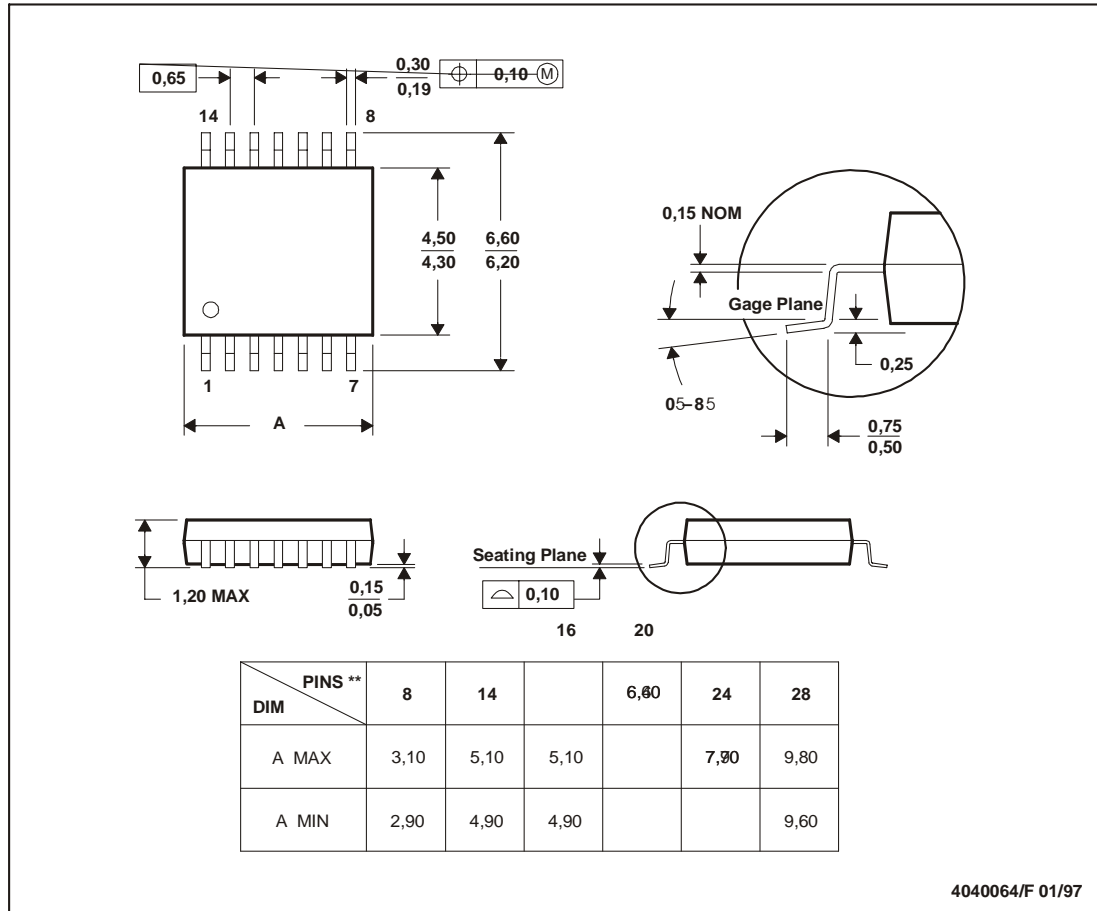
MECHANICAL DATA

MTSS001C – JANUARY 1995 – REVISED FEBRUARY 1999

PW (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14 PINS SHOWN



4040064/F 01/97

- NOTES: A. All linear dimensions are in millimeters.
 B. This drawing is subject to change without notice.
 C. Body dimensions do not include mold flash or protrusion not to exceed 0,15.
 D. Falls within JEDEC MO-153



POST OFFICE BOX 655303 W DALLAS, TEXAS 75265

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, modifications, enhancements, improvements, and other changes to its products and services at any time and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All products are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its hardware products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by government requirements, testing of all parameters of each product is not necessarily performed.

TI assumes no liability for applications assistance or customer product design. Customers are responsible for their products and applications using TI components. To minimize the risks associated with customer products and applications, customers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any TI patent right, copyright, mask work right, or other TI intellectual property right relating to any combination, machine, or process in which TI products or services are used. Information published by TI regarding third-party products or services does not constitute a license from TI to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. Reproduction of this information with alteration is an unfair and deceptive business practice. TI is not responsible or liable for such altered documentation.

Resale of TI products or services with statements different from or beyond the parameters stated by TI for that product or service voids all express and any implied warranties for the associated TI product or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Following are URLs where you can obtain information on other Texas Instruments products and application solutions:

Products		Applications	
Amplifiers	amplifier.ti.com	Audio	www.ti.com/audio
Data Converters	dataconverter.ti.com	Automotive	www.ti.com/automotive
DSP	dsp.ti.com	Broadband	www.ti.com/broadband
Interface	interface.ti.com	Digital Control	www.ti.com/digitalcontrol
Logic	logic.ti.com	Military	www.ti.com/military
Power Mgmt	power.ti.com	Optical Networking	www.ti.com/opticalnetwork
Microcontrollers	microcontroller.ti.com	Security	www.ti.com/security
		Telephony	www.ti.com/telephony
		Video & Imaging	www.ti.com/video
		Wireless	www.ti.com/wireless

Mailing Address: Texas Instruments
Post Office Box 655303 Dallas, Texas 75265

Copyright © 2004, Texas Instruments Incorporated

IR2110/IR2113 (S)

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
- Fully operational to +500V or +600V
- Tolerant to negative transient voltage
- dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
- Separate logic supply range from 3.3V to 20V
- Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

Description

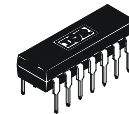
The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current

buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

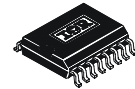
Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{\text{O}+/-}$	2A / 2A
V_{OUT}	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching	10 ns

Packages

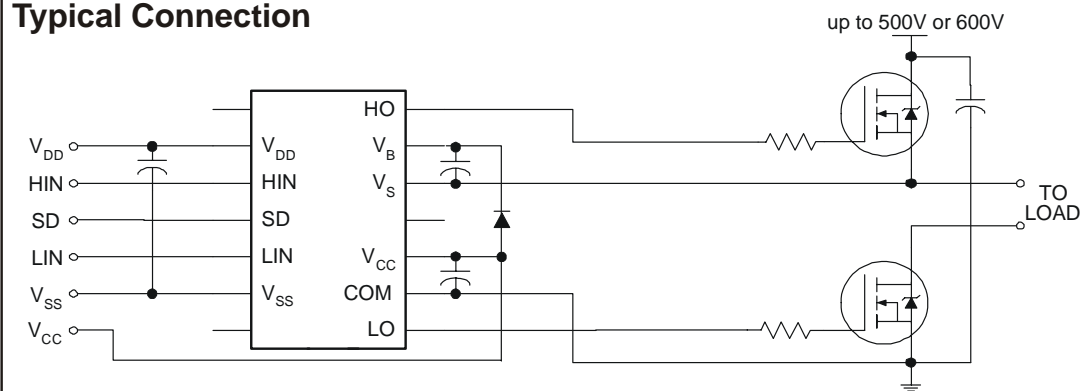


14-Lead PDIP
IR2110/IR2113



16-Lead SOIC
IR2110S/IR2113S

Typical Connection



(Refer to Lead Assignments for correct pin configuration). This/These diagram(s) show electrical connections only. Please refer to our Application Notes and DesignTips for proper circuit board layout.

IR2110/IR2113 (S)

Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units	
V _B	High side floating supply voltage (IR2110)	-0.3	525	V	
	(IR2113)	-0.3	625		
V _S	High side floating supply offset voltage	V _B - 25	V _B + 0.3		
V _{HO}	High side floating output voltage	V _S - 0.3	V _B + 0.3		
V _{CC}	Low side fixed supply voltage	-0.3	25		
V _{LO}	Low side output voltage	-0.3	V _{CC} + 0.3		
V _{DD}	Logic supply voltage	-0.3	V _{SS} + 25		
V _{SS}	Logic supply offset voltage	V _{CC} - 25	V _{CC} + 0.3		
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS} - 0.3	V _{DD} + 0.3		
dV _S /dt	Allowable offset supply voltage transient (figure 2)	—	50	V/ns	
P _D	Package power dissipation @ T _A +25°C	(14 lead DIP)	—	1.6	W
		(16 lead SOIC)	—	1.25	
R _{THJA}	Thermal resistance, junction to ambient	(14 lead DIP)	—	75	°C/W
		(16 lead SOIC)	—	100	
T _J	Junction temperature	—	150	°C	
T _S	Storage temperature	-55	150		
T _L	Lead temperature (soldering, 10 seconds)	—	300		

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V _B	High side floating supply absolute voltage	V _S + 10	V _S + 20	V
V _S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V _{HO}	High side floating output voltage	V _S	V _B	
V _{CC}	Low side fixed supply voltage	10	20	
V _{LO}	Low side output voltage	0	V _{CC}	
V _{DD}	Logic supply voltage	V _{SS} + 3	V _{SS} + 20	
V _{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS}	V _{DD}	
T _A	Ambient temperature	-40	125	°C

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to -V_{BS}. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When V_{DD} < 5V, the minimum V_{SS} offset is limited to -V_{DD}.

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	—	—	—	10		

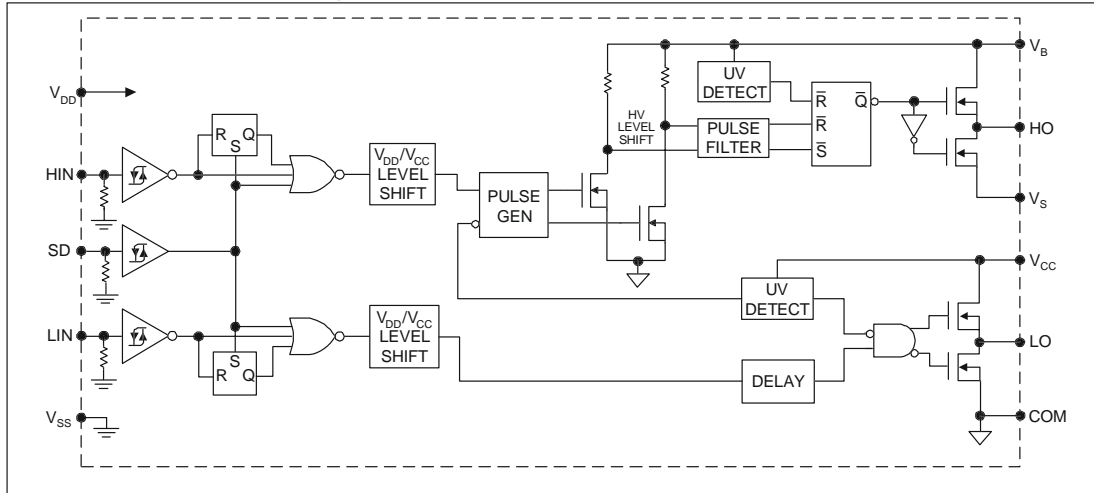
Static Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IN} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		$I_O = 0A$
I_{LK}	Offset supply leakage current	16	—	—	50	μA	$V_B = V_S = 500V/600V$
I_{QBS}	Quiescent V_{BS} supply current	17	—	125	230		$V_{IN} = 0V$ or V_{DD}
I_{QCC}	Quiescent V_{CC} supply current	18	—	180	340		$V_{IN} = 0V$ or V_{DD}
I_{QDD}	Quiescent V_{DD} supply current	19	—	15	30		$V_{IN} = 0V$ or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
I_{IN-}	Logic "0" input bias current	21	—	—	1.0		$V_{IN} = 0V$
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$, $V_{IN} = V_{DD}$ PW 10 μs
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$, $V_{IN} = 0V$ PW 10 μs

IR2110/IR2113 (S)

Functional Block Diagram



Lead Definitions

Symbol	Description
V _{DD}	Logic supply
HIN	Logic input for high side gate driver output (HO), in phase
SD	Logic input for shutdown
LIN	Logic input for low side gate driver output (LO), in phase
V _{SS}	Logic ground
V _B	High side floating supply
HO	High side gate drive output
V _S	High side floating supply return
V _{CC}	Low side supply
LO	Low side gate drive output
COM	Low side return

Lead Assignments

<p>14 Lead PDIP</p> <p>IR2110/IR2113</p>	<p>16 Lead SOIC (Wide Body)</p> <p>IR2110S/IR2113S</p>
Part Number	

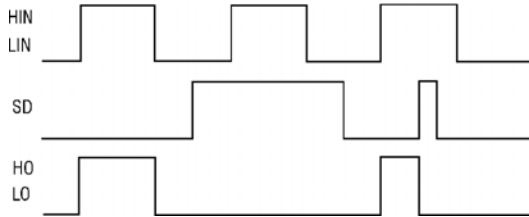


Figure 1. Input/Output Timing Diagram

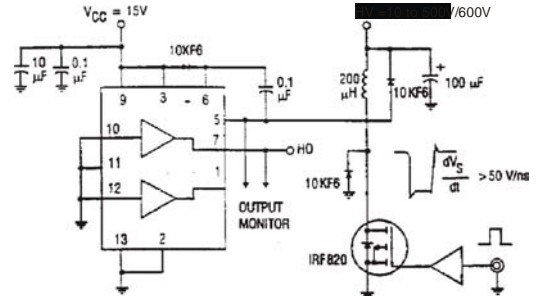


Figure 2. Floating Supply Voltage Transient Test Circuit

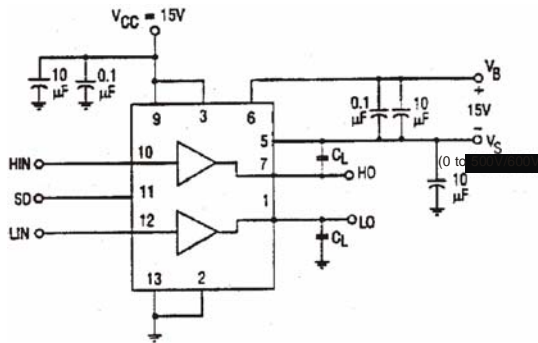


Figure 3. Switching Time Test Circuit

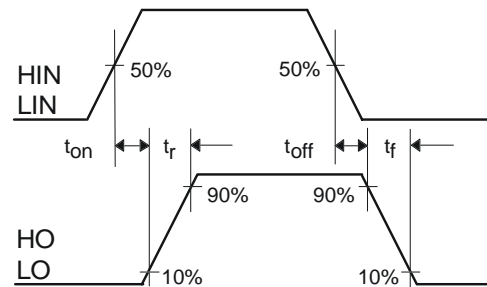


Figure 4. Switching Time Waveform Definition

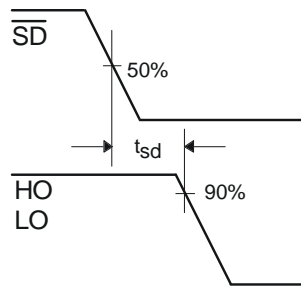


Figure 3. Shutdown Waveform Definitions

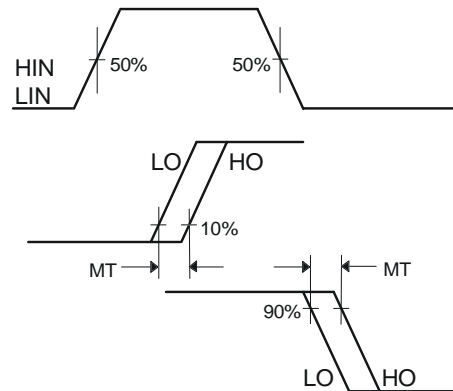


Figure 6. Delay Matching Waveform Definitions

IR2110/IR2113 (S)

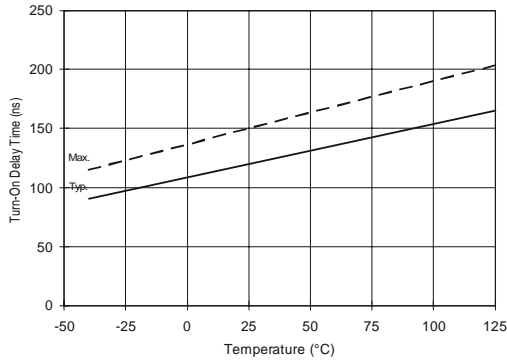


Figure 7A. Turn-On Time vs. Temperature

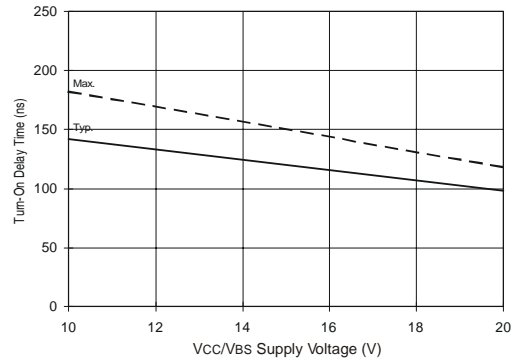


Figure 7B. Turn-On Time vs. Vcc/Vbs Supply Voltage

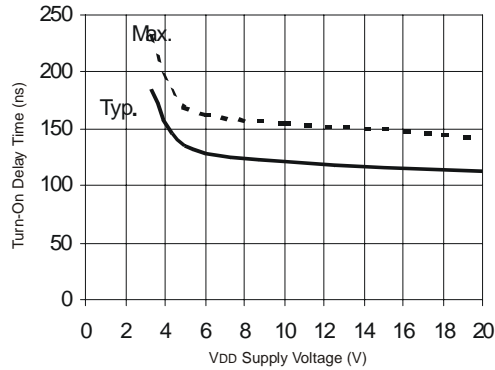


Figure 7C. Turn-On Time vs. VDD Supply Voltage

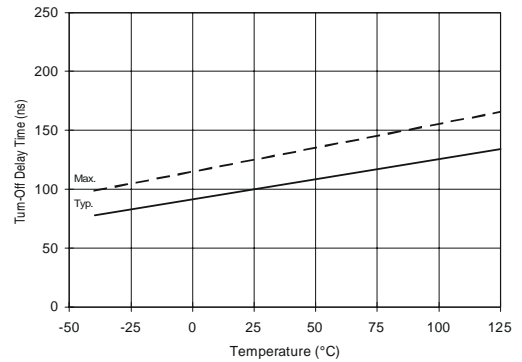


Figure 8A. Turn-Off Time vs. Temperature

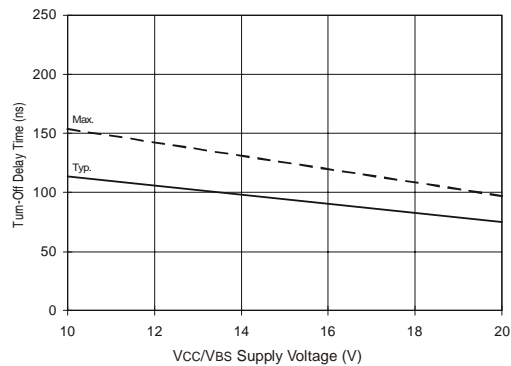


Figure 8B. Turn-Off Time vs. Vcc/Vbs Supply Voltage

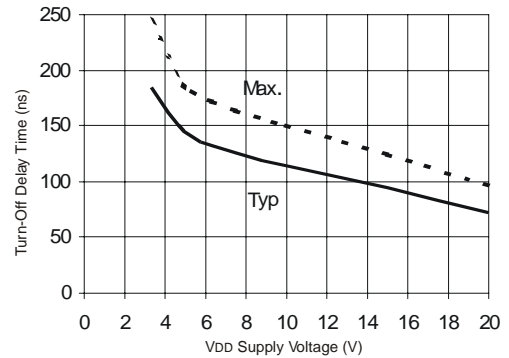


Figure 8C. Turn-Off Time vs. VDD Supply Voltage

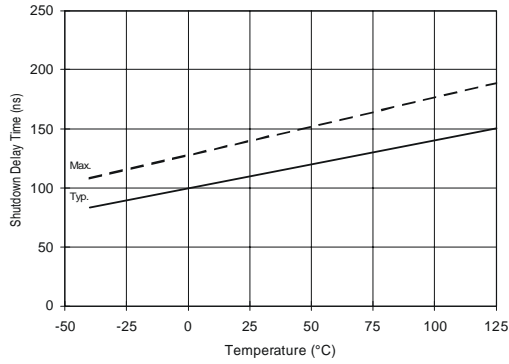


Figure 9A. Shutdown Time vs. Temperature

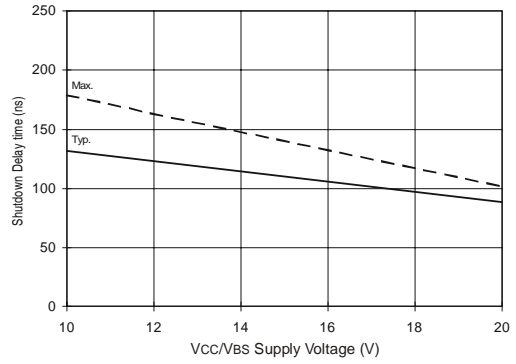


Figure 9B. Shutdown Time vs. Vcc/Vbs Supply Voltage

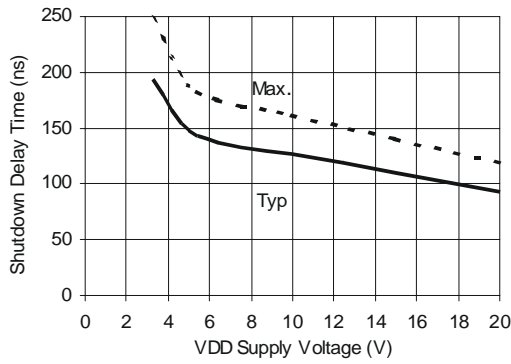


Figure 9C. Shutdown Time vs. VDD Supply Voltage

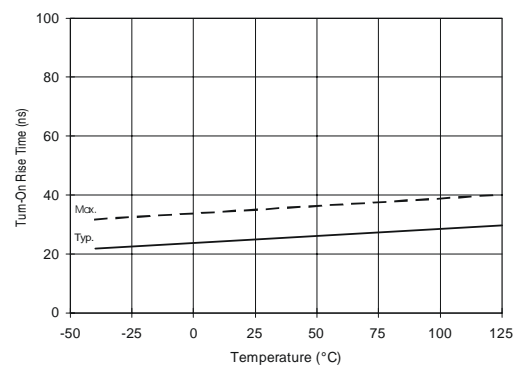


Figure 10A. Turn-On Rise Time vs. Temperature

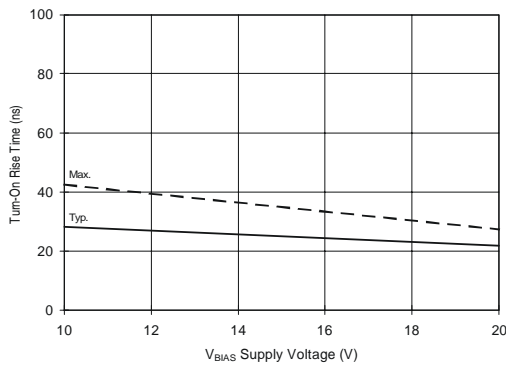


Figure 10B. Turn-On Rise Time vs. Voltage

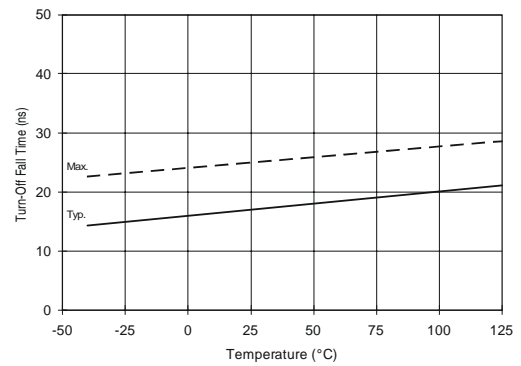


Figure 11A. Turn-Off Fall Time vs. Temperature

IR2110/IR2113 (S)

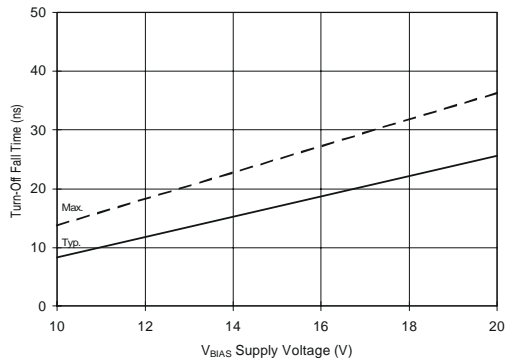


Figure 11B. Turn-Off Fall Time vs. Voltage

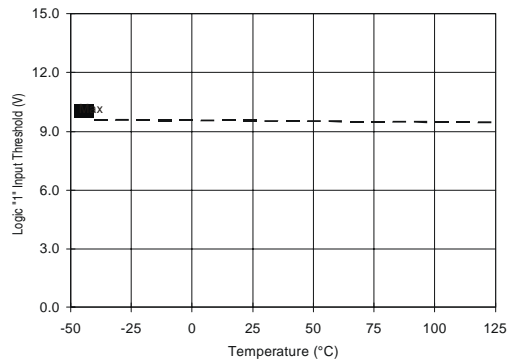


Figure 12A. Logic "1" Input Threshold vs. Temperature

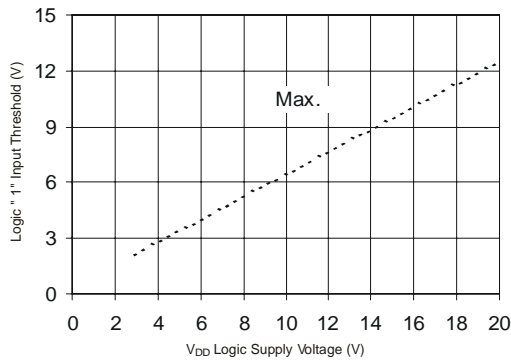


Figure 12B. Logic "1" Input Threshold vs. Voltage

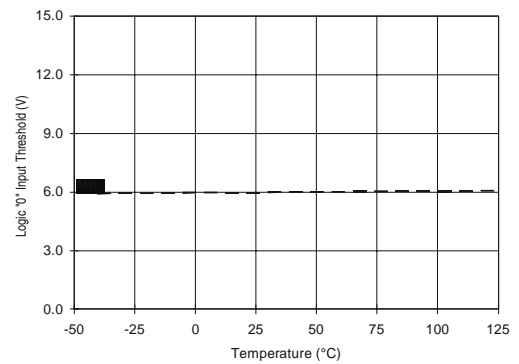


Figure 13A. Logic "0" Input Threshold vs. Temperature

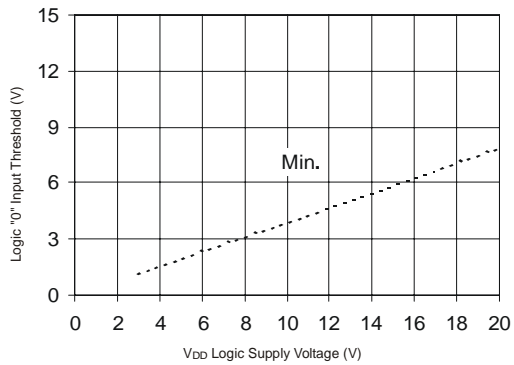


Figure 13B. Logic "0" Input Threshold vs. Voltage

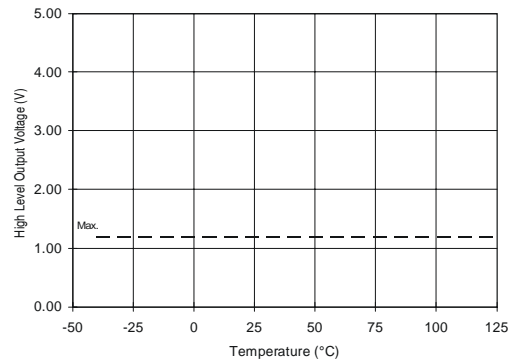


Figure 14A. High Level Output vs. Temperature

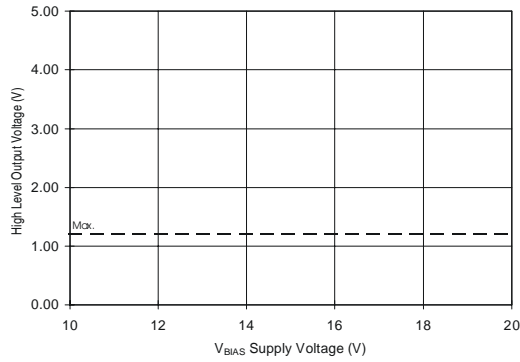


Figure 14B. High Level Output vs. Voltage

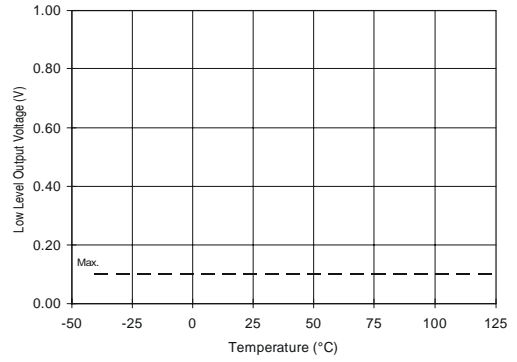


Figure 15A. Low Level Output vs. Temperature

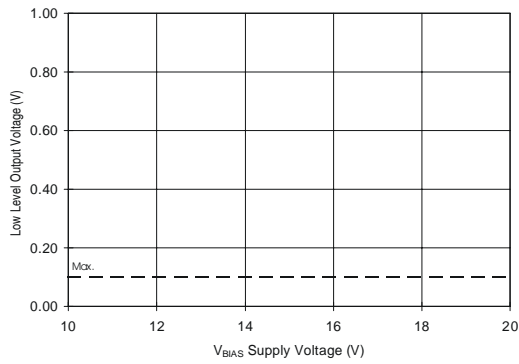


Figure 15B. Low Level Output vs. Voltage

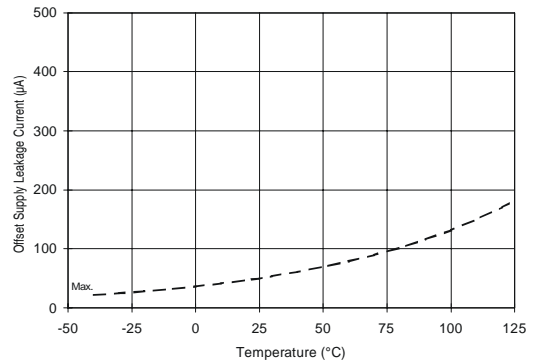


Figure 16A. Offset Supply Current vs. Temperature

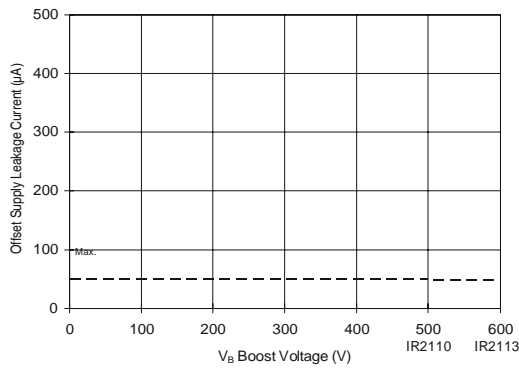


Figure 16B. Offset Supply Current vs. Voltage

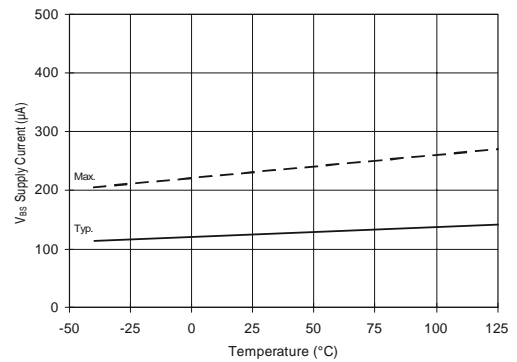


Figure 17A. VBS Supply Current vs. Temperature

IR2110/IR2113 (S)

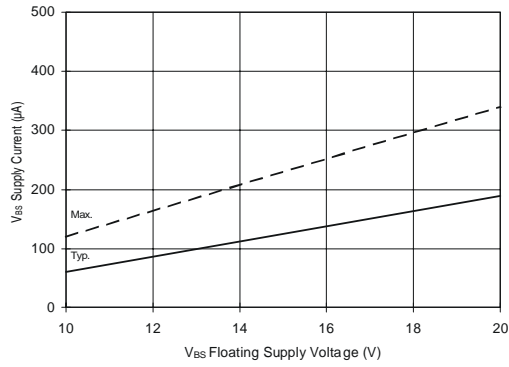


Figure 17B. V_{BS} Supply Current vs. Voltage

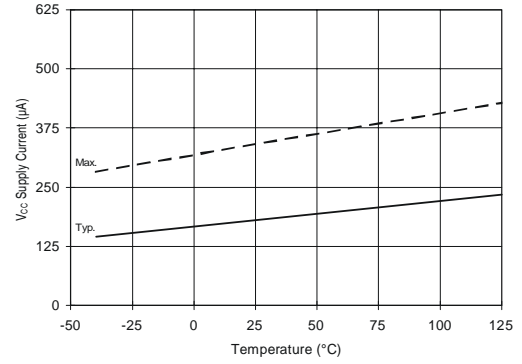


Figure 18A. V_{CC} Supply Current vs. Temperature

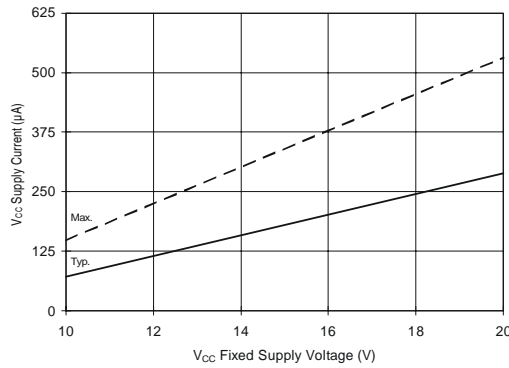


Figure 18B. V_{CC} Supply Current vs. Voltage

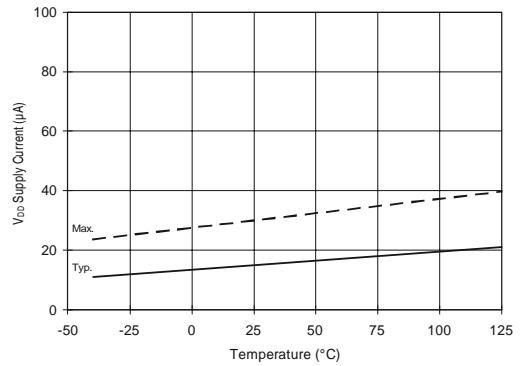


Figure 19A. V_{DS} Supply Current vs. Temperature

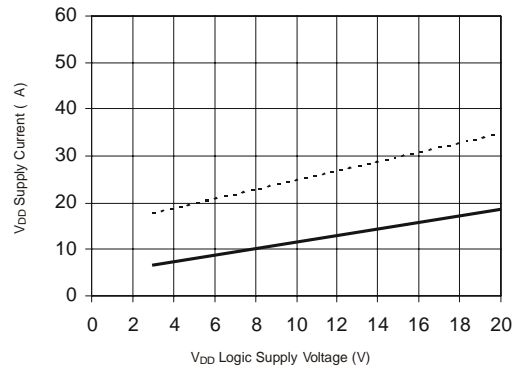


Figure 19B. V_{DD} Supply Current vs. V_{DD} Voltage

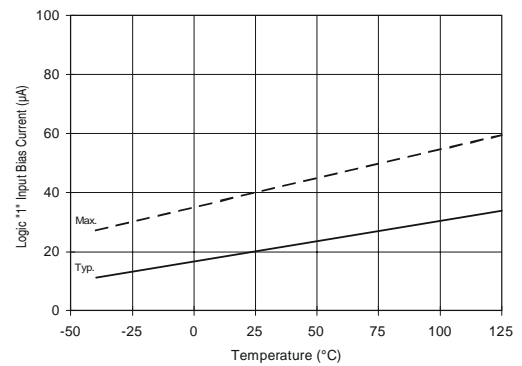


Figure 20A. Logic "1" Input Current vs. Temperature

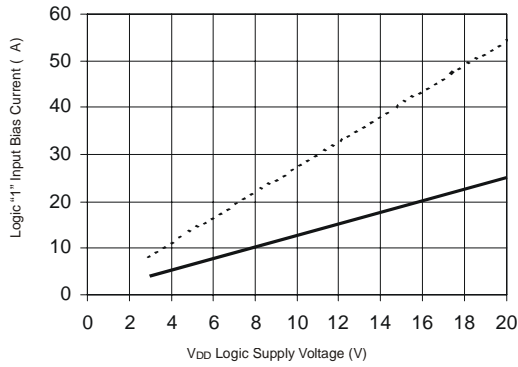


Figure 20B. Logic "1" Input Current vs. V_{DD} Voltage

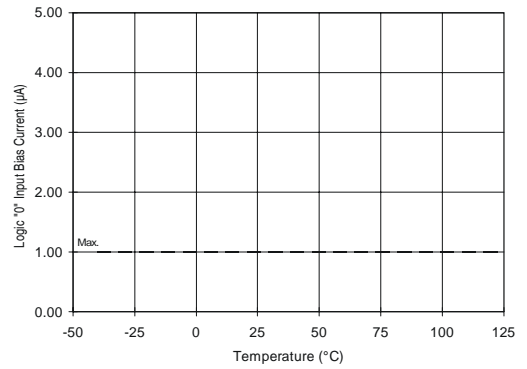


Figure 21A. Logic "0" Input Current vs. Temperature

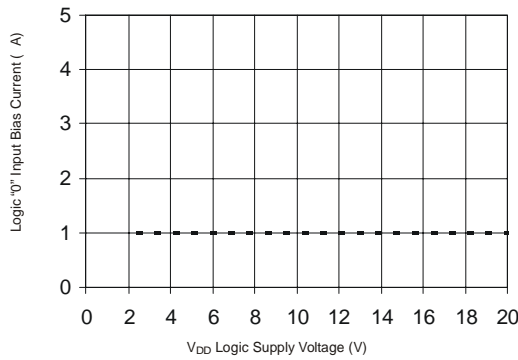


Figure 21B. Logic "0" Input Current vs. V_{DD} Voltage

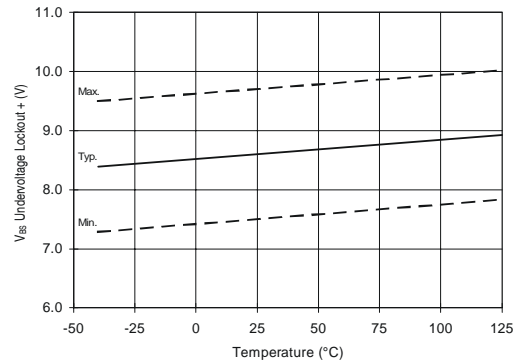


Figure 22. V_{BS} Undervoltage (+) vs. Temperature

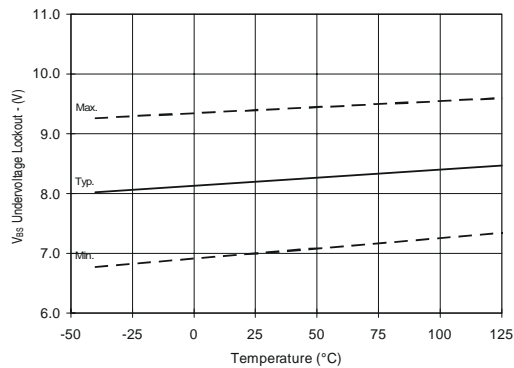


Figure 23. V_{BS} Undervoltage (-) vs. Temperature

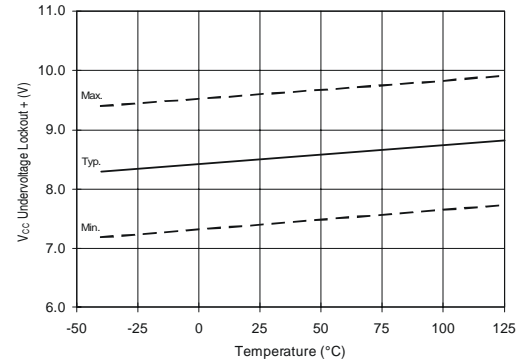


Figure 24. V_{CC} Undervoltage (+) vs. Temperature

IR2110/IR2113 (S)

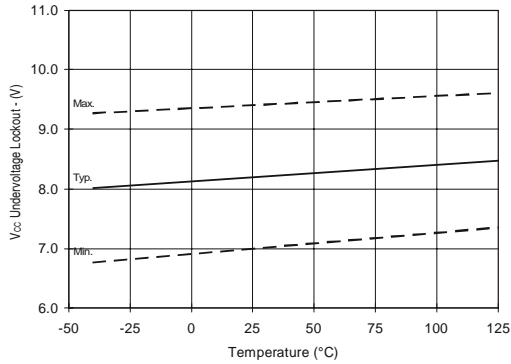


Figure 25. Vcc Undervoltage (-) vs. Temperature

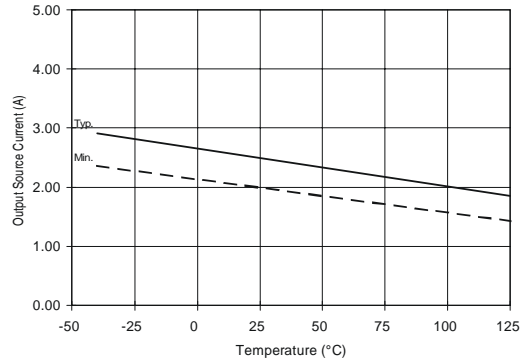


Figure 26A. Output Source Current vs. Temperature

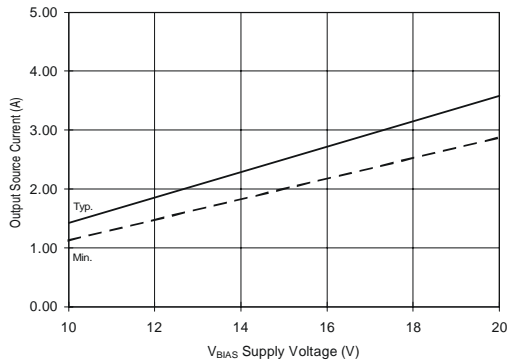


Figure 26B. Output Source Current vs. Voltage

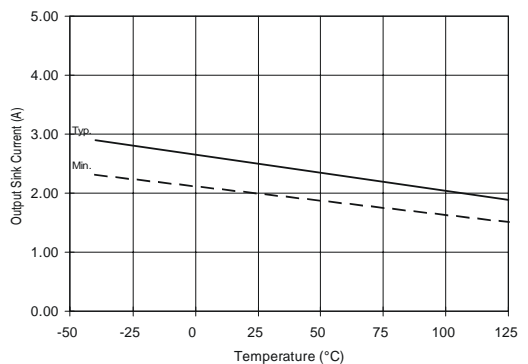


Figure 27A. Output Sink Current vs. Temperature

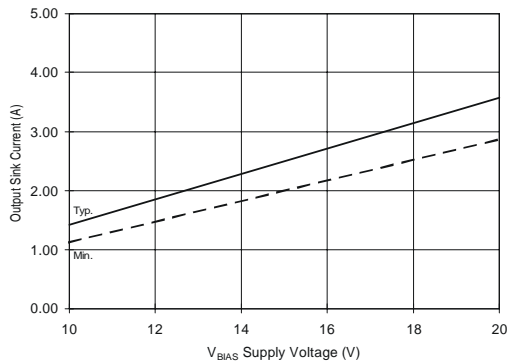


Figure 27B. Output Sink Current vs. Voltage

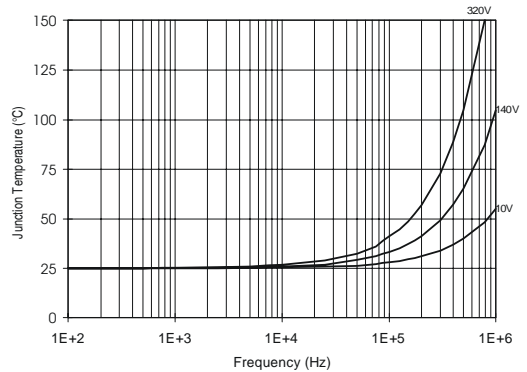


Figure 28. IR2110/IR2113 T_J vs. Frequency (IRFBC20) $R_{GATE} = 33$, $V_{CC} = 15V$

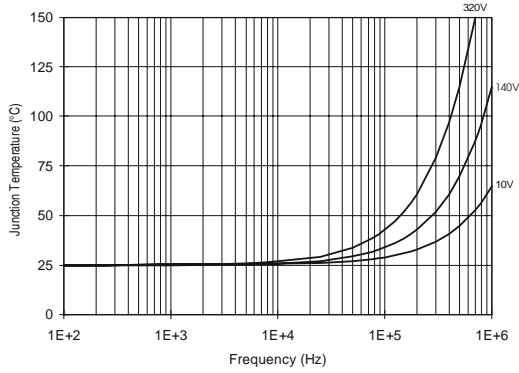


Figure 29. IR2110/IR2113 T_J vs. Frequency (IRFBC30) R_{GATE} = 22 , V_{CC} = 15V

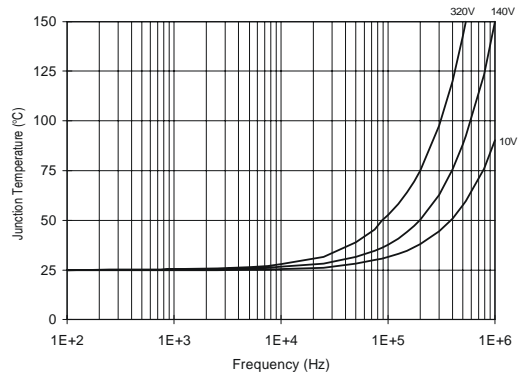


Figure 30. IR2110/IR2113 T_J vs. Frequency (IRFBC40) R_{GATE} = 15 , V_{CC} = 15V

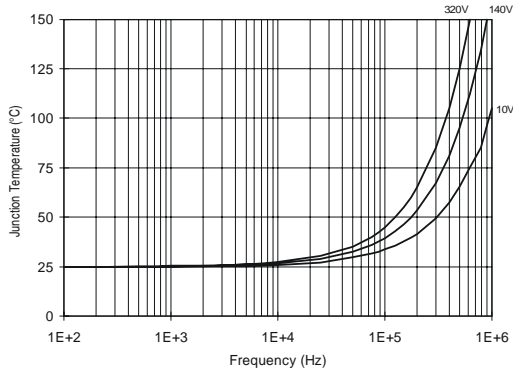


Figure 31. IR2110/IR2113 T_J vs. Frequency (IRFPE50) R_{GATE} = 10 , V_{CC} = 15V

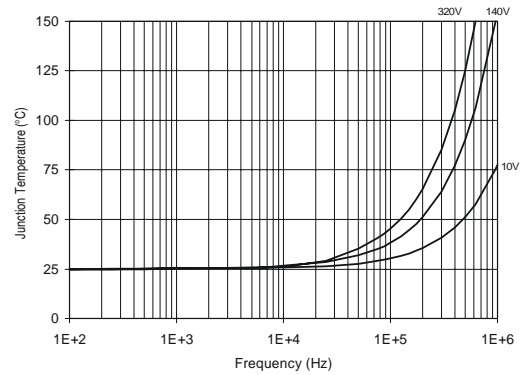


Figure 32. IR2110S/IR2113S T_J vs. Frequency (IRFBC20) R_{GATE} = 33 , V_{CC} = 15V

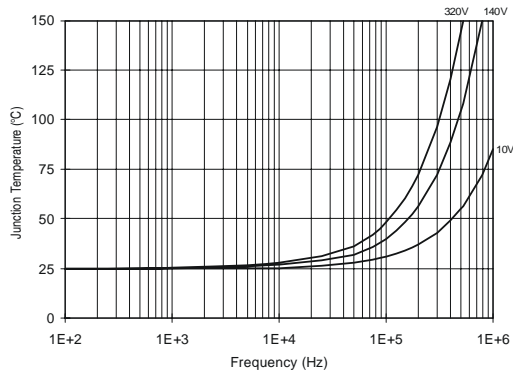


Figure 33. IR2110S/IR2113S T_J vs. Frequency (IRFBC30) R_{GATE} = 22 , V_{CC} = 15V

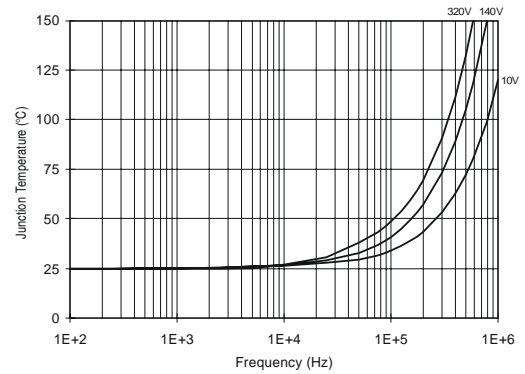


Figure 34. IR2110S/IR2113S T_J vs. Frequency (IRFBC40) R_{GATE} = 15 , V_{CC} = 15V

IR2110/IR2113 (S)

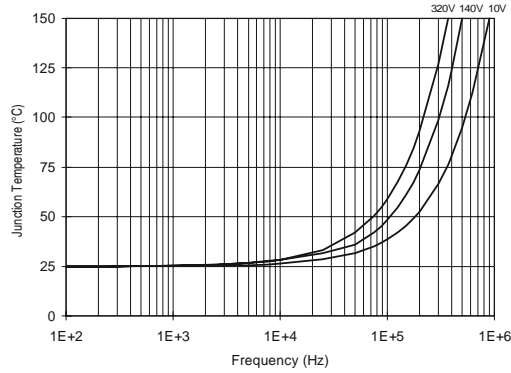


Figure 35. IR2110S/IR2113S T_J vs. Frequency (IRFPE50)
 $R_{GATE} = 10 \Omega$, $V_{CC} = 15V$

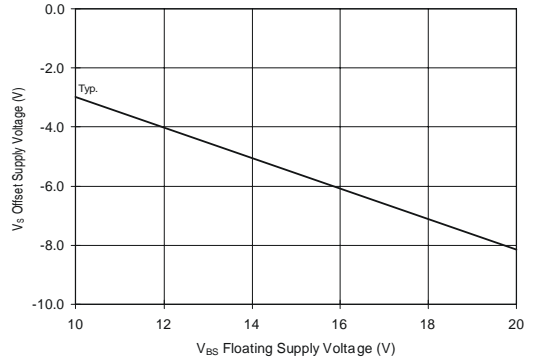


Figure 36. Maximum V_S Negative Offset vs. V_{BS} Supply Voltage

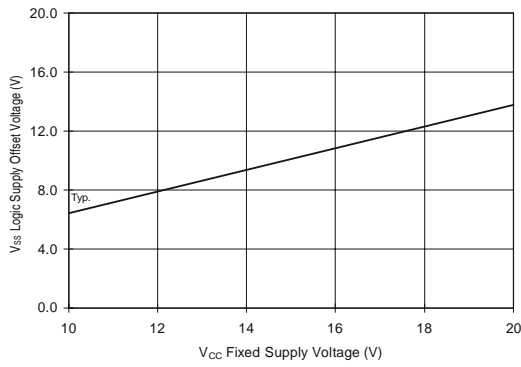
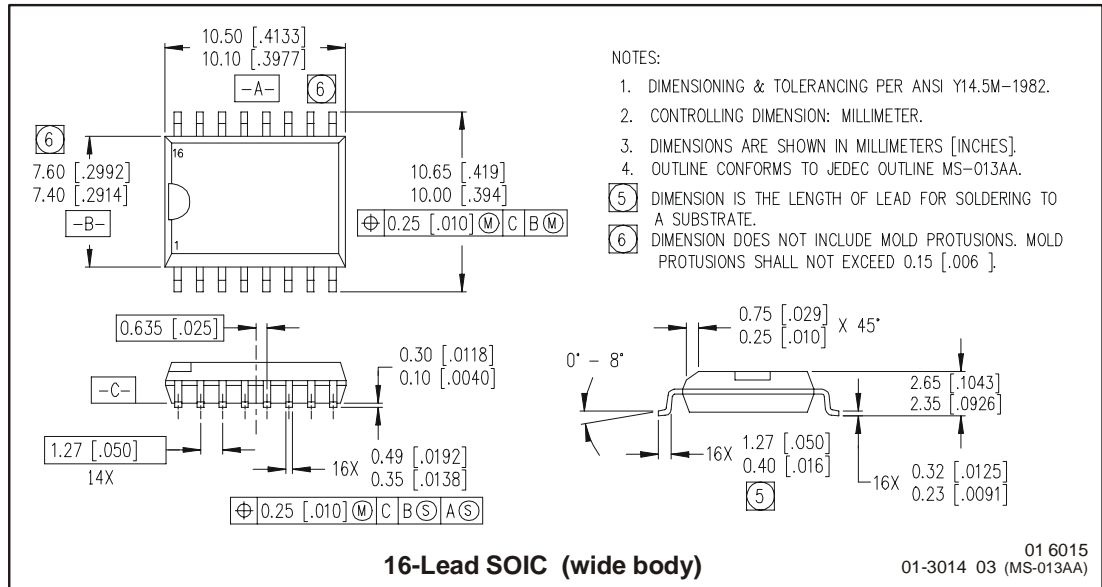
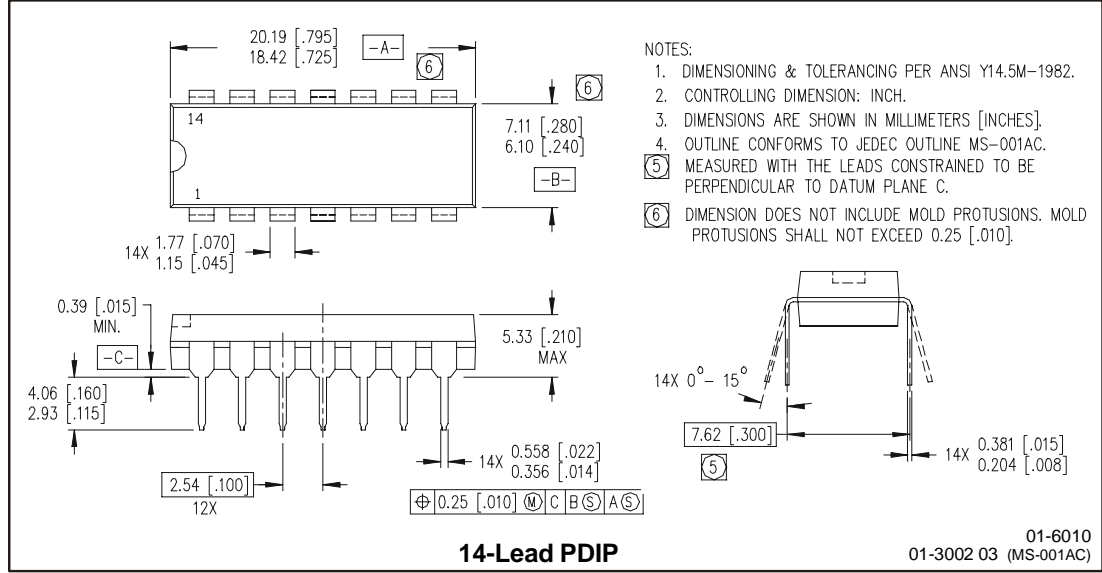


Figure 37. Maximum V_{SS} Positive Offset vs. V_{CC} Supply Voltage

Case Outlines

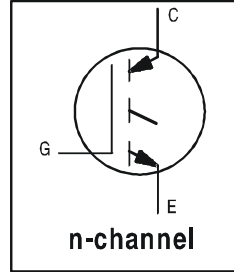


WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245 Tel: (310) 252-7105

International IR Rectifier

Features

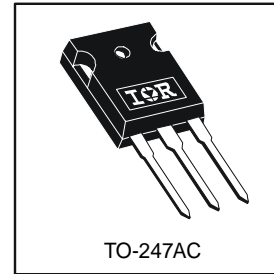
- UltraFast: Optimized for high operating frequencies 8-40 kHz in hard switching, >200 kHz in resonant mode
- Generation 4 IGBT design provides tighter parameter distribution and higher efficiency than Generation 3
- Industry standard TO-247AC package



$V_{CES} = 600V$
 $V_{CE(on) \text{ typ.}} = 1.72V$
 @ $V_{GE} = 15V, I_C = 20A$

Benefits

Generation 4 IGBT's offer highest efficiency available IGBT's optimized for specified application conditions. Designed to be a "drop-in" replacement for equivalent industry-standard Generation 3 IR IGBT's



Absolute Maximum Ratings

	Parameter	Max.	Units
V_{CES}	Collector-to-Emitter Voltage	600	V
$I_C @ T_C = 25^\circ C$	Continuous Collector Current	40	A
$I_C @ T_C = 100^\circ C$	Continuous Collector Current	20	
I_{CM}	Pulsed Collector Current	160	
I_{LM}	Clamped Inductive Load Current	160	
V_{GE}	Gate-to-Emitter Voltage	± 20	V
E_{ARV}	Reverse Voltage Avalanche Energy	15	mJ
$P_D @ T_C = 25^\circ C$	Maximum Power Dissipation	160	W
$P_D @ T_C = 100^\circ C$	Maximum Power Dissipation	65	
T_J	Operating Junction and	-55 to +150	$^\circ C$
T_{STG}	Storage Temperature Range		
	Soldering Temperature, for 10 sec.	300 (0.063 in. (1.6mm) from case)	
	Mounting torque, 6-32 or M3 screw.	10 lbf in (1.1N m)	

Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
R_{JC}	Junction-to-Case	-----	-----	0.77	$^\circ C/W$
R_{CS}	Case-to-Sink, flat, greased surface	-----	0.24	-----	
R_{JA}	Junction-to-Ambient, typical socket mount	-----	-----	40	
Wt	Weight	-----	6 (0.21)	-----	g (oz)

www.irf.com

1

12/30/00

Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
V _{(BR)CES}	Collector-to-Emitter Breakdown Voltage	600	----	----	V	V _{GE} = 0V, I _C = 250μA
V _{(BR)ECS}	Emitter-to-Collector Breakdown Voltage	18	----	----	V	V _{GE} = 0V, I _C = 1.0A See Fig. 2. 5
V _{(BR)CES} / T _J	Temperature Coeff. of Breakdown Voltage	----	0.63	----	V/°C	V _{GE} = 0V, I _C = 1.0mA
V _{CE(on)}	Collector-to-Emitter Saturation Voltage	----	1.72	2.1	V	I _C = 20A V _{GE} = 15V I _C = 40A I _C = 20A, T _J = 150°C
		----	2.15	----		
		----	1.7	----		
V _{GE(th)}	Gate Threshold Voltage	3.0	----	6.0		V _{CE} = V _{GE} , I _C = 250μA
V _{GE(th)} / T _J	Temperature Coeff. of Threshold Voltage	----	-13	----	mV/°C	V _{CE} = V _{GE} , I _C = 250μA
g _{fe}	Forward Transconductance	11	18	----	S	V _{CE} = 100V, I _C = 20A
I _{CES}	Zero Gate Voltage Collector Current	----	----	250	μA	V _{GE} = 0V, V _{CE} = 600V
		----	----	2.0		V _{GE} = 0V, V _{CE} = 10V, T _J = 25°C
		----	----	2500		V _{GE} = 0V, V _{CE} = 600V, T _J = 150°C
I _{GES}	Gate-to-Emitter Leakage Current	----	----	±100	nA	V _{GE} = ±20V

Switching Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
Q _g	Total Gate Charge (turn-on)	----	100	150	nC	I _C = 20A V _{CC} = 400V See Fig. 8 V _{GE} = 15V
Q _{ge}	Gate - Emitter Charge (turn-on)	----	16	25		
Q _{gc}	Gate - Collector Charge (turn-on)	----	40	60		
t _{d(on)}	Turn-On Delay Time	----	34	----	ns	T _J = 25°C I _C = 20A, V _{CC} = 480V V _{GE} = 15V, R _G = 10 Energy losses include "tail"
t _r	Rise Time	----	19	----		
t _{d(off)}	Turn-Off Delay Time	----	110	175		
t _f	Fall Time	----	120	180	mJ	See Fig. 10, 11, 13, 14
E _{on}	Turn-On Switching Loss	----	0.32	----		
E _{off}	Turn-Off Switching Loss	----	0.35	----		
E _{ts}	Total Switching Loss	----	0.67	1.0	ns	T _J = 150°C, I _C = 20A, V _{CC} = 480V V _{GE} = 15V, R _G = 10 Energy losses include "tail"
t _{d(on)}	Turn-On Delay Time	----	30	----		
t _r	Rise Time	----	19	----		
t _{d(off)}	Turn-Off Delay Time	----	220	----	mJ	See Fig. 13, 14
t _f	Fall Time	----	160	----		
E _{ts}	Total Switching Loss	----	1.4	----		
L _E	Internal Emitter Inductance	----	13	----	nH	Measured 5mm from package
C _{ies}	Input Capacitance	----	2100	----	pF	V _{GE} = 0V V _{CC} = 30V See Fig. 7 f = 1.0MHz
C _{oes}	Output Capacitance	----	140	----		
C _{res}	Reverse Transfer Capacitance	----	34	----		

Notes:

Repetitive rating; V_{GE} = 20V, pulse width limited by max. junction temperature. (See fig. 13b)

V_{CC} = 80%(V_{CES}), V_{GE} = 20V, L = 10μH, R_G = 10 , (See fig. 13a)

Repetitive rating; pulse width limited by maximum junction temperature.

Pulse width 80μs; duty factor 0.1%.

Pulse width 5.0μs, single shot.

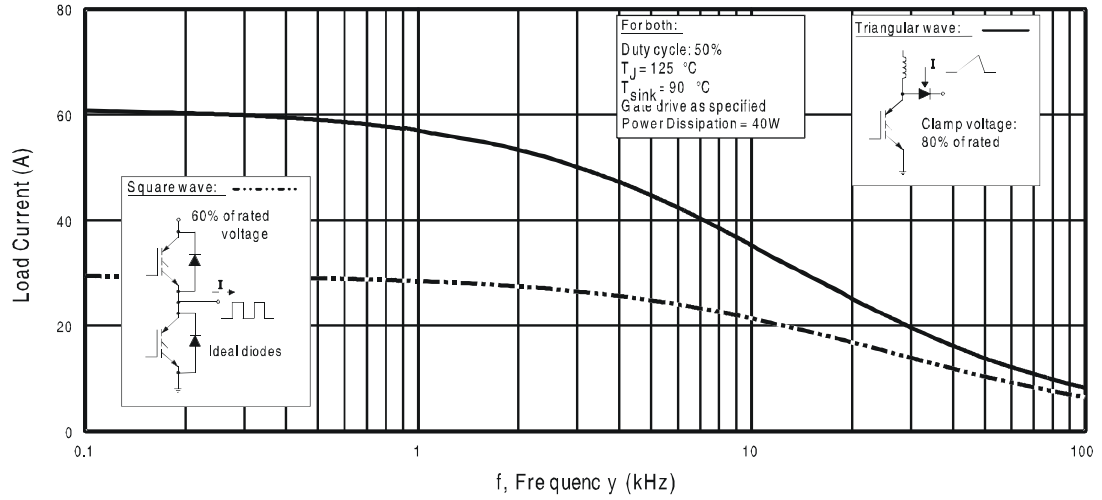


Fig. 1 - Typical Load Current vs. Frequency
 (For square wave, $I = I_{\text{RMS}}$ of fundamental; for triangular wave, $I = I_{\text{PK}}$)

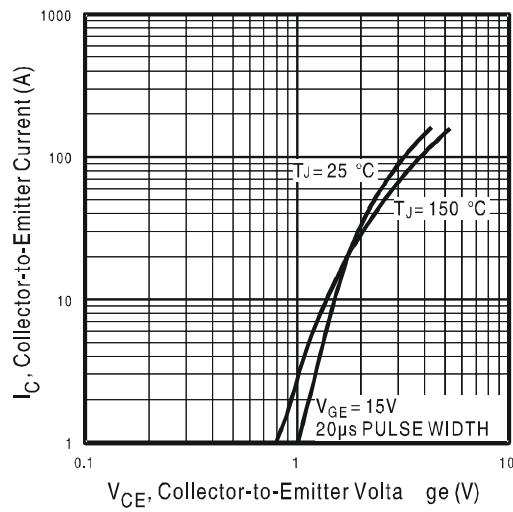


Fig. 2 - Typical Output Characteristics

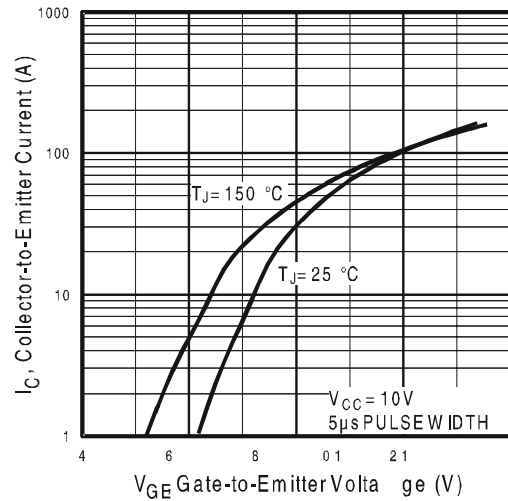


Fig. 3 - Typical Transfer Characteristics

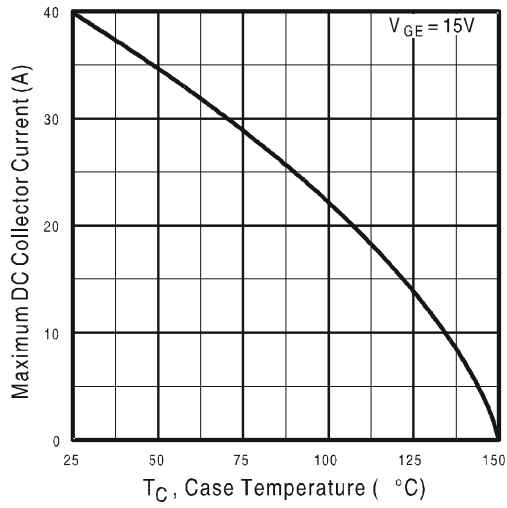


Fig. 4 - Maximum Collector Current vs. Case Temperature

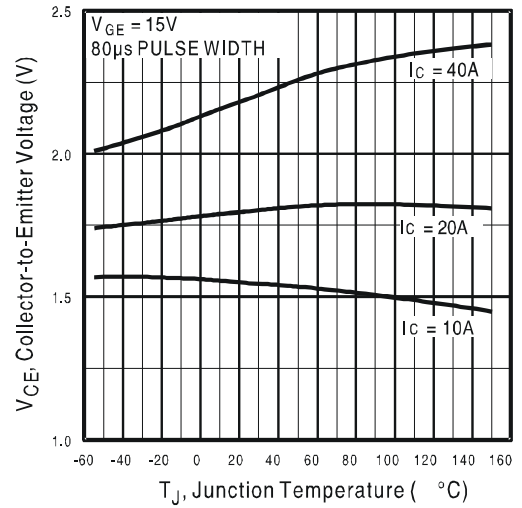


Fig. 5 - Collector-to-Emitter Voltage vs. Junction Temperature

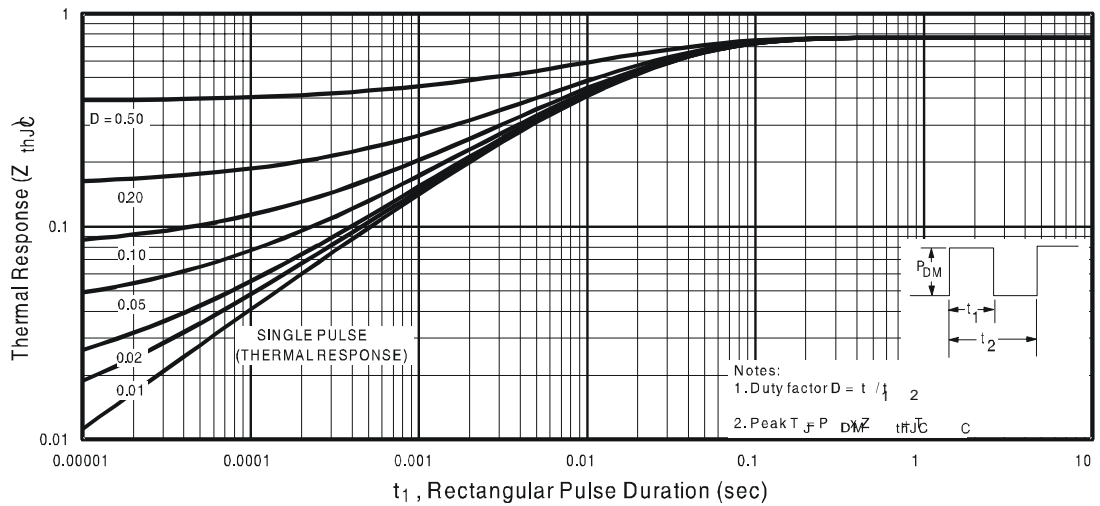


Fig. 6 - Maximum Effective Transient Thermal Impedance, Junction-to-Case

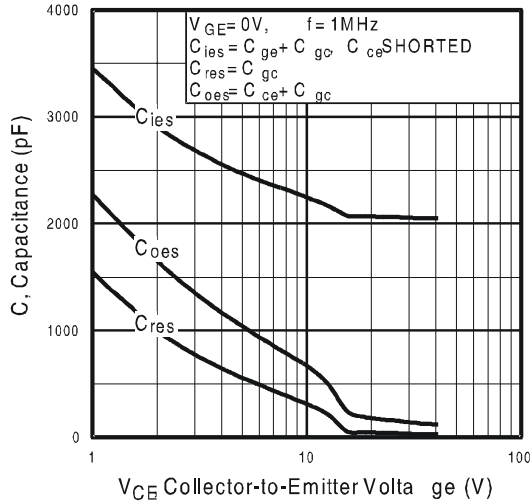


Fig. 7 - Typical Capacitance vs. Collector-to-Emitter Voltage

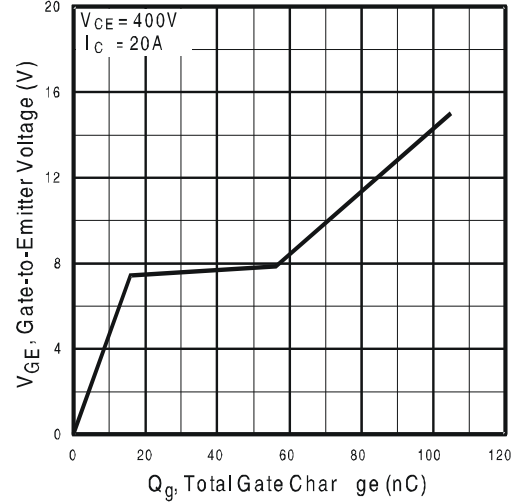


Fig. 8 - Typical Gate Charge vs. Gate-to-Emitter Voltage

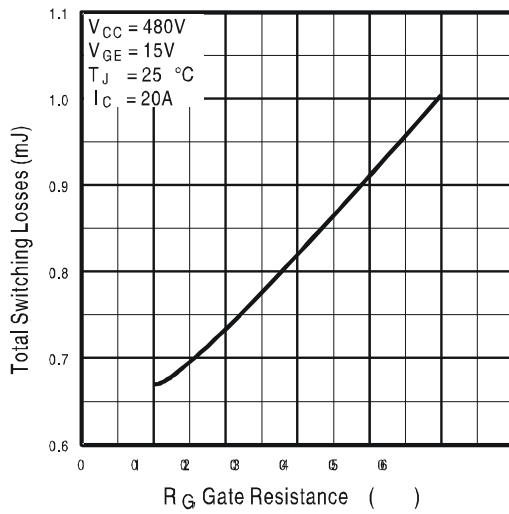


Fig. 9 - Typical Switching Losses vs. Gate Resistance

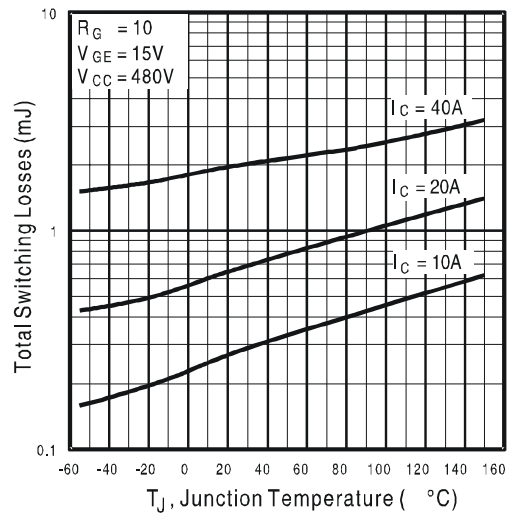


Fig. 10 - Typical Switching Losses vs. Junction Temperature

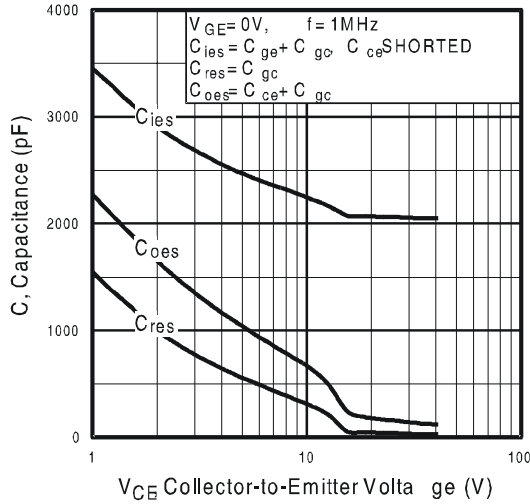


Fig. 7 - Typical Capacitance vs. Collector-to-Emitter Voltage

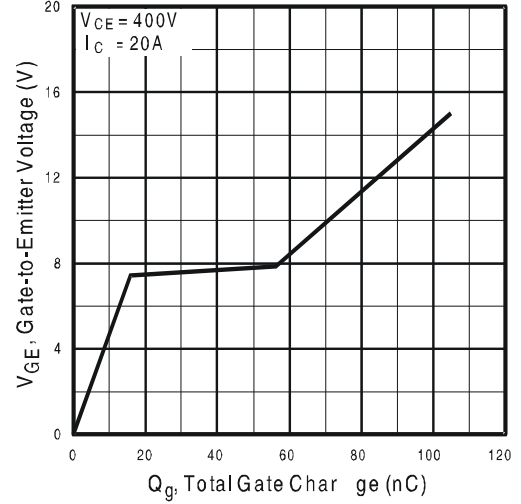


Fig. 8 - Typical Gate Charge vs. Gate-to-Emitter Voltage

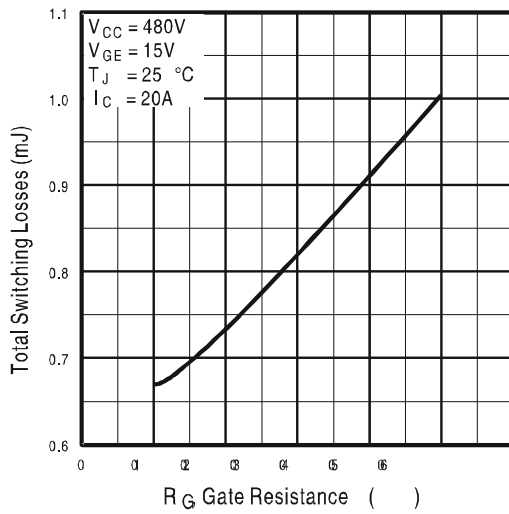


Fig. 9 - Typical Switching Losses vs. Gate Resistance

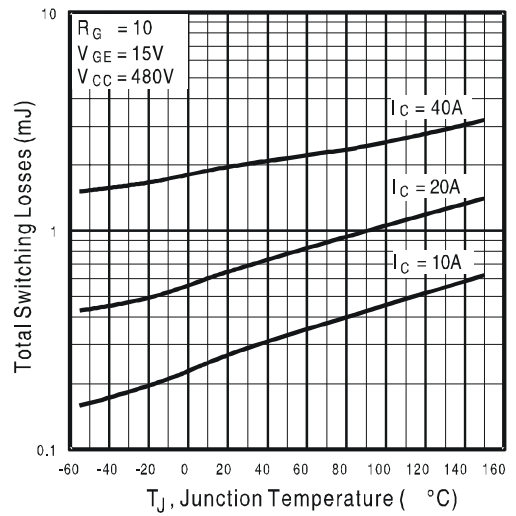


Fig. 10 - Typical Switching Losses vs. Junction Temperature

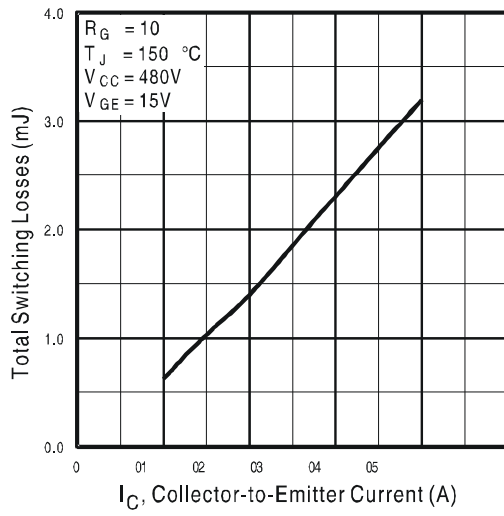


Fig. 11 - Typical Switching Losses vs. Collector-to-Emitter Current

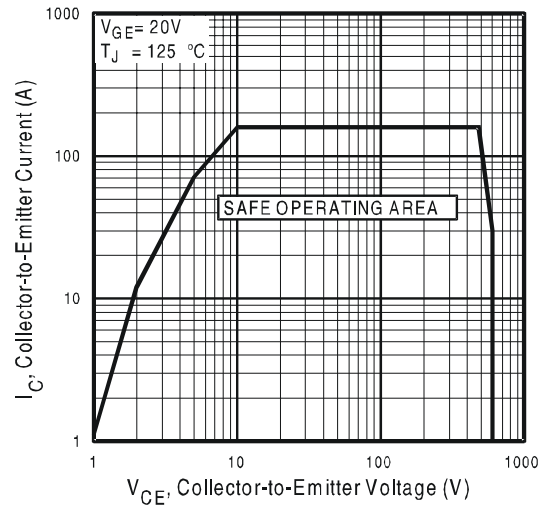
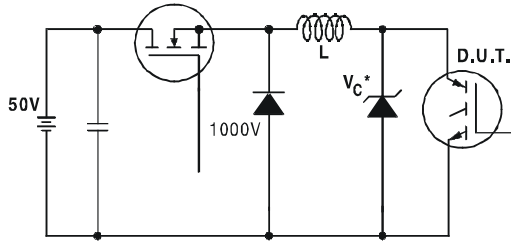


Fig. 12 - Turn-Off SOA



* Driver same type as D.U.T.; $V_c = 80\%$ of V_{ce} (max)
* Note: Due to the 50V power supply, pulse width and inductor will increase to obtain rated I_d .

Fig. 13a - Clamped Inductive Load Test Circuit

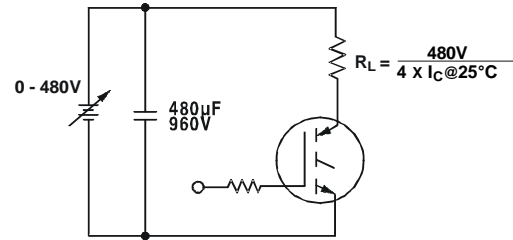


Fig. 13b - Pulsed Collector Current Test Circuit

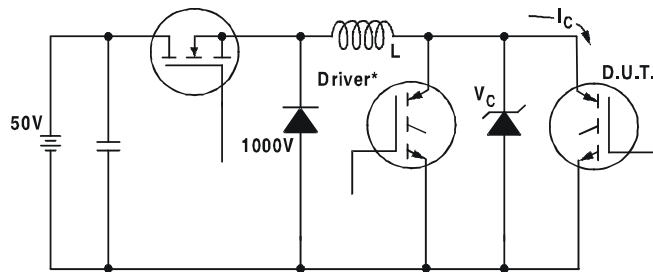


Fig. 14a - Switching Loss Test Circuit

* Driver same type as D.U.T., $V_C = 480V$

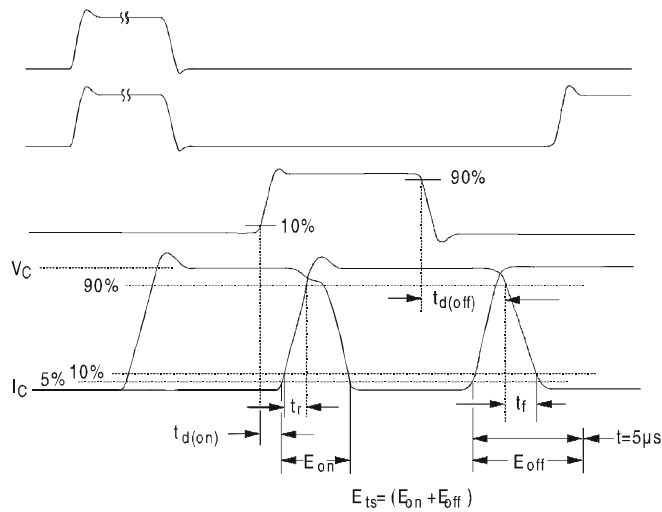


Fig. 14b - Switching Loss Waveforms

